



**Politecnico
di Torino**

POLITECNICO DI TORINO

Corso di laurea magistrale in Ingegneria Elettrica

Sviluppo di un sistema di accumulo ibrido per applicazioni automotive a bassa tensione

Relatore

Dott. Fabio Mandrile

Correlatore

Prof. Salvatore Musumeci

Candidato

Antonio Bavia

A.A. 2022-2023

*Alla mia famiglia,
ai miei nonni e a zio Andrea.*

Ringraziamenti

Ho voluto riservare gli ultimi istanti di scrittura della tesi alla pagina più sentita, quella dei ringraziamenti.

Inizio col dire grazie al mio relatore e al mio correlatore, i quali mi hanno insegnato tanto durante questo periodo, nel quale ho scoperto in loro una dedizione e umiltà ammirevoli.

Dopo questi ringraziamenti, di rito ma doverosi, posso passare a quelli che riguardano le persone a cui dedico un pensiero ogni giorno. Scegliere a chi dare l'onore del primo ringraziamento risulta troppo complicato, pertanto vorrei ringraziarvi singolarmente in questa maniera:

A te che almeno una volta hai fatto il tifo per me, a te se mi hai mai dedicato un tuo pensiero, se abbiamo mai brindato o mangiato insieme. A te se hai mai lavorato al mio fianco per raggiungere un obiettivo, se abbiamo mai costruito qualcosa insieme, se mi hai mai dato un consiglio. A te se hai mai atteso il mio ritorno da giù o da Torino. A te che se leggi o ascolti queste parole avrai sicuramente avuto un ruolo in questo percorso, più o meno incisivo, ma comunque determinante.

Dopo più di 5 anni passati lontano da casa, ho capito che non è poi così importante il luogo in cui vivi, perché se sei in buona compagnia anche quel luogo sarà un pò casa tua. Che sia a Torino o nel Salento, oggi grazie a te mi sento a casa.

Detto ciò non trovo un modo migliore per concludere se non questo:

*Faccio un brindisi alla tua compagnia,
un sincero grazie, da Antonio Bavia!*

Abstract

Insieme all'avanzamento tecnologico aumenta la varietà e quantità dei sistemi elettrici ed elettronici ausiliari a bordo di un veicolo, che si traduce in un aumento dell'energia richiesta al sistema di accumulo elettrico. Si parla di ibridizzazione del sistema di accumulo quando si associano differenti fonti energetiche insieme. Fra i sistemi di accumulo ibrido più comuni spicca certamente una combinazione tra supercondensatori e batterie. Questi offrono un buon compromesso tra le prestazioni desiderate di alta densità energetica e alta densità di potenza con maggiore durata. Una volta scelte le fonti energetiche e come queste interagiscono o come sono collegate, riferendosi all'utilizzo di convertitori elettrici d'interfaccia, il maggior margine di miglioramento ricade sul controllo. In questa tesi mi sono occupato principalmente della creazione di un algoritmo di controllo per gestire un sistema di accumulo ibrido batteria-supercondensatore semi attivo; della configurazione del convertitore elettronico di potenza; della scelta del condensatore in base alle prestazioni desiderate e delle analisi dei risultati sperimentali ottenuti e confrontati con quelli attesi dalle simulazioni.

Indice

1	Introduzione	1
2	Supercondensatori	3
2.1	Caratteristiche costruttive	4
2.2	Circuiti elettrici equivalenti	6
3	Tipologie di sistemi di accumulo ibrido	9
3.1	Batteria-Supercondensatore Passivo	10
3.2	Batteria-supercondensatore Active	10
3.3	Batteria-Supercondensatore Semi-Active	11
4	Strategie di controllo	12
4.1	Strategie di controllo presenti in letteratura	12
4.1.1	DC-link voltage control	13
4.1.2	Model predictive control for real-time energy optimization	14
4.1.3	Integrated rule- and filtering- based techniques control	15
4.1.4	A Rule Based Power Split Strategy	16
4.1.5	Frequency Varying Filter strategy	17
4.1.6	Power Management Strategy for an Half-Controlled Converter	18
5	Soluzione proposta	20
5.1	Schema circuitale	20
5.2	Scelta dei Supercondensatori	21
5.3	Convertitore utilizzato	24
5.4	Progettazione del controllo utilizzato	26
5.4.1	Corrente di riferimento	27
5.4.2	Logica di selezione degli stati	28
5.4.3	Algoritmo e stati di macchina	29
5.5	Validazione in Plecs	32

INDICE

5.5.1	Corrente di carico	33
5.5.2	Interleaving	34
5.5.3	Risultati della simulazione	35
6	Configurazione microcontrollore	39
6.1	Clock esterno	40
6.2	Timer	41
6.2.1	Configurazione Timer 1	43
6.2.2	Configurazione GPIO	44
6.2.3	Configurazione Timer 8	45
6.3	ADC	48
6.4	Taratura sperimentale delle misure	50
7	Risultati sperimentali	54
7.1	Banco prova	54
7.2	Implementazione del controllo di corrente in anello chiuso . . .	56
7.3	Implementazione del controllo di tensione in anello chiuso . . .	58
7.4	Convalida sperimentale degli stati	61
7.5	Convalida algoritmo di controllo	65
8	Conclusioni	69
8.1	Contributi personali	70
8.2	Sviluppi futuri	70
A	Algoritmo di controllo	71
	Bibliografia	79

Elenco delle figure

2.1	Famiglie di condensatori suddivise rispetto alla tensione nominale e capacità[12].	4
2.2	Struttura interna dei supercondensatori[3].	5
2.3	Classificazione dei supercondensatori in base alle caratteristiche costruttive[12].	6
2.4	Modello teorico del supercondensatore[4].	7
2.5	Modelli elettrici semplificati di supercondensatori [4].	8
3.1	Principali HESS in automotive.	9
3.2	Battery-UC Active.	11
3.3	Battery-UC Semi-Active.	11
4.1	HESS Management [2].	13
4.2	Schema di controllo usato in [1].	14
4.3	Schema di controllo usato in [15].	15
4.4	Schema di controllo usato in [13].	16
4.5	Schema di controllo usato in [14].	17
4.6	Half-Controlled Converter full structure[2].	18
4.7	Controllo di corrente dei supercondensatori [2].	18
4.8	Corrente di carico scomposta in componente a bassa e alta frequenza in [2].	19
5.1	Schema circuitale equivalente del sistema di conversione.	20
5.2	Supercondensatore "BCAP0325 P270 S17" [7].	21
5.3	Profilo di corrente nel caso peggiore (lato batteria).	22
5.4	Circuito elettrico equivalente per il singolo Supercondensatore (a) e per il parallelo di due (b).	23
5.5	Modello termico equivalente dei supercondensatori in parallelo.	23
5.6	Transitorio termico del supercondensatore.	24
5.7	STEVAL-CTM005V1 bus link capacitor board[9].	24
5.8	STEVAL-CTM008V1 current sensing board[9].	25

ELENCO DELLE FIGURE

5.9	STEVAL-CTM004V1 power board[9].	26
5.10	STEVAL-CTM006V1 driver board [9].	26
5.11	Schema a blocchi della generazione della corrente di riferimen- to dei supercondensatori.	27
5.12	Potenza richiesta dal carico (P_{LOAD}), di riferimento per i su- percondensatori (P_{req}) e fornita dalla batteria (P_{bat}).	28
5.13	Logica della selezione degli stati in funzione di P_{req} e V_{SC}	29
5.14	Diagramma di flusso logico della selezione degli stati.	30
5.15	Schema a blocchi dello stato CHARGING nel dominio di La- place.	31
5.16	Schema a blocchi dello stato NOMINAL nel dominio di Laplace.	32
5.17	Schema a blocchi dello stato NO SWITCH nel dominio di Laplace.	32
5.18	Sistema elettrico modellizzato in Plecs.	33
5.19	Profilo della corrente di carico.	34
5.20	Esempio di portanti e segnali PWM a frequenza 15kHz.	35
5.21	Esempio 1: risultati della simulazione Plecs.	36
5.22	Esempio 2: risultati della simulazione Plecs.	37
6.1	STEVAL-CTM001V1C evaluation board[9].	39
6.2	Microcontrollore STM32F303RBT7 e connessioni [9].	40
6.3	Configurazione clock esterno.	41
6.4	Schema a blocchi di un timer advanced[11].	42
6.5	Operazioni generali di un timer advanced.	43
6.6	Configurazione RCR[11].	44
6.7	Schema a blocchi del Gate driver "L6491" [10].	44
6.8	GPIO in modalità Output[11].	45
6.9	Esempio di corrente di ripple di un convertitore DC/DC buck- boost che commuta a frequenza pari a 15KHz.	46
6.10	Counter dei due timer utilizzati e relativi UE.	47
6.11	Modello equivalente del funzionamento di un ADC[8].	48
6.12	Schema a blocchi del funzionamento di un ADC[11].	49
6.13	Esempio di una conversione injected[11].	50
6.14	Taratura sperimentale per le misure di I_{SC} e I_{Load} (Campioni tra 0 e 10 A).	51
6.15	Taratura sperimentale per le misure di V_{dc}	52
6.16	Partitore di tensione per la misura di V_{dc} , voltage follower e filtri RC [9].	52
6.17	Taratura sperimentale per le misure di V_{SC}	53

ELENCO DELLE FIGURE

7.1	Banco prova completo con sistema di acquisizione e trasmissione dati.	55
7.2	SC e componenti principali del DC/DC.	55
7.3	Schema del controllo di corrente in anello chiuso.	56
7.4	Corrente controllata (<i>corrente_{CL}</i>), funzioni di comando per switch alto (<i>q_H</i>) e basso (<i>q_L</i>).	57
7.5	Corrente controllata (<i>corrente_{CL}</i>).	58
7.6	Schema tensione in anello chiuso.	58
7.7	Risposta del sistema per una variazione della tensione di riferimento a rampa.	59
7.8	Risposta del sistema alla presa di carico.	59
7.9	Risposta del sistema al distacco di carico.	60
7.10	Correnti del sistema a monte e a valle del convertitore (C1 <i>I_{LOAD}</i> ; C2 <i>I_{ref}</i> ; C3 <i>I_{out}</i> ; C4 <i>I_{SC}</i> ; C5 <i>I_{bat.}</i>).	62
7.11	Risposte differenti del sistema per profili di corrente di carico (lato <i>V_{dc}</i> con <i>f_o = 10Hz</i> , C1 <i>I_{LOAD}</i> ; C2 <i>I_{bat.}</i> ; C3 <i>I_{out.}</i>).	63
7.12	Risposte del sistema per profili di corrente di carico a gradinata (con <i>f_o = 0Hz</i> , C1 <i>I_{LOAD}</i> ; C2 <i>I_{ref}</i> ; C3 <i>I_{out}</i> ; C4 <i>I_{SC}</i> ; C5 <i>I_{bat.}</i>).	64
7.13	Andamento della tensione <i>V_{in}</i> per profili di corrente di carico a gradinata (con <i>f_o = 10Hz</i> , C4 <i>I_{SC}</i> e C2 <i>V_{in.}</i>).	64
7.14	Cambiamento degli stati di macchina in base alla corrente di carico (C2 <i>I_{SC}</i> ; C4 <i>carica_completa</i> ; C1 <i>V_{in.}</i>).	66
7.15	Correnti del sistema a lato bassa e alta tensione del convertitore per diversi valori di <i>f_o</i> (C1 <i>I_{ref}</i> ; C2 <i>I_{sc}</i> ; C3 <i>I_{out}</i> ; C4 <i>I_{LOAD}</i> ; C5 <i>I_{bat.}</i>).	67
7.16	Risposta del sistema alla corrente di carico (<i>f_o = 10Hz</i> ; C1 <i>I_{ref}</i> ; C2 <i>I_{sc}</i> ; C3 <i>I_{out}</i> ; C4 <i>I_{LOAD}</i> ; C5 <i>I_{bat.}</i>).	68
7.17	Cambiamento degli stati di macchina in base alla corrente di carico (<i>f_o = 10Hz</i> ; C1 <i>carica_completa</i> ; C2 <i>I_{sc}</i> ; C3 <i>I_{out}</i> ; C4 <i>I_{LOAD}</i> ; C5 <i>I_{bat.}</i>).	68

Elenco delle tabelle

5.1	Principali caratteristiche del condensatore BCAP0325 P270 S17 [7].	21
5.2	Principali caratteristiche del sensore di corrente HTFS 200-P [6].	25

Capitolo 1

Introduzione

Insieme alle preoccupazioni emergenti, dovute alla attuale crisi energetica e al rapido esaurimento dei combustibili fossili, la capacità di conservare e utilizzare nel modo più efficiente possibile l'energia è diventata ormai una necessità. Nel campo automotive, che si parli di veicoli con la classica alimentazione a combustibili fossili o elettrica o ancora ibrida, l'avanzamento tecnologico corrisponde spesso a un aumento dei componenti elettrici ed elettronici. L'ammontare della varietà e quantità dei sistemi elettrici ausiliari a bordo di un veicolo si traduce in un aumento dell'energia che la batteria dovrà fornire. In generale il sistema di accumulo a bordo svolge un ruolo fondamentale ed è importante progettarlo nel migliore dei modi con lo scopo di aumentarne la vita utile nominale, l'efficienza e di conseguenza l'autonomia. Ci sono però alcuni prerequisiti che fanno la differenza per la scelta del sistema di accumulo energetico appropriato in base all'applicazione, come: alta densità di energia, necessità di ricaricare e scaricare la massima capacità energetica disponibile, facilità nella manutenzione oppure un ciclo di vita prolungato. Si considera spesso una batteria come una soluzione corretta per via della buona densità energetica e basso costo per Wh. Il carico a cui questa viene sottoposta è spesso variabile e richiede una potenza di picco che la batteria, seppure dimensionata correttamente a livello energetico, non riuscirebbe a fornire senza usurarsi più del dovuto. Per rilasciare energia durante i transitori con un'alta dinamica, ovvero in tempi molto brevi, è necessario un secondo sistema di accumulo di energia caratterizzato dalla capacità di rilasciare un'alta potenza in maniera efficiente. In aggiunta, nel campo dei veicoli elettrici, le prestazioni che deve avere una batteria destinata alla trazione, per via delle forti accelerazioni e decelerazioni, superano spesso le capacità dei tradizionali sistemi di accumulo basati solo sulla batteria. Se si indaga tra le altre fonti energetiche come fly wheels, fuel cells, Supercondensatori (SC), nessuna di queste riesce pienamente a soddisfare le

necessità energetiche richieste da un veicolo elettrico.

Il concetto d'ibridizzazione delle fonti energetiche nasce per ovviare a questa serie di problemi esposti finora. La combinazione batteria-Supercondensatori è una delle scelte maggiormente utilizzate, in quanto offre un buon compromesso tra le specifiche desiderate di alta densità energetica e alta densità di potenza con maggiore durata. Con questa configurazione il SC può essere responsabile di una fornitura di potenza con alta dinamica mentre la batteria di una fornitura energetica circa costante.

Una volta scelte le fonti energetiche e come queste interagiscono o come sono collegate, riferendosi all'utilizzo di convertitori elettrici d'interfaccia, il maggior margine di miglioramento ricade sul controllo.

L'obiettivo di questo elaborato è la realizzazione del controllo di un sistema di accumulo ibrido basato su batterie e Supercondensatori per applicazioni automotive a bassa tensione. Nel Capitolo 2 viene riportata una classificazione dei principali sistemi di accumulo ibrido (HESS). Nel terzo capitolo, si introducono le principali caratteristiche dei SC, dei principali modelli equivalenti e come è stata effettuata la scelta del componente da utilizzare. Nel quarto un quadro generale dello stato dell'arte, in tema di controllo di questi sistemi, insieme al controllo implementato, mentre nel 5, viene discussa la topologia circuitale scelta e l'hardware utilizzato, con relativa configurazione descritta nel capitolo 6. Infine nel Capitolo 7 vengono riportati i risultati sperimentali ottenuti ed effettuato un confronto rispetto a quelli attesi grazie ai software di calcolo. Le conclusioni e la descrizione dei contributi personali sono riportati nell'ultimo capitolo.

Capitolo 2

Supercondensatori

I supercondensatori (SC), anche detti ultracondensatori (UC), immagazzinano l'energia grazie al campo elettrico e sono caratterizzati da un'alta densità di potenza ma bassa densità energetica. Questo li rende un componente ideale da affiancare a una sorgente energetica come una batteria, in modo da fornire dei picchi di potenza con una dinamica elevata. Un vantaggio di questi componenti è quello di avere una bassa resistenza serie equivalente e quindi una carica e scarica efficiente e veloce e un ciclo di vita elevato. D'altra parte, il valore di tensione nominale è molto basso rispetto alle altre tipologie, generalmente minore di 3V (Fig.2.1), quindi spesso se ne collegano diversi in serie. I supercondensatori sono condensatori elettrochimici di solito dotati di capacità specifica dell'ordine dei F/g oppure F/cm³, molto maggiore dei condensatori elettrostatici, che possiedono invece capacità dell'ordine di grandezza dei pico, nano, micro-Farad per unità di massa e di volume. In Fig.2.1 viene riportato un grafico che relaziona la capacità rispetto alla tensione nominale di diverse famiglie di condensatori, come è possibile notare i supercondensatori presentano alte capacità a fronte di bassi valori di tensione.

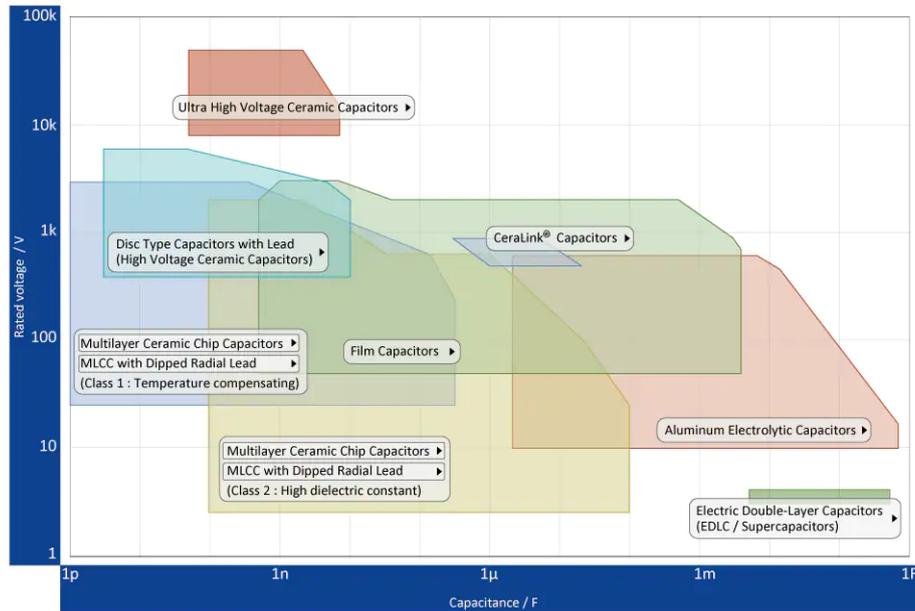


Figura 2.1: Famiglie di condensatori suddivise rispetto alla tensione nominale e capacità[12].

2.1 Caratteristiche costruttive

I condensatori elettrochimici hanno caratteristiche costruttive molto simili a quelle delle batterie. Sostanzialmente sono composti da due elettrodi tra cui è posto un separatore (contenente l'elettrolita) permeabile agli ioni. Gli elettrodi sono porosi e immersi in una soluzione elettrolitica. Se un supercondensatore viene polarizzato con una tensione ai capi degli elettrodi, si innesca un processo di separazione di carica dovuta alla generazione di un campo elettrico. L'area in cui le cariche si concentrano è detta doppio strato, quindi questi dispositivi vengono detti "electric double layer capacitors (EDLC)" [3]. Al fine di massimizzare la superficie del doppio strato e quindi la carica che è possibile immagazzinare, gli elettrodi sono costruiti con un materiale poroso, come raffigurato in Fig.2.2.

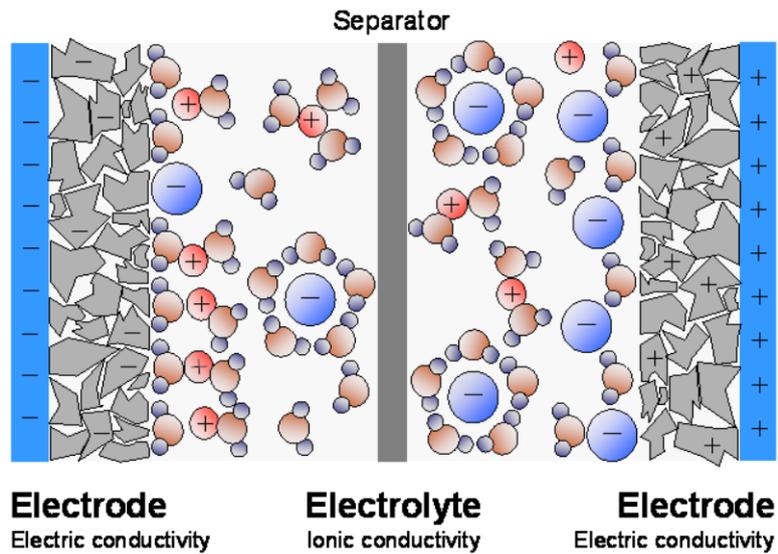


Figura 2.2: Struttura interna dei supercondensatori[3].

I supercondensatori possono essere classificati in base ai materiali impiegati per la costruzione degli elettrodi:

- Carbone, di cui si distinguono due categorie principali, i carboni attivati e quelli nanostrutturati;
- Ossidi metallici;
- Polimeri.

In base al tipo di elettrolita utilizzato:

- Organico;
- Acquoso;
- Solido.

Un'ulteriore classificazione dei supercondensatori fa riferimento alla struttura e configurazione esterna, come schematizzato nell'immagine 2.3. In base alla capacità e forma infatti si può scegliere il condensatore migliore per l'applicazione richiesta.

Structure and shape	Product external shape	Electrostatic capacitance	Main Applications
Chip type		Ultra-low capacity: 0.1F or less	Clocks and memory backups for various electronic devices
Coin type, mold type			Standby electric power for consumer electronics and AV products
Pouch type, laminated type		Low capacity: approx. 0.1F – 1F	Battery load leveling for mobile devices, current assistance for high-brightness LED flashes or wireless transmission, instantaneous power disruption backup for SSDs, energy harvesting
Cylindrical, square		Medium capacity: approx. 1F – 100F	Road marking studs, LED signs, driving small motors in toys
Module (types with large number of cylinders or squares are connected)		High capacity: 100F or more	Energy recovery in industrial equipment and automobiles, uninterruptible power supplies (UPS), emergency power supply for wind power generation control

Figura 2.3: Classificazione dei supercondensatori in base alle caratteristiche costruttive[12].

2.2 Circuiti elettrici equivalenti

Per la simulazione del componente da scegliere è necessario un circuito elettrico che tenga in considerazione il comportamento dinamico. Fra le varie fonti presenti in letteratura, si riportano i modelli descritti in [4]. In Fig.2.4 è riportato un modello detto teorico di un supercondensatore, è costituito da una rete di rami con resistenze e capacità, alternati da resistenze. I rami presentano un comportamento lineare che modella la dipendenza della capacità dalla tensione. Il valore delle resistenze presenti nel modello dipendono da diversi parametri, come la resistività dei materiali degli elettrodi, la resistenza del solvente elettrolitico, la larghezza dei pori e altri parametri fisici. Tale modello, difficile da gestire, ha poca utilità pratica quindi vengono riportati di seguito una serie di modelli semplificati (Fig.2.5).

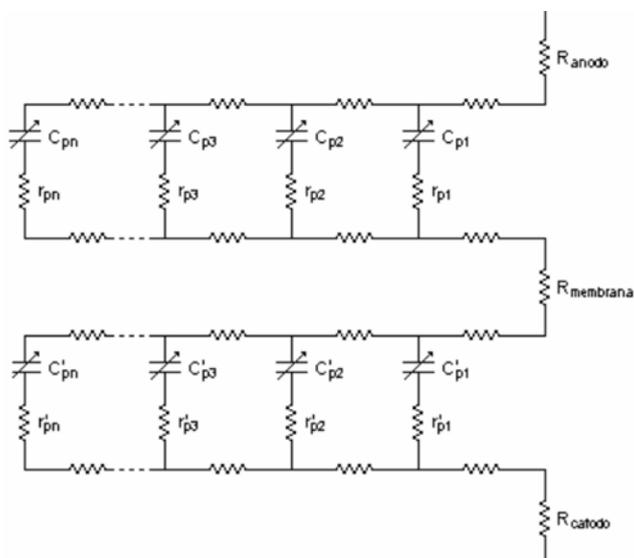


Figura 2.4: Modello teorico del supercondensatore[4].

Il primo, 2.5a, è il modello classico; il secondo, 2.5b, è il modello a capacità variabile; il terzo, 2.5c, è il modello a tre rami; 2.5d è il modello a quattro rami; 2.5e è il modello n rami e l'ultimo, 2.5f, è il modello a linea di trasmissione. I valori dei parametri dei circuiti equivalenti dal 2.5a al 2.5d derivano dall'analisi della curva di carica di ogni dispositivo a corrente costante. I modelli nelle figure 2.5e e 2.5f richiedono test complicati e strumentazione da laboratorio più sofisticata rispetto ai primi come affermato nella fonte[4]. L'obiettivo è avere un modello che rifletta il comportamento dinamico del supercondensatore per quelle costanti di tempo vicine a quelle dei range della dinamica di controllo e commutazione del convertitore. Si sceglie di utilizzare il modello classico poiché non si ha interesse nelle dinamiche di carica e scarica con differenti costanti di tempo da quelle descritte prima. Per determinare la resistenza ESR del modello basta consultare il datasheet, per la resistenza in parallelo invece si effettua il seguente calcolo:

$$R_p = \frac{V_{nom}}{I_{leak}} \quad (2.1)$$

Dove I_{leak} è la corrente di dispersione del condensatore polarizzato alla tensione nominale V_{nom} .

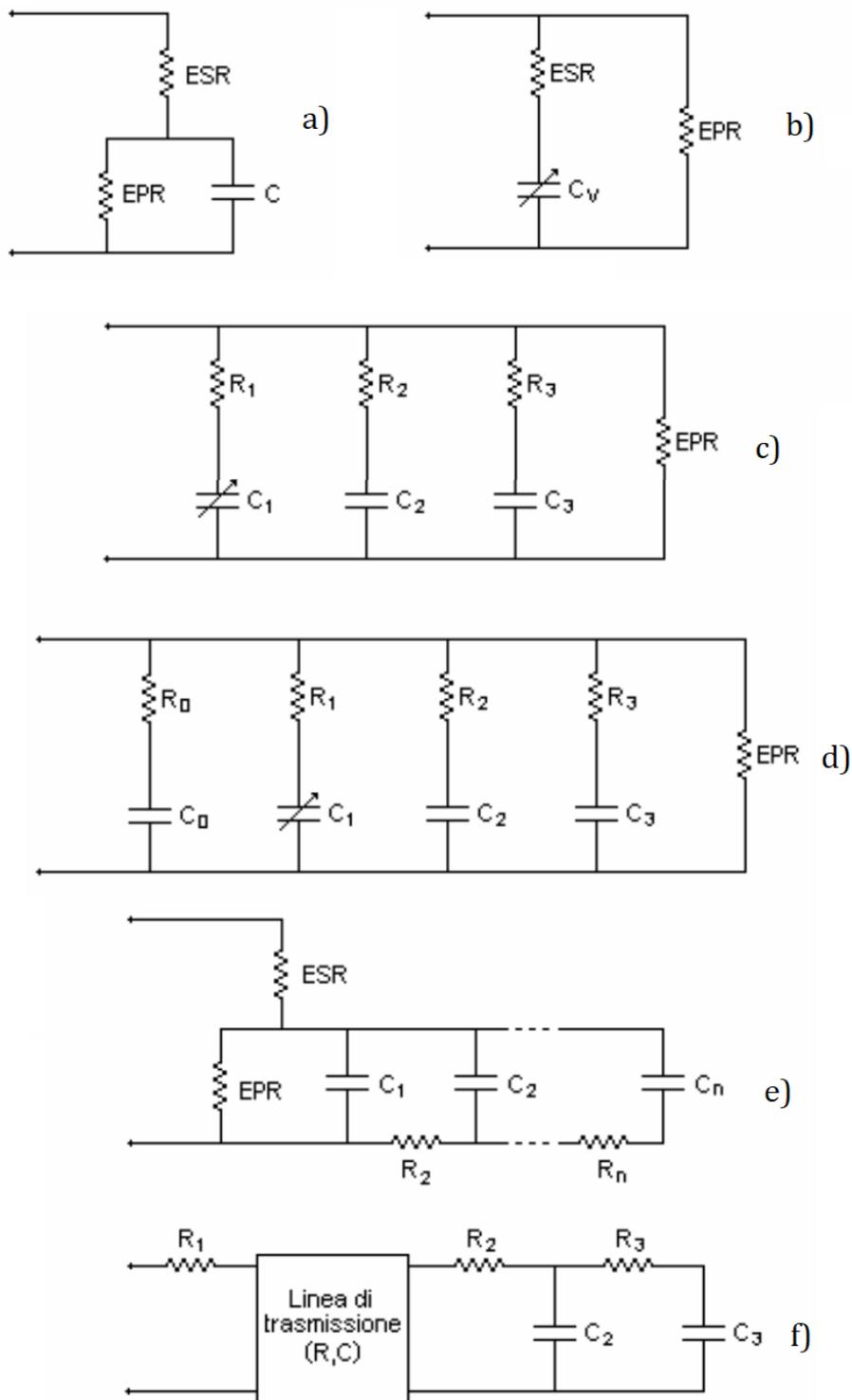


Figura 2.5: Modelli elettrici semplificati di supercondensatori [4].

Capitolo 3

Tipologie di sistemi di accumulo ibrido

La propulsione elettrica ha avuto una forte espansione negli ultimi anni e sono nati differenti sistemi di accumulo che spesso associano tecnologie diverse per combinare aspetti positivi e superare gli svantaggi dei singoli componenti. Tecnologie di accumulo che uniscono componenti differenti vengono chiamati Sistemi Energetici di accumulo ibridi (HESS, acronimo inglese di hybrid energy storage system). In Fig.3.1 è riportato un elenco dei principali sistemi utilizzati in ambito automotive, fra i quali, per questa tesi si va nello specifico solo per la tipologia utilizzata per l'implementazione del controllo (UC semi-active).

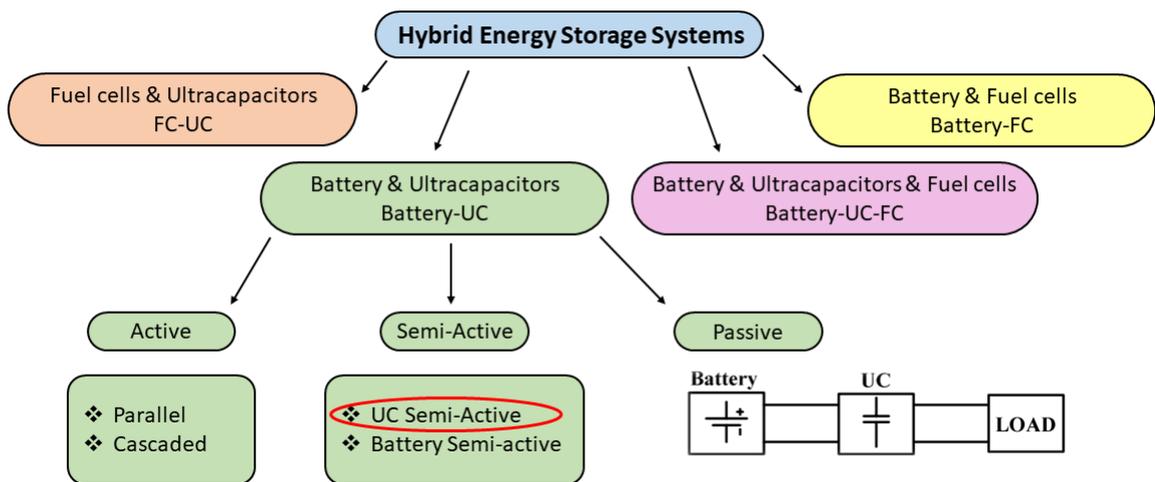


Figura 3.1: Principali HESS in automotive.

Come si schematizzato nella figura sopra i sistemi vengono suddivisi in ca-

tegorie, per quanto riguarda il tipo di componenti utilizzati e sotto categorie in base al tipo di connessione dei sistemi impiegati.

3.1 Batteria-Supercondensatore Passivo

È riportato in Fig.3.1 lo schema di connessione del sistema di accumulo "batteria & supercondensatore" passivo, per realizzarlo è sufficiente collegare condensatori e batteria in parallelo. Il vantaggio principale di questo tipo di sistemi è quello di essere economici poiché non è necessario un convertitore fra batteria e condensatori. Lo svantaggio principale è che non si ha la possibilità di fornire potenza al carico attivamente e avere un controllo della carica e la scarica delle sorgenti energetiche attivo. Con questa configurazione non è assicurato avere una corretta suddivisione della corrente di carico fra i due componenti (quota con alta frequenza fornita dai SC). Un altro ostacolo è rappresentato dal fatto che i livelli di tensione nominale, che presentano la batteria e i supercondensatori, sono spesso differenti e come conseguenza si rischia di non sfruttare a pieno la capacità dei SC. Per questa configurazione, sarebbe necessario un connessione in serie di differenti supercondensatori per raggiungere i livelli di tensione di una generica batteria. Questa configurazione però, implica un sistema di bilanciamento della tensione fra ogni componente della serie, quindi uno dei vantaggi principali, ovvero la semplicità del sistema, verrebbe meno.

3.2 Batteria-supercondensatore Active

La categoria chiamata "active" prevede che sia la batteria che i supercondensatori sono interfacciati da un convertitore dedicato. In base alla configurazione dei componenti poi si hanno altre due sotto categorie, Parallelo e Cascata (Fig.3.2). Con questo tipo di connessioni è possibile controllare la potenza in uscita di ogni componente del sistema di accumulo ibrido ma si presenta un aumento del costo e una maggiore complessità di controllo, dato l'utilizzo di due convertitori.

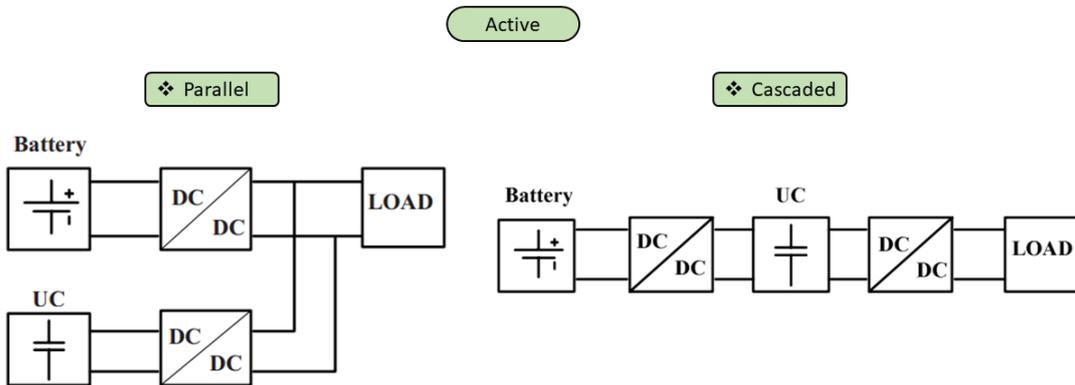


Figura 3.2: Battery-UC Active.

3.3 Batteria-Supercondensatore Semi-Active

Nella categoria "Semi-Active" si usa solo un convertitore per interfacciare batteria e supercondensatore. Se il convertitore è interfacciato con il supercondensatore il sistema è detto "UC-semi-active" altrimenti "Batteria-semi-active" come riportato in Fig.3.3. In questo caso si può controllare solo una delle due fonti energetiche e quindi modificare il profilo di potenza fornito dal sistema non controllato. Questo tipo di sistemi è un buon compromesso tra capacità di controllo dei sistemi di accumulo e costo, dato che si utilizza un solo convertitore.

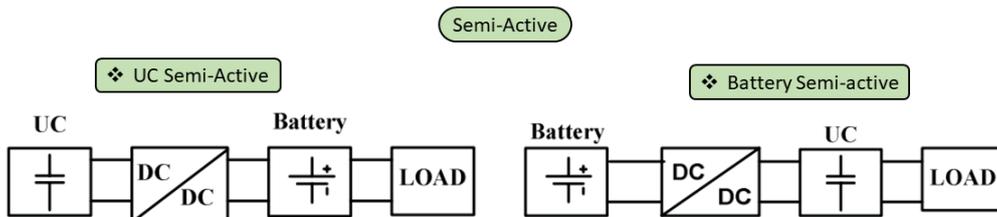


Figura 3.3: Battery-UC Semi-Active.

In questa tesi verrà descritta l'implementazione del controllo di un sistema di accumulo "Batteria-Supercondensatore-semiactive".

Capitolo 4

Strategie di controllo

4.1 Strategie di controllo presenti in letteratura

In questo capitolo vengono riportate alcune strategie di controllo per sistemi Batteria-Supercondensatore Semi-Active. Per le seguenti fonti va fatto riferimento allo schema circuitale riportato in Fig.3.3. Le ricerche incentrate sulla gestione energetica dei sistemi HESS coprono fino a tre aree principali, come descritto in [2] e schematizzato in Fig.4.1.

- System Management: si considera il controllo e la gestione del duty cycle, riguarda la gestione del convertitore DC/DC interfacciato ai supercondensatori. Questo controllo è quello a dinamica più alta, nell'ordine dei microsecondi.
- Power Management: rappresenta la distribuzione di potenza che ogni componente del sistema HESS deve fornire al carico. La dinamica di controllo in questo caso è nell'ordine dei millisecondi.
- Energy Management: questo "strato" del sistema di controllo ha lo scopo di garantire un funzionamento prolungato e adeguato dei componenti, al fine di rimanere nei limiti di temperatura imposti per ognuno di essi. Un altro scopo è quello di garantire uno state of charge (SOC) di ogni fonte energetica al corretto livello, pertanto la dinamica di questa parte di controllo è dell'ordine dei secondi.

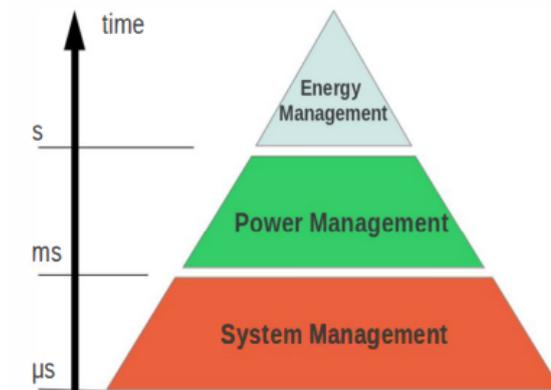


Figura 4.1: HESS Management [2].

4.1.1 DC-link voltage control

In [1] tramite il controllo, si cerca di regolare la quota di potenza fornita dalla batteria e dai supercondensatori. In questa topologia, la batteria non viene collegata direttamente al dc-link, ma viene incorporato un diodo per prevenire alte correnti di carica e scarica e ritorni di potenza da parte del carico.

La strategia di controllo è stata concepita per fare sì che durante le richieste di picco di potenza da parte del carico, il convertitore operi in boost mode al fine di riportare la tensione di dc-link al livello di tensione della batteria. Si usa l'errore tra tensione di dc-link e batteria come ingresso di un controllore PI, che genera la corrente di riferimento che deve seguire quella che scorre nell'induttore del convertitore.

Dopo ogni richiesta di picco di potenza il convertitore opera in buck mode per ricaricare i supercondensatori, ma in questo caso l'errore di tensione in ingresso al regolatore PI è quello fra tensione di riferimento dei condensatori e tensione misurata.

Il controllo è schematizzato in Fig.4.2.

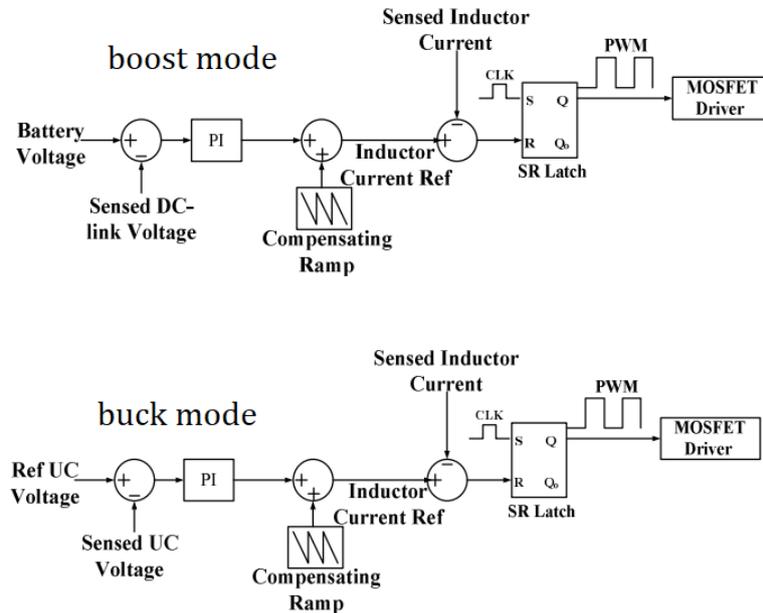


Figura 4.2: Schema di controllo usato in [1].

4.1.2 Model predictive control for real-time energy optimization

In questo articolo viene affrontato il problema dell'ottimizzazione dei sistemi di accumulo energetico, Battery-SC, in applicazione automotive. Per affrontarlo viene usato un controllo predittivo. In generale, un model predictive control (MPC) si basa delle misurazioni per prevedere le evoluzioni di un sistema su un orizzonte temporale futuro, calcolando la sequenza di controllo ottimale che minimizza funzioni di costo, date a fronte di vincoli. Il controllo utilizzato in [15] viene schematizzato in Fig.4.3. L'algoritmo di controllo riceve le informazioni di velocità attuali di un veicolo elettrico per predire quella futura, grazie a questa e alle informazioni dello stato di carica di batteria e supercondensatori, l'algoritmo del controllo predittivo stabilisce la quota di potenza che ogni sistema di accumulo deve fornire.

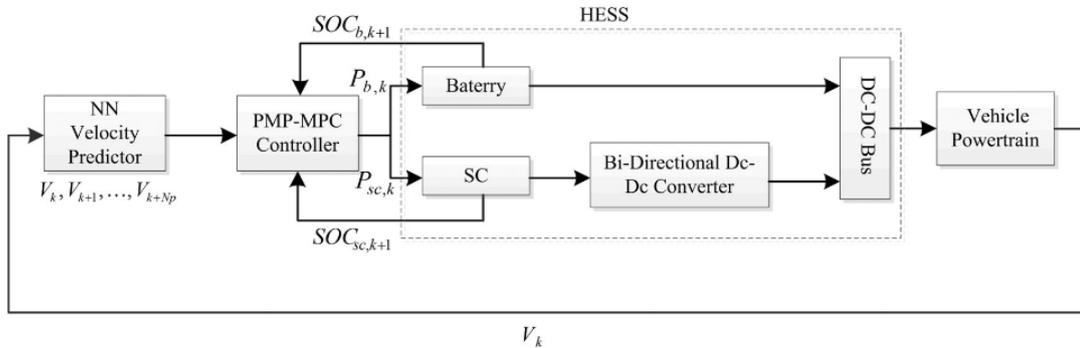


Figura 4.3: Schema di controllo usato in [15].

4.1.3 Integrated rule- and filtering- based techniques control

In [13] viene proposto una strategia di controllo in tempo reale per la ripartizione del flusso di potenza, che si basa sull'implementazione di diverse modalità operative. Il sistema Batteria-Supercondensatore ha lo scopo di alimentare un sistema di trazione per un veicolo leggero. In particolare vengono integrate tecniche di tipo "rule- and filtering- based" per avere un miglioramento in termini di efficienza, del flusso di potenza del sistema di accumulo. Vengono utilizzati tre modalità operative principali:

- Starting and acceleration mode: se la potenza richiesta dal sistema di trazione è maggiore di quella erogabile dalla batteria, i supercondensatori forniscono la quota di potenza richiesta mancante;
- Constant speed or cruising mode: la potenza richiesta è minore della potenza massima erogabile dalla batteria, i supercondensatori non intervengono nelle operazioni;
- Deceleration or braking mode: in fase di frenata, l'energia rimandata indietro dal motore viene assorbita dai supercondensatori o dalla batteria in base allo stato di carica, potenza o tensione dei componenti.

L'algoritmo di controllo utilizzato (Fig.4.4) impone ai supercondensatori di fornire la quota di corrente richiesta dal carico filtrata da un filtro passa alto, in questo modo si può avere corrente di batteria con un valore meno oscillante e con un minore fattore di cresta.

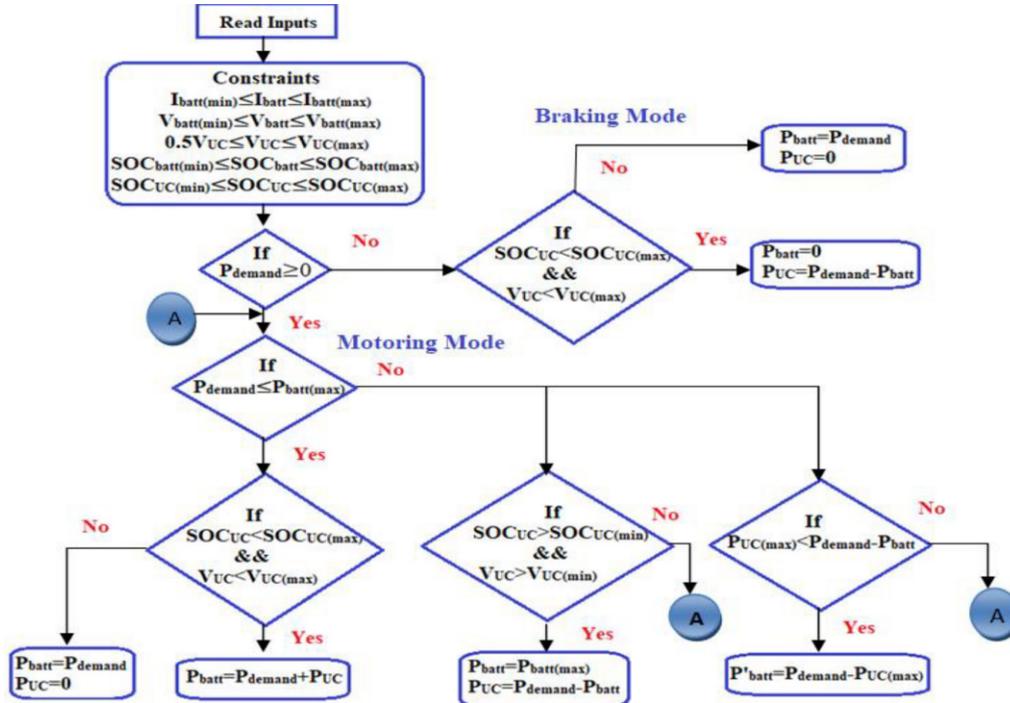


Figura 4.4: Schema di controllo usato in [13].

Per l'implementazione del controllo del sistema Battery-SC si controllano corrente in uscita dal sistema dell'intero sistema e del banco di Supercondensatori, tensione di dc-link, dei Supercondensatori e SOC di entrambe le fonti energetiche.

4.1.4 A Rule Based Power Split Strategy

In [5] la strategia di controllo divide la potenza tra la batteria e i supercondensatori in modo che la batteria non sia sottoposta a stress termici, alte correnti e possa avere una maggiore vita utile. Nello specifico, in questo articolo, viene implementato un controllo di tipo "rule based", vengono selezionate le modalità di funzionamento del sistema energetico in base alla richiesta di potenza. Sono stati introdotti dei "parametri pesati" variabili in base allo SOC di ogni componente. Il sistema di controllo si divide in tre parti principali, selezione della modalità operativa, "rule table" e calcolo dei parametri di ponderazione. Le modalità operative sono elencate di seguito:

- la batteria e il supercondensatore si stanno scaricando insieme;
- la batteria si sta caricando e il supercondensatore si sta scaricando;

- la batteria e i supercondensatori si stanno caricando insieme;
- la batteria si sta scaricando e il supercondensatore si sta caricando.

In base alla potenza richiesta dal sistema, viene scelta la modalità operativa più adatta, la quale è determinata dai parametri di ponderazione (ottenuti come funzione dello stato di carica dei componenti) e dai limiti fisici dei componenti.

4.1.5 Frequency Varying Filter strategy

In [14] viene utilizzata una strategia di gestione dell'energia basata su un filtro passa basso a frequenza variabile, l'obiettivo è quello di realizzare un sistema di accumulo energetico con un' alta densità energetica e di potenza.

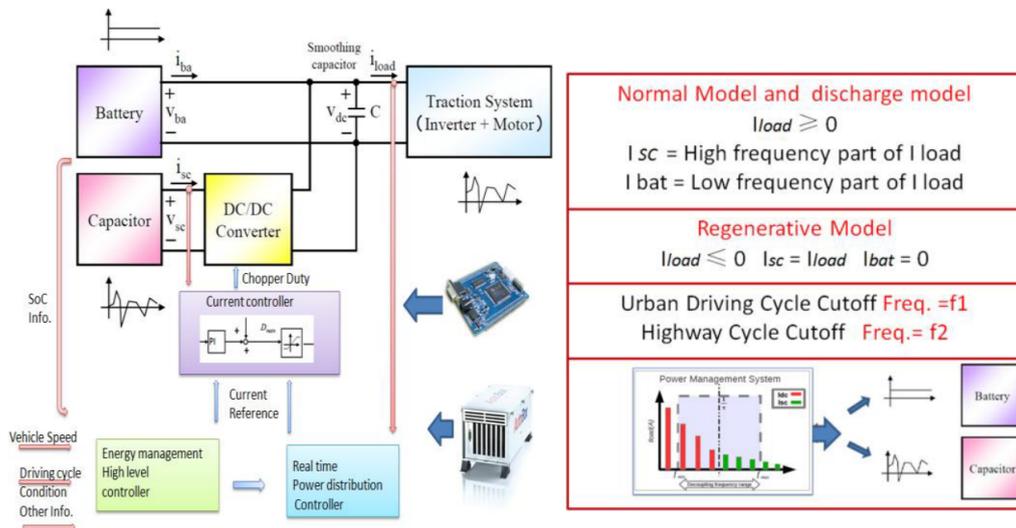


Figura 4.5: Schema di controllo usato in [14].

Come schematizzato in Fig.4.5 la potenza richiesta dal carico, in questo controllo, viene divisa in due parti in real-time. La parte di alta frequenza viene fornita dai supercondensatori, mentre la rimanente parte in bassa frequenza dalla batteria. La variazione di frequenza serve a massimizzare l'effetto della strategia di controllo. Dato che il sistema alimenta un veicolo leggero, sono state selezionate due frequenze che rispecchiano la dinamica del veicolo in due condizioni di guida differenti. Nella prima, la frequenza di cut-off del filtro è più alta che nella seconda, questo per simulare le continue accelerazioni e decelerazioni del mezzo che invece nella seconda sono meno evidenti.

Sostanzialmente, il controllo si occupa di comandare il DC/DC per fare in modo che la divisione di potenza richiesta fra i componenti sia ottimale; questo viene fatto attraverso il controllo in corrente, sia in uscita dai supercondensatori che in ingresso all'inverter.

4.1.6 Power Management Strategy for an Half-Controlled Converter

In [2] viene proposta una strategia di gestione di potenza basata su un controllo di corrente del convertitore interfacciato ai supercondensatori. In questo caso il convertitore DC/DC è di tipo Half Controlled Converter (Fig.4.6), questo per ridurre la taglia dei componenti mantenendo una buona efficienza.

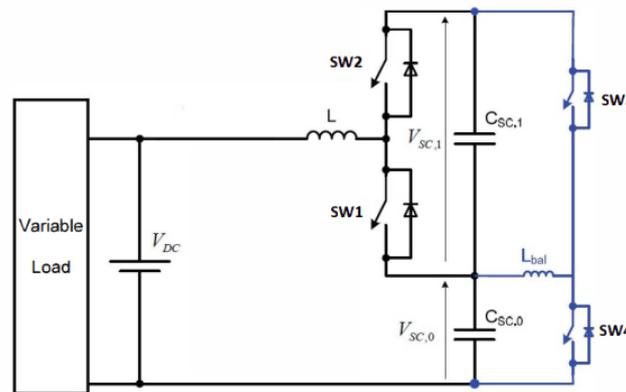


Figura 4.6: Half-Controlled Converter full structure[2].

Per andare quindi a migliorare l'efficienza del sistema di accumulo ibrido si utilizza un disaccoppiamento della potenza di carico in base alla frequenza.

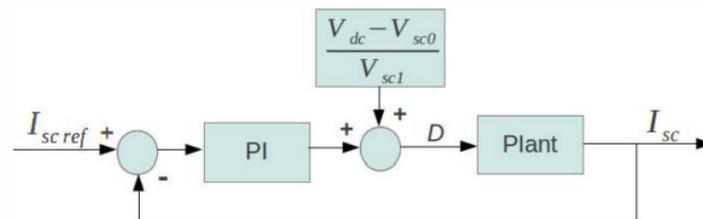


Figura 4.7: Controllo di corrente dei supercondensatori [2].

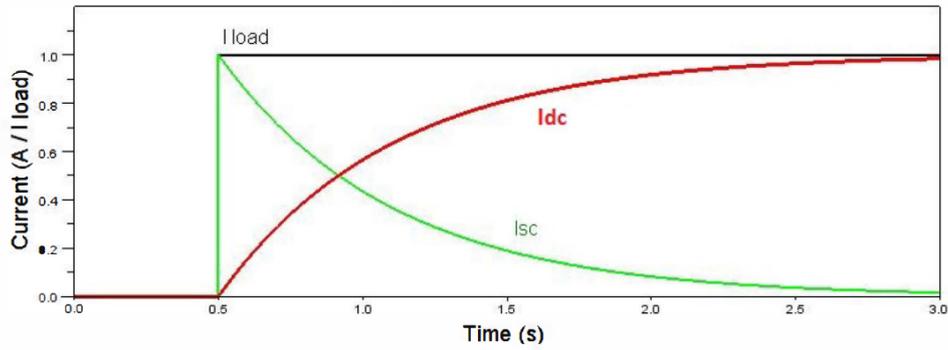


Figura 4.8: Corrente di carico scomposta in componente a bassa e alta frequenza in [2].

La corrente di carico viene filtrata da un filtro passa basso per fare si che i supercondensatori forniscano la quota di potenza con alta dinamica e quindi la corrente con alta frequenza (schema di controllo in Fig.4.7), come mostrato in Fig.4.8.

Capitolo 5

Soluzione proposta

5.1 Schema circuitale

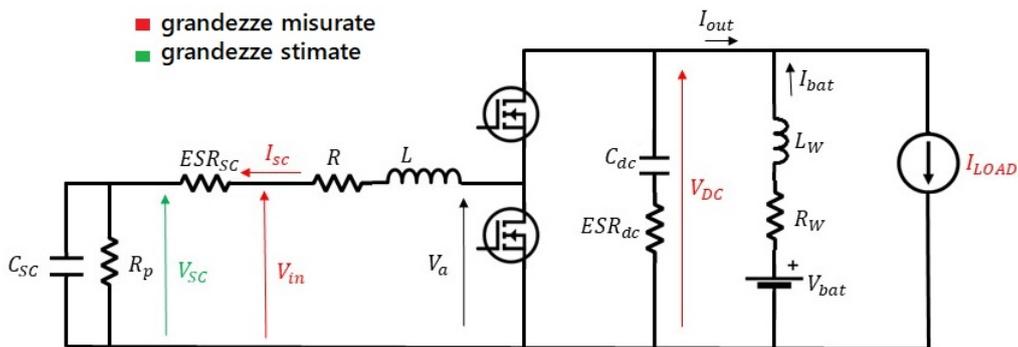


Figura 5.1: Schema circuitale equivalente del sistema di conversione.

In Fig.5.1 è riportato lo schema circuitale del sistema di accumulo che verrà controllato. Sul lato bassa tensione è collegato il supercondensatore, modellizzato con il circuito equivalente scelto. Il SC è interfacciato alla batteria (tensione nominale 12V) tramite un convertitore Buck-Boost.

Il convertitore è un half bridge composto da mosfet. Viene schematizzato il modello del condensatore di dc-link tramite la sua capacità equivalente C_{dc} e resistenza equivalente ESR_{dc} . Il carico è rappresentato come un generatore di corrente ideale soggetto alla tensione di dc-link.

Nella sezione 5.2, verrà riportata la selezione per i supercondensatori secondo condizioni di carico che non verranno utilizzate nel setup sperimentale. Pertanto lo schema circuitale di Fig.5.1 fa riferimento a quello che verrà utilizzato per la validazione del controllo.

5.2 Scelta dei Supercondensatori

Il Supercondensatore considerato in questa tesi è il BCAP0325 P270 S17, un condensatore di tipo cilindrico di marca Maxwell, certificato automotive e rappresentato in Fig.5.2, del quale vengono riportati i principali parametri in Tab.5.1. Dato che il profilo di corrente richiesto al supercondensatore è molto elevato il dimensionamento di questo componente è principalmente basato sulla ESR e sulla resistenza termica. Questi due parametri sono i principali vincoli per la scelta del componente, per quanto riguarda la capacità nominale invece, è sufficiente che abbia un valore sufficiente tale da garantire il corretto funzionamento del sistema.



Figura 5.2: Supercondensatore "BCAP0325 P270 S17" [7].

Simbolo	Parametri	Valore
C	Capacità nominale	$325F$
V_{DC}	Tensione nominale	$2.7V$
ESR_{SC}	Massima resistenza in serie equivalente	$1.9m\Omega$
I_{Mean}	Corrente continua utilizzabile ($\Delta T = 45^{\circ}C$)	$27.4A$
R_{th}	Resistenza termica	$8.8^{\circ}C/W$
$T_{C_{max}}$	Temperatura massima	$65^{\circ}C$
C_{th}	Capacità termica	$75.6^{\circ}C/J$
R_p	Resistenza parallelo equivalente(ottenuta da (2.1))	$6k\Omega$

Tabella 5.1: Principali caratteristiche del condensatore BCAP0325 P270 S17 [7].

Il supercondensatore scelto per questa applicazione deve essere capace di fornire e assorbire la corrente rappresentata in figura 5.3. Dato che questa è riferita alla tensione di dc-link, assunta a un valore costante di $12V$, si utilizza la tensione minima ammissibile ai capi del supercondensatore ($1.35V$) e si

considera ideale la conversione energetica del convertitore DC/DC. La corrente che il componente deve fornire, si può calcolare attraverso un bilancio di potenza come segue:

$$I_{SC} = \frac{12V}{1.35V} \cdot I_{load} \quad (5.1)$$

La forma d'onda in Fig.5.3 rappresenta il periodo di una funzione periodica, nello specifico è la corrente durante stati di carica del supercondensatore alla massima potenza erogabile dalla batteria (zona con corrente negativa) alternati da stati di scarica nel caso peggiore (picchi di corrente positivi).

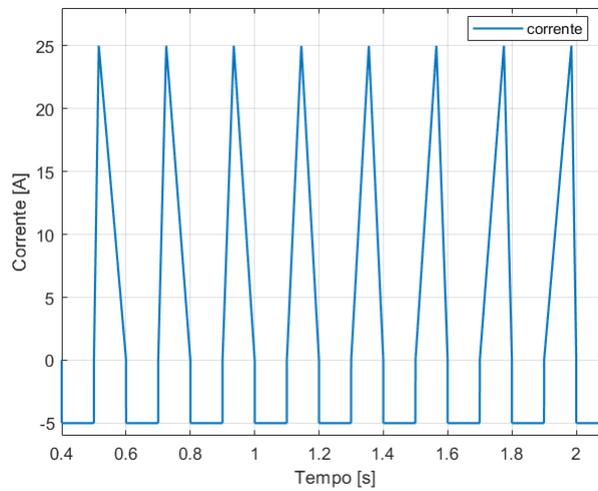


Figura 5.3: Profilo di corrente nel caso peggiore (lato batteria).

Il supercondensatore, operando nelle condizioni descritte precedentemente, deve rimanere entro i limiti termici indicati dal datasheet ($65^{\circ}C$) in condizioni di regime. Per riuscire a minimizzare la potenza dissipata per ogni componente si utilizzano due supercondensatori del tipo scelto. Dato il circuito elettrico equivalente del singolo componente si ricava quello per il parallelo come riportato in Fig.5.4. Assumendo identici i parametri per ognuno, per la corrente utilizzata nel dimensionamento termico si assume che si ripartisca in parti uguali nei due circuiti.

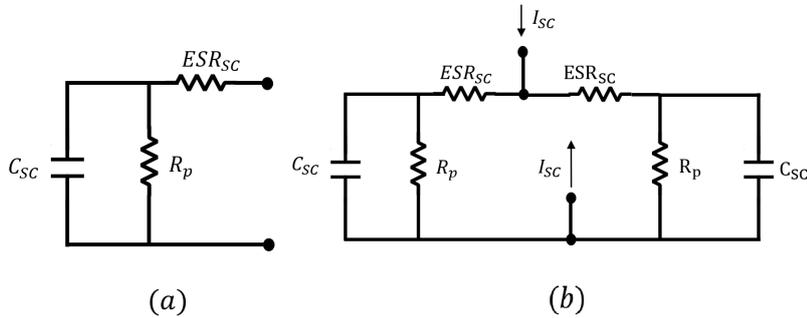


Figura 5.4: Circuito elettrico equivalente per il singolo Supercondensatore (a) e per il parallelo di due (b).

La verifica termica viene effettuata tramite un semplice modello termico di tipo Foster implementato in PLECS e rappresentato in figura 5.5. La potenza termica dissipata (P_{loss}) per ogni condensatore viene calcolata a partire dal valore RMS di corrente $I_{SC}/2$ da (5.1), come segue:

$$P_{loss} = I_{SC_{RMS}}^2 \cdot ESR_{SC} \quad (5.2)$$

La fonte di perdita dovuta alla resistenza equivalente in parallelo non viene considerata poiché trascurabile. La temperatura ambiente, T_{amb} in Fig.5.5, è imposta al valore di $25^\circ C$ mentre i valori di resistenza e capacità termiche sono riportate nella tabella 5.1.

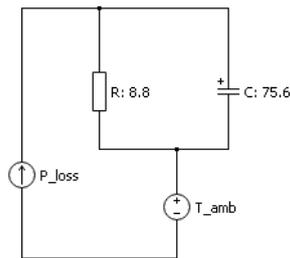


Figura 5.5: Modello termico equivalente dei supercondensatori in parallelo.

In Fig.5.6 è rappresentato il transitorio termico di uno dei due supercondensatori che deve fornire il profilo di corrente in Fig.5.3 riportato al lato bassa tensione del convertitore. Si impone un valore di temperatura iniziale di $55^\circ C$ per ognuno. Come si può notare anche dal grafico i condensatori rimangono nei limiti termici consentiti, raggiungendo un valore massimo

di temperatura di 59.42°C . I due supercondensatori BCAP0325 P270 S17 collegati in parallelo sono adatti all'applicazione richiesta.

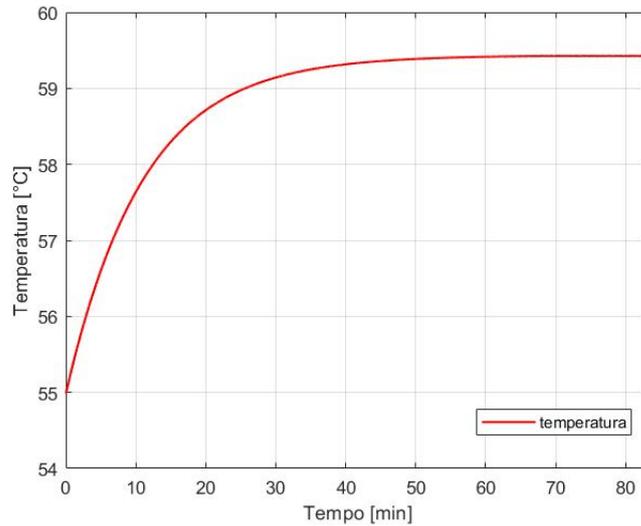


Figura 5.6: Transitorio termico del supercondensatore.

5.3 Convertitore utilizzato

Per l'implementazione pratica si impiega il "STEVAL-CTM009V1 evaluation kit", composto da 4 schede elettroniche (da Fig.5.7 a Fig.5.10).



Figura 5.7: STEVAL-CTM005V1 bus link capacitor board[9].

Nella figura sopra è presente la scheda sulla quale sono montati i condensatori di dc-link. Sono presenti da 22 condensatori elettrolitici in parallelo, ognuno da $270\mu\text{F}$, la capacità di dc-link equivalente è pari a $5940\mu\text{F}$.



Figura 5.8: STEVAL-CTM008V1 current sensing board[9].

Per controllare il sistema, è necessario misurare le correnti di carico e in uscita dai supercondensatori. Per farlo si utilizzano i due sensori di corrente HTFS 200-P presenti sulla scheda in Fig.5.8. I sensori sono del tipo ad'effetto hall, in tabella (5.2) ne vengono riportate le principali caratteristiche. La

Simbolo	Parametri	Valore
U_c	Tensione di alimentazione	5V
$I_{p,max}$	Range di misurazione	300A
I_p	Corrente nominale(RMS)	200A
R_{out}	Resistenza interna di uscita	$< 5\Omega$
BW	Banda passante ($-3dB$)	240kHz
ε_L	Errore di linearità	$< 0.5\%$
t_{D90}	Tempo di risposta (90% I_P)	$< 3.5\mu s$

Tabella 5.2: Principali caratteristiche del sensore di corrente HTFS 200-P [6].

scheda elettronica STEVAL-CTM008V1 fornisce una tensione di misura in funzione della corrente misurata pari a $4mV/A$, in un range di temperatura compreso tra $-40^\circ C$ e $105^\circ C$. In Fig.5.9 è presente la scheda di potenza, questa contiene tre gambe di commutazione composte da mosfet di potenza STH315N10F7-6. Sono presenti 12 mosfet per gamba, 6 in parallelo per la cella superiore e 6 per quella inferiore. Delle tre gambe presenti sulla scheda se ne utilizzano due e si lascia la terza libera, questo al fine di realizzare la topologia circuitale rappresentata in Fig.5.1.

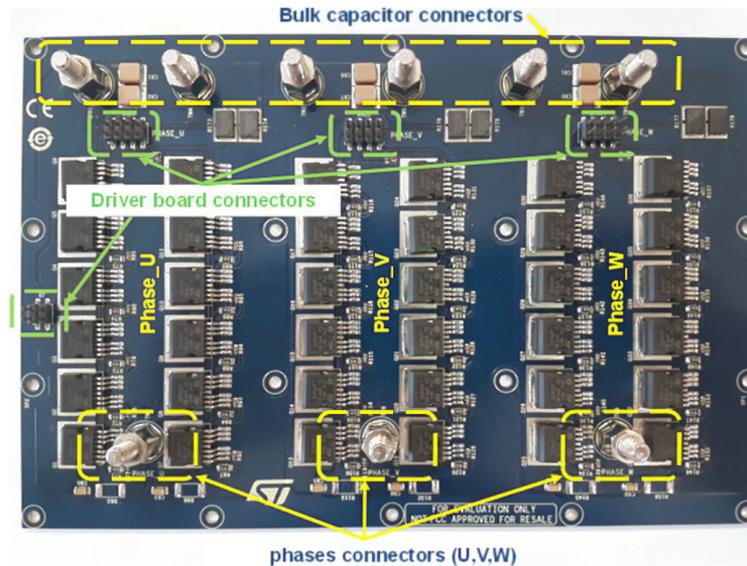


Figura 5.9: STEVAL-CTM004V1 power board[9].

La scheda in Fig.5.10, contiene i gate driver per i mosfet e relativi convertitori DC-DC che ne forniscono le alimentazioni, come anche quelli che alimentano il microcontrollore e i sensori di corrente. Sono anche presenti una serie di connettori per interfacciare il microcontrollore con le schede di potenza e di misura.

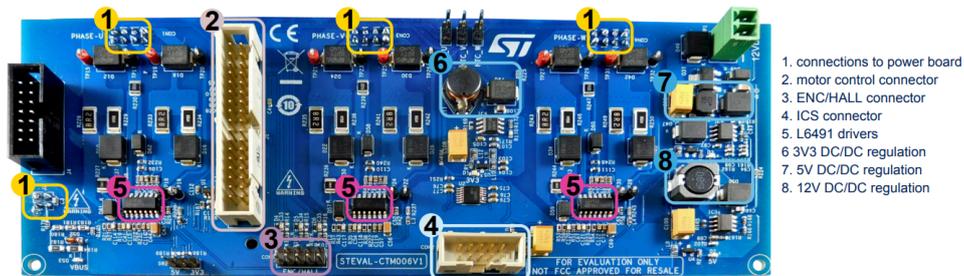


Figura 5.10: STEVAL-CTM006V1 driver board [9].

5.4 Progettazione del controllo utilizzato

La strategia di controllo proposto ha lo scopo di diminuire la corrente RMS fornita dalla batteria, riducendone lo stress e aumentandone la vita utile. Dal momento che non si utilizzano supercondensatori in serie, la tensione disponibile ai capi di questi è di basso valore, in un range che si aggira

tra $2.7V$ e $1.35V$ per non superare i limiti di potenza massima consentita. La strategia di controllo si può classificare come tipo "Rule Based" per quanto riguarda la struttura del codice di controllo. Se lo si classifica dal punto di vista della dinamica, questo ricopre le due aree denominate "Power Management" e "System Management", descritte nel capitolo 4.

5.4.1 Corrente di riferimento

Come detto precedentemente si ha interesse nel ridurre sia il valore massimo che la dinamica della corrente che la batteria deve fornire al carico. Misurando la tensione ai capi della batteria e quindi del carico, si può ottenere la potenza istantanea che il carico richiede, quindi il controllo di corrente si può tradurre in un controllo di potenza moltiplicando per la tensione.

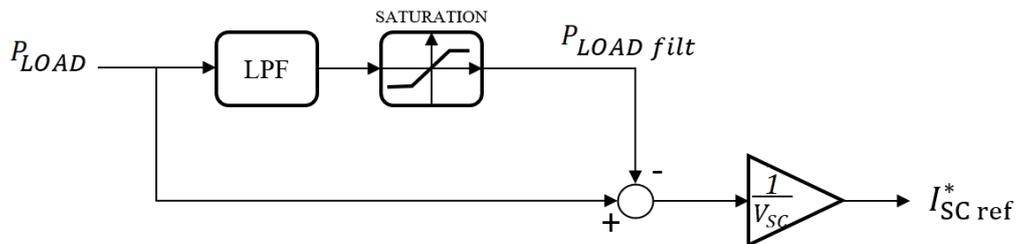


Figura 5.11: Schema a blocchi della generazione della corrente di riferimento dei supercondensatori.

La corrente di carico misurata, I_{LOAD} , moltiplicata per la tensione V_{DC} a ogni chiamata dell'ISR, fornisce la potenza richiesta dal carico P_{LOAD} . Si disaccoppia la componente ad alta frequenza tramite un filtro passa basso. Si ottiene la corrente di riferimento per i supercondensatori I_{SCref}^* come riportato in Fig.5.11. La potenza $P_{LOADfilt}$ è quella che dovrà fornire la batteria, quindi quella a bassa frequenza. Con la saturazione si implementa una funzione aggiuntiva, "boost", per cui i supercondensatori forniscono la corrente oltre il limite di saturazione indipendentemente dalla dinamica da cui questa è caratterizzata. Si riporta in Fig.5.12 la potenza che i supercondensatori devono fornire (P_{req}) e la potenza richiesta dal carico P_{load} , ottenuta dalla forma d'onda di corrente riportata in Fig.5.19 e quella che dovrebbe fornire la batteria (P_{bat}).

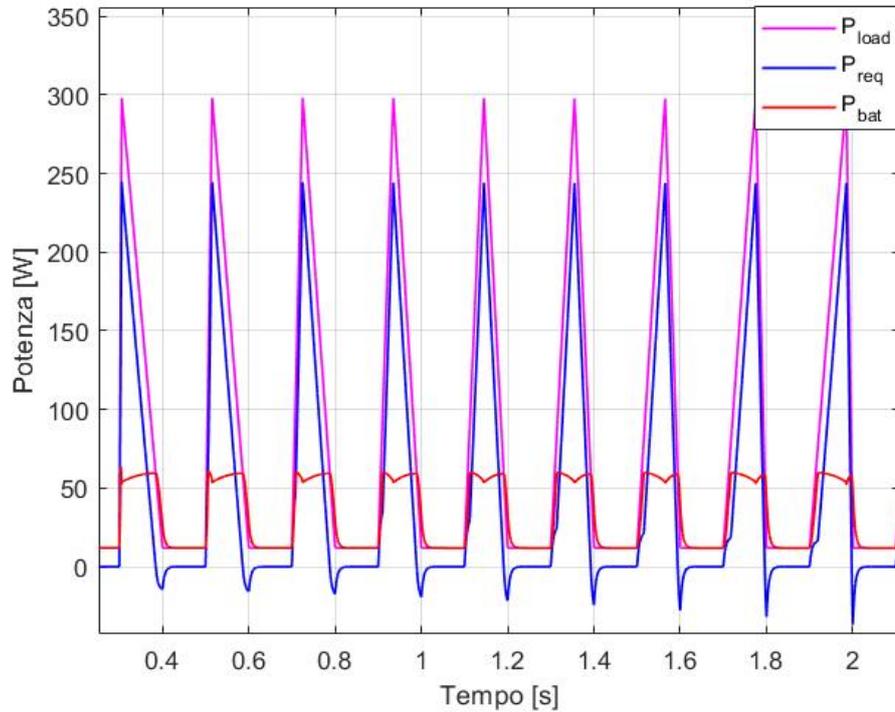


Figura 5.12: Potenza richiesta dal carico (P_{LOAD}), di riferimento per i supercondensatori (P_{req}) e fornita dalla batteria (P_{bat}).

5.4.2 Logica di selezione degli stati

Per gestire al meglio il funzionamento del sistema di controllo si fa uso della così detta "macchina a stati", dove a ogni stato corrisponde un funzionamento in condizioni specifiche, definite dalla combinazione dei valori delle variabili controllate. La macchina a stati presenta tre stati principali che definiscono il funzionamento nominale del sistema:

- NOMINAL: I supercondensatori forniscono la potenza richiesta.
- CHARGING: P_{req} è sotto la soglia minima, i supercondensatori hanno una tensione minore di quella nominale e vengono caricati.
- NO-SWITCH: il convertitore non modula più quando
 - P_{req} è sotto la soglia minima, i supercondensatori sono carichi.
 - P_{req} è sopra la soglia minima, i supercondensatori hanno una tensione minore di quella minima operativa.

Il microcontrollore deve passare da uno stato all'altro principalmente in base al valore di due variabili: la potenza P_{req} e la tensione sui supercondensatori V_{SC} . I supercondensatori devono fornire la potenza richiesta imposta come riferimento dal controllo se la tensione ai loro capi, al netto delle cadute resistive lo consente, ovvero nei limiti ammessi come descritto nel capitolo 2. Nell'immagine 5.13 vengono riportati gli stati, quindi le modalità di funzionamento del sistema in base al valore delle variabili di controllo. Si può notare che i valori limite del funzionamento operativo per i supercondensatori, sono presi a meno di una costante aggiunta o sottratta. Questo viene fatto per evitare di far operare i dispositivi in possibili zone di funzionamento dannose, per via di errori nella misura delle variabili.

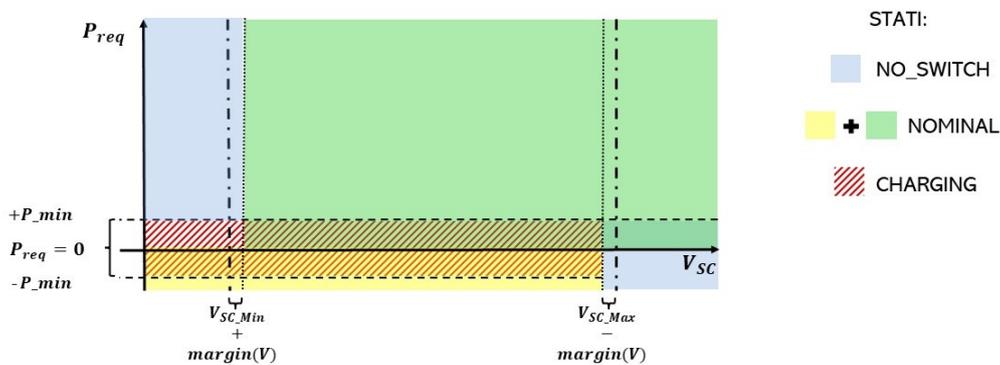


Figura 5.13: Logica della selezione degli stati in funzione di P_{req} e V_{SC} .

Si può notare che lo stato di CHARGING è sovrapposto a quello NOMINAL, questo poiché per quest'ultimo ci può essere la necessità d'invertire il segno della potenza richiesta o avvicinarsi all'asse $P_{req} = 0$ transitoriamente. Come verrà discusso nei capitoli successivi, sono state adottate delle logiche per non avere cambiamenti continui e non necessari tra uno stato e l'altro.

5.4.3 Algoritmo e stati di macchina

In Fig.5.14 viene rappresentato il diagramma a blocchi della porzione dell'algoritmo di controllo che porta alla selezione degli stati. L'algoritmo, contenuto nell'ISR (Interrupt Service Routine), viene eseguito una volta per ogni periodo di switching per garantire un'esecuzione real-time. Il punto di partenza è rappresentato dal confronto della potenza di riferimento, generata con la logica riportata in Fig.5.11 e il valore assoluto di potenza minima sotto il quale il convertitore non interviene. Per evitare continui cambi di stato si utilizza un tempo morto di circa 6.7ms rappresentato dall'incremento della variabile counter. Questo viene fatto al fine di separare i casi in cui la potenza

richiesta passa solo transitoriamente per l'asse zero e quelli in cui la richiesta è effettivamente nei limiti. In questo modo si evitano possibili continui cambi di stato. Se quindi counter arriva al valore 100, sono trascorsi 6.7ms durante i quali il carico non ha richiesto potenza e si può passare al ramo sinistro del controllo.

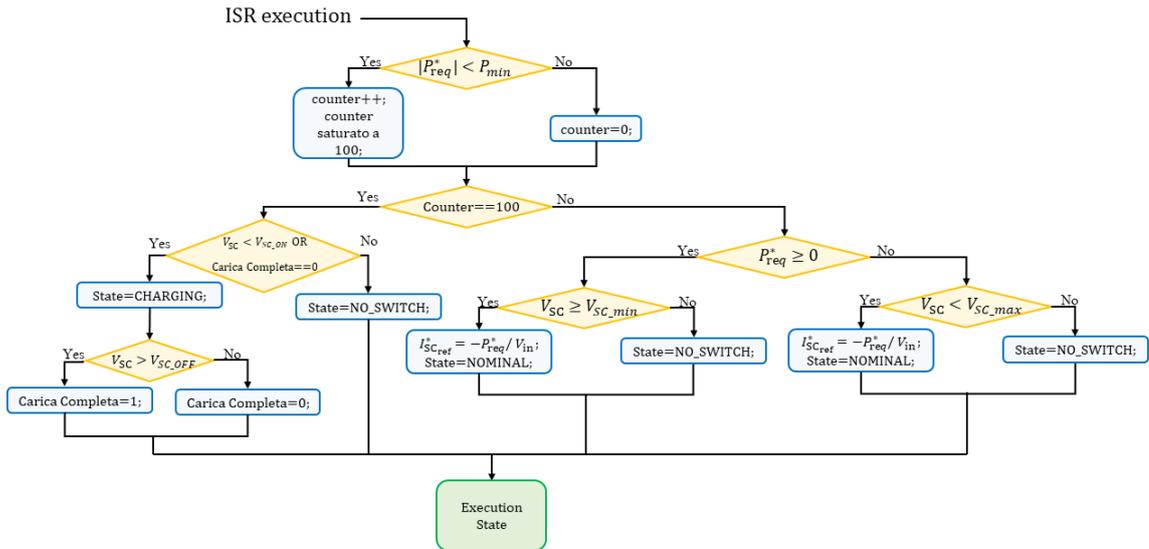


Figura 5.14: Diagramma di flusso logico della selezione degli stati.

Dato $V_{SCOFF} > V_{SCON}$, si verifica se la tensione del supercondensatore è minore del valore V_{SCON} e allo stesso tempo se la variabile flag "Carica Completa" è imposta zero con una logica "OR". In caso il risultato fosse negativo per entrambe le condizioni, lo stato selezionato è NO SWITCH, ciò vuol dire che la tensione non è ancora scesa sotto il livello V_{SCON} dall'ultima carica completa effettuata fino a raggiungere il valore limite V_{SCOFF} . In caso affermativo per la verifica di almeno una delle due condizioni, si procede sul ramo sinistro impostando lo stato CHARGING. Quindi se la tensione del supercondensatore ha raggiunto almeno il valore V_{SCOFF} , la variabile flag "Carica Completa" è imposta a 1 altrimenti a zero. Questa serie di operazioni sono necessarie per non avere continui cambi di stato dovuti all'errore di misura, ovvero si utilizza un meccanismo a isteresi.

Se il valore assoluto della potenza di riferimento supera il valore P_{min} la variabile counter viene azzerata, in questo modo si ha un controllo reattivo nel caso in cui la corrente di carico incrementi con una alta dinamica. Nell'algoritmo quindi si procede con la verifica "counter==100", escludendo così a priori la selezione dello stato CHARGING, si continua seguendo il ramo a destra del blocco di verifica in questione. A questo punto, si indaga se la po-

tenza richiesta abbia valore positivo o meno. In caso $P_{req}^* \geq 0$, si verifica se la tensione del supercondensatore V_{SC} sia sopra la minima tensione operativa consentita, quindi si seleziona lo stato NOMINAL, con relativo calcolo della corrente di riferimento per il lato bassa tensione, oppure NO SWITCH. Se invece $P_{req}^* < 0$ il supercondensatore è chiamato ad'assorbire una corrente, viene effettuato un controllo analogo a quello precedentemente descritto, con la differenza che, dato che la corrente viene assorbita si verifica che ci sia margine per non arrivare alla massima tensione operativa consentita per il SC.

Da Fig.5.15 a Fig.5.17 vengono riportati gli schemi a blocchi dei tre stati principali, nel dominio di Laplace. In particolare in Fig.5.15 è rappresentato lo stato CHARGING. Questo consiste in un anello chiuso di tensione del supercondensatore nel quale è innestato l'anello di corrente interno, rappresentato come un filtro passa basso. La funzione di trasferimento che rappresenta il convertitore (filtro passa basso), viene considerata a guadagno unitario, dato che la differenza tra la sua banda passante, che rappresenta il ritardo di attuazione e quella dell'anello di tensione è più di una decade.

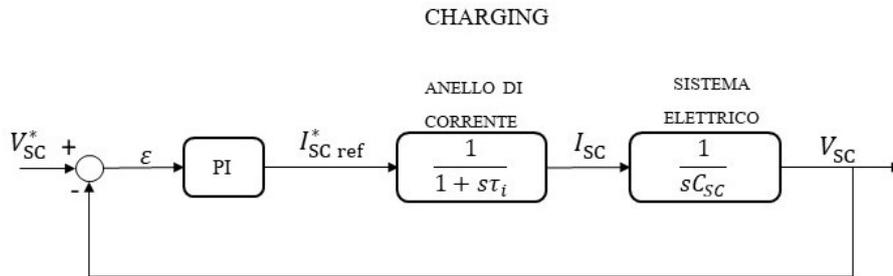


Figura 5.15: Schema a blocchi dello stato CHARGING nel dominio di Laplace.

In Fig.5.16 è presente lo stato NOMINAL. Questo consiste in un anello di regolazione della corrente fornita dal supercondensatore e calcolata come in Fig.5.14. Vengono anche modellizzati, il convertitore e i relativi componenti passivi con un filtro passa basso.

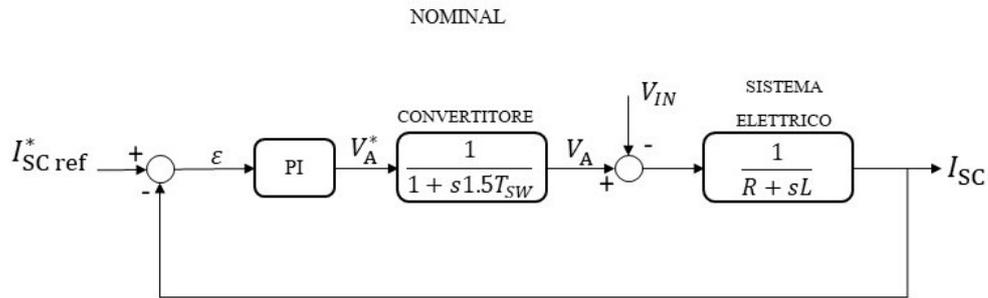


Figura 5.16: Schema a blocchi dello stato NOMINAL nel dominio di Laplace.

In Fig.5.17, viene rappresentato lo stato NO SWITCH. Questo ha lo scopo di portare la corrente del supercondensatore a zero tramite lo stesso anello di regolazione della corrente di Fig.5.16. Per fare ciò, la corrente di riferimento è imposta a zero, viene aggiunto un controllo ulteriore per verificare che il valore assoluto della corrente controllata sia a un valore accettabile per terminare la commutazione. In caso affermativo, il funzionamento del convertitore viene arrestato, altrimenti si continua a modulare per diminuire l'errore tra corrente di riferimento e corrente misurata.

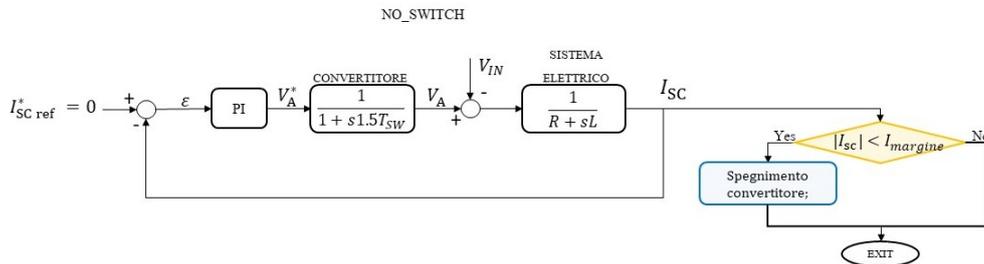


Figura 5.17: Schema a blocchi dello stato NO SWITCH nel dominio di Laplace.

5.5 Validazione in Plecs

L'algoritmo di controllo viene implementato in Plecs al fine di validarlo, lo schema elettrico di validazione è riportata in Fig.5.18. Il tipo e la taglia della batteria non sono definiti, pertanto questo elemento viene modellizzato come una serie di una resistenza, un' induttanza e un generatore di tensione DC al fine di tenere in conto sia i parametri di un'eventuale batteria che i collegamenti fisici come i cavi. La resistenza è imposta a un valore di $28.5m\Omega$, l'induttanza a $17.7\mu H$ e la tensione del generatore pari a $12V$. Il

convertitore è un DC/DC, ovvero un buck-boost con due celle bidirezionali in configurazione interleaved. Sul lato bassa tensione del convertitore è presente il modello del Supercondensatore utilizzato. Il convertitore nella simulazione presenta switch ideali e i comandi di gamba sono generati a partire dall'informazione del duty cycle entrante nel blocco "PWM". L'interrupt service routine (ISR) è modellizzata usando il blocco "C-script", che viene eseguito alla frequenza di switching del convertitore, questo al fine di discretizzare i comandi generati dal controllo e avvicinarsi maggiormente al caso pratico. I due induttori del convertitore presentano un valore d'induttanza pari a $37\mu H$ ciascuno, mentre il condensatore di dc-link ha una capacità nominale di $1500\mu F$ con una resistenza ESR di $10m\Omega$.

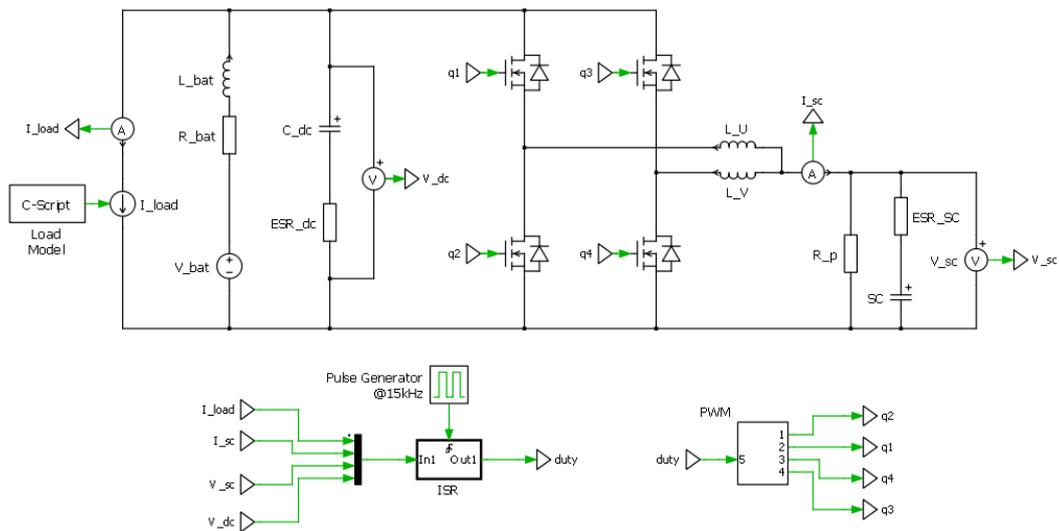


Figura 5.18: Sistema elettrico modellizzato in Plecs.

5.5.1 Corrente di carico

Se si assume una tensione sul dc-link poco variabile, poiché imposta dalla batteria, il carico richiede una potenza e quindi una corrente, composta da un valore costante al quale vengono sommati dei picchi con pendenza variabile. I picchi di corrente, che raggiungono un valore massimo di $25A$, variano ciclicamente con una sequenza che parte dal dente di sega con pendenza negativa, passando per una forma triangolare, fino ad arrivare al dente di sega con pendenza positiva (Fig.5.19). Ogni componente non continua di corrente ha una durata di $100ms$, intervallata da un profilo continuo al valore di $1A$ della stessa durata.

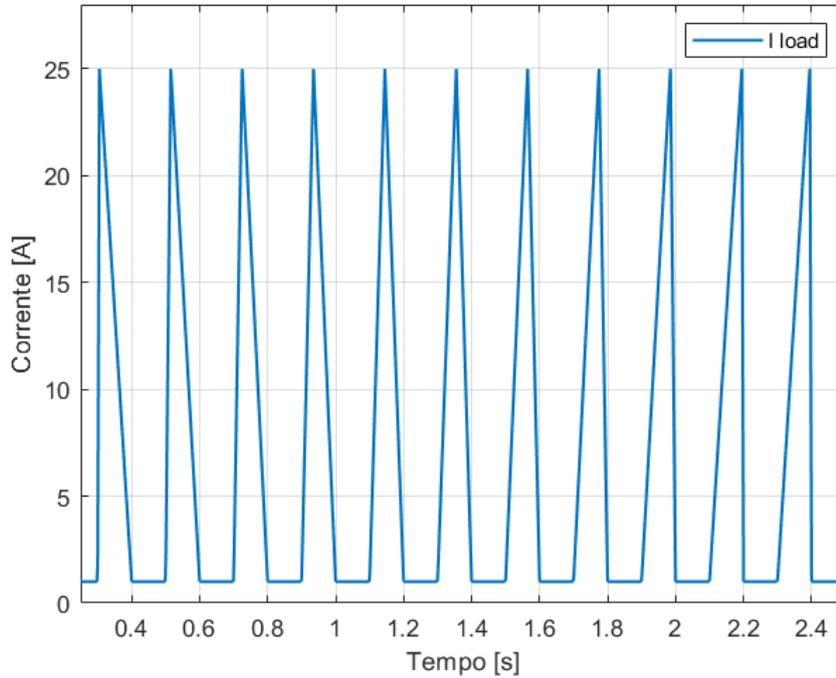


Figura 5.19: Profilo della corrente di carico.

5.5.2 Interleaving

Poiché il convertitore DC-DC è in configurazione interleaved i comandi PWM di gate sono identici, dato che si assumono identiche le due gambe del convertitore. Il duty cycle è lo stesso per entrambe le gambe, ma le portanti corrispondenti sono sfasate di 180 gradi elettrici, in questo modo si ottengono due correnti teoricamente identiche nelle due gambe di commutazione ma con mezzo periodo di switching come sfasamento. Nell'immagine presente Fig.5.20 è riportato un esempio di quanto descritto nelle precedenti righe, in particolare nel grafico in basso, sono raffigurati i segnali logici di gate per comandare i mosfet alti delle due gambe; quelli per il comando dei mosfet bassi sono i segnali logici negati dei precedenti. La tecnica di modulazione che viene usata nella simulazione Plescs così come nel sistema reale è la Symmetrical PWM.

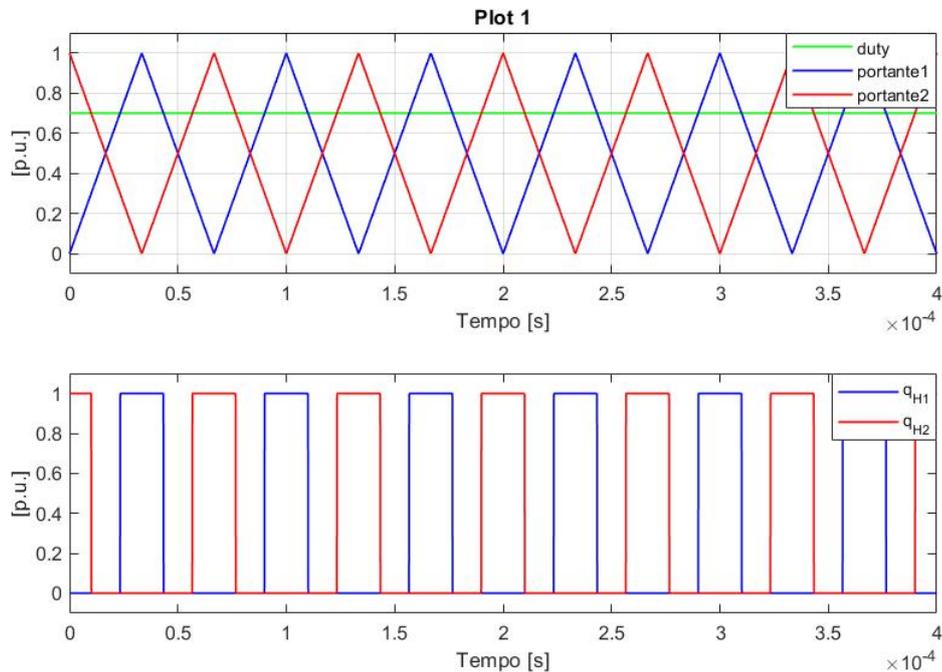


Figura 5.20: Esempio di portanti e segnali PWM a frequenza 15kHz.

5.5.3 Risultati della simulazione

In Fig.5.21 sono riportate le correnti, lato 12V, fornita dalla batteria (I_{bat}), dal convertitore elettronico di potenza (I_{out}) e assorbita dal carico (I_{Load}). Nel grafico in mezzo, viene raffigurata l'evoluzione degli stati di macchina, dove si definisce:

- NOMINAL = 1;
- CHARGING = 2;
- NO SWITCH = 3.

Nell'ultimo grafico dell'immagine, vengono rappresentate le forme d'onda della tensione all'ingresso del convertitore (V_{in}), ovvero quella ai morsetti del supercondensatore e la tensione stimata sulla capacità (V_{SC}), ovvero al netto della caduta resistiva sulla ESR. In Fig.5.22, vengono rappresentate in valore di media mobile, la corrente di riferimento per il supercondensatore (I_{ref}), quella fornita dal SC ($I_{SC_{tot}}$) e quella che scorre in una delle due induttanze del DC/DC (I_L).

CAPITOLO 5. SOLUZIONE PROPOSTA

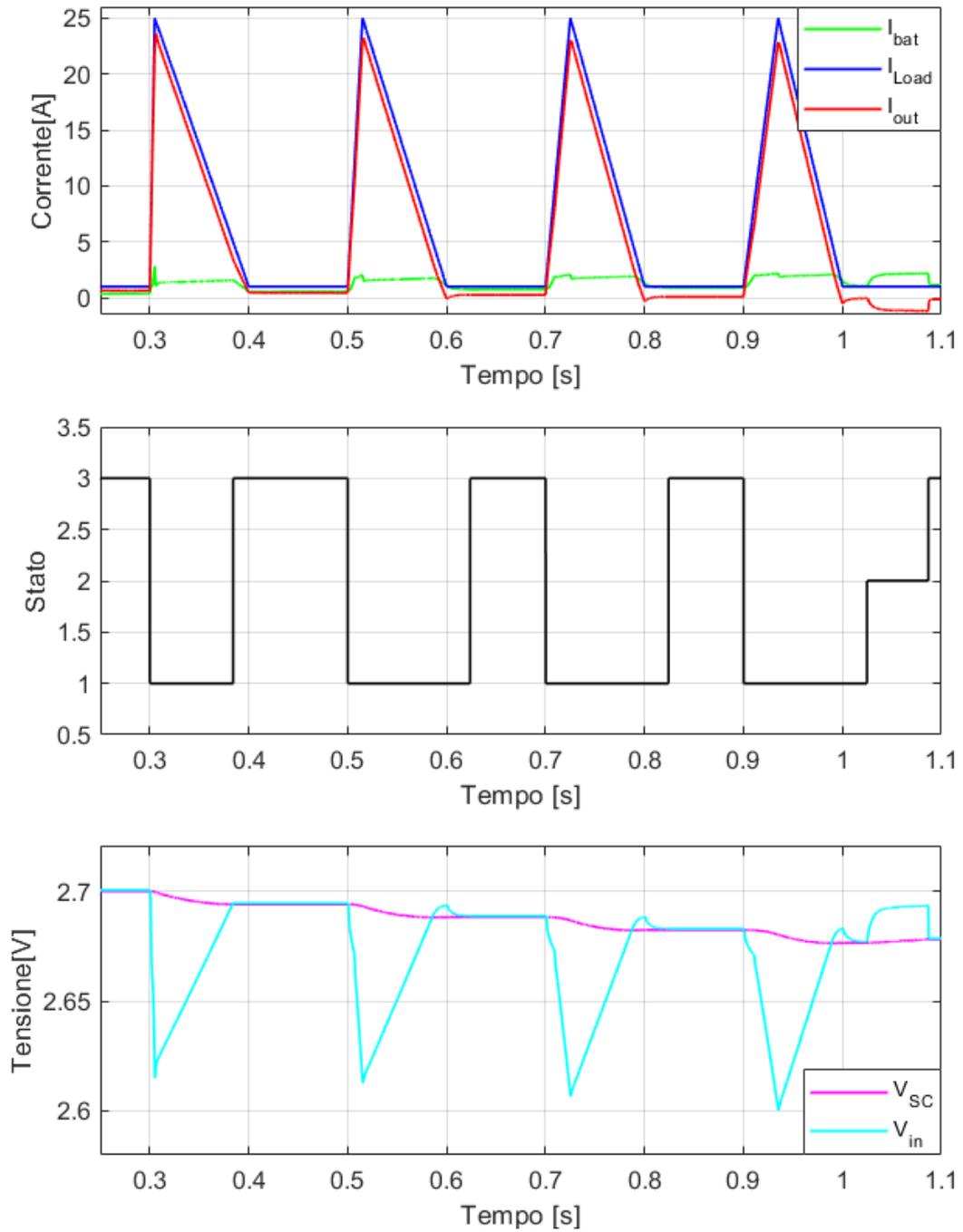


Figura 5.21: Esempio 1: risultati della simulazione Plects.

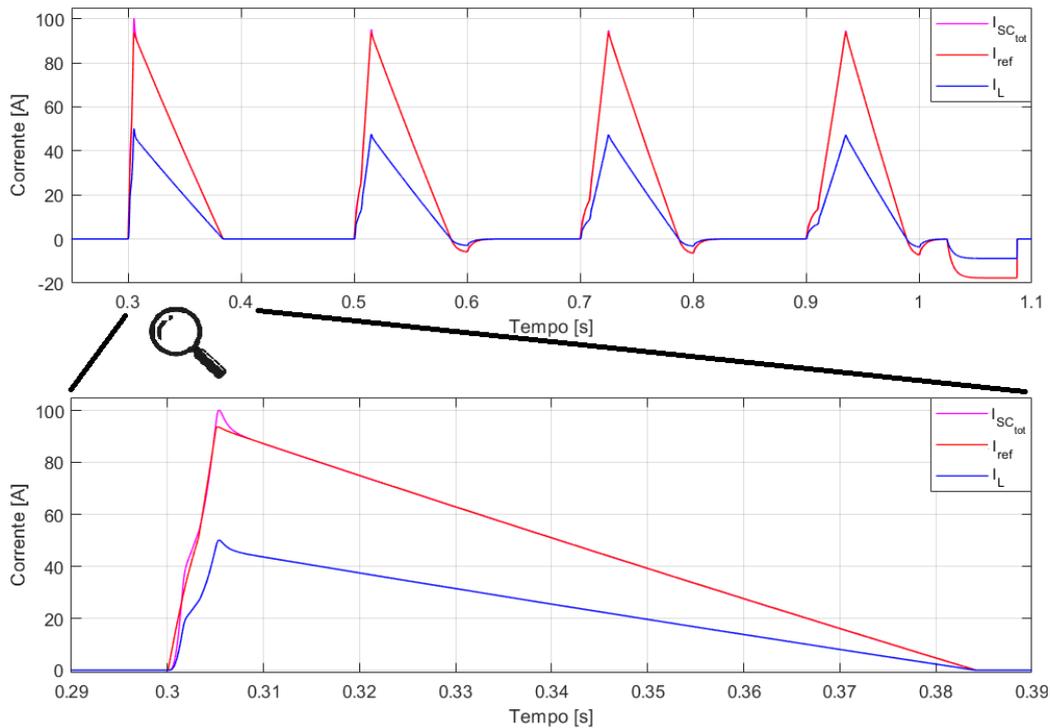


Figura 5.22: Esempio 2: risultati della simulazione Plecs.

La simulazione parte con il condensatore carico alla sua tensione nominale, 2.7V, e nessuna corrente di carico fino al tempo 0.3s, dove il carico richiede una corrente con alta dinamica. Nell'algoritmo si passa dallo stato 3 allo stato 1 e viene imposta una corrente di riferimento per il convertitore, che si comporta in questo caso come un boost. Si nota che la corrente lato bassa tensione segue bene il riferimento. Nel frattempo la tensione V_{in} decresce rispetto al valore iniziale principalmente a causa delle cadute resistive sulla ESR date le alte correnti in gioco. La caduta di tensione dovuta alla carica decrescente immagazzinata nel condensatore ha un effetto molto lento e smussato, anche in presenza di alte correnti, per via della grande capacità che caratterizza il SC. Si nota che la corrente fornita dalla batteria rimane nel limite di 5A imposto dal controllo, salvo per piccole oscillazioni di breve durata, dovute ai limiti prestazionali del sistema. Una volta terminato il transitorio della corrente di carico, quando questa rientra nei limiti imposti per la corrente di batteria, il convertitore termina la commutazione rientrando in stato NO SWITCH, al fine di non avere perdite di commutazione e migliorare l'efficienza globale del sistema. La tensione ai morsetti del supercondensatore e sulla capacità equivalente vengono quindi a coincidere dato che la corrente si annulla. Questo funzionamento si ripete ciclicamente con i

tre picchi di corrente di carico a seguire. Alla fine del quarto picco, al tempo $t=1s$, la corrente di riferimento per il supercondensatore ritorna a zero, atteso il tempo morto del controllo nello stato NOMINAL, si può passare allo stato successivo. Quest volta il controllo imposta lo stato CHARGING, il convertitore si comporta come un buck, dato che il supercondensatore presenta una tensione sotto il livello inferiore definito dal meccanismo isteresi per la ricarica. Viene caricato fino a raggiungere il livello superiore di tensione del meccanismo a isteresi, facendo sì che la corrente fornita dalla batteria in totale sia di bassa dinamica e nei limiti consentiti dal controllo. Una volta ricaricato il SC si ritorna allo stato NO SWITCH dato che la corrente di carico è nulla.

Capitolo 6

Configurazione microcontrollore

In figura 6.1 viene rappresentato il circuito stampato contenente il microcontrollore STM32F303RBT7 e le relative periferiche e connettori.

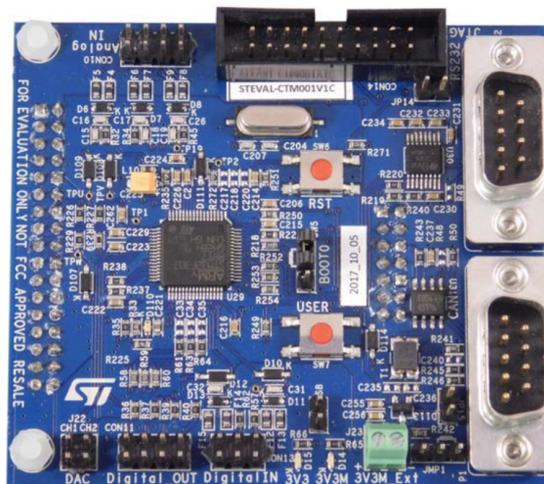


Figura 6.1: STEVAL-CTM001V1C evaluation board[9].

Il microcontrollore, in inglese MicroController Unit (MCU), è dotato di un processore del tipo LQFP64, quindi a 64 pin, del quale viene riportato lo schematico con le etichette che definiscono le connessioni alle periferiche hardware (Fig.6.2).

CAPITOLO 6. CONFIGURAZIONE MICROCONTROLLORE

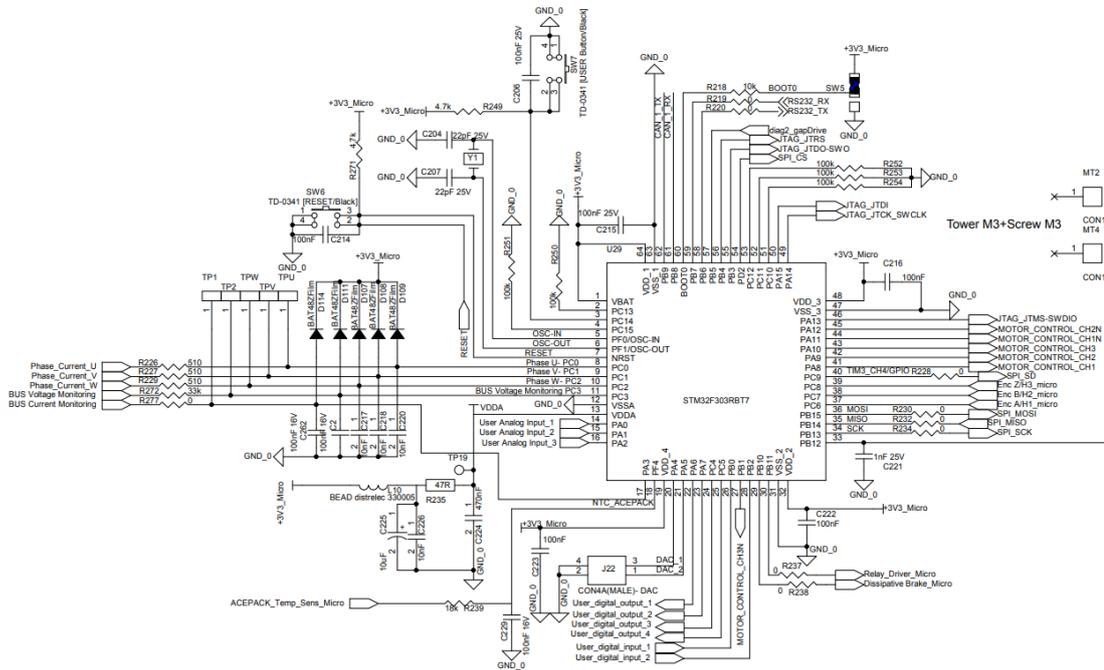


Figura 6.2: Microcontrollore STM32F303RBT7 e connessioni [9].

Una volta validata la strategia di controllo è necessario configurare il micro in modo che si possano dare i segnali di comando e processare le informazioni provenienti dai sensori grazie allo script in linguaggio C del controllo. In particolare sono riportati di seguito la configurazione del clock esterno, dei timer utilizzati e della loro struttura, degli ADC con il tipo di conversione scelto. Il codice di controllo è stato implementato utilizzando il software di sviluppo STM32CubeIDE, che include lo strumento STM32CubeMX dedicato alla configurazione dei pin.

6.1 Clock esterno

Il microcontrollore possiede un oscillatore al quarzo con una frequenza di $8MHz$, connesso tra il quinto e il sesto pin. Si sceglie di utilizzare questo rispetto a quello interno per avere una frequenza più precisa e definita. Nella figura 6.3 viene riportata la configurazione della frequenza di sistema (SYSCLK) imposta a $72MHz$ partendo dagli $8MHz$ forniti dall'oscillatore esterno. Questo è possibile tramite l'utilizzo di un PLL (Phase Locked Loop), che permette di aumentare la frequenza di partenza.

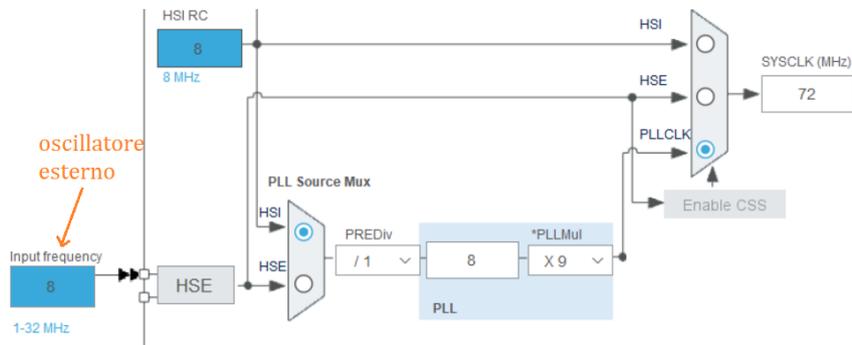


Figura 6.3: Configurazione clock esterno.

6.2 Timer

Il microcontrollore è equipaggiato con tre tipi di timer: i basic, i general purpose e gli advanced. In questa applicazione sono usati due timer di tipo advanced, uno per generare le uscite PWM e il secondo per sincronizzare il campionamento dei segnali e quindi avere una misura più precisa. Al fine di una spiegazione più chiara si elencano i principali registri e acronimi coinvolti in questa parte:

- CLK è il clock interno del timer;
- CNT è il registro del contatore, definisce la forma della portante in base alla modalità utilizzata;
- ARR è l'acronimo di "auto reload register", è il registro in cui viene definito il limite massimo del registro CNT, data una frequenza di clock, definisce il periodo della portante e di conseguenza la frequenza di modulazione del convertitore;
- UEV è l'acronimo di update event, quando il valore del registro CNT reggiunge il valore di ARR, viene inviato un segnale hardware per:
 - attivare delle periferiche (per esempio ADC);
 - iniziare l'esecuzione dell'ISR al fine di garantire una esecuzione in tempo reale;
- OCREF e OCNREF sono i comandi logici complementari di switching;
- DTG è il registro in cui si imposta il valore di dead-time per le funzioni di switching OCREF e OCNREF.

CAPITOLO 6. CONFIGURAZIONE MICROCONTROLLORE

Nell'immagine successiva viene riportato lo schema a blocchi di un timer di tipo advanced, dove è possibile comprendere in maniera più dettagliata come le varie funzioni e i registri interagiscono.

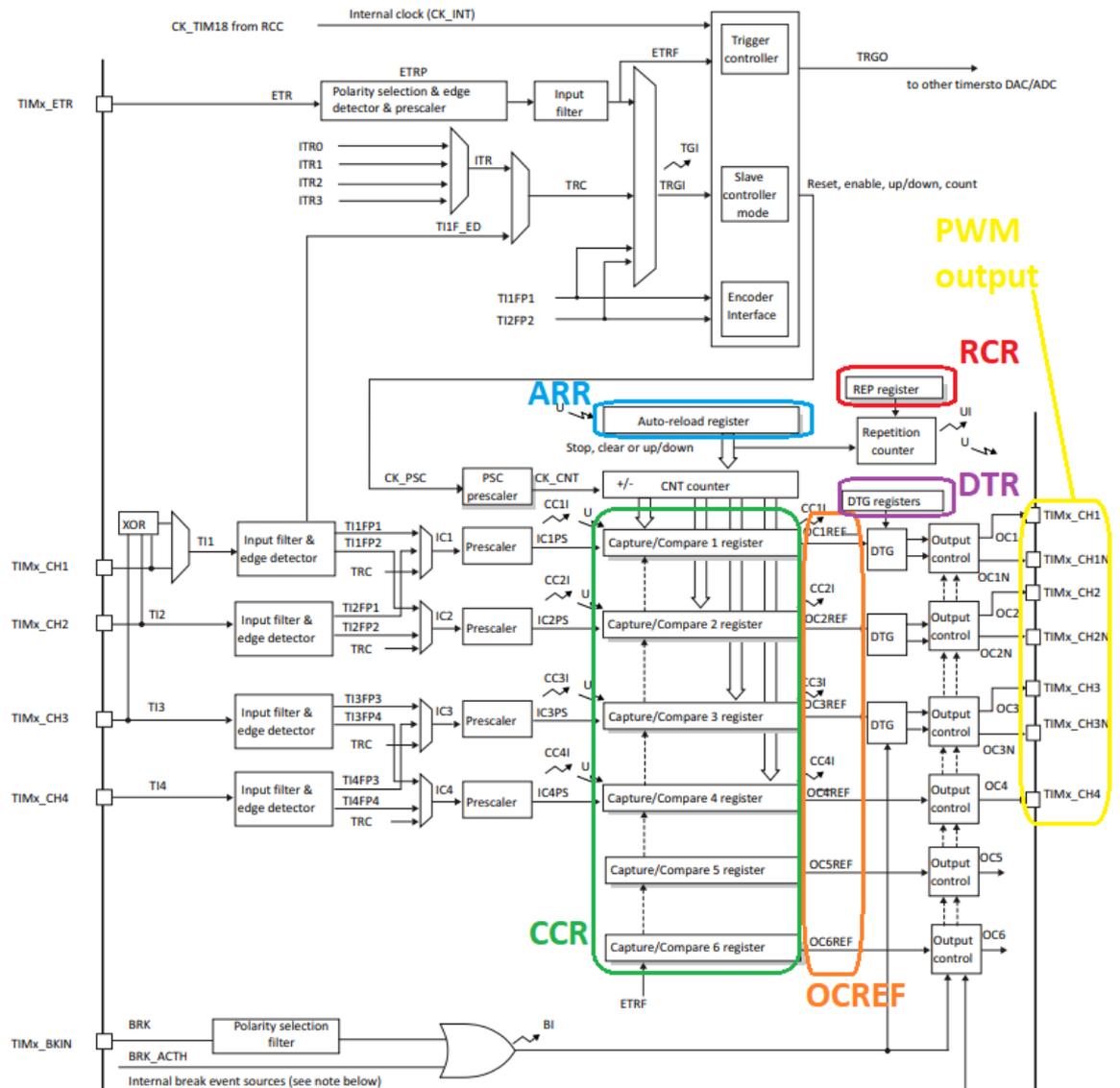


Figura 6.4: Schema a blocchi di un timer advanced[11].

6.2.1 Configurazione Timer 1

Per quanto riguarda la generazione dei segnali PWM i timer si basano su diversi registri di memoria e funzioni specifiche.

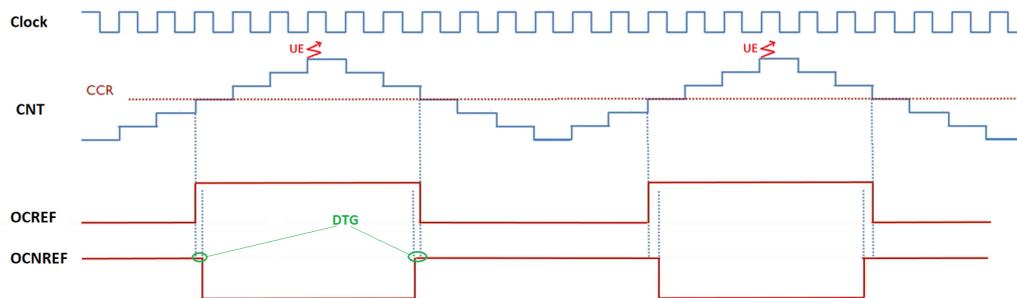


Figura 6.5: Operazioni generali di un timer advanced.

In Fig.6.5 è schematizzato, a titolo di esempio, il funzionamento di un timer advanced che genera il segnale di comando dati dai registri OCREF e il suo complementare OCNREF (comando logico di gate dello switch alto e basso) a partire dal confronto dei registri CNT e CCR. Il timer aggiunge un'unità al registro CNT per ogni colpo di clock fino a raggiungere il valore massimo configurato e salvato nel registro ARR. Da qui in poi, se è selezionata la modalità "center aligned mode 3" come in questo caso, il counter verrà decrementato di un'unità per ogni colpo di clock fino al valore 0, per poi ripartire a essere incrementato nuovamente.

Per la generazione dei segnali PWM per la gamba half bridge del convertitore, si decide di utilizzare Timer1, con output su un canale connesso a due pin, uno dedicato ai segnali di gate per lo switch alto e l'altro al segnale negato, per lo switch basso. Per implementare la tecnica di modulazione symmetrical PWM si imposta una modalità chiamata PWM mode 1, in cui il segnale definito da OCREF è positivo se il valore del registro CNT è maggiore di quello del CCR.

Dato che la frequenza di clock di Tim1 è impostata al valore di $f_{clock} = 144MHz$, e si desidera una frequenza di switching di $f_{sw} = 15KHz$, si imposta il valore del registro ARR come segue

$$ARR = \frac{f_{clock}}{2 \cdot f_{sw}} = 4800 \quad (6.1)$$

Quindi è necessario impostare il valore del registro RCR (Repetition Counter Register), che definisce quando l'ISR deve essere eseguita. Per il Tim1 questo è imposto a 1, così facendo l'update event viene generato solo sul picco superiore della portante come mostrato in Fig.6.6

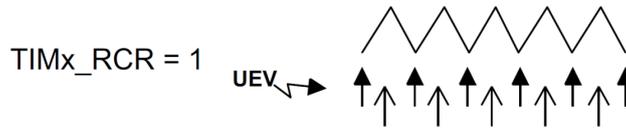


Figura 6.6: Configurazione RCR[11].

Infine il registro DTG viene impostato a un valore a cui corrisponde un tempo morto di circa $1\mu s$.

6.2.2 Configurazione GPIO

Viene riportato in Fig.6.7 lo schema a blocchi dei gate driver presenti sulla scheda driver. I pin "HIN" e "LIN" riportati in figura, corrispondono rispettivamente agli input logici per lo switch alto e basso della scheda contenente i Mosfet, dati dal microcontrollore, ovvero le uscite PWM.

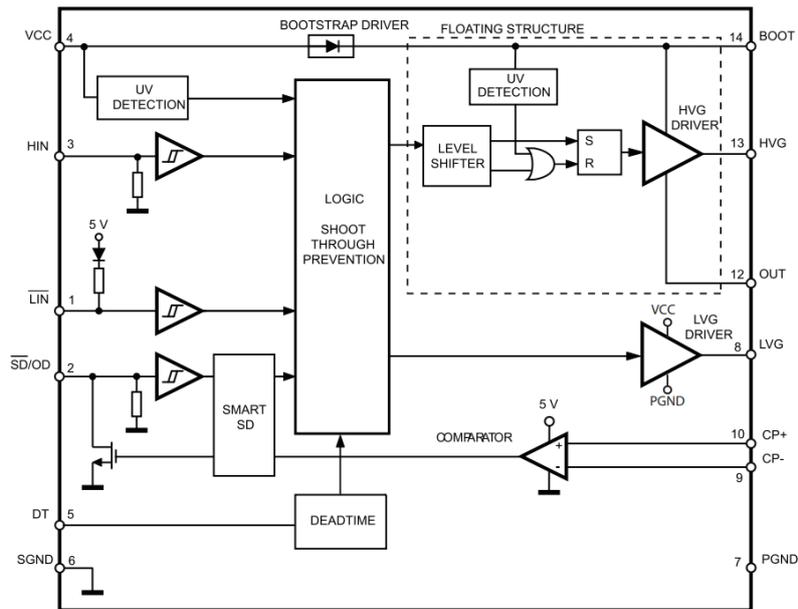


Figura 6.7: Schema a blocchi del Gate driver "L6491" [10].

Dato lo schema di funzionamento del gate driver, questo attiva lo switch alto quando in ingresso è presente il segnale logico 1; lo disattiva quando è pari a 0. Per quanto riguarda lo switch basso invece vale la logica opposta, questo è dovuto alle due resistenze di pull-down, per HIN, e pull-up per LIN. Dato che a valle del convertitore saranno connessi i supercondensatori, nelle

fasi in cui il convertitore non modula ed entrambi i segnali PWM sono pari a zero si rischia di fare un cortocircuito con i supercondensatori. Per evitarlo, si impostano le modalità pull-up e pull-down per i pin GPIO delle uscite PWM (Fig.6.8), in modo da avere i giusti segnali di comando anche durante le fasi in cui non si modula.

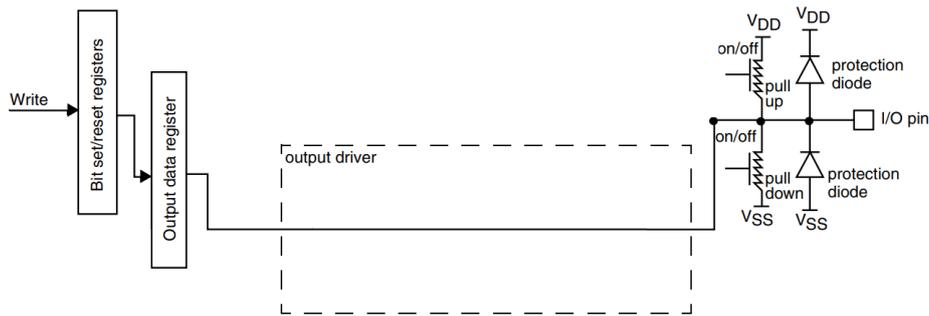


Figura 6.8: GPIO in modalità Output[11].

6.2.3 Configurazione Timer 8

In Fig.6.9 è rappresentato un esempio del ripple di corrente di un convertitore DC-DC che modula con una frequenza di switching di 15kHz, come quello rappresentato in Fig.5.1. Nello specifico la corrente I_{SC} è quella in ingresso ai supercondensatori. Per avere una misura del valor medio di corrente, la migliore soluzione sarebbe attivare gli ADC per campionare esattamente nel valor medio del ripple, ottenendo automaticamente l'eliminazione di questo disturbo dalla misura. Il sensore di corrente e relativo condizionamento analogico però, introducono un ritardo di misura di difficile determinazione, data anche la bassa risoluzione del sensore se paragonata con il valore dell'eventuale ripple di corrente. Per ovviare al problema si decide di campionare con una frequenza doppia rispetto a quella di switching per poi eseguire una media mobile fra i valori ottenuti. Così facendo, si campiona sui fronti di salita e discesa della forma d'onda triangolare, con valori positivi e negativi alterni, ottenendo una compensazione dell'errore di misura.

Nell'atto pratico si utilizza il timer 8 per dare i segnali di "attivazione ai due ADC che verranno utilizzati. Per attenuare lo sfasamento tra il punto medio della forma d'onda di corrente e il campionamento, si usa una logica "Master/Slave". Tim 1, in questo caso "Master", che genera i segnali PWM, attiva il counter di Tim8 ("Slave") quando il counter raggiunge il valore di 600, quindi questo parte in ritardo rispetto al primo timer ma con counter sincronizzato a quello del primo timer.

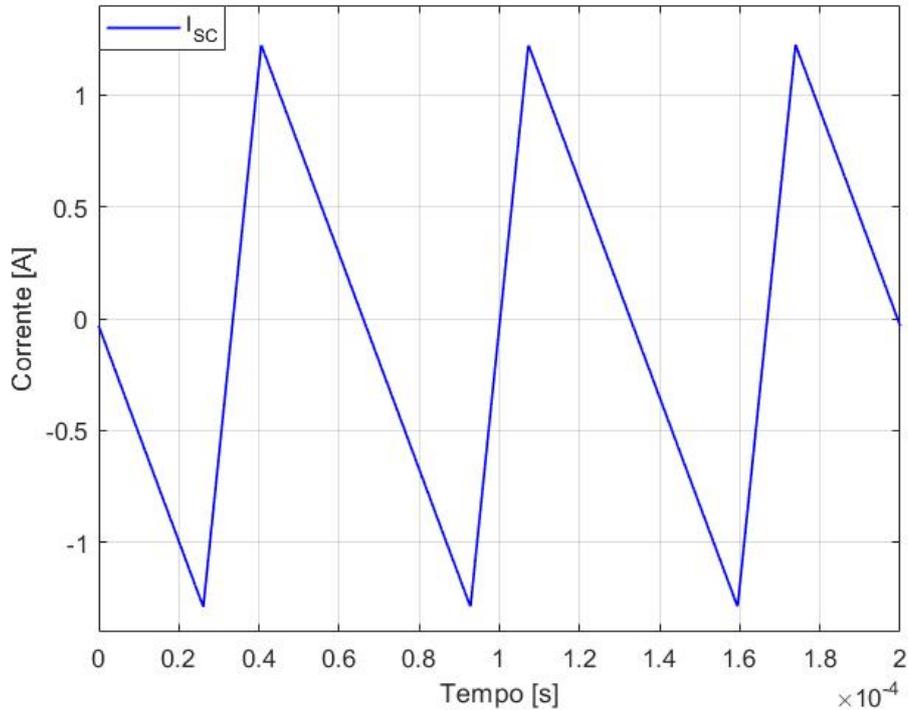


Figura 6.9: Esempio di corrente di ripple di un convertitore DC/DC buck-boost che commuta a frequenza pari a 15KHz.

Il Timer 8 ha il compito di generare l'update event (UE) per attivare gli ADC che campionano i segnali. Per salvare le misure eseguite ed elaborarle si utilizza un secondo ISR, anche questo eseguito per ogni UE del Timer 8, che viene configurato come segue:

- ARR=4800: l'auto reload register viene impostato alla metà rispetto al timer1;
- RCR=0;
- $f_{clock} = 144MHz$: la frequenza di clock è la stessa per Tim1;
- Counter in modalità Center aligned mode 3.

CAPITOLO 6. CONFIGURAZIONE MICROCONTROLLORE

Con questa configurazione, l'update event che da il via all'esecuzione della relativa ISR, viene lanciato 2 volte per ogni volta che viene eseguito quello del Tim1, come rappresentato nella figura 6.10.

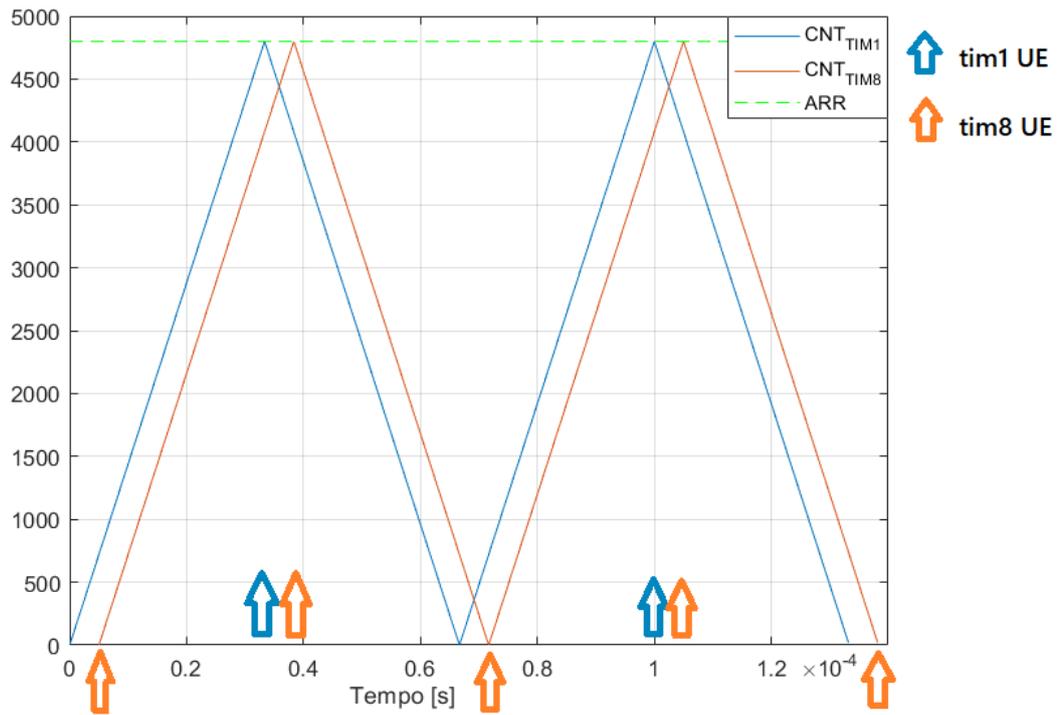


Figura 6.10: Counter dei due timer utilizzati e relativi UE.

6.3 ADC

Il convertitore analogico digitale, comunemente chiamato ADC è una periferica fondamentale in molti sistemi dotati di un controllo basato sui microcontrollori. Questo componente consente l'acquisizione di segnali, in forma di tensione, provenienti dai sensori e tradurli in una cifra digitale. Per il microcontrollore utilizzato, gli ADC accettano segnali unipolari, tensioni solo positive, compresi in un intervallo che va da 0V a 3.3V. Questi segnali vengono quindi convertiti in un valore che va da 0 a 4095, poiché gli ADC hanno una risoluzione di 12bit.

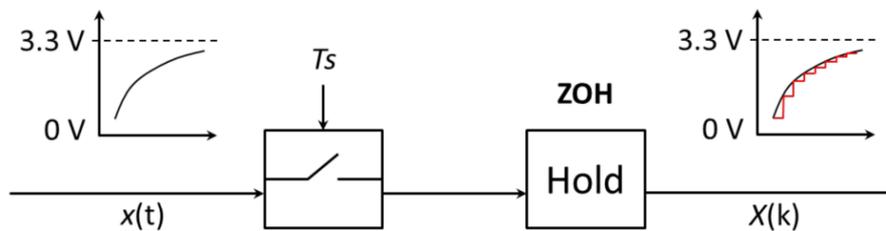


Figura 6.11: Modello equivalente del funzionamento di un ADC[8].

In Fig.6.11 viene rappresentato il modello equivalente del funzionamento di un ADC, dove in ingresso si ha un segnale analogico, e in uscita un segnale discretizzato. Per approssimare i segnali si fa utilizzo della logica "SAR" (Successive Approximation Register), ovvero si scrive il segnale digitalizzato nel registro di un "DAC" (Digital to Analog Converter), quindi l'uscita analogica del DAC viene confrontata con il segnale analogico da campionare tramite l'utilizzo di un comparatore. Questo confronto avviene bit per bit, ciclicamente quindi per ogni campionamento un ADC impiega circa un tempo di $T_{conv} = (2.5 + 12.5) \frac{1}{f_{clock_{ADC}}} = 208ns$, dove la cifra 2.5 indica i colpi di clock dedicati al campionamento e 12.5 il ritardo dovuto alla conversione SAR.

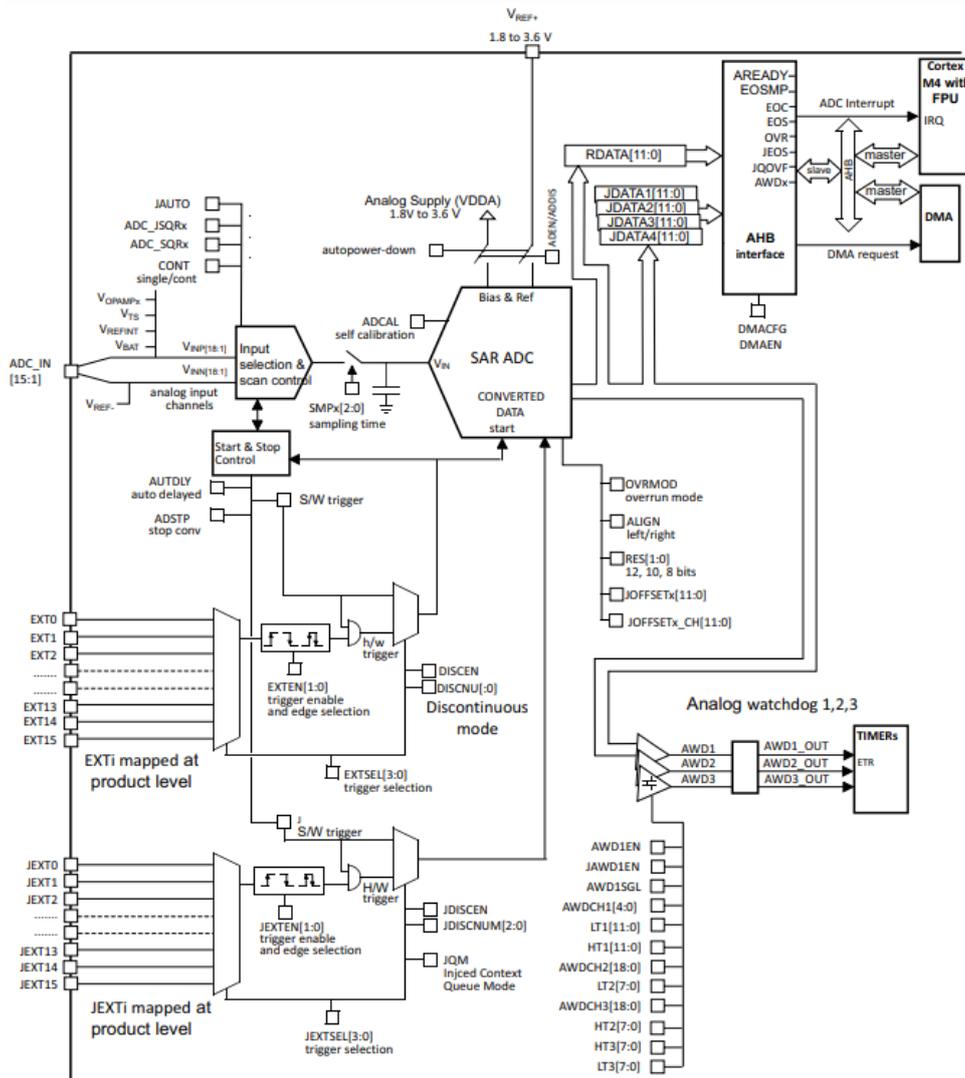


Figura 6.12: Schema a blocchi del funzionamento di un ADC[11].

In questa applicazione, è necessario acquisire quattro misurazioni:

- V_{DC} : tensione di dc-link;
- V_{SC} : tensione ai capi dei supercondensatori;
- I_{LOAD} : corrente di carico;
- I_{SC} : corrente in uscita dai supercondensatori.

La dinamica delle tensioni sui condensatori è lenta rispetto a quella del campionamento e quindi non è necessario campionare in istanti precisi, per le

correnti invece è presente l'oscillazione dovuta alla commutazione. Si utilizzano due ADC, ADC1 e ADC2 per campionare una corrente e una tensione ciascuno. Per farlo si fa uso di una tecnica di conversione chiamata Injected conversion. Gli ADC eseguono le conversioni dei vari canali ai quali sono collegati in sequenza per ogni evento (UE del Timer 8). Solo quando una conversione è finita si può passare alla successiva e salvare il risultato di ognuna nell'apposito registro (JDRx, x=1...4). Viene riportato uno schema del funzionamento come esempio nella figura seguente.

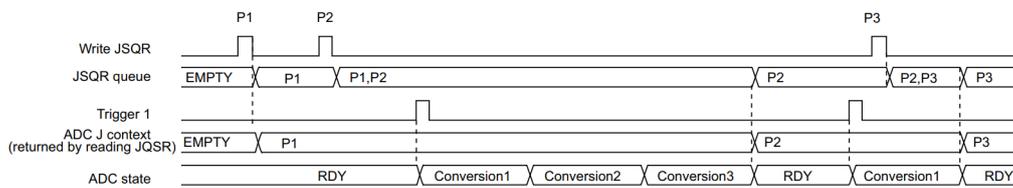


Figura 6.13: Esempio di una conversione injected[11].

6.4 Taratura sperimentale delle misure

Prima di testare il controllo, le misurazioni necessarie al funzionamento dell'algoritmo, devono rispecchiare i valori delle relative grandezze elettriche in maniera accurata. A tal fine ogni sistema di misurazione è stato tarato confrontando le misurazioni, ovvero il valore medio restituito dall'ADC per ogni punto di misura (grandezze a steady state), con quelle di uno strumento di misura affidabile come un multimetro digitale. Raccolti una serie di questi valori quindi, grazie a software di calcolo, è stata eseguita un'interpolazione polinomiale del primo ordine al fine di relazionare, all'interno dell'ISR, il valore proveniente da ogni campionamento dell'ADC con la relativa grandezza elettrica. Ai fini dell'implementazione e testing del controllo, non si ha interesse a tarare le diverse misure sull'intero campo di misura dei sensori ma solo su un determinato range, che contiene il valori che assumeranno le grandezze durante i test. Questo per avere misure più precise nell'intorno del campo di lavoro. Si procede con una taratura sperimentale e quindi non con dei calcoli analitici dato il possibile errore introdotto dalle varie componenti elettroniche per ogni catena di misura (sensori, amplificatori operazionali, ADC, ecc.). In Fig.6.14 è raffigurata l'interpolazione polinomiale eseguita per i due sensori di corrente utilizzati, in particolare vengono rappresentati i campioni medi di misura con un grafico a dispersione, e le relative curve dei polinomi del primo ordine. I grafici in questione si riferiscono alla misura

della corrente di carico (I_{Load}) e quella in ingresso al convertitore, lato bassa tensione (I_{SC}), effettuate con i sensori di corrente presentati in Fig.5.8.

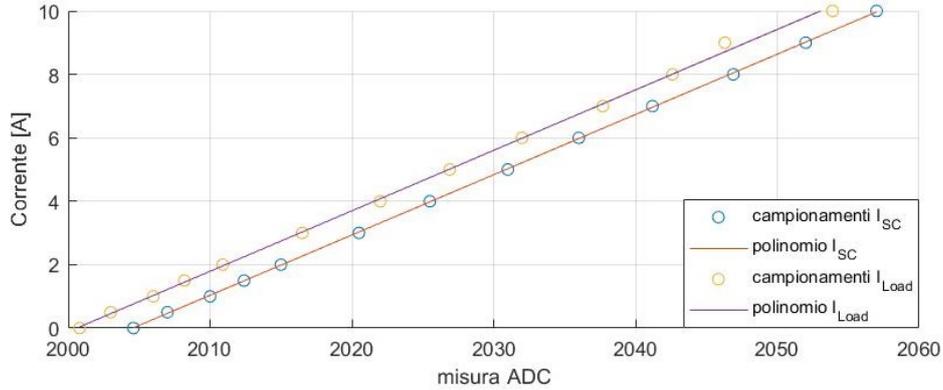


Figura 6.14: Taratura sperimentale per le misure di I_{SC} e I_{Load} (Campioni tra 0 e 10 A).

Definendo il valore restituito dall'ADC per la misura di corrente I_{SC} , come la variabile $I_{SC_{ADC}}$ e allo stesso modo $I_{Load_{ADC}}$ per la misura di I_{Load} , con N_s il numero di spire del cavo attorno il sensore, le funzioni polinomiali ottenute vengono riportate di seguito:

$$I_{Load} = 0.1907 \cdot \frac{I_{Load_{ADC}}}{N_s} - 381.489 \quad (6.2)$$

$$I_{SC} = 0.1901 \cdot \frac{I_{SC_{ADC}}}{N_s} - 381.05 \quad (6.3)$$

In Fig.6.15 viene riportata l'interpolazione polinomiale eseguita per misura di tensione del dc-link. La tensione in questione viene riscalata a un valore compatibile con quella del microcontrollore (3.3V max), grazie a un partitore di tensione riportato in Fig.6.16 presente sulla scheda driver di Fig.5.10. Analogamente alle misure di corrente, viene riportata in (6.4), l'espressione analitica del polinomio, risultato dell'interpolazione.

$$V_{dc} = 0.0197 \cdot V_{dc_{ADC}} + 0.8027 \quad (6.4)$$

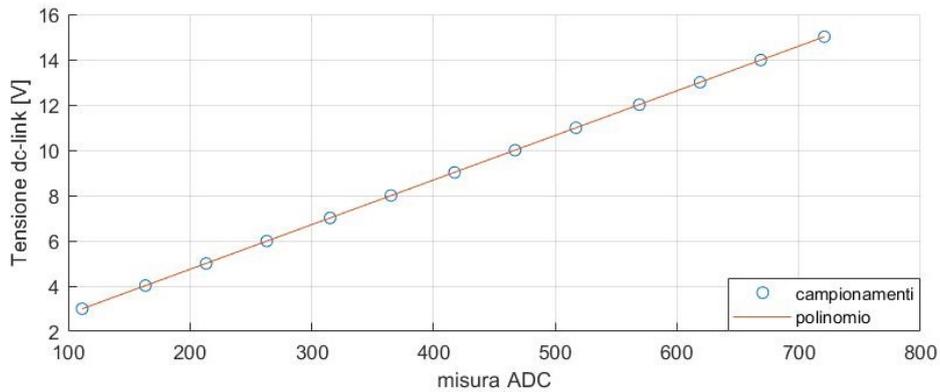


Figura 6.15: Taratura sperimentale per le misure di V_{dc} .

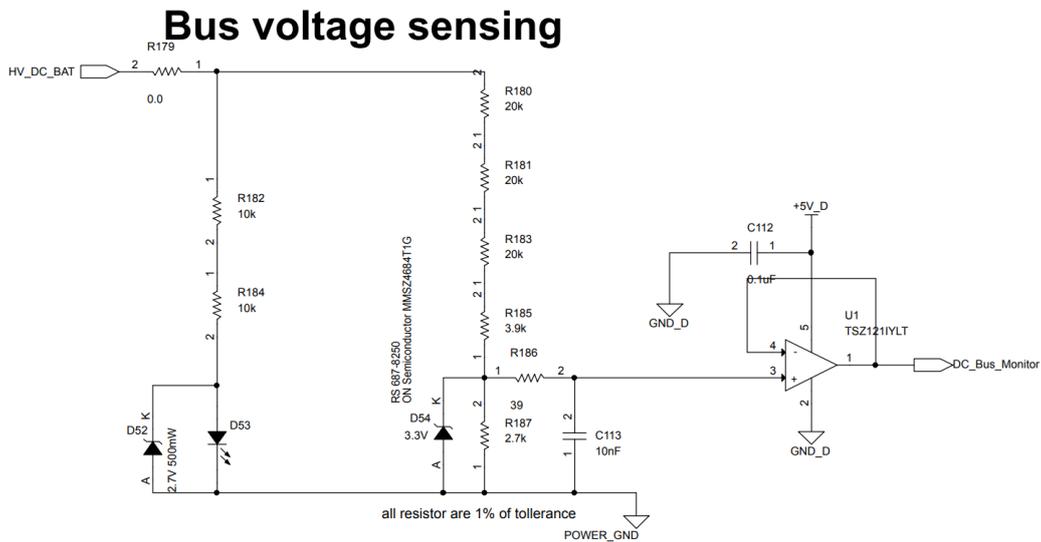


Figura 6.16: Partitore di tensione per la misura di V_{dc} , voltage follower e filtri RC [9].

In Fig.6.15 viene riportata l'interpolazione polinomiale eseguita per misura di tensione ai capi del supercondensatore. In questo caso, per limitazioni sperimentali e poichè non è utile ai fini delle prove del test di controllo ma solo ai fini di protezione del micro, non viene utilizzato nessuno stadio di isolamento galvanico tra i collegamenti che portano al microcontrollore. La tensione ai morsetti del supercondensatore viene direttamente portata ai terminali dell'ingresso analogico dell' ADC utilizzato. Questa scelta è resa possibile dato il basso valore di tensione nominale sul SC (2.7V) e un andamento molto lento di questa grandezza dovuto alla grande capacità. In questo caso

la taratura sperimentale ha prodotto la seguente espressione analitica, per la misura a partire dal valore prodotto dall'ADC:

$$V_{SC} = 0.0008 \cdot V_{SC_{ADC}} + 0.0306 \quad (6.5)$$

Il vantaggio di avere un collegamento diretto è che si ha una migliore risoluzione della misura per ogni unità in più presente sul registro a 12 bit, questa è rappresentata dal coefficiente angolare della retta ottenuta.

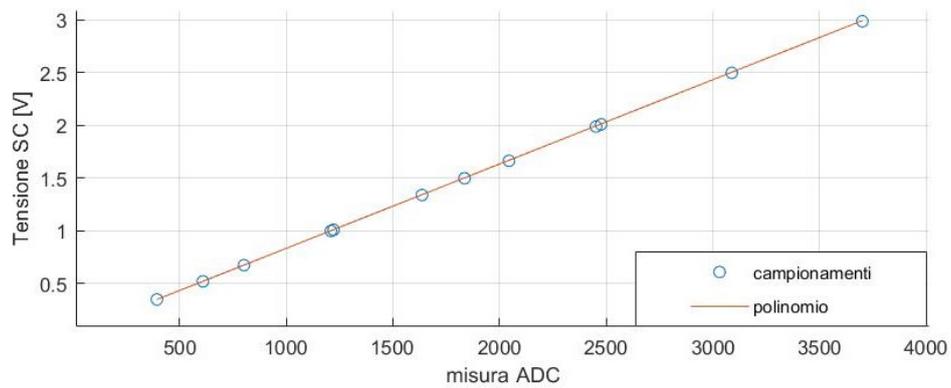


Figura 6.17: Taratura sperimentale per le misure di V_{SC} .

Capitolo 7

Risultati sperimentali

In questo capitolo si discute la validazione del controllo del convertitore a livello sperimentale passo per passo. Si parte dalla convalida del controllo in anello chiuso delle grandezze elettriche più interno fino a quello più esterno, per poi arrivare a validare la serie di meccanismi e logiche che compongono di fatto l'algoritmo attraverso diverse condizioni operative, statiche e dinamiche in successione.

Il banco prova utilizzato a tal fine, non è quello progettato durante la simulazione PLECS, quindi ci si aspetta che i risultati dei test sperimentali differiscano da quelli ottenuti dalla simulazione virtuale. L'obiettivo dei test non è l'analisi dettagliata del comportamento reale dei componenti e come questi influenzano i risultati rispetto a quelli della simulazione, ma evidenziare qualitativamente gli effetti del controllo e validarne l'efficacia.

7.1 Banco prova

In Fig.7.1 sono riportati i principali componenti e strumenti da laboratorio necessari al funzionamento e la validazione del sistema. In questa immagine sono quindi evidenziati i componenti reali, approssimati dai modelli equivalenti presenti nello schema di Fig.5.1. Sono presenti il carico elettronico, utilizzato per richiedere al sistema il profilo di corrente di carico; il generatore di tensione DC, che impone una tensione di 12V modellizzando un' eventuale batteria; l'oscilloscopio digitale a 4 canali con relative pinze amperometriche e sonde di tensione; l'ST-Link che permette di avere una comunicazione tramite il microcontrollore e il computer al fine di programmare e caricare il codice di controllo sul MCU.

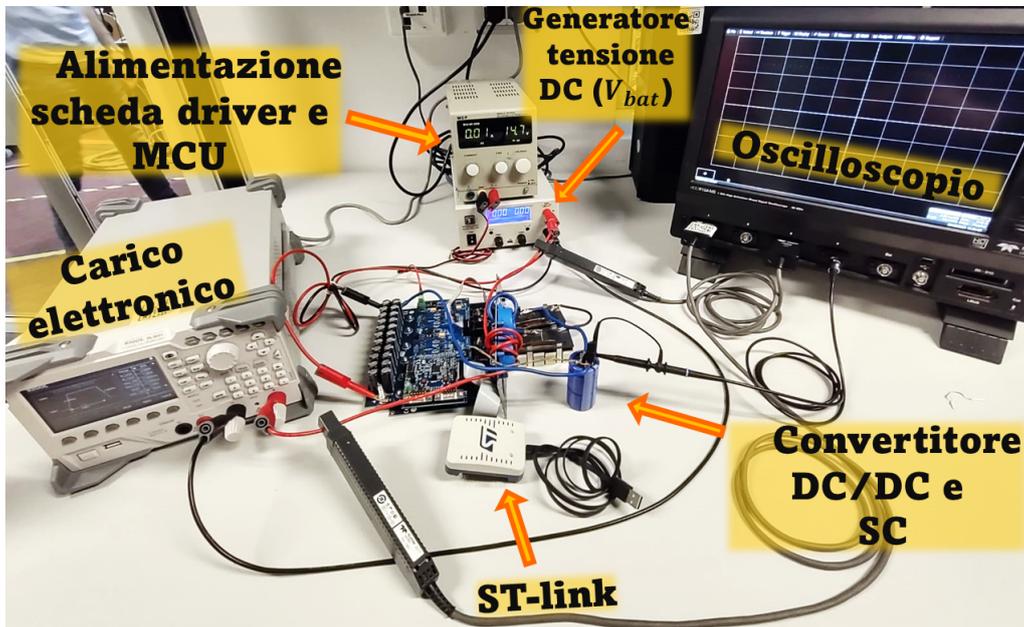


Figura 7.1: Banco prova completo con sistema di acquisizione e trasmissione dati.

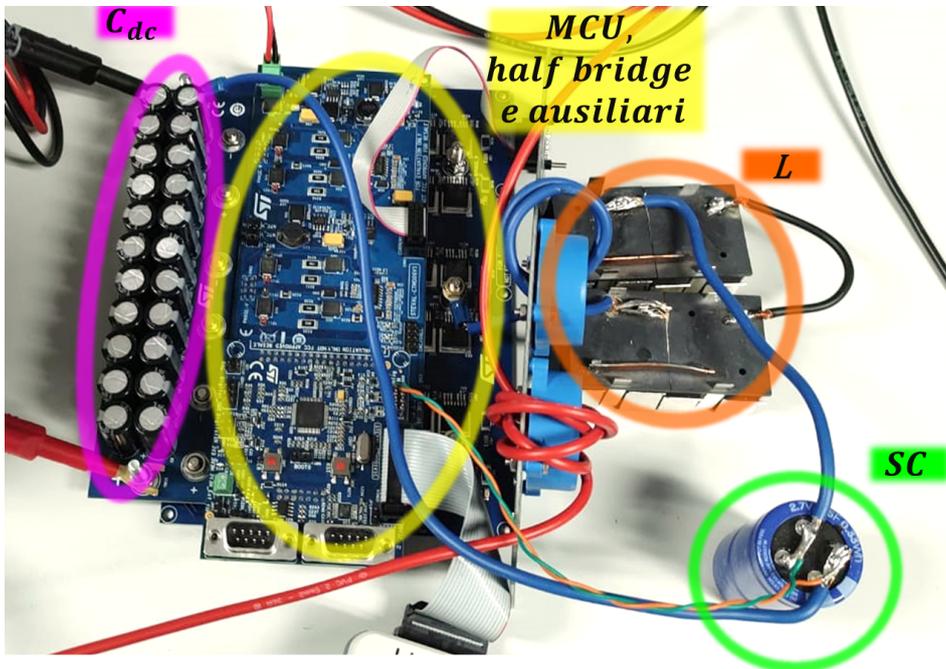


Figura 7.2: SC e componenti principali del DC/DC.

In Fig.7.2, viene rappresentato il convertitore elettronico insieme ai suoi principali componenti e il supercondensatore con le relative connessioni di potenza (cavo blu) e di segnale (cavi arancione e verde). Il sensore di corrente più in basso, avvolto 5 volte dal cavo rosso, ha lo scopo di misurare la corrente di carico. Quello più in alto, invece, misura la corrente in uscita dal supercondensatore e conta tre avvolgimenti. La differenza del numero di avvolgimenti per i due sensori è data dal fatto che la corrente di carico è riferita a tensione più alta rispetto a quella del supercondensatore. I due cavi, arancione e verde, connessi ai morsetti del SC hanno lo scopo di portare la tensione del componente ai pin di input dell' ADC per la misura. Vengono attorcigliati insieme con l' intento di ridurre l'induttanza parassita e avere meno disturbo possibile, sempre per lo stesso motivo quindi si preferisce avere una connessione con una lunghezza non eccessiva.

7.2 Implementazione del controllo di corrente in anello chiuso

Per il controllo di corrente si utilizza una sola gamba in modo da avere un sistema più semplice da controllare e quindi per procedere gradualmente verso l'implementazione del sistema definitivo. Lo schema circuitale a cui va fatto riferimento è riportato in Fig.7.3. Si alimenta il circuito a monte con un generatore di tensione al valore costante di $V_{in} = 16V$, utilizzano un'induttanza (L) del valore di $74\mu H$ con in serie un carico elettronico, che si comporta come generatore di tensione passivo (V_{out}) in parallelo alla capacità $C_{out} = 1500\mu F$.

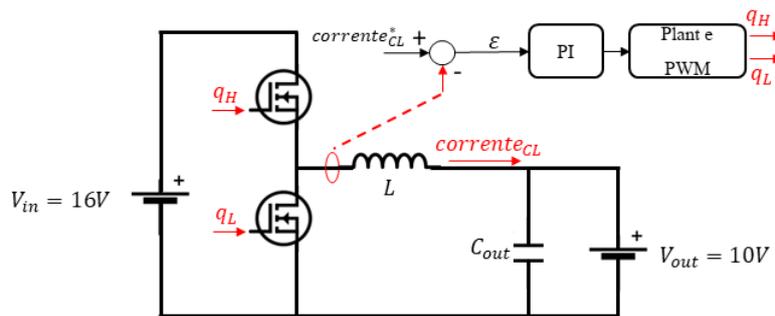


Figura 7.3: Schema del controllo di corrente in anello chiuso.

Per il controllo di corrente in anello chiuso si utilizza un controllore di tipo PI, i cui guadagni sono stati determinati a partire dalla banda passante

CAPITOLO 7. RISULTATI SPERIMENTALI

del controllo imposta come segue:

$$\omega_{bi} = \frac{2\pi f_{sw}}{20} = 4710 \frac{rad}{s} \quad (7.1)$$

dove f_{sw} rappresenta la frequenza di switching del convertitore ($15kHz$). I guadagni proporzionale e integrale sono stati invece ottenuti dalle seguenti espressioni:

$$K_{pi} = \omega_{bi} \cdot L = 0.348\Omega \quad (7.2)$$

$$K_{ii} = \omega_{bi} \cdot \frac{K_{pi}}{10} = 163.9\Omega \frac{rad}{s} \quad (7.3)$$

In Fig.7.4 sono rappresentate le forme d'onda della corrente controllata con un riferimento imposto pari a zero e delle funzioni di comando di gate per il mosfet alto e basso, rispettivamente q_H e q_L . È da evidenziare che le tensioni di gate sono riferite allo stesso ground, coincidente con quello del mosfet basso. La corrente riesce a mantenere il riferimento a regime, in figura sono rappresentati a scopo di verifica, duty cycle, frequenza e valor medio di corrente, il quale non è zero poichè il sensore di corrente utilizzato ha una bassa risoluzione. La corrente controllata presenta un ripple di valore circa pari a $3A_{pkpk}$ alla frequenza di switching.

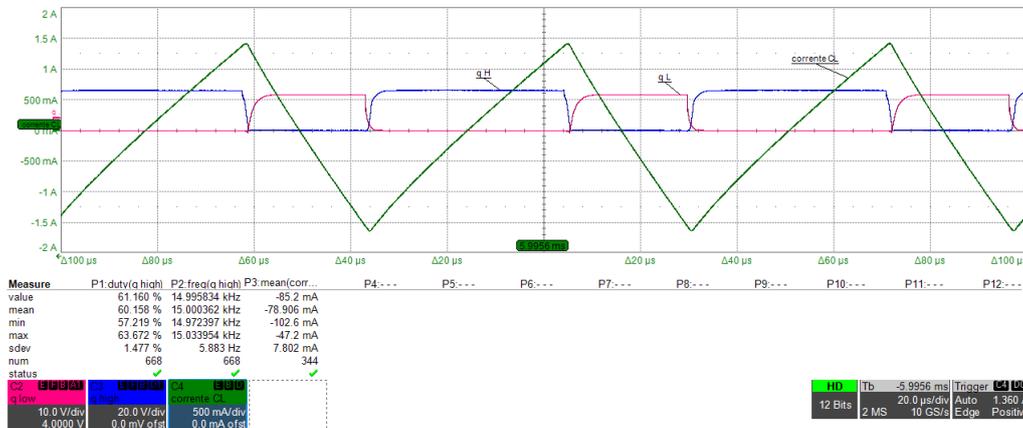


Figura 7.4: Corrente controllata ($corrente_{CL}$), funzioni di comando per switch alto (q_H) e basso (q_L).

In Fig.7.5 viene rappresentata la risposta della corrente controllata al variare del riferimento a gradino, partendo da un valore di $1A$ a quello di $5A$. Si nota che la corrente segue il riferimento imposto in termini di valor medio.

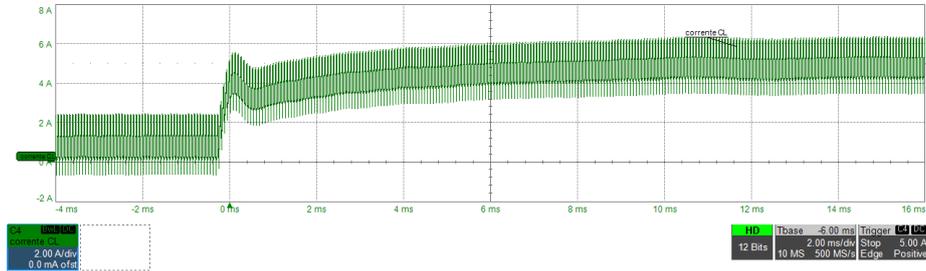


Figura 7.5: Corrente controllata ($corrente_{CL}$).

7.3 Implementazione del controllo di tensione in anello chiuso

Per il controllo di tensione in anello chiuso, si deve fare riferimento allo schema riportato in figura 7.6, che rappresenta le connessioni fisiche del sistema elettrico di potenza e di misura utilizzati e lo schema a blocchi del controllo. La configurazione del circuito elettrico rimane invariata rispetto a quella descritta nella precedente sezione. L'obiettivo è controllare la tensione V_{out} , a tal fine si utilizza un regolatore PI. L'anello di controllo di tensione contiene quello di corrente, descritto precedentemente. Per testare l'anello di tensione si utilizza il carico elettronico (I_L) come disturbo additivo dell'anello, quindi lo si controlla durante il normale funzionamento del convertitore.

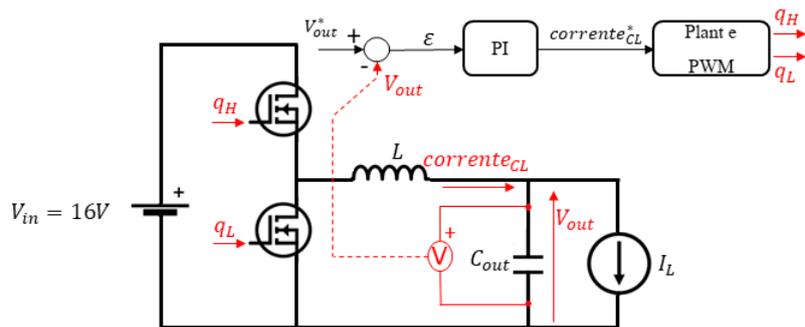


Figura 7.6: Schema tensione in anello chiuso.

I guadagni del regolatore PI implementato sono stati calcolati come segue:

$$K_{pv} = \omega_{bv} \cdot C_{out} = 0.471 \frac{1}{\Omega} \quad (7.4)$$

CAPITOLO 7. RISULTATI SPERIMENTALI

$$K_{iv} = \omega_{bv} \cdot \frac{K_{pv}}{5} = 29.6 \frac{\text{rad}}{\Omega_s} \quad (7.5)$$

In questo caso la banda dell'anello di controllo è imposta al valore seguente:

$$\omega_{bv} = 2\pi 50 \text{Hz} = 314 \frac{\text{rad}}{\text{s}} \quad (7.6)$$

In Fig.7.7 è rappresentata la risposta della tensione controllata V_{out} per un riferimento che varia come una funzione rampa avente una pendenza $10 \frac{\text{V}}{\text{s}}$, che parte dal valore di 0V fino a 10V . La forma d'onda in verde raffigura la corrente controllata tramite l'apposito anello interno.

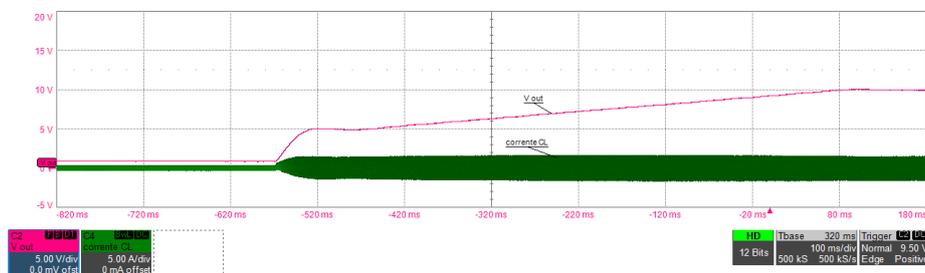


Figura 7.7: Risposta del sistema per una variazione della tensione di riferimento a rampa.

Nelle figure 7.8 e 7.9 sono presentate rispettivamente la prova "presa di carico" e "distacco di carico", partendo da un valore di tensione a regime di 10V .

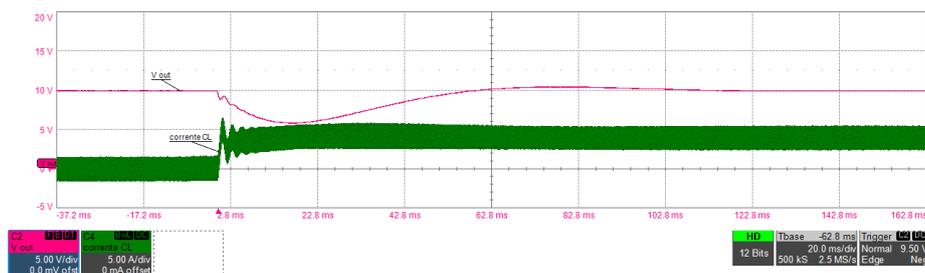


Figura 7.8: Risposta del sistema alla presa di carico.

Nella prova "presa di carico" la corrente passa da un valore medio di 0A a quello di 4A con una dinamica elevata (slew rate = $0.1 \frac{\text{A}}{\mu\text{s}}$). La tensione sul condensatore C_{out} scende fino a un valore poco superiore ai 5V , per poi ritornare al valore imposto come riferimento.

CAPITOLO 7. RISULTATI SPERIMENTALI

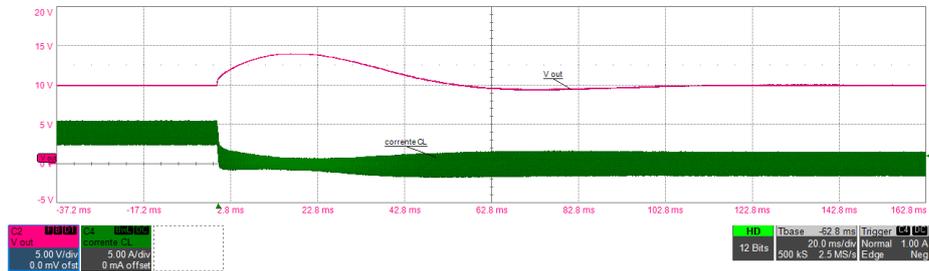


Figura 7.9: Risposta del sistema al distacco di carico.

Nella prova "distacco di carico", il carico elettronico assorbe una corrente in valor medio di $4A$, per poi passare a $0A$ con lo stesso slew rate della prova precedente. La tensione controllata aumenta di circa $4V$ per ritornare poi al valore imposto come riferimento di $10V$.

Nelle ultime due prove si nota che l'anello di tensione segue il riferimento imposto e resiste al disturbo additivo. I guadagni dei regolatori PI, se occorre, saranno ridimensionati al fine di avere una risposta dinamica adatta alle esigenze tecniche del sistema.

7.4 Convalida sperimentale degli stati

Come descritto nei precedenti capitoli, durante lo stato NOMINAL, il convertitore ha lo scopo di fornire la quota della corrente di carico ad alta frequenza. Il sistema viene testato utilizzando diversi valori di frequenza di taglio del filtro passa basso (f_o); ne risulta una diretta influenza sull'andamento dinamico della potenza richiesta al supercondensatore (P_{req}). I guadagni del regolatore PI di corrente sono gli stessi utilizzati nella sezione 7.2. Per il regolatore PI dell'anello chiuso di tensione, utilizzato durante la carica del SC (stato CHARGING), vengono utilizzate le stesse equazioni da (7.4) a (7.6) ma con parametri differenti. La frequenza della banda passante del regolatore in questo caso è imposta a 0.1Hz, poiché la ricarica del supercondensatore può essere eseguita senza problemi con bassa dinamica, sforzando meno la batteria. Il parametro C_{out} nell'equazione (7.4) invece, viene sostituito con la capacità nominale del SC, vale a dire 325F. In questo modo i nuovi guadagni risultano essere:

- $K_{pv} = 204 \frac{1}{\Omega}$;
- $K_{iv} = 25.63 \frac{rad}{\Omega s}$.

Vengono eseguite delle prove al fine di verificare la risposta dinamica del sistema in stato NOMINAL. Da Fig.7.10 a Fig.7.12 sono rappresentate le correnti enfatizzate nello schema presente in Fig.5.1, con l'aggiunta della corrente di riferimento (I_{ref}), che il supercondensatore dovrà fornire. Questa corrente con traccia in verde I_{SC} è raffigurata con segno opposto rispetto alla convezione adottata. La corrente di riferimento è ottenuta utilizzando una periferica del microcontrollore, il DAC. Si ottiene un andamento qualitativo di questa grandezza che risulta essere proporzionale alla variabile di controllo ma non in scala. La rappresentazione è in tempo reale rispetto alle altre grandezze elettriche. Nei diversi grafici, la corrente di carico è la stessa ed è composta da un gradino ascendente, da 0 a 5 A, e un successivo discendente, fino a 0 A.

CAPITOLO 7. RISULTATI SPERIMENTALI

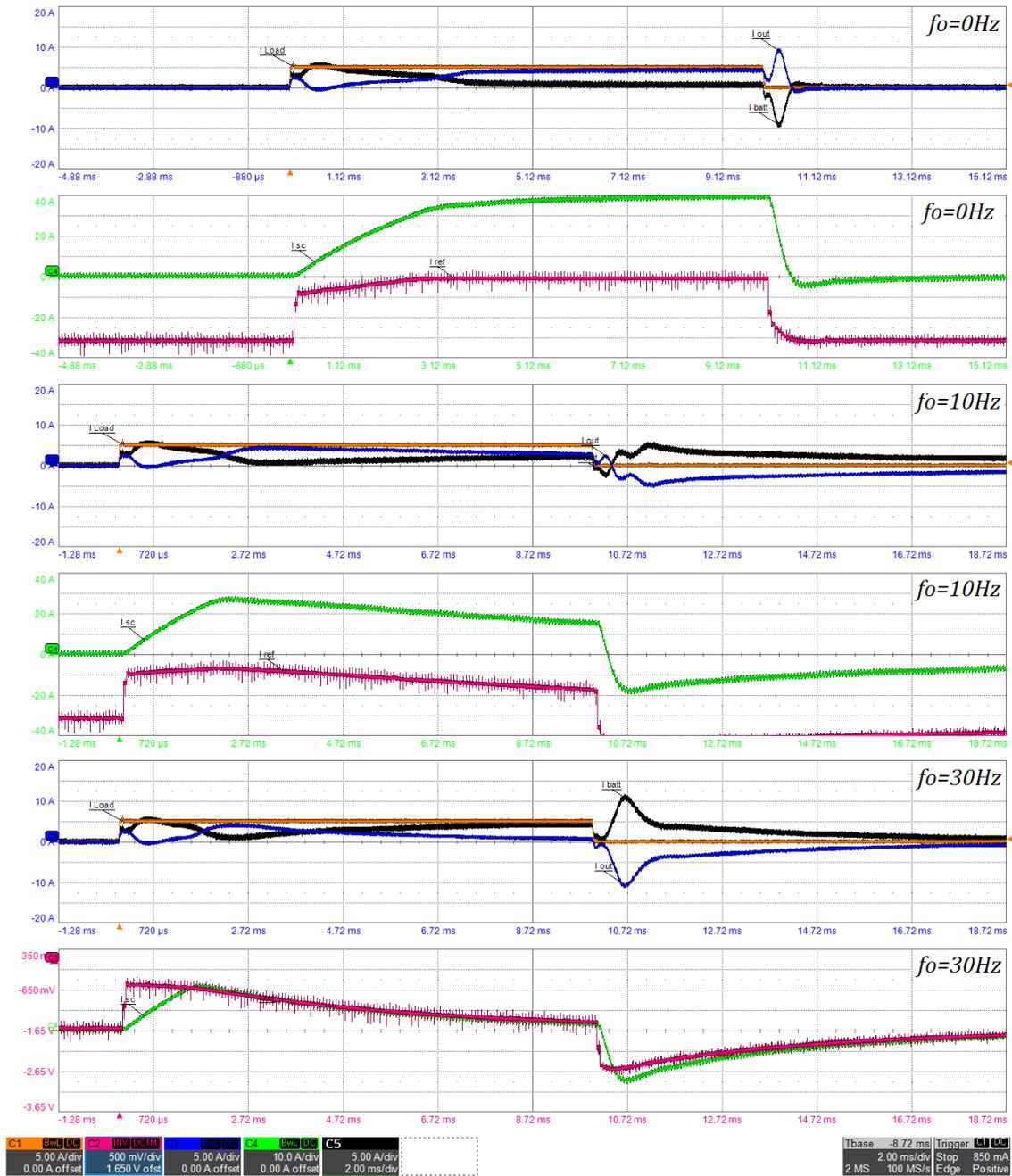


Figura 7.10: Correnti del sistema a monte e a valle del convertitore (C1 I_{LOAD} ; C2 I_{ref} ; C3 I_{out} ; C4 I_{SC} ; C5 I_{bat}).

Se si utilizza una frequenza di taglio del filtro passa basso pari a $f_o = 0\text{Hz}$, il supercondensatore fornirà tutta la potenza che il carico richiede. Al crescere

CAPITOLO 7. RISULTATI SPERIMENTALI

della frequenza invece, la quota di potenza fornita dal SC andrà a diminuire. La corrente fornita dalla batteria, che si desidera a bassa dinamica, presenta dei picchi, dovuti a diversi fattori come:

- capacità interne del sistema;
- alta dinamica della corrente di carico;
- bassa tensione del lato SC, rispetto a quello della batteria.

Per ovviare a questo problema si potrebbe quindi aggiungere un' induttanza di filtro in serie alla batteria. Se si diminuisce la pendenza di salita della corrente di carico, la corrente in uscita dalla batteria sarà meno soggetta a picchi transitori e il controllo riuscirà a seguire in maniera migliore il riferimento. Questo aspetto lo si può notare nei grafici presenti nell'immagine 7.11, dove nella raffigurazione in basso, la corrente di carico ha uno slew rate di $1 \frac{A}{ms}$.

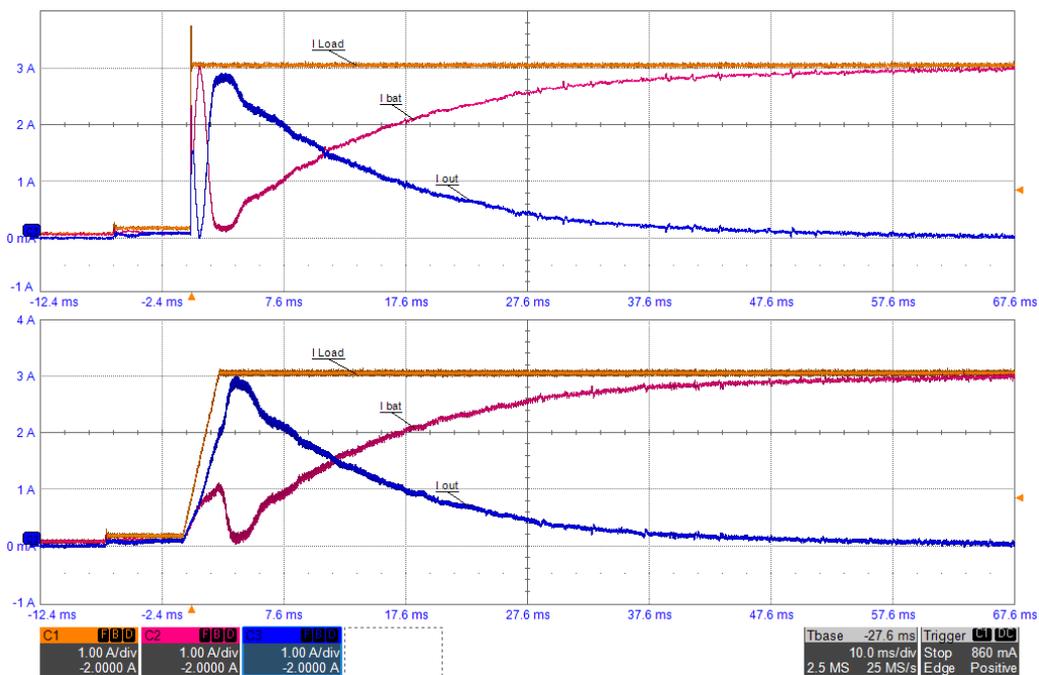


Figura 7.11: Risposte differenti del sistema per profili di corrente di carico (lato V_{dc} con $f_o = 10Hz$, C1 I_{LOAD} ; C2 I_{bat} ; C3 I_{out}).

Al fine di simulare una dinamica del carico più bassa, si utilizza un profilo di corrente a gradinata come in Fig.7.12. In questo test $f_o = 0Hz$, quindi il

CAPITOLO 7. RISULTATI SPERIMENTALI

SC fornisce a pieno la corrente di carico, seguendo il riferimento che rispecchia I_{load} . La corrente di batteria è circa nulla nella maggior parte della durata del test, presentando dei picchi dovuti alle capacità interne del sistema.

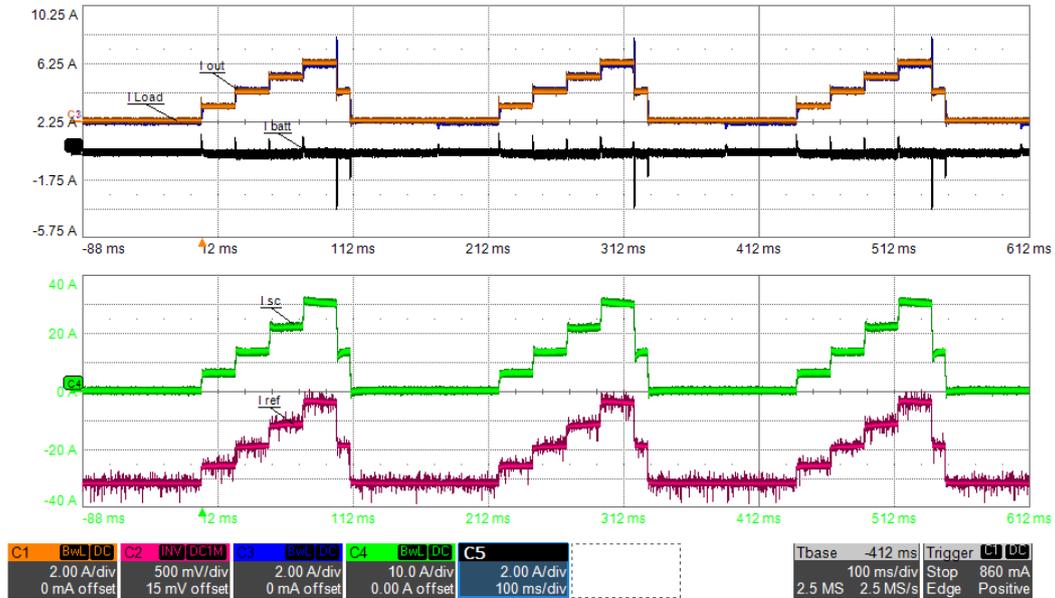


Figura 7.12: Risposte del sistema per profili di corrente di carico a gradinata (con $f_o = 0Hz$, C1 I_{LOAD} ; C2 I_{ref} ; C3 I_{out} ; C4 I_{SC} ; C5 I_{bat}).

Si riporta in Fig.7.13, l'andamento della tensione ai morsetti del SC a confronto con la corrente che fornisce. Si nota che la tensione V_{in} , scende in maniera inversa al crescere della corrente I_{sc} , dinamica dovuta principalmente alla presenza della ESR del condensatore.

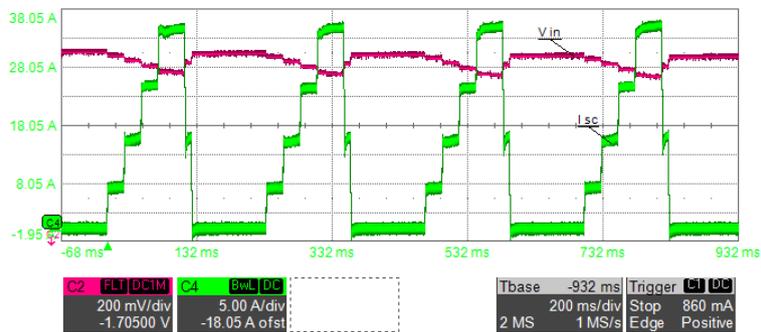


Figura 7.13: Andamento della tensione V_{in} per profili di corrente di carico a gradinata (con $f_o = 10Hz$, C4 I_{SC} e C2 V_{in}).

7.5 Convalida algoritmo di controllo

In questo capitolo viene convalidato l'algoritmo di controllo, il funzionamento nominale dei vari stati e la transizione fra questi. Pertanto per la nomenclatura di grandezze elettriche e variabili di controllo presenti, va fatto riferimento alla Fig.5.1 e alla sezione 5.4.3.

In Fig.7.14 viene rappresentata la fase di avviamento del sistema attraverso la rappresentazione delle variabili e delle grandezze elettriche interessate. Nello specifico viene rappresentato lo stato logico (segnale alto o basso) della variabile "carica completa" (traccia verde), inizializzata al valore 0 e imposta a 1 quando la tensione V_{SC} raggiunge il valore superiore del meccanismo di carica a isteresi ($V_{SC_{OFF}}$). In giallo è rappresentata la tensione ai capi del SC e in magenta la corrente assorbita dal componente. Vengono enfatizzate le tre fasi principali di avviamento del sistema:

- Attivazione DC/DC: il convertitore viene attivato, le variabili sono inizializzate, vengono calcolati gli offset per le misure di corrente e caricati i condensatori di bootstrap per i gate driver;
- Carica SC all'avviamento: stato dedicato alla carica iniziale del supercondensatore, dove V_{sc} passa dal valore iniziale a quello della tensione operativa imponendo una corrente a bassa dinamica.
- SC & DC/DC operativi: in questa fase la tensione V_{SC} ha già raggiunto il valore $V_{SC_{OFF}}$, quindi il flag "carica completa" è stato imposto al valore logico 1 e l'algoritmo di controllo per il funzionamento nominale è in esecuzione.

Data l'alta capacità del condensatore, con una corrente di 20 A, il componente impiega circa 30 s per essere portato al valore di tensione operativa.

CAPITOLO 7. RISULTATI SPERIMENTALI



Figura 7.14: Cambiamento degli stati di macchina in base alla corrente di carico (C2 I_{SC} ; C4 *carica_completa*; C1 V_{in}).

Una volta avviato il sistema, il microcontrollore calcola la potenza P_{req} grazie alla misura di V_{DC} e I_{LOAD} . Il supercondensatore è quindi chiamato a fornire questa potenza se la tensione V_{SC} lo permette. Il controllo quindi mira a ridurre il valore di corrente RMS fornita dalla batteria e allo stesso tempo a porre un valore limite che questa può fornire, in questo caso fissato a 2A.

In Fig.7.15, vengono riportati i risultati di tre diversi test eseguiti con lo stesso profilo di corrente di carico. La frequenza del filtro passa basso (f_o) utilizzato nel controllo per disaccoppiare la componente di bassa e alta frequenza di I_{LOAD} è invece diversa nei tre casi. Si nota come al crescere di f_o , la corrente che il SC fornisce sia minore per correnti di carico sotto i 2 A. La quota di corrente sopra questo limite invece viene fornita dal condensatore, indistintamente dalla frequenza. La corrente di batteria, che dovrebbe essere circa coincidente con quella di carico senza l'aggiunta del convertitore e del SC, è di dinamica più lenta grazie al sistema implementato.

CAPITOLO 7. RISULTATI SPERIMENTALI

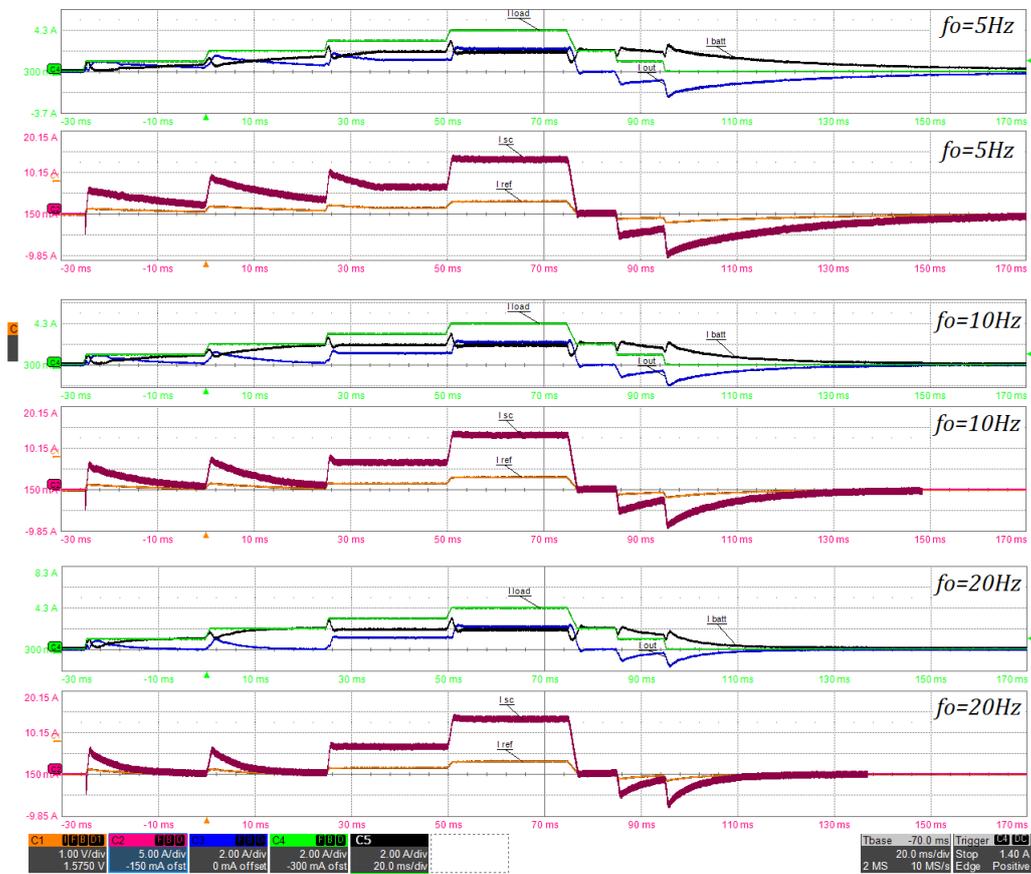


Figura 7.15: Correnti del sistema a lato bassa e alta tensione del convertitore per diversi valori di f_o (C1 I_{ref} ; C2 I_{sc} ; C3 I_{out} ; C4 I_{LOAD} ; C5 $I_{bat.}$).

In Fig.7.16 viene riportata la risposta del sistema a una forma d'onda di corrente di carico periodica. In questo caso si nota qualitativamente che il convertitore riesce a fornire la corrente di riferimento, mentre la tensione operativa del supercondensatore rimane sempre nei limiti definiti dal meccanismo ai isteresi per la ricarica per tutta la durata del test. Per accentuare il meccanismo di transizione tra uno stato e l'altro viene riportato il test di Fig.7.17. La fase *Battery assist* coincide con lo stato di funzionamento NOMINAL, quindi il SC fornisce la potenza di riferimento fino a quando questa è, in valore assoluto, inferiore al valore $P_{min} = 5W$. Questa condizione viene quindi rispettata per 100 iterazioni dell' ISR e lo stato cambia in NO SWITCH (fase *PWM off*). Il convertitore non modula più, come si può notare dall'assenza di ripple sulla corrente I_{SC} . Dopo un ritardo imposto da un filtro passa basso per la stima di V_{SC} , il controllo entra nello stato CHARGING (*Ricarica SC*), quindi il flag *carica completa* è imposto a zero

CAPITOLO 7. RISULTATI SPERIMENTALI

fino a che $V_{SC} \geq V_{SCOFF}$, e il condensatore viene caricato con una corrente a bassa dinamica.

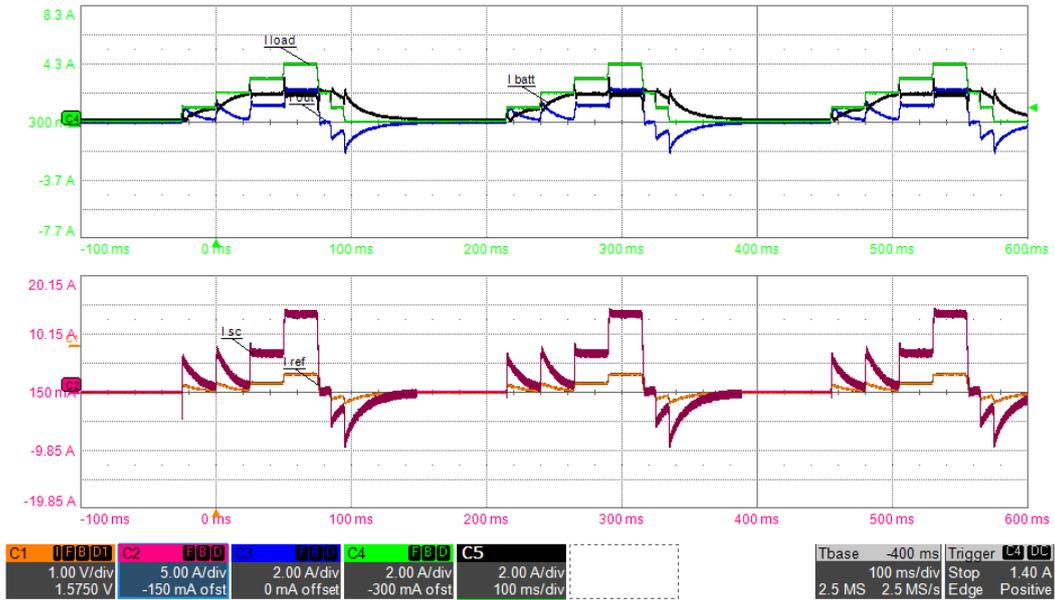


Figura 7.16: Risposta del sistema alla corrente di carico ($f_o = 10Hz$; C1 I_{ref} ; C2 I_{sc} ; C3 I_{out} ; C4 I_{LOAD} ; C5 I_{bat}).

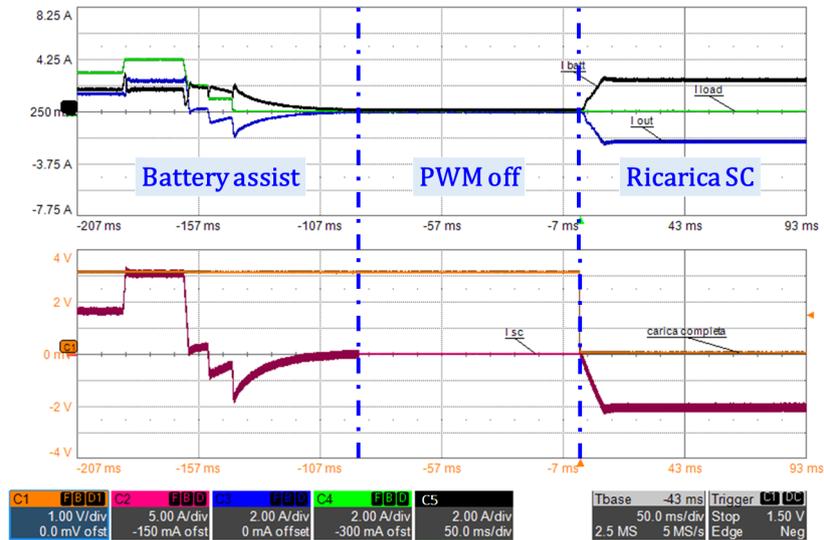


Figura 7.17: Cambiamento degli stati di macchina in base alla corrente di carico ($f_o = 10Hz$; C1 $carica_completa$; C2 I_{sc} ; C3 I_{out} ; C4 I_{LOAD} ; C5 I_{bat}).

Capitolo 8

Conclusioni

In questa tesi viene presentato l'algoritmo di controllo per un sistema di accumulo ibrido del tipo "Batteria-SC-semiactive", nel quale un supercondensatore viene interfacciato alla batteria attraverso l'utilizzo di un convertitore elettronico di potenza. L'algoritmo di controllo è stato testato attraverso l'utilizzo di software di simulazione e in via sperimentale. Il fine è quello di ridurre la dinamica della corrente fornita dalla batteria, prolungandone la vita e aumentando l'efficienza globale del sistema, per un consumo energetico più responsabile. In particolare, le fasi di implementazione si possono riassumere come segue:

- Definizione della topologia circuitale da utilizzare;
- Creazione e definizione della logica e dell'algoritmo di controllo;
- Dimensionamento del SC;
- Simulazione del sistema e del controllo;
- Esecuzione di test sperimentali per convalida del sistema;

I risultati ottenuti sperimentalmente sono qualitativamente simili a quelli ottenuti nelle simulazioni Plecs. In particolare durante gli stati CHARGING e NO SWITCH, la risposta del sistema ottenuta è soddisfacente. Nello stato NOMINAL, in cui il convertitore fornisce parte della corrente di carico, sono presenti alcune differenze fra le varie correnti interessate: ovvero i picchi nella corrente di batteria dovuti ai limiti fisici del convertitore e alla diversa configurazione circuitale rispetto al modello della simulazione. Nel complesso, l'intero sistema si comporta secondo le previsioni, anche determinate grazie ai software di simulazione, evidenziando da un punto di vista qualitativo, una riduzione nella dinamica di corrente a cui la batteria deve far fronte.

8.1 Contributi personali

I miei contributi personali per questo progetto sono stati:

- Indagine nella letteratura presente e classificazione dei principali sistemi di accumulo ibrido e loro strategie di controllo in campo automotive;
- Creazione di una strategia di controllo del sistema scelto;
- Definizione del modello virtuale e validazione software dell'algoritmo;
- Dimensionamento, scelta e validazione termica del Supercondensatore;
- Configurazione delle periferiche del microcontrollore in base alle specifiche delle componenti hardware e di progetto;
- Validazione sperimentale dell' algoritmo di controllo attraverso l'impiego di strumentazione da laboratorio.

8.2 Sviluppi futuri

Alla fine del lavoro di tesi, il sistema sviluppato mostra buoni risultati per le condizioni di lavoro a cui è stato sottoposto in laboratorio. L'applicazione però risulta generica dal momento che la batteria non è stata definita e quindi viene modellizzata come un generatore di tensione. A tal proposito, possibili continuazioni del lavoro svolto finora potrebbero riguardare l'inclusione del modello energetico e delle specifiche tecniche delle fonti di accumulo nella logica dell'algoritmo di controllo; la definizione di modelli elettrici equivalenti più esaustivi dei vari componenti; determinare in maniera più accurata il profilo di corrente di carico in modo da dimensionare il convertitore; trovare la migliore configurazione circuitale, qualora il sistema preveda più di un supercondensatore e compiere un'analisi quantitativa del grado di miglioramento rispetto al sistema senza l'utilizzo della seconda fonte energetica di supporto.

Appendice A

Algoritmo di controllo

Di seguito viene riportato il codice, in linguaggio C, dell'algoritmo di controllo. Sono riportati gli stati operativi per l'inizializzazione del sistema (READY, BOOSTRAP_CHARGE e SC_STARTUP) e l'algoritmo per il suo funzionamento nominale contenuto nello stato GO.

```
1 case READY:
2
3     if (counter > 10000)
4     {
5         if(HAL_GPIO_ReadPin(GPIOC, GPIO_PIN_14)==0)
6         {
7             counter_control=0;
8             counter=0;
9             State_MANAGE=BOOSTRAP_CHARGE;
10
11             target = V_in_filt;
12             Vreg_vars.ref = target;
13             I_sc_ref = 0.0f;
14
15             ////RESET PARTE INTEGRALE //////////////////////////////////////
16             Vreg_vars.intg = 0.0f;
17             I_a_reg_vars.intg = 0.0f;
18
19             ////TIM1_PWM CHANNEL 2 Output enable
20             //////////////////////////////////////
21             TIM1->CCER|=(1<<4);    //capture/compare output2
22             enable CC2E=1
23             TIM1->CCER|=(1<<6);    //capture/compare complementary
24             output2 enable CC2NE=1
25
26             ////INIZIALIZZAZIONE VARIABILI DI CONTROLLO
27             //////////////////////////////////////
28             carica_completa=0;
29             State_CONTROL=NOMINAL;
```

APPENDICE A. ALGORITMO DI CONTROLLO

```
26     disable=0;
27     }
28     }
29     else
30     {
31         counter++;
32         //TIM1_PWM CHANNEL 2 Output disable////////////////////////////////
33         TIM1->CCER&= ~(1<<4); //capture/compare output2
34         Disable CC2E=0
35         TIM1->CCER&= ~(1<<6); //capture/compare
36         complementary output2 Disable CC2NE=0
37     }
38 break;
39
40 case BOOSTRAP_CHARGE:
41
42     //duty calculation////////
43     duty=(float)(V_in_filt/vdc);
44     counter++;
45     if(counter>7)
46     {
47         //State_MANAGE=GO;
48         State_MANAGE=SC_STARTUP;
49         counter=0;
50     }
51 break;
52 case SC_STARTUP:
53
54     delta = 100.0f*Ts;
55
56     ramp(20.0f,delta,&I_a_reg_vars.ref);
57
58     //current control////////
59     I_a_reg_vars.fbk=i_SC;
60     I_a_reg_pars.lim_sup=vdc;
61     I_a_reg_pars.lim_inf=0.0f;
62     I_a_reg_vars.fwd = 0.0f*V_in_filt;
63     PIReg(&I_a_reg_pars, &I_a_reg_vars);
64
65     //duty calculation////////
66     duty=(float)((I_a_reg_vars.out)/vdc);
67
68     if(V_sc_filt > V_soglia_OFF) // V_soglia_OFF = 2.55 V
69     {
70         carica_completa=1; //SI//
71         State_MANAGE=GO;
72         Vreg_pars.lim_sup=10.0f;
73         Vreg_pars.lim_inf=-Vreg_pars.lim_sup;
74         delta=0.067f;
```

APPENDICE A. ALGORITMO DI CONTROLLO

```
73 }
74
75 break;
76
77 case GO:
78
79 State_old=State_CONTROL;
80
81 if (fabs(P_req) <= P_min)
82 {
83     if (counter_control >= 500)
84     {
85     }
86     else
87     {
88         counter_control++;
89     }
90 }
91 else
92 {
93     counter_control=0;
94 }
95
96 if (counter_control >= 500)
97 {
98     //isteresi per evitare cambi di stato continui//
99     if(V_sc_filt < V_soglia_ON || carica_completa == 0) //
100     V_soglia_ON = 2.35 V //
101     {
102         State_CONTROL=CHARGING;
103     }
104     else
105     {
106         State_CONTROL=NO_SWITCH;
107     }
108 }
109 else
110 {
111     if ( P_req >= 0 )
112     {
113         if (V_sc >= 1.5f)
114         {
115             State_CONTROL = NOMINAL;
116         }
117         else
118         {
119             State_CONTROL = NO_SWITCH;
120         }
121     }
122 }
```

APPENDICE A. ALGORITMO DI CONTROLLO

```
121 else
122     {
123         if( V_sc < 2.66)
124             {
125                 State_CONTROL = NOMINAL;
126             }
127         else
128             {
129                 State_CONTROL = NO_SWITCH;
130             }
131     }
132 }
133
134 if(State_old!=State_CONTROL)/controllo cambio di stato/
135 {
136     ///RESET PARTi INTEGRALi ///
137     Vreg_vars.intg = 0.0f;
138     I_a_reg_vars.intg = 0.0f;
139
140     if(State_CONTROL==NO_SWITCH)
141     {
142         ///TIM1_PWM CHANNEL 2 Output disable//////////
143         //capture/compare output2 enable CC2E=1
144         TIM1->CCER&= (~(1<<4));
145         //capture/compare complementary output2 enable
146         CC2NE=1
147         TIM1->CCER&= (~(1<<6));
148     }
149     else
150     {
151         ///TIM1_PWM CHANNEL 2 Output enable//////////
152         //capture/compare output2 enable CC2E=1
153         TIM1->CCER|=(1<<4);
154         //capture/compare complementary output2 enable
155         CC2NE=1
156         TIM1->CCER|=(1<<6);
157         bootstrap_charging=1; //charging bootstrap capacitor
158     }
159
160     switch(State_CONTROL)
161     {
162         case NOMINAL:
163
164             I_a_reg_vars.ref=-(P_req)/V_in;
165             if(I_a_reg_vars.ref>Max_I_SC) I_a_reg_vars.ref=
166             Max_I_SC;
167             if(I_a_reg_vars.ref<-Max_I_SC) I_a_reg_vars.ref=-
168             Max_I_SC;
```

APPENDICE A. ALGORITMO DI CONTROLLO

```
167
168     break;
169
170
171     case CHARGING:
172
173         ramp(2.56f,delta,&Vreg_vars.ref);
174         if(Vreg_vars.ref>2.66f)Vreg_vars.ref=2.66f;
175         if(Vreg_vars.ref<0.0f)Vreg_vars.ref=0.0f;
176
177         Vreg_vars.fbk=V_in_filt;
178         PIReg(&Vreg_pars,&Vreg_vars);
179         I_a_reg_vars.ref=Vreg_vars.out;
180
181         if(V_sc_filt > V_soglia_OFF)// V_soglia_OFF = 2.55
V
182         {
183             carica_completa=1;    //SI//
184         }
185         else
186         {
187             carica_completa=0;    //NO//
188         }
189
190         break;
191
192
193     case NO_SWITCH:
194
195         break;
196     }
197
198     //current control//
199     I_a_reg_vars.fbk=i_SC;
200     I_a_reg_pars.lim_sup=vdc;
201     I_a_reg_pars.lim_inf=0.0f;
202     I_a_reg_vars.fwd = V_in_filt;
203     PIReg(&I_a_reg_pars, &I_a_reg_vars);
204
205     if(bootstrap_charging==1)
206     {
207         //duty calculation//
208         duty=(float)((V_in)/vdc);
209         bootstrap_charging=0;
210     }
211     else
212     {
213         //duty calculation//
214         duty=(float)((I_a_reg_vars.out)/vdc);
```

APPENDICE A. ALGORITMO DI CONTROLLO

```
215     }
216
217 if (counter >10000)
218 {
219     if (HAL_GPIO_ReadPin(GPIOC, GPIO_PIN_14)==0)
220     {
221         counter=0;
222         State_MANAGE=STOP_EXECUTION;
223     }
224 }
225 else
226     {counter++;}
227
228 break;
229
230 case STOP_EXECUTION:
231
232     ///TIM1_PWM CHANNEL 2 Output disable///
233     //capture/compare output2 enable CC2E=1
234     TIM1->CCER&= (~(1<<4));
235     //capture/compare complementary output2 enable CC2NE=1
236     TIM1->CCER&= (~(1<<6));
237
238     I_a_reg_vars.ref=0.0f;
239
240     State_MANAGE=READY;
241
242 break;
243 }
244
245 //saturation del duty////////
246 if (duty>=0.95f)duty=0.95f;
247 if (duty<=0.05f)duty=0.05f;
248
249 TIM1->CCR2= (uint32_t)(duty*4800.0f);
```


Bibliografia

- [1] P. Bhattacharyya et al. “A modified semi-active topology for battery-ultracapacitor hybrid energy storage system for EV applications.” In: *IEEE Int. Conf. Power Electron., Smart Grid Renew. Energy (PE-SGRE)*, pp. 1–6 (2020).
- [2] J.M.A Curti et al. “A simplified power management strategy for a supercapacitor/battery Hybrid Energy Storage System using the Half-Controlled Converter .” In: *IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society* (2012).
- [3] Tironi E. et al. *Studio di sistemi avanzati di accumulo di energia quali supercondensatori e sistemi di accumulo misti (batterie + supercondensatori)*. URL: <https://www.enea.it>.
- [4] R. Faranda e M. Gallina. “A new simplified model of Double-Layer Capacitors.” In: *International Conference on Clean Electrical Power* (2007).
- [5] Kursad Gokce e Ayhan Ozdemir. “A Rule Based Power Split Strategy for Battery/Ultracapacitor Energy Storage Systems in Hybrid Electric Vehicles.” In: *International Journal of Electrochemical Science* 11(2):1228-1246 (2016).
- [6] lem. *HTFS*. URL: <https://www.lem.com/en/product-list/htfs-200p>.
- [7] Maxwell. *Maxwell Technologies Products*. URL: <https://maxwell.com/products/ultracapacitors/cells/>.
- [8] Gianmario Pellegrino. *Slide del corso "Laboratory of Power Converters and Electrical Drives"*.
- [9] ST. *5 kW low voltage high current inverter for industrial motor control applications*. URL: <https://www.st.com/en/evaluation-tools/steval-ctm009v1.html>.
- [10] STMicroelectronic. *High voltage high and low-side 4 A gate driver*. URL: <https://www.st.com/en/power-management/16491.html>.

- [11] STMicroelectronic. *STM32F303x Reference manual*. URL: https://www.st.com/resource/en/reference_manual/rm0316-stm32f303xcde-stm32f303x68-stm32f328x8-stm32f358xc-stm32f398xe-advanced-armbased-mcus-stmicroelectronics.pdf.
- [12] TDK. *Low resistance, thin, and lightweight electric double-layer capacitors (EDLC/supercapacitors)*. URL: <https://product.tdk.com/en/techlibrary/productoverview/slim-pouch-edlc.html>.
- [13] S Devi Vidhya e M Balaji. "Modelling, design and control of a lightelectric vehicle with hybrid energystorage system for Indian driving cycle." In: *Measurement and Control -London- Institute of Measurement and Control-* (2019).
- [14] Huang Xiaoliang, Toshiyuki Hiramatsu e Hori Yoichi. "Energy Management Strategy Based on FrequencyVarying Filter for the Battery Supercapacitor Hybrid System of Electric Vehicles ." In: *World Electric Vehicle Symposium and Exhibition (EVS27)* (2013).
- [15] Shiming Yu et al. "A modified semi-active topology for battery-ultracapacitor hybrid energy storage system for EV applications." In: *J Energy Res.*; 44 7495– 7506 (2020).