

POLITECNICO DI TORINO

Master of Science in Electronics Engineering

Master Thesis

**ANALISI E
DIMENSIONAMENTO DI UN
PFC TRIFASE DA 11 kW CON
TOPOLOGIA VIENNA
RECTIFIER**



**Politecnico
di Torino**

Supervisors

prof. Paolo S. Crovetto
ing. Davide Daprà

Candidato

Paolo Piovano

27 Luglio 2021

Compiled with L^AT_EX on 9 luglio 2021.

Abstract

Standard limitations and guidelines on injected harmonic current in the low-voltage power grid by power electronic converters are becoming narrow and narrow in the last years. The research and development of AC/DC converters with low effects on the mains is of special focus nowadays: such converters are called PFC (Power Factor Correctors). They are really interesting because they are capable of rectifying AC current into DC current absorbing a sinusoidal current from the mains which is in phase with the AC voltage: this minimizes the reactive power transiting along the electrical grid.

The topology investigated in this work is the three-phase Vienna Rectifier converter, which derives from a combination of a three-phase diode full-bridge rectifier cascaded by a DC/DC boost converter. Such a converter is quite interesting due to its features: controlled output voltage, sinusoidal mains current consumption and relatively low blocking voltage stress on power transistors. Among the many applications of this converter there are the feeding of the DC-link in high-power telecommunication power supplies, conversion of electrical energy from three-phase wind turbines in the field of renewable energies, power stage in a three-phase OBC (On-Board Charger) used to charge up batteries for electric vehicles in the automotive field, etc. . .

The main purpose of this work is to study and design a Vienna Rectifier converter able to emulate the specs of an 11 kW OBC. The origin and the evolution of the converter, the stationary behavior, the controllability of the output voltage and the mains current are the key arguments touched in this work. The behavior of the Vienna Rectifier and the main design equation used to evaluate the stress on the components have been evaluated by means of a set of simulations. Taking an evaluation board designed to show the features of the Vienna Rectifier as a reference, a layout has been drawn for the manufacturing of a PCB, following criteria and rules of a real case design.

Sommario

Le linee guida e gli standard sugli stress armonici causati dai convertitori di potenza sulla rete elettrica pubblica a bassa tensione stanno diventando sempre più stringenti negli ultimi anni. E' dunque di particolare interesse la ricerca di convertitori AC/DC in grado di lavorare con una bassa influenza sulla rete elettrica: tali convertitori prendono il nome di PFC (Power Factor Corrector). I PFC sono particolarmente interessanti perché essi sono in grado di convertire la corrente alternata in corrente continua, garantendo comunque un assorbimento di corrente sinusoidale in fase con la tensione di rete, questo permette di minimizzare la potenza reattiva che transita sulla rete elettrica.

La topologia investigata in questo lavoro è il convertitore Vienna Rectifier trifase, questo convertitore deriva dalla combinazione di un ponte di diodi trifase e un convertitore DC/DC di tipo boost. Il convertitore in esame è piuttosto interessante per le sue caratteristiche: controllabilità della tensione d'uscita, assorbimento di corrente sinusoidale dalla rete elettrica e ridotto stress per quanto riguarda le tensioni di blocco per i transistor di potenza. Tra le varie applicazioni per questo genere di circuito vi sono l'alimentazione di DC-link negli alimentatori per telecomunicazioni, la conversione di energia elettrica trifase in uscita dalle turbine eoliche nell'ambito dell'energia rinnovabile, lo stadio di potenza inserito negli OBC (On-Board Charger) trifase per la ricarica delle batterie per le auto elettriche nell'ambito automotive, ecc. . .

L'obiettivo di questo lavoro è l'analisi e il dimensionamento di un Vienna Rectifier che possa emulare le specifiche di un OBC a 11 kW. E' stata analizzata l'origine e l'evoluzione del convertitore, il comportamento stazionario, il controllo della tensione di uscita e il controllo della corrente assorbita dalla linea. Mediante simulazione è stato validato il comportamento del Vienna Rectifier e delle equazioni di progetto utilizzate durante il dimensionamento. Prendendo come riferimento una evaluation board per la dimostrazione del funzionamento di un Vienna Rectifier, è infine stato disegnato un layout di massima per la realizzazione di un PCB seguendo criteri e regole di progetto reali.

Ringraziamenti

Un doveroso ringraziamento va a tutte quelle persone che hanno avuto un ruolo importante nello svolgimento di questa attività di tesi.

Grazie al professor Franco Maddaleno, per avermi messo in contatto con l'azienda Vishay Semiconductor Italiana, azienda presso la quale ora lavoro.

Grazie all'ing. Claudio Damilano, responsabile del laboratorio ALPS (Vishay) all'epoca del mio primo contatto con l'azienda. Grazie per confronto iniziale sulla scelta dell'argomento dell'attività di tesi e grazie soprattutto per il confronto finale.

Grazie all'ing. Alessio Gillone e a Daniele Dazzeo per i loro preziosi consigli e il loro supporto in laboratorio.

Un sentito ringraziamento all'ing. Davide Daprà, attuale responsabile del laboratorio presso il quale l'attività di tesi ha avuto luogo. Grazie per il suo tempo prezioso, il sostegno tecnico e per la condivisione di una piccola parte della sua grandissima esperienza. Grazie per avermi accompagnato attraverso tutti gli step di questo progetto.

Un dovuto ringraziamento va all'azienda Vishay Semiconductor Italiana, che mi ha ospitato per l'attività di tesi e ha reso questo lavoro possibile.

Indice

Elenco delle tabelle	11
Elenco delle figure	13
Lista degli acronimi e abbreviazioni	17
1 Introduzione	19
1.1 Convertitori AC/DC	19
1.2 OBIETTIVI DELLA TESI	20
2 Descrizione topologia	23
2.1 Topologia generale dei convertitori AC/DC	23
2.2 Topologia circuito raddrizzatore a tre livelli monofase	23
2.3 Topologia circuito raddrizzatore a tre livelli trifase	25
2.4 <i>Vienna Rectifier</i> : derivazione della topologia	26
2.5 <i>Vienna Rectifier</i> : topologia e funzionamento	29
2.6 Implementazione interruttori bidirezionali	30
2.7 Funzionamento del circuito	32
2.7.1 Idea di base - analisi fasoriale	32
2.7.2 Settori di funzionamento	33
2.8 Voltage space vector analysis	35
2.8.1 Trasformata di Clarke	35
2.8.2 Amplitude invariant space vector	37
2.8.3 Vienna Rectifier: voltage space vector	38
3 Controllo	45
3.1 Modulazione del <i>Vienna Rectifier</i>	45
3.2 <i>Space Vector Pulse Width Modulation</i>	45
3.3 <i>Carrier-based Pulse Width Modulation</i>	46
3.4 Schema di controllo	47
3.4.1 Controllore di corrente	50
3.4.2 Controllore della tensione d'uscita	52
3.5 <i>Voltage balance controller</i>	58

3.6	Disponibilità di corrente al nodo d'uscita M	62
3.7	Carichi sbilanciati	67
3.7.1	Coefficiente di asimmetria di carico	68
3.7.2	Massima corrente disponibile e massimo carico ammesso sul nodo centrale M	69
3.8	Forma d'onda del segnale portante: dente di sega vs triangolare . .	73
3.8.1	Accoppiamento delle fasi	73
3.8.2	Sequenza di commutazione	75
3.8.3	Portanti asincrone a dente di sega	76
3.8.4	Portanti sincronizzate a dente di sega	76
3.8.5	Portanti sincronizzate triangolari	77
4	Dimensionamento	79
4.1	Specifiche	79
4.2	Scelta degli induttori di <i>boost</i>	80
4.3	Scelta dei condensatori d'uscita	82
4.4	Scelta dei diodi raddrizzatori	86
4.5	Scelta dei MOSFET di potenza	87
4.6	Misurazione della tensione di <i>BUS</i>	88
4.7	Misurazione della tensione di linea	91
4.8	Misurazione della corrente nell'induttore	92
4.8.1	Sensore <i>Fluxgate</i>	92
4.8.2	Resistenza di <i>shunt</i>	94
4.9	Precarica dei condensatori d'uscita	95
4.9.1	Dimensionamento dei resistori di precarica	97
4.10	Circuito per il <i>trigger</i> degli SCR	100
4.10.1	Driver isolato	100
4.10.2	Generazione degli impulsi	106
4.10.3	Abilitazione del segnale di pilotaggio	109
5	Simulazioni	113
5.1	Forme d'onda	116
5.1.1	Ingresso e uscita del convertitore	116
5.1.2	Diodi - ponte raddrizzatore	118
5.1.3	MOSFET - <i>switch</i> bidirezionali	120
5.1.4	Tensione sui nodi centrali in ingresso	121
5.1.5	Tensione e corrente al nodo centrale in uscita	122
5.1.6	Condensatori d'uscita	124
5.2	Validazione equazioni Kolar	125
6	PCB	129

7	Conclusioni e prospettive future	135
8	Appendice	137
8.1	Calcolo δ_{100} , δ_{000} , δ_{010} e δ_{011}	137
8.2	Formula: $a \cdot \cos(x) + b \cdot \sin(x) = R \cdot \cos(x - \alpha)$	140
8.3	Derivazione coefficienti di asimmetria del carico α_r	141
8.4	Tabelle stati	143
8.5	Immagini PCB	152
	Bibliografia	157

Elenco delle tabelle

2.1	Settori di funzionamento	34
2.2	SETTORE 1 ($i_a > 0, i_b < 0, i_c < 0$)	35
3.1	Corrente i_M in funzione degli <i>switch</i>	66
4.1	Specifiche	80
4.2	Specifiche induttori	82
4.3	Specifiche condensatori	85
4.4	Specifiche diodi	87
4.5	Specifiche MOSFET	88
4.6	Caratteristiche sensore corrente	92
4.7	Estratto datasheet SCR VS-50TPS12L	103
4.8	Specifiche trasformatore d'impulsi	104
4.9	Valore componenti SCR <i>trigger</i>	106
4.10	Valore componenti per oscillatore a rilassamento	109
5.1	Valore componenti passivi nella simulazione	114
5.2	Confronto tra valori calcolati e valori simulati	128
8.1	SETTORE 1 ($i_a > 0, i_b < 0, i_c < 0$)	144
8.2	SETTORE 2 ($i_a > 0, i_b > 0, i_c < 0$)	144
8.3	SETTORE 3 ($i_a < 0, i_b > 0, i_c < 0$)	144
8.4	SETTORE 4 ($i_a < 0, i_b > 0, i_c < 0$)	145
8.5	SETTORE 5 ($i_a < 0, i_b < 0, i_c > 0$)	145
8.6	SETTORE 6 ($i_a > 0, i_b < 0, i_c > 0$)	145
8.7	Stati, tensioni rispetto al nodo M: settori 1,2,3	146
8.8	Stati, tensioni rispetto al nodo M: settori 4,5,6	147
8.9	Stati, tensioni rispetto al nodo N: settori 1,2,3	148
8.10	Stati, tensioni rispetto al nodo N: settori 4,5,6	149
8.11	Stati, <i>voltage space vectors</i> : settori 1,2,3	150
8.12	Stati, <i>voltage space vectors</i> : settori 4,5,6	151

Elenco delle figure

2.1	Modello monofase a 3 interruttori ideali	24
2.2	Modello trifase con interruttori ideali	25
2.3	Ponte di diodi trifase con convertitore <i>boost</i> in cascata	27
2.4	Convertitore trifase a tre livelli con induttori di <i>boost</i> in ingresso	27
2.5	Topologie con controllo indipendente della tensione generata in ingresso al ponte raddrizzatore	28
2.6	Topologie finali del <i>Vienna Rectifier</i>	29
2.7	Raddrizzatore Vienna	29
2.8	Raddrizzatore Vienna	30
2.9	Possibili implementazioni per gli interruttori bidirezionali	31
2.10	Andamento corrente negli <i>switch</i> bidirezionali	31
2.11	Circuito equivalente monofase	32
2.12	Raddrizzatore Vienna	33
2.13	Settori di funzionamento	34
2.14	<i>Space vector</i> rotante	38
2.15	Circuito equivalente monofase	39
2.16	<i>Voltage space vector</i> associato allo stato $[+1,0,-1]$	42
2.17	Rappresentazione di tutti i possibili <i>voltage space vectors</i> del raddrizzatore Vienna	42
2.18	Settori di funzionamento del convertitore Vienna rappresentati sul piano complesso	43
2.19	SETTORE 1: stato $(1,0,0)$ a sinistra, $(0,-1,-1)$ a destra	44
3.1	Schema a blocchi del modulatore proposto	46
3.2	Simulazione dei segnali SW_a , SW_b , e SW_c ottenuta nel primo settore di funzionamento ($i_a > 0$, $i_b < 0$, $i_c < 0$) e in particolare $i_a > i_b > i_c$	47
3.3	Schema a blocchi per il circuito di controllo proposto ¹	48
3.4	Controllore di corrente: schema a blocchi	50
3.5	Anello di controllo per la corrente nell'induttore	52
3.6	Controllore della tensione d'uscita: schema a blocchi	53
3.7	Circuito equivalente di piccolo segnale	55
3.8	Anello di controllo per la tensione di <i>BUS</i>	57

3.9	Variazione nella durata degli stati per bilanciare asimmetria delle tensioni ai capi dei condensatori in uscita	60
3.10	Realizzazione dello <i>space vector</i> V_U^* nel primo settore di funzionamento	63
3.11	<i>Switching pattern</i> in mezzo periodo di commutazione	65
3.12	Circuiti equivalenti: assorbimento asimmetrico di potenza in uscita	68
3.13	Corrente media al nodo centrale normalizzata	70
3.14	Coefficiente di asimmetria della potenza d'uscita	72
3.15	Circuito equivalente monofase usato come riferimento	73
3.16	Tensione del nodo centrale in ingresso (a') misurata rispetto al neutro	75
3.17	Sequenza di commutazione: portante a dente di sega vs triangolare	76
4.1	<i>Ripple</i> picco-picco della corrente d'ingresso al variare dell'induttanza di <i>boost</i>	81
4.2	<i>Ripple</i> della tensione d'uscita al variare della capacità di <i>bus</i>	84
4.3	Configurazione condensatori DC <i>bus</i>	85
4.4	Circuito equivalente la per stima degli stress	87
4.5	Condizionamento segnale <i>BUS</i> positivo	89
4.6	Condizionamento segnale <i>BUS</i> negativo	89
4.7	Condizionamento segnale tensione di linea	92
4.8	Caratteristica ingresso-uscita del sensore di corrente CASR-15	93
4.9	Schema elettrico di principio, condizionamento segnale corrente dell'induttore	94
4.10	Schema elettrico di principio: precarica. Evidenziato uno dei percorsi critici della corrente	96
4.11	Implementazione bypass resistenza precarica con SCR in antiparallelo	97
4.12	Circuito equivalente in fase di precarica: <i>worst case</i>	97
4.13	Schema elettrico circuito di precarica simulato su PSIM	99
4.14	Transitorio simulato su PSIM: tensione <i>bus</i> DC	100
4.15	Transitorio simulato su PSIM: correnti di linea	100
4.16	Transitorio simulato su PSIM: potenza istantanea sui resistori di precarica	101
4.17	Schema elettrico amplificatore d'impulsi isolato	102
4.18	Schema elettrico oscillatore a rilassamento	106
4.19	Forme d'onda oscillatore a rilassamento	107
4.20	Schema elettrico: <i>gating</i> del segnale di <i>trigger</i>	110
5.1	Schema elettrico convertitore Vienna - stadio di potenza	113
5.2	Schema elettrico convertitore Vienna - circuito di controllo con isteresi	114
5.3	Corrente limitata tramite controllo con isteresi	115
5.4	Tensione d'uscita e corrente d'ingresso	116
5.5	Tensioni e correnti di linea	117
5.6	Corrente di linea	118

5.7	Corrente nei diodi del ponte raddrizzatore in ingresso	118
5.8	Tensione sui diodi del ponte raddrizzatore in ingresso	119
5.9	Corrente nei MOSFET	120
5.10	Tensione ai capi di ogni coppia di MOSFET	121
5.11	Tensioni ai nodi in ingresso al ponte di diodi	122
5.12	Corrente nel nodo centrale M con carico sbilanciato ($R_{BUS+} > R_{BUS-}$)	123
5.13	Corrente al nodo centrale in uscita M con carico nelle tre configura- zioni possibili	123
5.14	Tensione tra nodo centrale in uscita M e neutro N	124
5.15	Tensione ai capi del condensatore $C1$	125
5.16	Corrente attraverso il condensatore $C1$	125
5.17	Condensatori per attenuare i disturbi ad alta frequenza	126
6.1	vista 3D PCB: <i>top</i>	131
6.2	vista 3D PCB: <i>bottom</i>	131
6.3	PCB finale: <i>top side</i>	132
6.4	PCB finale: <i>bottom side</i>	133
8.1	Circuiti equivalenti: assorbimento asimmetrico di potenza in uscita	141
8.2	PCB: tutti i <i>layer</i>	152
8.3	PCB: <i>top layer</i>	152
8.4	PCB: <i>ground layer</i>	153
8.5	PCB: <i>power layer</i>	153
8.6	PCB: <i>bottom layer</i>	154
8.7	PCB: <i>silkscreen top layer</i>	154
8.8	PCB: <i>silkscreen bottom layer</i>	155

Lista degli acronimi e abbreviazioni

AC	Alternating Current
ADC	Analog to Digital Converter
BOM	Bill Of Material
CAD	Computer-Aided Design
DC	Direct Current
DCM	Discontinuous Current Mode
EMI	Electro-Magnetic Interference
ESR	Equivalent Series Resistance
FFT	Fast Fourier Transform
GTO	Gate Turn-Off thyristor
IGBT	Insulated Gate Bipolar Transistor
MOSFET	Metal-Oxide-Semiconductor Field-Effect Transistor
NTC	Negative Coefficient Thermistor
OBC	On-Board Charger
PCB	Printed Circuit Board
PFC	Power Factor Corrector
PWM	Pulse Width Modulation
Q_{rr}	Reverse Recovery Charge
RMS	Root Mean Square
SiC	Silicon Carbide
SCR	Silicon Controlled Rectifier
SVPWM	Space Vector Pulse Width Modulation
THD	Total Harmonic Distortion
t_{rr}	Reverse Recovery Time
UPS	Uninterruptible Power Supply
V_f	Diode forward voltage drop

Capitolo 1

Introduzione

1.1 Convertitori AC/DC

I convertitori AC/DC, nell'ambito dell'elettronica di potenza, sono tra i convertitori più diffusi. Il loro largo impiego è dovuto al fatto che ogniqualvolta un dispositivo elettronico si deve interfacciare con la rete di distribuzione della potenza elettrica è necessario operare una conversione dalla corrente alternata a quella continua. Tali convertitori possono essere divisi in due macro categorie: unidirezionali e bidirezionali, a seconda della direzione del passaggio di energia all'interno del convertitore.

Tipicamente, un circuito raddrizzatore, può essere progettato in versione unidirezionale in accordo con le specifiche richieste dall'applicazione all'interno della quale è installato. In un convertitore unidirezionale l'energia può fluire in un'unica direzione: dal lato AC verso il lato DC; in un convertitore bidirezionale invece, l'energia immagazzinata nel *bus* DC può essere convogliata nuovamente nella rete elettrica, operando il convertitore come un *inverter*. I convertitori AC/DC unidirezionali sono più utilizzati rispetto a quelli bidirezionali grazie alla loro più semplice implementazione e di conseguenza costo, volume e peso più contenuti.

Tra le varie applicazioni dei convertitori AC/DC unidirezionali vi sono: UPS (Uninterruptible power supplies), OBC (On-Board Chargers) per le batterie dei veicoli elettrici, alimentatori per saldatrici, sistemi laser e plasma, alimentatori ad alta potenza per le telecomunicazioni, ecc. . . [1]

All'interno delle varie famiglie di convertitori AC/DC la più interessante per questa attività di tesi è sicuramente quella dei PFC (Power Factor Corrector). I PFC sono convertitori, monofase e/o trifase, che permettono di raddrizzare la tensione alternata in corrente continua, garantendo comunque un assorbimento di corrente sinusoidale, o quasi, dalla rete elettrica in fase con la tensione di rete. Vale a dire che manifestano un comportamento resistivo lineare per la rete elettrica nonostante realizzino una funzione di raddrizzatori, funzione notoriamente non lineare. Il fatto di assorbire una corrente sinusoidale in fase con la tensione di rete per mettere rendere

il fattore di potenza prossimo all'unità: ciò garantisce che la potenza reattiva che circola sulla rete elettrica sia praticamente nulla. Vi è molto interesse in questo tipo di convertitori in letteratura dal momento che le limitazioni sulla generazione di armoniche di corrente nella rete elettrica diventano via via più stringenti.

Tra le varie topologie presenti in letteratura in grado di lavorare come PFC trifase sicuramente spicca il *Vienna Rectifier*. Questa topologia è davvero interessante per le sue ottime prestazioni e figure di merito, le principali sono:

- assorbimento di corrente sinusoidale;
- comportamento ohmico, funzionamento a fattore di potenza unitario;
- controllabilità della tensione d'uscita;
- DC bus diviso in due bus parziali;
- stress sulle tensioni di blocco ridotto sui transistor di potenza;
- alta efficienza;
- alta densità di potenza;
- ridotta complessità nei circuiti di potenza e di controllo;
- elevata affidabilità.

1.2 OBIETTIVI DELLA TESI

Tra le varie applicazioni possibili per il *Vienna rectifier* quella più interessante nell'ambito di questa attività di tesi è quella dell'impiego come stadio di potenza all'interno di un OBC.

Un *On-Board Charger* è un circuito che viene montato a bordo di veicoli elettrici per consentire il caricamento dei banchi di batterie del veicolo. Gli OBC esistono e vengono sviluppati su diversi livelli di potenza, in questo lavoro ci si è concentrati sugli OBC a 11 kW: tali caricatori tipicamente presentano tensioni di uscita continue dell'ordine dei 600 ÷ 800 V. Visto il livello di potenza in gioco, sono tipicamente collegati alla rete elettrica industriale trifase a 400 V.

L'obiettivo principale di questa attività di tesi è lo studio della topologia *Vienna*, avendo come specifiche di riferimento quelle di un OBC a 11 kW, con tensione di uscita pari a 800 V. La metodologia scelta consiste nello studio e nella ricerca di natura bibliografica, partendo dagli articoli pubblicati dal professor J. W. Kolar, l'ideatore della topologia in esame. Dopo la fase di ricerca sullo stato dell'arte si

passerà ad una fase di simulazione e verifica del comportamento del convertitore, in modo da poter osservare le forme d'onda più significative e si valideranno le equazioni presenti in letteratura per il dimensionamento del circuito. L'ultimo obiettivo del lavoro è il progetto dello stadio di potenza con topologia *Vienna Rectifier* e la realizzazione di un circuito stampato sul quale verrà montato il circuito: stadio di potenza e stadio di controllo.

Capitolo 2

Descrizione topologia

In questo capitolo verrà analizzata la topologia del circuito, partendo da quelli che sono i componenti che costituiscono il circuito e se ne studierà il funzionamento nel dettaglio.

2.1 Topologia generale dei convertitori AC/DC

Tipicamente un convertitore AC/DC è costituito da tre blocchi fondamentali:

- *INPUT CURRENT FILTER*: solitamente realizzato con induttori e condensatori, è posto tra il raddrizzatore e l'interfaccia di connessione alla rete elettrica, ha lo scopo di modellare la forma della corrente in ingresso a proteggere la rete elettrica dai disturbi generati dal circuito alla frequenza di commutazione e sue armoniche superiori.
- *RECTIFIER*: è il blocco che ha la funzione di raddrizzare la forma d'onda in ingresso, è realizzato tramite interruttori che possono essere pilotabili (MOSFET, IGBT, GTO, SCR, ecc.) oppure non pilotabili (DIODI), in entrambi i casi gli interruttori collegati a ponte.
- *OUTPUT VOLTAGE FILTER*: solitamente realizzato tramite banchi di condensatori di livellamento, ha lo scopo di livellare la tensione raddrizzata in modo da ottenere una tensione d'uscita costante a meno del *ripple*.

2.2 Topologia circuito raddrizzatore a tre livelli monofase

I convertitori AC/DC possono essere classificati sulla base del numero di livelli di tensione che sono in grado di generare all'ingresso del raddrizzatore dal lato AC, maggiore è il numero di tali livelli, maggiore è la capacità del convertitore

di modellare la forma d'onda della corrente in ingresso. Questa caratteristica è di fondamentale importanza quando il convertitore viene operato come PFC. Per esempio, una topologia a “2 livelli” è in grado di generare due diversi livelli di tensione in ingresso al raddrizzatore dal lato AC, mentre una topologia a “3 livelli” è in grado di generarne tre.

In figura (2.1) sono raffigurate la topologia simbolica monofase e il relativo modello a tre interruttori ideali ($SW_{i1}, SW_{i2}, SW_{i3}$) che riassume il funzionamento di base del convertitore.

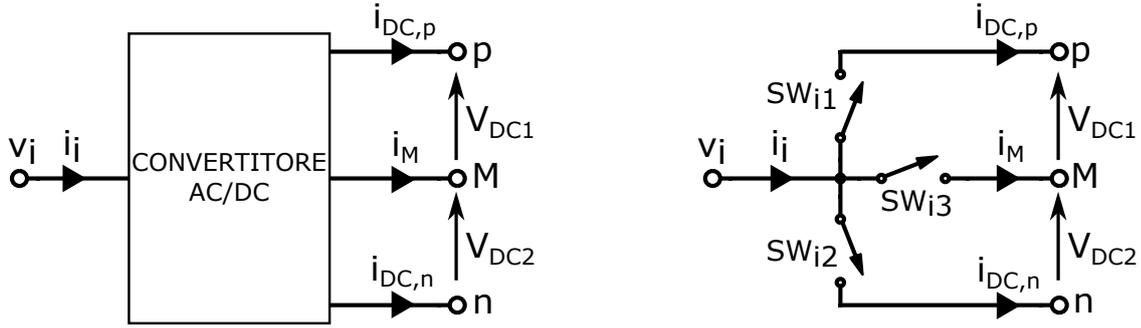


Figura 2.1: Modello monofase a 3 interruttori ideali

In ogni istante di tempo, solo un interruttore alla volta deve essere chiuso, altrimenti i tre nodi d'uscita verrebbero messi in cortocircuito e non si avrebbe più una tensione continua in uscita. Ne consegue che i tre interruttori possono essere modellati da un unico interruttore ideale del tipo *single-pole triple-throw*.

Prendendo il potenziale del nodo M sul lato DC come potenziale di riferimento del sistema, è possibile analizzare il funzionamento del circuito in base allo stato di ogni interruttore.

1. Quando $SW_{i1} = 1, SW_{i2} = 0, SW_{i3} = 0$ significa che SW_{i1} è ON mentre SW_{i2} e SW_{i3} sono OFF, si nota che $v_{iM} = v_{dc1}, i_{DC,p} = i_i, i_{DC,n} = 0$ A e $i_M = 0$ A.
2. Quando $SW_{i1} = 0, SW_{i2} = 1, SW_{i3} = 0$ significa che SW_{i2} è ON mentre SW_{i1} e SW_{i3} sono OFF, si nota che $v_{iM} = -v_{dc2}, i_{DC,p} = 0$ A, $i_{DC,n} = i_i$ e $i_M = 0$ A.
3. Quando $SW_{i1} = 0, SW_{i2} = 0, SW_{i3} = 1$ significa che SW_{i3} è ON mentre SW_{i1} e SW_{i2} sono OFF, si nota che $v_{iM} = 0$ V, $i_{DC,p} = 0$ A, $i_{DC,n} = 0$ A e $i_M = i_i$.

Dove v_{iM} è la tensione che si localizza all'ingresso del ponte raddrizzatore dal lato AC.

È dunque possibile notare che ci sono tre distinti livelli di tensione che si possono localizzare al nodo dove sono collegati i tre interruttori ($v_{dc1}, 0$ V, $-v_{dc2}$). Si può

quindi esprimere la tensione di ingresso al raddrizzatore come funzione dello stato degli interruttori e della tensione del lato DC, equazione (2.1), allo stesso modo le correnti i_{DC} e i_M sono funzione sia dello stato degli interruttori sia della corrente d'ingresso, equazioni (2.2), (2.3) e (2.4).

$$v_{iM} f_v = (SW_{i,j}, v_{dc1}, v_{dc2}) = SW_{i1} v_{dc1} - SW_{i2} v_{dc2} \quad (2.1)$$

$$i_{DC,p} = f_{i_{dc,p}}(SW_{i,j}, i_i) = SW_{i1} i_i \quad (2.2)$$

$$i_{DC,n} = f_{i_{dc,n}}(SW_{i,j}, i_i) = SW_{i2} i_i \quad (2.3)$$

$$i_M = f_{i_M}(SW_{i,j}, i_i) = SW_{i3} i_i \quad (2.4)$$

2.3 Topologia circuito raddrizzatore a tre livelli trifase

Sulla base della topologia monofase è possibile estendere il circuito ad una topologia trifase. In figura (2.2) sono rappresentate la topologia trifase simbolica e il relativo modello a interruttori ideali che riassume il funzionamento di base del convertitore.

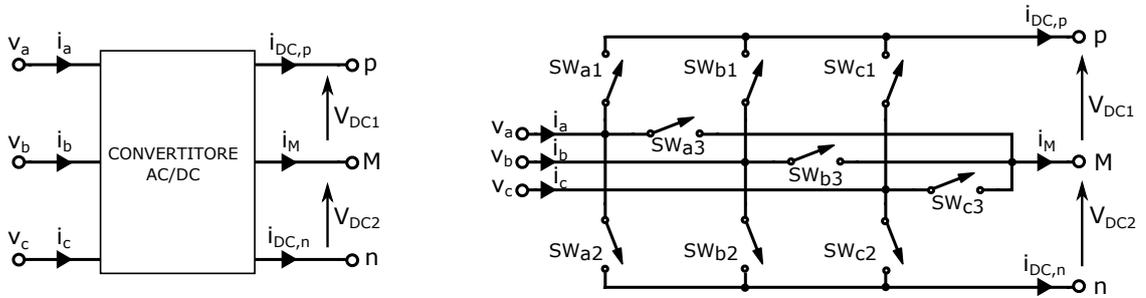


Figura 2.2: Modello trifase con interruttori ideali

Analogamente al caso della topologia monofase, le equazioni delle tensioni in ingresso riferite al nodo M, le tensioni concatenate, le correnti $i_{DC,p}$, $i_{DC,n}$ e i_M possono essere espresse come funzione dello stato degli interruttori:

$$\begin{cases} v_{aM} = SW_{a1} v_{dc1} - SW_{a2} v_{dc2} \\ v_{bM} = SW_{b1} v_{dc1} - SW_{b2} v_{dc2} \\ v_{cM} = SW_{c1} v_{dc1} - SW_{c2} v_{dc2} \end{cases} \quad (2.5)$$

$$\begin{cases} v_{ab} = v_{aM} - v_{bM} = (SW_{a1} - SW_{b1})v_{dc1} - (SW_{a2} - SW_{b2})v_{dc2} \\ v_{bc} = v_{bM} - v_{cM} = (SW_{b1} - SW_{c1})v_{dc1} - (SW_{b2} - SW_{c2})v_{dc2} \\ v_{ca} = v_{cM} - v_{aM} = (SW_{c1} - SW_{a1})v_{dc1} - (SW_{c2} - SW_{a2})v_{dc2} \end{cases} \quad (2.6)$$

$$i_{DC,p} = SW_{a1}i_a + SW_{b1}i_b + SW_{c1}i_c \quad (2.7)$$

$$i_{DC,n} = SW_{a2}i_a + SW_{b2}i_b + SW_{c2}i_c \quad (2.8)$$

$$i_M = SW_{a3}i_a + SW_{b3}i_b + SW_{c3}i_c \quad (2.9)$$

2.4 *Vienna Rectifier*: derivazione della topologia

Il raddrizzatore Vienna (*Vienna Rectifier*) fu proposto dal professor Johann W. Kolar tra il 1993 e il 1994. Nasce dall'idea di mettere in cascata un ponte raddrizzatore a diodi e un convertitore DC/DC di tipo *boost*. Ha avuto successo nel campo dell'elettronica di potenza per i suoi particolari vantaggi quali gli stress ridotti sui componenti di potenza, la possibilità di essere utilizzato come PFC (*Power Factor Corrector*) riuscendo ad ottenere un fattore $\cos\phi$ molto vicino all'unità, presentando inoltre un'efficienza molto elevata (98%-99%). La corrente d'ingresso viene impressa nell'induttore in ingresso modulando opportunamente la differenza di tensione ai capi dello stesso. Questo tipo di convertitore presenta tre possibili livelli di tensione che possono essere generati all'ingresso del ponte raddrizzatore dal lato AC, migliorando notevolmente la capacità di modellare la forma d'onda della corrente in ingresso, in modo da approssimare meglio una sinusoide rispetto ad un convertitore a due livelli. Ne consegue che la *total harmonic distortion* (THD) della corrente assorbita dal convertitore è molto ridotta, il ridotto contenuto armonico della corrente rilassa le specifiche del filtro EMI in ingresso e la dimensione fisica degli induttori di filtro. Tutto ciò porta ad un notevole risparmio in termini di volume, l'alta efficienza del convertitore permette di andare su in potenza: si ha quindi un rapporto potenza-volume vantaggioso rispetto ad altre topologie.

Al fine di realizzare un convertitore AC/DC trifase, unidirezionale e con la possibilità di controllare la tensione d'uscita si può utilizzare in prima battuta un ponte di diodi non controllato e un convertitore DC/DC di tipo *boost*, come mostrato in figura (2.3). Questo circuito presenta però una serie di problemi inerenti allo spettro della corrente in ingresso: sono presenti armoniche a bassa frequenza di ampiezza elevata a causa del fatto che solamente due fasi portano corrente in ogni istante (fatta eccezione per gli intervalli di commutazione). Questo problema è intrinseco al raddrizzatore a sei diodi, quindi la forma d'onda della corrente presenta intervalli ampi $\pi/3$ in cui la corrente è nulla.

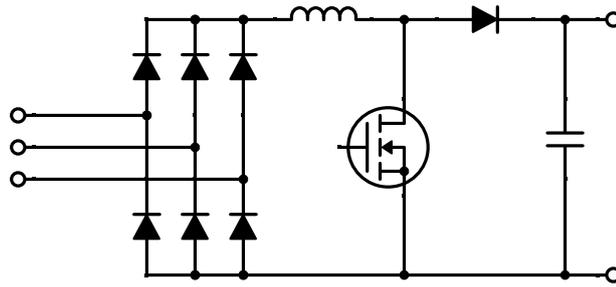


Figura 2.3: Ponte di diodi trifase con convertitore *boost* in cascata

Questo effetto può essere in parte mitigato spostando l'induttore dal lato AC, come mostrato in figura (2.4) e facendo lavorare il convertitore in DCM (*Discontinuous Current Mode*). In modo del tutto analogo ad un tradizionale convertitore AC/DC monofase in DCM, una tensione sinusoidale ricavata direttamente dalla tensione di rete è utilizzata come riferimento per i valori di picco della corrente d'ingresso discontinua. Tuttavia, le applicazioni per questo circuito sono limita-

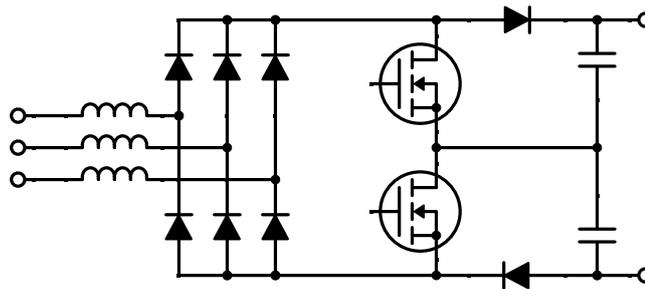


Figura 2.4: Convertitore trifase a tre livelli con induttori di *boost* in ingresso

te dal fatto che la corrente d'ingresso di natura discontinua porta inevitabilmente ad uno stress di corrente per i semiconduttori di potenza abbastanza elevato e non meno importante richiede un filtraggio impegnativo per limitare le emissioni elettromagnetiche condotte (EMI).

Quando si ha esigenza di un'elevata potenza d'uscita sarebbe meglio optare per un convertitore *boost* PWM unidirezionale che presenti, nel caso ideale, una corrente d'ingresso puramente sinusoidale e che questa sia indipendente dalla tensione d'uscita (maggiore del massimo valore della tensione concatenata del sistema trifase). La corrente assorbita dal sistema in figura (2.4) è definita in generale dalla differenza di tensione ai capi dei tre induttori in ingresso, vale a dire la differenza tra la tensione di rete e la tensione in ingresso al ponte di diodi. Una corrente non discontinua sinusoidale (trascurando le armoniche alla frequenza di commutazione e suoi multipli) è quindi ottenuta solo se le tensioni in ingresso al ponte raddrizzatore presentano un andamento sinusoidale come media sul periodo. Tale necessità si spiega anche dal fatto che alla frequenza di linea (50 Hz) la caduta di

tensione sugli induttori in ingresso deve essere minima al fine di garantire un buon rapporto di trasformazione della tensione da ingresso a uscita del convertitore.

Questo tuttavia necessita che le tensioni generate all'ingresso del ponte raddrizzatore possano essere controllate singolarmente per ogni fase, oppure l'utilizzo dei transistor T_{1i} e T_{2i} , controllati in modo sincrono, e dei diodi in uscita D_{1i} e D_{2i} per ogni ramo del circuito, come mostrato in figura (2.5a).

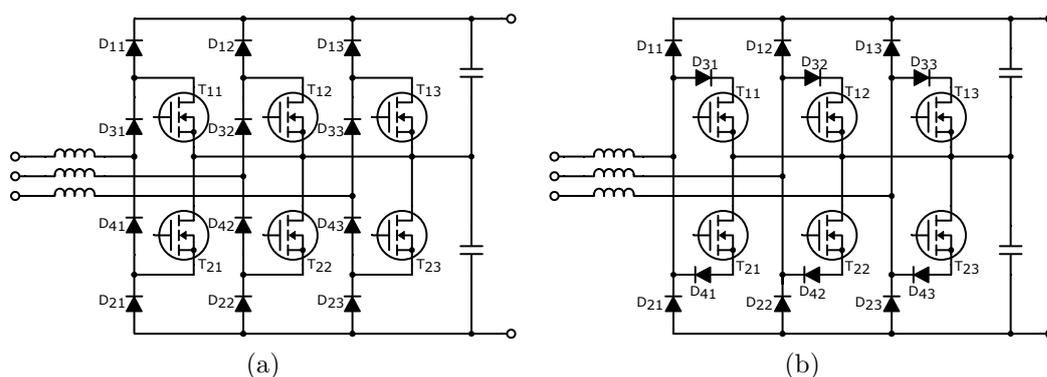


Figura 2.5: Topologie con controllo indipendente della tensione generata in ingresso al ponte raddrizzatore

Grazie all'inclusione del punto centrale della tensione d'uscita nel funzionamento del sistema, ciascun dispositivo di potenza nel circuito (chiamato *forced commutated three-phase boost type rectifier*[2]) deve sostenere solamente metà della tensione d'uscita. Tuttavia, tale vantaggio è seguito dal problema delle perdite di conduzione relativamente alte dovute al fatto che tutta la corrente necessaria per sostenere la potenza d'uscita passa attraverso i diodi a causa del comportamento da raddrizzatore del convertitore.

Una riduzione significativa delle perdite di conduzione può essere ottenuta semplicemente spostando i diodi D_{3i} e D_{4i} in serie ai transistor T_{1i} e T_{2i} , controllando lo stato di conduzione del convertitore, come mostrato in figura (2.5b). Grazie al fatto che i rami di controllo per ogni fase sono in antiparallelo, si è realizzato un commutatore bidirezionale, il quale può essere sostituito dalla combinazione di un ponte di diodi e un transistor di potenza, come mostrato in figura (2.6a) (questo circuito è chiamato *three-phase three-switch three-level (three-phase/switch/level) PWM rectifier*). Rispetto alla configurazione in figura (2.6b) questo porta, oltre ad una riduzione delle perdite di conduzione, anche ad una riduzione della complessità del circuito e della complessità del pilotaggio, oltre che ad un maggiore utilizzo delle potenzialità di commutazione dei transistor di potenza.

Il circuito mostrato in figura (2.6b) presenta maggiori perdite di conduzione, però i diodi D_{1i} e D_{2i} devono sostenere solamente metà della tensione d'uscita. Dal momento che, tipicamente, dispositivi con tensione di blocco maggiore presentano

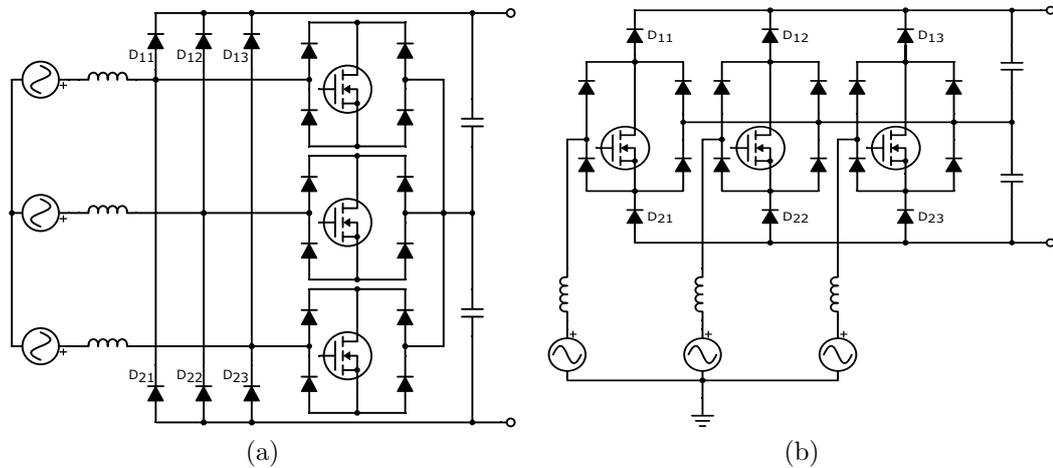


Figura 2.6: Topologie finali del *Vienna Rectifier*

Q_{rr} maggiori e di conseguenza t_{rr} maggiori (e quindi saranno maggiori anche le perdite di commutazione ad essi associate) conviene optare per la quest'ultima topologia quando si utilizzano frequenze di commutazioni più elevate.

In definitiva, il circuito su cui verrà posta maggiore attenzione è quello mostrato in figura (2.7) il quale è equivalente a quello in figura (2.6b) dove gli interruttori bidirezionali sono stati implementati tramite due MOSFET collegati in antiserie.

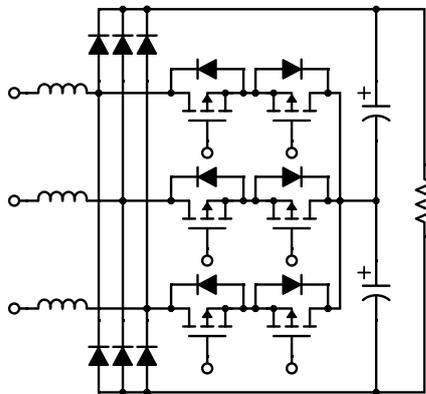


Figura 2.7: Raddrizzatore Vienna

2.5 *Vienna Rectifier*: topologia e funzionamento

Nel circuito illustrato in figura (2.8) gli interruttori SW_{i1} e SW_{i2} sono stati implementati mediante semplici diodi, mentre gli interruttori SW_{i3} (SW_a , SW_b , SW_c in figura) sono degli interruttori bidirezionali. Come evidenziato precedentemente,

i tre interruttori di ciascuna fase non possono essere in conduzione contemporaneamente: si può facilmente notare che in questa topologia tale restrizione è stata osservata in quanto i diodi D_{i+} saranno in conduzione quando $i_i > 0$ e gli interruttori SW_i sono aperti, analogamente i diodi D_{i-} saranno in conduzione quando $i_i < 0$ e gli interruttori SW_i sono aperti; tutta la corrente i_i scorrerà attraverso gli interruttori SW_i quando questi sono chiusi, indipendentemente dal verso.

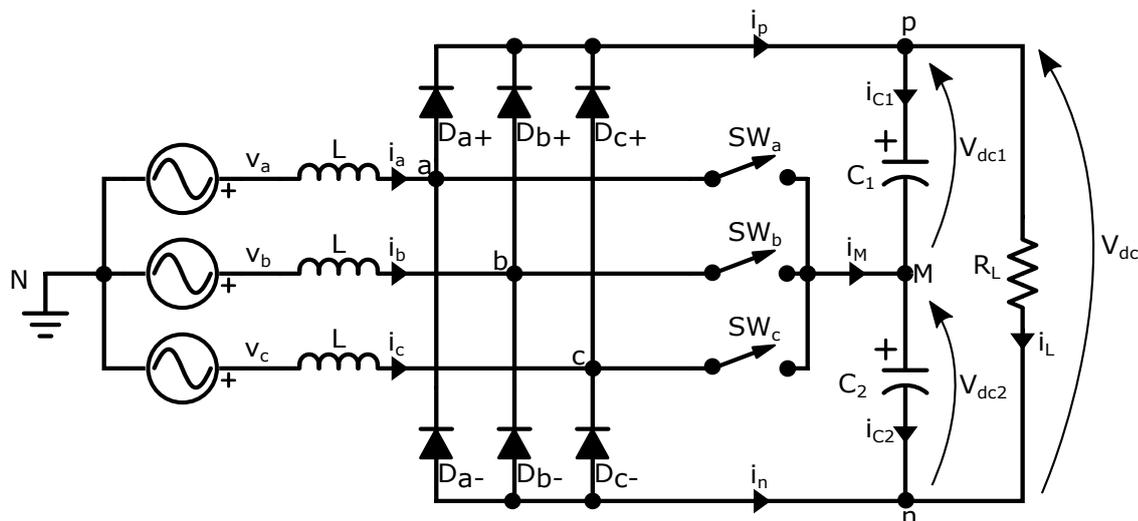


Figura 2.8: Raddrizzatore Vienna

Per garantire il funzionamento illustrato è quindi indispensabile che i tre interruttori SW_i siano bipolari per la tensione e bidirezionali per la corrente.

2.6 Implementazione interruttori bidirezionali

Esistono diverse tecniche per implementare tali interruttori, in questa sezione saranno analizzate le principali, cercando di evidenziare i pro e i contro per ciascuna di esse.

- a) Implementazione a 6 transistor: questa topologia minimizza il numero di diodi (6), richiede però sei MOSFET di potenza con i relativi *gate driver*. In ogni ramo del circuito i due MOSFET di potenza sono collegati in anti-serie con i terminali di source in comune. I diodi in questa topologia devono essere diodi *fast recovery*, in quanto vengono fatti commutare alla frequenza di *switching* del convertitore (10÷100 kHz), tali diodi devono essere dunque diodi per applicazioni a frequenza di *switching*, quindi presentare *reverse recovery charge* e *reverse recovery time* ottimizzati (es: diodi Schottky, SiC).

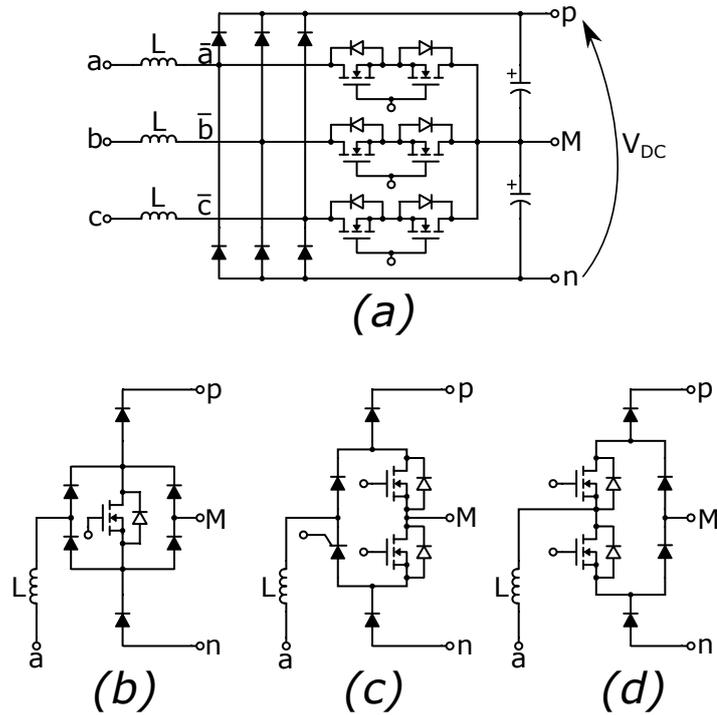


Figura 2.9: Possibili implementazioni per gli interruttori bidirezionali

- b) Implementazione a 3 transistor e ponte di diodi: questa topologia minimizza il numero di transistor di potenza (MOSFET o IGBT) con i relativi *gate driver*, richiede però 18 diodi (6 per ogni ramo del circuito).

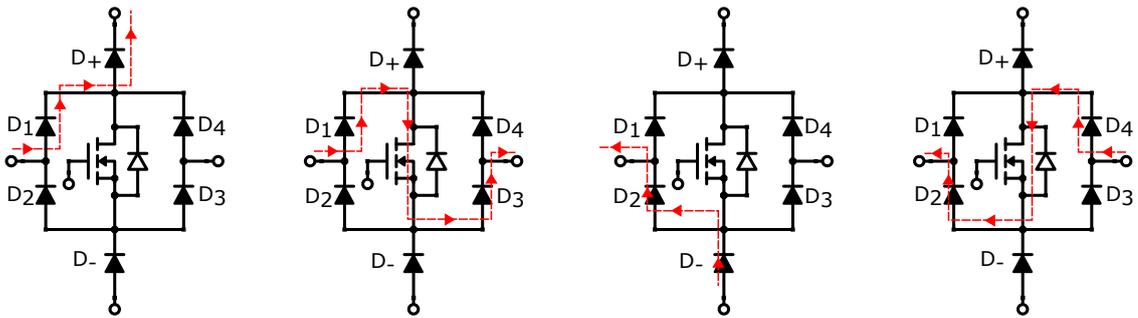


Figura 2.10: Andamento corrente negli *switch* bidirezionali

Il vantaggio di avere un solo transistor per ramo fa sì che il controllo dello stesso sia più semplice, in quanto non ci sono problemi di *shoot through* e *dead time* però, come si nota in figura (2.10) ci sono sempre due diodi in serie che conducono, quindi si ha una maggiore caduta di tensione ($2V_f$ anziché V_f come nella topologia analizzata in precedenza), ne consegue un aumento della potenza dissipata in conduzione sui diodi. Particolare attenzione va prestata

in fase di progetto per quanto riguarda la scelta dei diodi: i diodi D_1 e D_2 conducono in modo continuo rispettivamente durante la semionda positiva e negativa della tensione di rete ($f_{linea} = 50$ Hz in Europa, $f_{linea} = 60$ Hz negli USA); mentre i diodi D_3 , D_4 , D_+ e D_- commutano alla frequenza di *switching* del convertitore (10÷100 kHz) e devono quindi essere di tipo *fast recovery*, tali diodi (es: Schottky) sono particolarmente indicati in quanto tipicamente presentano V_f inferiori ai diodi di potenza al silicio.

- c) Questa topologia risulta essere vantaggiosa per la precarica dei condensatori in uscita all'avvio del circuito durante la fase di *start-up* [3]. Dopo la precarica il tiristore viene messo in condizione di condurre pilotando il suo terminale di gate, e quindi il ramo con il resistore di precarica e diodo in serie viene bypassato.
- d) Questa topologia permette un'ulteriore riduzione delle perdite di conduzione (*conduction losses*) rispetto alla topologia in c).

2.7 Funzionamento del circuito

2.7.1 Idea di base - analisi fasoriale

Per descrivere il funzionamento di base del *Vienna Rectifier* l'analisi sarà limitata ai fondamenti del sistema dal lato AC. Per semplicità si prende in considerazione il circuito equivalente monofase in figura (2.11).

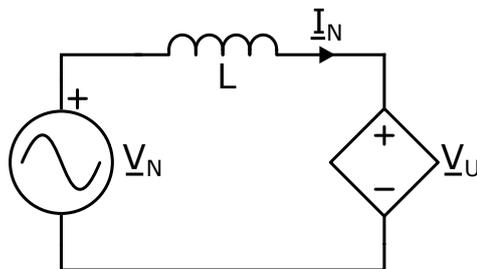


Figura 2.11: Circuito equivalente monofase

Il fasore della tensione in ingresso al ponte raddrizzatore alla frequenza fondamentale, indicato con il pedice '(1)' può essere scritto come:

$$\underline{V}_{U,(1)} = \underline{V}_N - j\omega L \underline{I}_{N,(1)}. \quad (2.10)$$

La corrente assorbita, e quindi, la base per la potenza assorbita

$$\underline{I}_{N,(1)} = \hat{I}_{N,(1)} e^{j(\varphi_N - \varphi)} \quad (\varphi_N = \omega_N t) \quad (2.11)$$

dal sistema è definita dalla caduta di tensione ai capi dell'induttore, connesso in serie al lato AC. Tale tensione è la differenza tra la tensione sinusoidale di rete

$$\underline{V}_N = \hat{V}_N e^{j\varphi_N} \quad (\underline{V}_N = \underline{V}_{N,(1)}) \quad (2.12)$$

e la tensione d'ingresso al ponte raddrizzatore alla frequenza fondamentale $\underline{V}_{N,(1)}$, che può essere controllata in modulo e fase modulando il tempo di accensione dei degli interruttori bidirezionali del convertitore. Trascurando le perdite del sistema è possibile ricavare la potenza trasferita al lato DC tramite il teorema della conservazione della potenza, come

$$P_O = V_{DC} I_{DC} = \frac{3}{2} \hat{V}_N \hat{I}_{N,(1)} \cos(\varphi) \quad (2.13)$$

2.7.2 Settori di funzionamento

L'analisi condotta da qui in avanti farà riferimento al circuito in figura (2.12), come in precedenza verrà preso nodo M della sezione d'uscita come riferimento qualora non specificato diversamente.

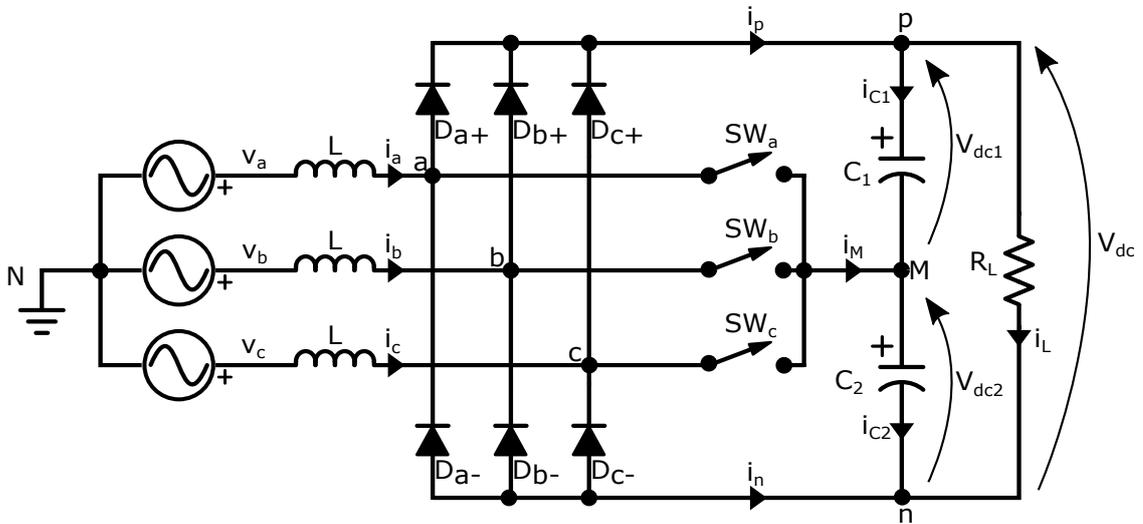


Figura 2.12: Raddrizzatore Vienna

L'ingresso del ponte raddrizzatore, che è connesso all'induttore di *boost*, può essere commutato a 0 V chiudendo l'interruttore SW_i , oppure a $+\frac{V_{DC}}{2}$ o $-\frac{V_{DC}}{2}$ tramite i diodi di ricircolo D_{i+} o D_{i-} , a seconda della direzione della corrente in ingresso (che equivale a dire a seconda della polarità della tensione in ingresso in quanto, essendo interessati ad operare il Vienna come PFC, la corrente d'ingresso e

la tensione di rete idealmente saranno in fase). Lo status operativo del sistema è determinato dalla direzione della corrente d'ingresso e dallo stato di ogni interruttore SW_i . In base alla polarità della tensione d'ingresso trifase, il periodo ($T_{sw} = \frac{1}{50 \text{ Hz}}$ o $T_{sw} = \frac{1}{60 \text{ Hz}}$) può essere diviso in sei sezioni, ciascuna ampia 60° . Ogni sezione è caratterizzata dal fatto che due fasi hanno sempre la stessa polarità, quindi in ogni sezione anche la direzione delle correnti trifase in ingresso è determinata.

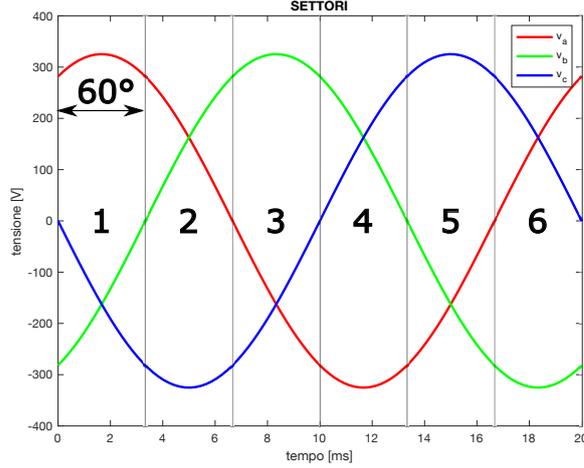


Figura 2.13: Settori di funzionamento

1	2	3	4	5	6
$v_a > 0$	$v_a > 0$	$v_a < 0$	$v_a < 0$	$v_a < 0$	$v_a > 0$
$v_b < 0$	$v_b > 0$	$v_b > 0$	$v_b > 0$	$v_b < 0$	$v_b < 0$
$v_c < 0$	$v_c < 0$	$v_c < 0$	$v_c > 0$	$v_c > 0$	$v_c > 0$
$i_a > 0$	$i_a > 0$	$i_a < 0$	$i_a < 0$	$i_a < 0$	$i_a > 0$
$i_b < 0$	$i_b > 0$	$i_b > 0$	$i_b > 0$	$i_b < 0$	$i_b < 0$
$i_c < 0$	$i_c < 0$	$i_c < 0$	$i_c > 0$	$i_c > 0$	$i_c > 0$

Tabella 2.1: Settori di funzionamento

La *switching function* è definita come:

$$S_i = \begin{cases} +1 & \text{se } SW_i = OFF \wedge i_i > 0 \\ 0 & \text{se } SW_i = ON \\ -1 & \text{se } SW_i = OFF \wedge i_i < 0 \end{cases}$$

ed è funzione dello stato ON/OFF di ciascun interruttore SW_i ($SW_i = 1 \rightarrow ON$; $SW_i = 0 \rightarrow OFF$) e della direzione della corrente, in particolare si può riscrivere

come:

$$S_i = [1 - SW_i] \cdot \text{sign}(i_i) \quad (2.14)$$

In sezioni diverse lo stesso stato SW_i dà luogo a *switching functions* S_i differenti. Questo è dovuto al fatto che la direzione della corrente è diversa. In tabella (8.1) è riportato il valore della *switching functions* nel primo settore di funzionamento per ogni fase e il valore della corrente i_M iniettata dal convertitore al nodo centrale M (assumendo che il carico sia collegato come in figura (2.12), ovvero connesso tra i nodi p e n). La situazione in cui un eventuale carico è sbilanciato o connesso in qualche modo al nodo centrale verrà analizzata nel capitolo 3 sezione 3.7. Per gli altri settori di funzionamento le tabelle sono riportate in Appendice, sezione 8.4, tabelle da (8.1) a (8.6). L'equazione (2.14) rappresenta un risultato importante: il segnale logico per il pilotaggio dei MOSFET deve essere invertito di segno quando la corrente di ingresso è negativa, nello schema di modulazione questo risultato porterà all'inversione logica del segnale di pilotaggio effettivo.

SW_a	SW_b	SW_c	S_a	S_b	S_c	i_M
0	0	0	+1	-1	-1	0 A
0	0	1	+1	-1	0	i_c
0	1	0	+1	0	-1	i_b
0	1	1	+1	0	0	$i_b + i_c = -i_a$
1	0	0	0	-1	-1	i_a
1	0	1	0	-1	0	$i_a + i_c = -i_b$
1	1	0	0	0	-1	$i_a + i_b = -i_c$
1	1	1	0	0	0	$i_a + i_b + i_c = 0 A$

Tabella 2.2: SETTORE 1 ($i_a > 0, i_b < 0, i_c < 0$)

Le correnti i_M sono state calcolate tenendo conto che per un sistema trifase simmetrico ed equilibrato la somma delle correnti di linea istantanee (e delle tensioni concatenate istantanee) è uguale a 0, quindi si ha che $i_a + i_b + i_c = 0 A$. Controllando il emphduty cycle delle forme d'onda rettangolari che pilotano gli interruttori SW_i , la corrente in ingresso può essere regolata in modo da inseguire la corrente necessaria per fornire in uscita la potenza richiesta, in questo modo anche la tensione d'uscita può essere regolata in modo stabile.

2.8 Voltage space vector analysis

2.8.1 Trasformata di Clarke

La trasformata di Clarke (nota anche col nome di **Trasformata** $\alpha\beta$) è una trasformazione matematica ereditata dal mondo dei motori e degli inverter trifase, viene

utilizzata per semplificare l'analisi dei sistemi trifase. Questa trasformata converte quantità trifase bilanciate in quantità bifase bilanciate e in quadratura di fase (sfasate di 90°). La trasformata di Clarke si differenzia da quella di Park in quanto nella prima il sistema di riferimento d'arrivo è stazionario, mentre nella seconda è rotante.

La trasformata di Clarke richiede le seguenti ipotesi:

- Tre variabili arbitrarie $u_a(t)$, $u_b(t)$, $u_c(t)$ tali che $u_a(t) + u_b(t) + u_c(t) = 0$.
- Le variabili devono essere indipendenti;
- Le variabili devono essere reali;
- Le variabili devono essere dimensionalmente omogenee.

Se i criteri sopracitati sono rispettati, queste variabili possono essere rappresentate in uno spazio vettoriale bidimensionale come:

$$\vec{u}(t) = C \cdot [u_a(t) + u_b(t) \cdot e^{j\gamma} + u_c(t) \cdot e^{j2\gamma}] \quad (2.15)$$

dove:

- $\gamma = 120^\circ$;
- C è una costante moltiplicativa scalare;
- $\vec{u}(t)$ è uno *space vector* complesso e tempo-variante.

Lo space vector è rappresentato in un piano complesso stazionario, può anche essere scritto in termini di parte reale u_α e parte immaginaria u_β .

$$\vec{u}(t) = u_\alpha(t) + ju_\beta(t) = \Re[\vec{u}(t)] + j \cdot \Im[\vec{u}(t)] \quad (2.16)$$

dove:

- u_α è detta componente diretta;
- u_β è detta componente in quadratura.

Ricordando che:

- $e^{j\gamma} = \cos(\gamma) + j \sin(\gamma) = \cos(120^\circ) + j \sin(120^\circ) = -\frac{1}{2} + j\frac{\sqrt{3}}{2}$;
- $e^{j2\gamma} = \cos(2\gamma) + j \sin(2\gamma) = \cos(240^\circ) + j \sin(240^\circ) = -\frac{1}{2} - j\frac{\sqrt{3}}{2}$.

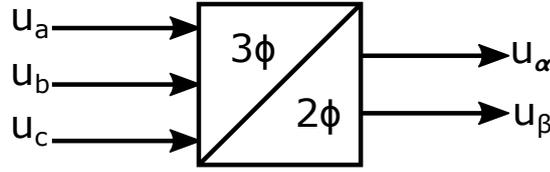
Si ottiene:

$$\vec{u}(t) = C \cdot [u_a(t) - \frac{1}{2}u_b(t) + j\frac{\sqrt{3}}{2}u_b(t) - \frac{1}{2}u_c(t) - j\frac{\sqrt{3}}{2}u_b(t)] = u_\alpha(t) + ju_\beta(t) \quad (2.17)$$

Da cui:

$$u_\alpha(t) = C \cdot [u_a(t) - \frac{1}{2}u_b(t) - \frac{1}{2}u_c(t)] \quad (2.18)$$

$$u_\beta(t) = C \cdot [\frac{\sqrt{3}}{2}u_b(t) - \frac{\sqrt{3}}{2}u_c(t)] \quad (2.19)$$



$$\begin{bmatrix} u_\alpha \\ u_\beta \end{bmatrix} = \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \cdot \begin{bmatrix} u_a \\ u_b \\ u_c \end{bmatrix} \quad (2.20)$$

2.8.2 Amplitude invariant space vector

Adesso verranno considerate le possibili scelte per la costante scalare moltiplicativa C . Come variabili si utilizzano tre tensioni assunte sinusoidali, rappresentabili nella seguente forma:

$$\begin{cases} u_a(t) = \hat{u} \cdot \cos(\omega t) \\ u_b(t) = \hat{u} \cdot \cos(\omega t - \gamma) \\ u_c(t) = \hat{u} \cdot \cos(\omega t - 2\gamma) \end{cases} \quad (2.21)$$

Dove:

- $\gamma = 120^\circ$;
- ω è la pulsazione dell'onda sinusoidale.

Sostituendo nell'equazione (2.15) la (2.21) e ricordando che $\cos(z) = \frac{e^{jz} + e^{-jz}}{2}$, si ottiene:

$$\begin{aligned} \vec{u}(t) &= C \cdot \hat{u} \cdot [\cos(\omega t) + \cos(\omega t - \gamma)e^{j\gamma} + \cos(\omega t - 2\gamma)e^{j2\gamma}] \\ &= C \cdot \hat{u} \cdot \left[\frac{1}{2}e^{j\omega t} + \frac{1}{2}e^{-j\omega t} + \frac{1}{2}e^{j(\omega t - \gamma)} \cdot e^{j\gamma} + \frac{1}{2}e^{-j(\omega t - \gamma)} \cdot e^{j\gamma} \right. \\ &\quad \left. + \frac{1}{2}e^{j(\omega t - 2\gamma)} \cdot e^{j2\gamma} + \frac{1}{2}e^{-j(\omega t - 2\gamma)} \cdot e^{j2\gamma} \right] \end{aligned}$$

$$\vec{u}(t) = C \cdot \hat{u} \cdot \left\{ \frac{3}{2} e^{j\omega t} + \frac{1}{2} \underbrace{[e^{-j\omega t} + e^{-j(\omega t - 2\gamma)} + e^{-j(\omega t - 4\gamma)}]}_0 \right\} \quad (2.22)$$

I tre termini dentro le parentesi quadre nell'equazione (2.22) si sommano a zero in quanto rappresentano nel piano complesso tre vettori aventi stessa ampiezza e sfasati di 240° uno dall'altro.

In conclusione:

$$\vec{u}(t) = C \cdot \hat{u} \cdot \left[\frac{3}{2} e^{j\omega t} \right] \quad (2.23)$$

Lo space vector è quindi funzione del tempo (ωt) e la sua ampiezza è uguale a $\frac{3}{2} C \hat{u}$. La punta del vettore descrive nel piano complesso una circonferenza, ruotando con una velocità angolare pari a ω , come mostrato in figura (2.14).

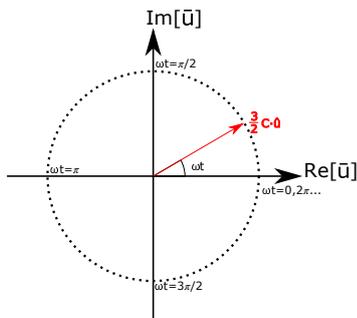


Figura 2.14: *Space vector* rotante

Per quanto riguarda la scelta della costante C tipicamente si sceglie tra due opzioni:

- *AMPLITUDE INVARIANT FORM* (che verrà utilizzata da qui in avanti): si sceglie come valore $C = \frac{2}{3}$, ottenendo: $\vec{u}(t) = \hat{u} \cdot e^{j\omega t}$. L'ampiezza dello *space vector* risulta quindi essere uguale al valore di picco della variabile sinusoidale.
- *POWER INVARIANT FORM*: si sceglie come valore $C = \sqrt{\frac{2}{3}}$, ottenendo: $\vec{u}(t) = \sqrt{\frac{3}{2}} \hat{u} \cdot e^{j\omega t}$.

2.8.3 Vienna Rectifier: voltage space vector

Come evidenziato in precedenza, il raddrizzatore Vienna ha come ingresso le tre fasi della tensione di rete, ogni fase presenta tre valori per la *switching function*, quindi in totale si hanno $3^3 = 27$ stati teorici. Però, per come è fatta la topologia, gli stati $[+1, +1, +1]$ e $[-1, -1, -1]$ non sono fisicamente possibili a causa del fatto

che, istante per istante, $i_a + i_b + i_c = 0$ A. Di conseguenza il numero totale di stati possibili del sistema si riduce a 25. I *voltage space vectors* del raddrizzatore Vienna possono essere ricavati a partire dai 25 stati ammessi dal sistema. Sotto condizione di funzionamento stabile, la tensione sui due condensatori in uscita al lato DC può essere assunta uguale (sarà presente un sistema di controllo chiuso in reazione che si prenderà carico di bilanciare eventuali asimmetrie della tensione d'uscita), ovvero $v_{dc1} = v_{dc2} = \frac{v_{dc}}{2}$.

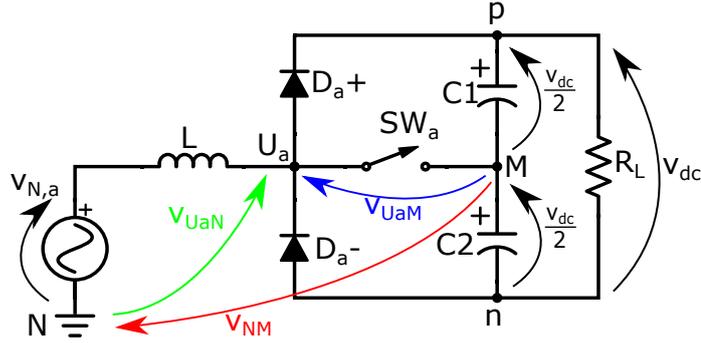


Figura 2.15: Circuito equivalente monofase

Utilizzando come convenzione per le tensioni quella mostrata in figura (2.15), le tensioni in ingresso al ponte raddrizzatore riferite al nodo centrale M possono essere espresse come:

$$[v_{UaM} \quad v_{UbM} \quad v_{UcM}] = \frac{v_{dc}}{2} [S_a \quad S_b \quad S_c]$$

Ovvero, componente per componente si ha:

$$\begin{aligned} v_{UaM} &= \frac{v_{dc}}{2} S_a = \frac{v_{dc}}{2} [1 - SW_a] \text{sign}(i_a) \\ v_{UbM} &= \frac{v_{dc}}{2} S_b = \frac{v_{dc}}{2} [1 - SW_b] \text{sign}(i_b) \\ v_{UcM} &= \frac{v_{dc}}{2} S_c = \frac{v_{dc}}{2} [1 - SW_c] \text{sign}(i_c) \end{aligned}$$

Scrivendo un'equazione alla maglia per ogni fase del circuito è possibile scrivere le tensioni di fase tra l'ingresso del ponte raddrizzatore e il potenziale di neutro (centro stella) della rete trifase N come:

$$\begin{aligned} v_{UaN} - v_{UaM} + v_{NM} &= 0 \quad \rightarrow \quad v_{UaN} = v_{UaM} - v_{NM} \\ v_{UbN} - v_{UbM} + v_{NM} &= 0 \quad \rightarrow \quad v_{UbN} = v_{UbM} - v_{NM} \\ v_{UcN} - v_{UcM} + v_{NM} &= 0 \quad \rightarrow \quad v_{UcN} = v_{UcM} - v_{NM} \end{aligned}$$

Ricordando che la somma delle tensioni di rete stellate è identicamente nulla

$$\sum_{i=a}^c v_{UiN} = v_{UaN} + v_{UbN} + v_{UcN} = 0$$

si può calcolare la differenza di tensione che si localizza tra il nodo centrale d'uscita M e il neutro dell'ingresso trifase N:

$$\begin{aligned}
 v_{UaN} + v_{UbN} + v_{UcN} &= 0 \\
 v_{UaM} - v_{NM} + v_{UbM} - v_{NM} + v_{UcM} - v_{NM} &= 0 \\
 \frac{v_{dc}}{2} S_a + \frac{v_{dc}}{2} S_b + \frac{v_{dc}}{2} S_c &= 3v_{NM} \\
 v_{NM} &= \frac{v_{dc}}{2} \cdot \frac{1}{2} \cdot (S_a + S_b + S_c)
 \end{aligned}$$

Ottenendo dunque:

$$v_{NM} = \frac{v_{dc}}{6} \sum_{i=a}^c S_i = \frac{v_{dc}}{6} (S_a + S_b + S_c) \quad (2.24)$$

Dove $S_i = [1 - SW_i] \cdot \text{sign}(i_i)$.

A questo punto è possibile ricavare l'espressione dei *voltage space vectors* delle tensioni in ingresso al ponte raddrizzatore del *Vienna Rectifier* (v_{aN} , v_{bN} , v_{cN}), dal momento che esse rispettano i criteri enunciati in precedenza, ovvero sono tre variabili (assunte con media sinusoidale) indipendenti, reali, dimensionamene omogenee e che si sommano a zero.

$$\begin{aligned}
 \vec{u}_r(t) &= \frac{2}{3} \left(v_{UaN} + v_{UbN} \cdot e^{j\frac{2}{3}\pi} + v_{UcN} \cdot e^{j\frac{4}{3}\pi} \right) = \frac{2}{3} \left(v_{UaN} + \alpha v_{UbN} + \alpha^2 v_{UcN} \right) \\
 &= \frac{2}{3} \left(v_{UaM} - v_{NM} + \alpha v_{UbM} - \alpha v_{NM} + \alpha^2 v_{UcM} - \alpha^2 v_{NM} \right) \\
 &= \frac{2}{3} \left[v_{UaM} + \alpha v_{UbM} + \alpha^2 v_{UcM} - v_{NM} (1 + \alpha + \alpha^2) \right] \\
 &= \frac{2}{3} \left(v_{UaM} + \alpha v_{UbM} + \alpha^2 v_{UcM} \right) \\
 &= \frac{2}{3} \left(\frac{v_{dc}}{2} S_a + \alpha \frac{v_{dc}}{2} S_b + \alpha^2 \frac{v_{dc}}{2} S_c \right) \\
 &= \frac{1}{3} v_{dc} \left(S_a + \alpha S_b + \alpha^2 S_c \right)
 \end{aligned}$$

Dove si è sfruttata la relazione $1 + \alpha + \alpha^2 = 1 + e^{j\frac{2}{3}\pi} + e^{j\frac{4}{3}\pi} = 0$, in quanto nel piano complesso rappresenta la somma di tre vettori di modulo unitario sfasati di 120° uno dall'altro. Si giunge dunque all'espressione (2.25).

$$\vec{u}_r(t) = \frac{1}{3} v_{dc} \left(S_a + S_b \cdot e^{j\frac{2}{3}\pi} + S_c \cdot e^{j\frac{4}{3}\pi} \right) \quad (2.25)$$

Esempio: calcolo per $[S_a \ S_b \ S_c] = [+1, 0, -1]$

$$\begin{aligned}\vec{u}_r(t) &= \frac{1}{3}v_{dc} (S_a + \alpha S_b + \alpha^2 S_c) = \frac{1}{3}v_{dc} (1 - \alpha^2) = \frac{1}{3}v_{dc} (1 - e^{j\frac{4}{3}\pi}) \\ &= \frac{1}{3}v_{dc} \left[1 - \cos\left(\frac{4}{3}\pi\right) - j \sin\left(\frac{4}{3}\pi\right) \right] = \frac{1}{3}v_{dc} \left[1 - \left(-\frac{1}{2}\right) - j \left(-\frac{\sqrt{3}}{2}\right) \right] \\ &= \frac{1}{3}v_{dc} \left(\frac{3}{2} + j\frac{\sqrt{3}}{2} \right) = v_{dc} \left(\frac{1}{2} + j\frac{\sqrt{3}}{6} \right)\end{aligned}$$

- *modulo* = $v_{dc} \sqrt{\left(\frac{1}{2}\right)^2 + \left(\frac{\sqrt{3}}{6}\right)^2} = v_{dc} \cdot \frac{1}{\sqrt{3}}$
- *fase* = $\arctan\left(\frac{\frac{\sqrt{3}/6}{1/2}}{1}\right) = \arctan\left(\frac{\sqrt{3}}{3}\right) = 30^\circ$

Il vettore così ottenuto è stato rappresentato sul piano complesso in figura (2.16).

Tutti i possibili *space vectors* del raddrizzatore Vienna sono dunque stati calcolati mediante uno script Matlab e in seguito rappresentati sul piano complesso, figura (2.17). In appendice, sezione 8.4 nelle tabelle (8.11) e (8.12) sono riportati tutti gli *space vectors* in modulo e fase, per ogni settore di funzionamento del convertitore.

Come detto in precedenza, tre fasi, ciascuna delle quali con tre interruttori potrebbero originare 27 stati teorici, in questa topologia sono solo 25 dal momento che gli stati (*switching functions*) $[+1, +1, +1]$ e $[-1, -1, -1]$ non sono fisicamente possibili perché si ha un vincolo sulle correnti in ingresso ($i_a + i_b + i_c = 0$ A). Alla luce della *voltage space vector analysis* risulta che il raddrizzatore Vienna è in grado di generare 19 *voltage space vectors* differenti, dei quali:

- Uno nullo (arancione in figura), avente norma uguale a zero, associato allo stato $[0, 0, 0]$;
- 6 lunghi (rossi in figura), aventi norma $\frac{2}{3}v_{dc} \approx 0,67v_{dc}$, associato agli stati $[1, -1, -1]$, $[1, 1, -1]$, $[-1, 1, -1]$, $[-1, 1, 1]$, $[-1, -1, 1]$ e $[1, -1, 1]$;
- 6 medi (verdi in figura), aventi norma $\frac{1}{\sqrt{3}}v_{dc} \approx 0,577v_{dc}$, associati agli stati $[1, 0, -1]$, $[0, 1, -1]$, $[-1, 1, 0]$, $[-1, 1, 1]$, $[-1, 0, 1]$ e $[0, -1, 1]$;
- 6 corti (blu in figura), aventi norma $\frac{1}{3}v_{dc} \approx 0,33v_{dc}$, associati agli stati $[0, -1, -1]$, $[1, 0, 0]$, $[0, 0, -1]$, $[1, 1, 0]$, $[-1, 0, -1]$, $[0, 1, 0]$, $[0, 1, 1]$, $[-1, 0, 0]$, $[-1, -1, 0]$, $[0, 0, 1]$, $[0, -1, 0]$ e $[1, 0, 1]$.

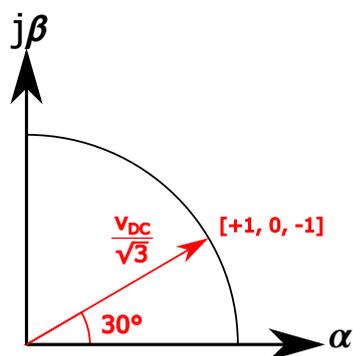


Figura 2.16: *Voltage space vector* associato allo stato $[+1, 0, -1]$

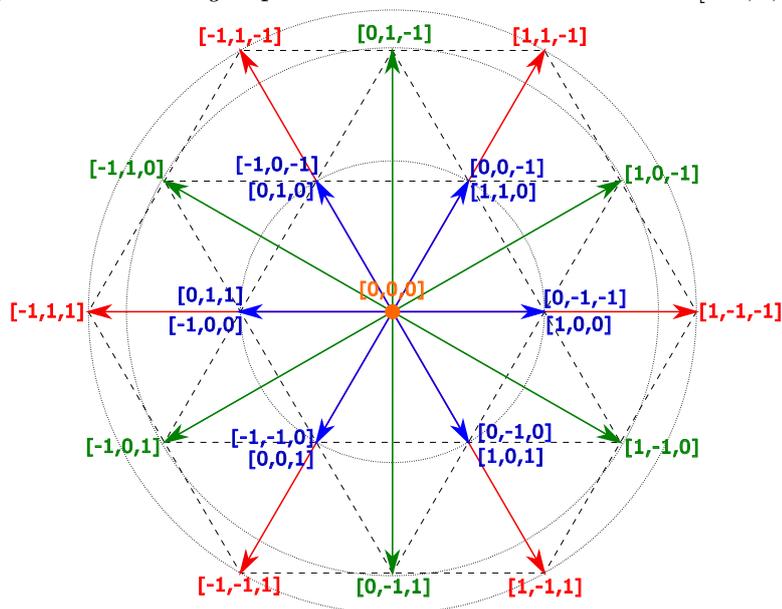


Figura 2.17: Rappresentazione di tutti i possibili *voltage space vectors* del raddrizzatore Vienna

La rappresentazione che mostra i 19 *voltage space vectors*, figura (2.17) può essere suddivisa a sua volta in sei sotto-regioni esagonali, che rappresentano i sei settori (o sezioni) in cui può trovarsi a lavorare il convertitore AC/DC a seconda della polarità delle tensioni stellate di rete, come mostrato in figura (2.18).

Utilizzando i *voltage space vectors* opportuni e creando la sequenza di commutazione ottimale è possibile ottenere la *SPACE VECTOR MODULATION* (SVPWM), ben nota tecnica di modulazione digitale ereditata direttamente dal mondo degli inverter trifase. Ma, dal momento che tale tecnica è molto dispendiosa in termini di risorse di calcolo e richiede un tempo di elaborazione non indifferente che va a limitare la massima frequenza operativa, si opterà per una tecnica alternativa per ottenere la medesima sequenza ottimale, come illustrato nel capitolo 3.

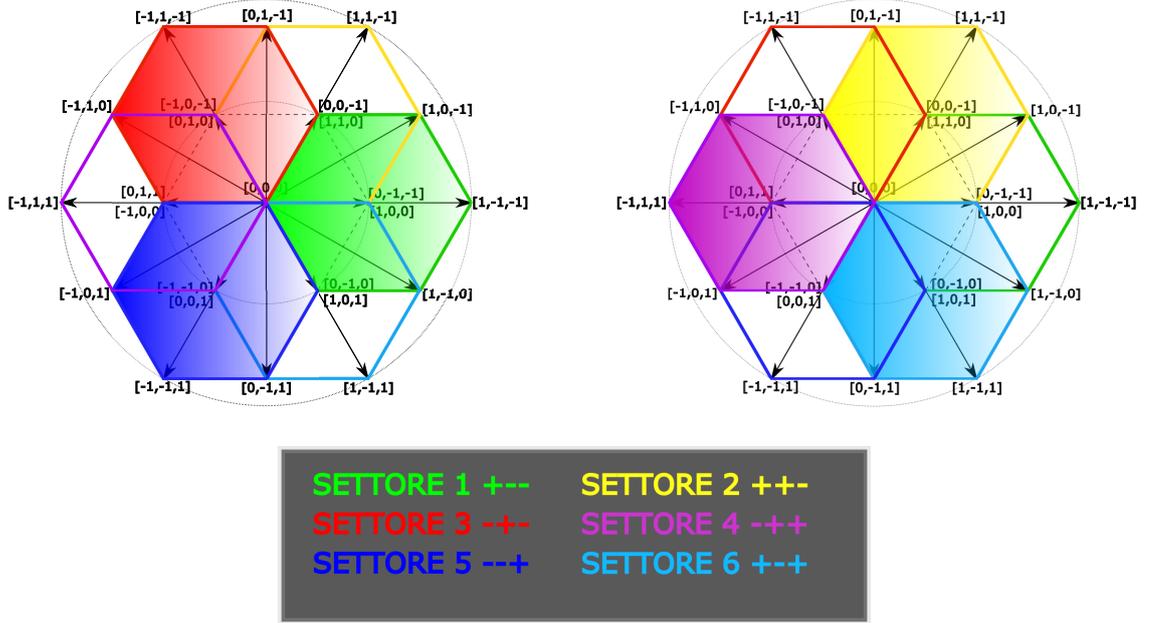


Figura 2.18: Settori di funzionamento del convertitore Vienna rappresentati sul piano complesso

La cosa più interessante che mette in luce questo tipo di analisi è il fatto che ciascun vettore corto (blu) in figura (2.17) risulta essere ridondante, vale a dire che può essere sintetizzato tramite due diverse configurazioni della funzione di *switching* S_i . In particolare, è possibile notare che, nel primo settore:

- $(i_a > 0, i_b < 0, i_c < 0)$
 - $[S_a, S_b, S_c] = [0, -1, -1] \rightarrow i_m = i_a \rightarrow i_m > 0$
 - $[S_a, S_b, S_c] = [1, 0, 0] \rightarrow i_m = -i_a \rightarrow i_m < 0$

Lo stesso tipo di analisi può essere condotto sugli altri 5 settori del convertitore e si nota che in ogni settore vi sono sempre 2 stati ridondanti.

In sintesi, per ogni settore di funzionamento del convertitore, ci sono due stati ridondanti che danno luogo allo stesso *voltage space vector* ma direzione opposta della corrente iniettata nel nodo centrale capacitivo in uscita. Questa sarà la base di partenza per il controllo delle tensioni parziali sui due condensatori in uscita, in quanto, quando $i_M > 0$ il condensatore $C2$ si carica e il condensatore $C1$ si scarica e di conseguenza v_{dc2} aumenta e v_{dc1} diminuisce, mentre quando $i_M < 0$ il condensatore $C1$ si carica e il condensatore $C2$ si scarica e di conseguenza v_{dc1} aumenta e v_{dc2} diminuisce. Dove, come convenzione, si è considerata i_M positiva quando entrante nel nodo centrale M, negativa quando uscente.

In figura (2.19a) si nota che la corrente $i_M = i_a > 0$ tende a caricare il condensatore $C2$, mentre in figura (2.19b) si nota che la corrente $i_M = i_b + i_c = -i_a < 0$

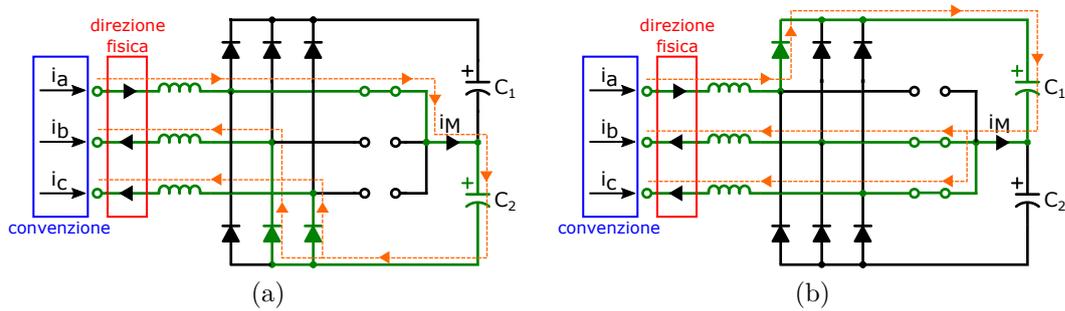


Figura 2.19: SETTORE 1: stato (1,0,0) a sinistra, (0,-1,-1) a destra

tende a caricare il condensatore $C1$. Questo comportamento è stato analizzato nel primo settore di funzionamento ($i_a > 0, i_b < 0, i_c < 0$), estendendo la stessa analisi sugli altri settori si ottiene lo stesso risultato.

È quindi possibile correggere eventuali sbilanciamenti delle tensioni d'uscita parziali facendo crescere o decrescere una rispetto all'altra mentre si presenta comunque la stessa tensione in ingresso al ponte raddrizzatore, si è in pratica guadagnato un grado di libertà extra. Questo discorso è stato ripreso e ampliato nel capitolo 3, in sezione 3.5.

Capitolo 3

Controllo

3.1 Modulazione del *Vienna Rectifier*

Per generare i segnali PWM adatti per pilotare i transistor di potenza del raddrizzatore Vienna è necessario utilizzare un modulatore. L'indice di modulazione m_i viene fornito dal blocco controllore del sistema. Con la modulazione opportuna, la corrente d'ingresso trifase e la tensione continua d'uscita possono inseguire le grandezze di riferimento, le quali sono correlate a quelle effettive tramite l'indice di modulazione.

Tipicamente per il raddrizzatore Vienna si trovano in letteratura due tecniche di modulazione:

- *Space Vector Pulse Width Modulation* (SVPWM);
- *Carrier-based Pulse Width Modulation*.

3.2 *Space Vector Pulse Width Modulation*

La tecnica SVPWM risulta molto efficace per implementare la sequenza di commutazione ottimale, ovvero una sequenza ottimizzata in modo da far commutare un interruttore alla volta con l'obiettivo di minimizzare la potenza dissipata in fase di commutazione. È possibile dimostrare che la sequenza che minimizza il numero di commutazioni è la seguente:

$$(0,1,1) - (0,1,0) - (0,0,0) - (1,0,0) - (0,0,0) - (0,1,0) - (0,1,1)$$

Si nota facilmente che la distanza di Hamming tra due stati adiacenti è sempre 1, quindi la potenza dissipata in commutazione è la minima possibile, essendo minimo il numero di transistor che commutano tra uno stato e il successivo. Modulando la durata relativa di ciascuno stato è possibile sintetizzare un vettore rotante con

velocità angolare ωt di ampiezza controllabile, dove ω è la pulsazione corrispondente alla frequenza di rete ($\omega = 2\pi f_{rete}$). Questo tipo di modulazione funziona molto bene ma richiede un tempo di elaborazione non trascurabile e di conseguenza non è adatta a sistemi che lavorano a frequenze di commutazione molto elevate.

3.3 Carrier-based Pulse Width Modulation

Questa tecnica permette di ricreare la stessa sequenza di commutazione ottimale utilizzando un modulatore PWM tradizionale e un segnale portante *ad hoc*. Il modulatore genera i segnali PWM trifase necessari al funzionamento del convertitore partendo dall'indice di modulazione m_i^* . Il modulo di m_i^* è determinato dal controllore, mentre il segno corrisponde alla direzione della corrente d'ingresso i_i di ciascuna fase:

$$m_i^* = m_i \cdot \text{sign}(i_i), \quad \text{con } 0 \leq m_i \leq 1.$$

Il *duty cycle* è legato all'indice di modulazione dalla seguente espressione:

$$\delta_i = \begin{cases} 1 - m_i^*, & \text{se } m_i^* > 0 \\ 1 + m_i^*, & \text{se } m_i^* < 0 \end{cases}$$

di conseguenza si avrà che $0 \leq \delta_i \leq 1$.

Il modulatore mostrato in figura (3.1) utilizza due portanti triangolari unipolari sfasate di 180° una dall'altra. A seconda della direzione della corrente d'ingresso i_i , uno tra i due segnali SW_i^+ e SW_i^- presenterà livello logico alto o basso stabile, l'altro sarà modulato. L'indice di modulazione generato dal controllore di corrente viene usato per generare il segnale SW_i^+ , mentre per il segnale SW_i^- si utilizza lo stesso indice di modulazione dopo averlo cambiato di segno. Il segnale di pilotaggio finale SW_i è infine ottenuto come AND logico dei segnali SW_i^+ e SW_i^- . L'output

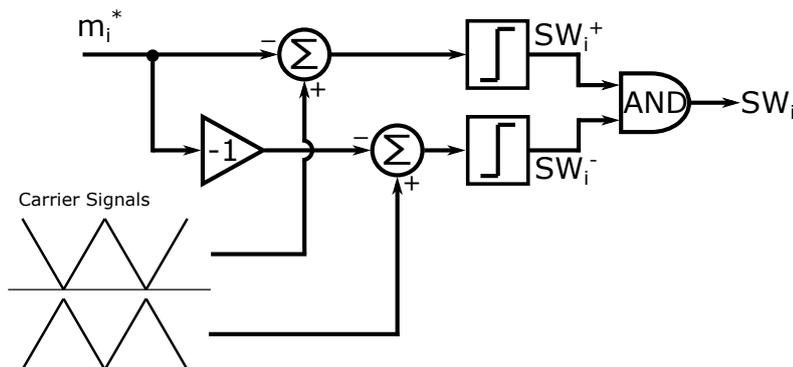


Figura 3.1: Schema a blocchi del modulatore proposto

del modulatore di ciascuna fase sarà alto quando la portante triangolare è maggiore

dell'indice di modulazione m_i^* o $-m_i^*$. Dal momento che le due portanti associate alle due direzioni opposte della corrente d'ingresso i_i sono sfasate di 180° una dall'altra, non sarà più necessario invertire logicamente i *pattern* di impulsi durante i semiperiodi negativi della corrente d'ingresso come invece accade per altre tecniche di modulazione.

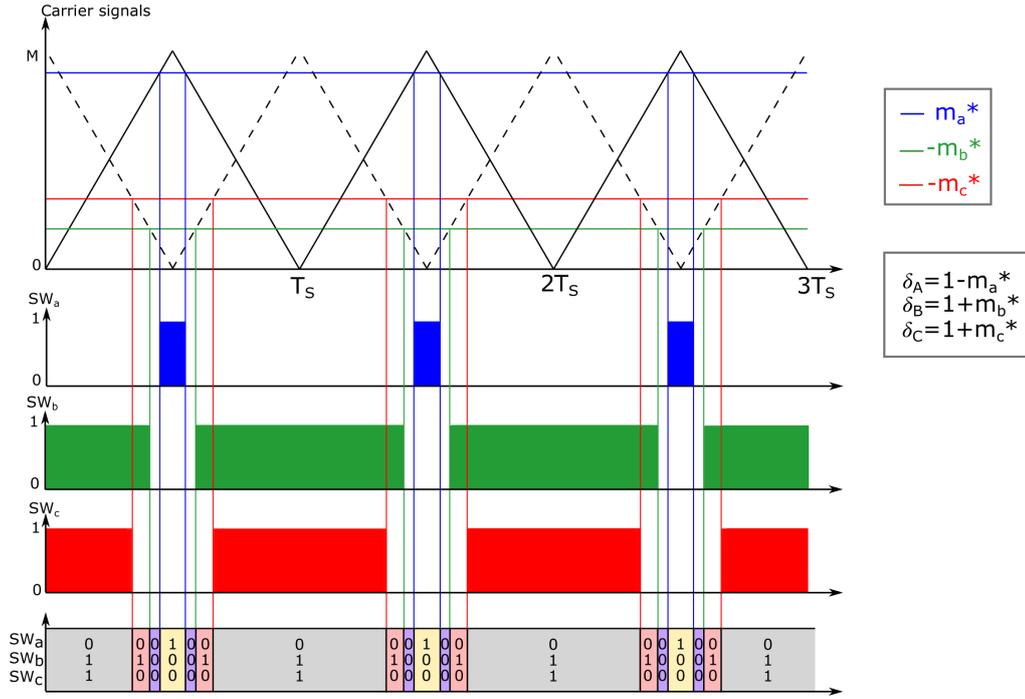


Figura 3.2: Simulazione dei segnali SW_a , SW_b , e SW_c ottenuta nel primo settore di funzionamento ($i_a > 0$, $i_b < 0$, $i_c < 0$) e in particolare $i_a > i_b > i_c$

Dalla figura (3.2) è possibile notare che la sequenza di commutazione (SW_a , SW_b , SW_c) ottenuta è la seguente:

$$(0,1,1) - (0,1,0) - (0,0,0) - (1,0,0) - (0,0,0) - (0,1,0) - (0,1,1).$$

Tale sequenza di commutazione è la stessa sequenza ottimale che si ottiene con la tecnica SVPWM, però con la tecnica appena analizzata il tempo di elaborazione richiesto per generare i segnali di pilotaggio è decisamente inferiore, dal momento che l'algoritmo da implementare risulta essere molto più semplice e veloce.

3.4 Schema di controllo

In letteratura sono disponibili diversi modelli per studiare il comportamento in piccolo segnale del raddrizzatore Vienna. Per progettare una rete di controllo in

retroazione si farà riferimento ai modelli presentati dal professor Kolar negli articoli [2], [4], [5] i quali sono stati leggermente modificati per passare da un controllo basato sull'isteresi ad un controllo basato sulla tecnica del PWM in modo da garantire una frequenza operativa di commutazione costante nel tempo.

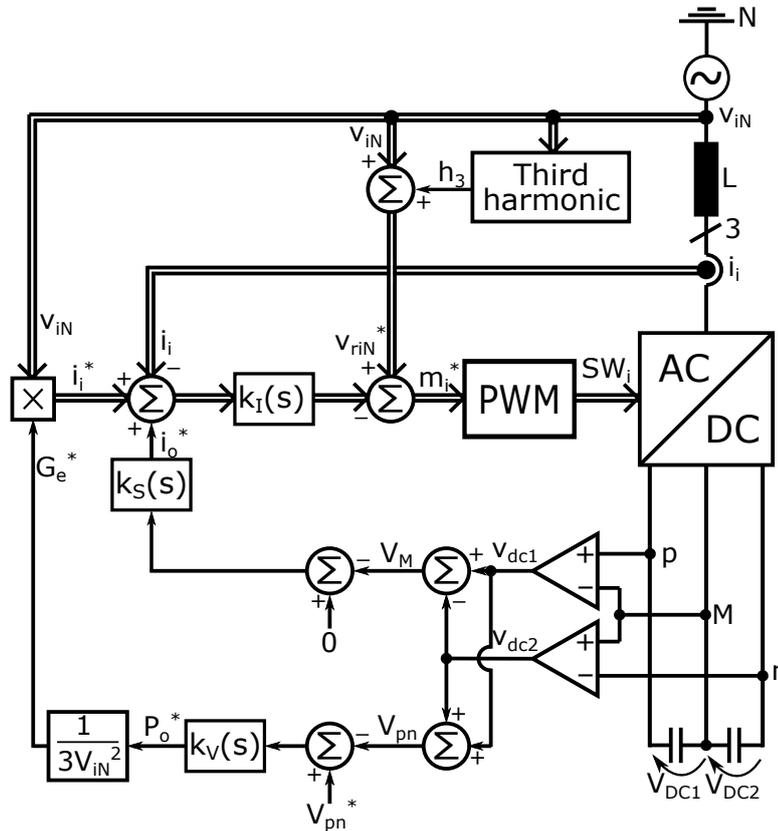


Figura 3.3: Schema a blocchi per il circuito di controllo proposto¹

Nello schema proposto in figura (3.3) sono presenti sei blocchi fondamentali:

- BLOCCO AC/DC: rappresenta il modello di piccolo segnale del convertitore stesso, in ingresso ha le correnti trifase i_i e i tre segnali di pilotaggio SW_i dei transistor di potenza, in uscita presenta le due tensioni continue parziali V_{DC1} e V_{DC2} ;
- BLOCCO PWM: rappresenta il modello del modulatore visto in precedenza, in ingresso ha i tre indici di modulazione effettivi m_i^* (uno per ciascuna fase), in uscita presenta i tre segnali di pilotaggio SW_i ;

¹Le frecce doppie indicano un bus di segnali, uno per ciascuna fase.

- **BLOCCO *THIRD HARMONIC INJECTION***: questo blocco prende in ingresso le tensioni trifase v_{iN} e da queste propone in uscita una versione riscalata opportunamente a frequenza tripla. L'iniezione della terza armonica nel ramo di controllo presenta un duplice vantaggio: riduzione delle armoniche della corrente assorbita e aumento del *range* di controllabilità della tensione d'uscita;
- **CONTROLLORE DI CORRENTE $k_I(s)$** : controllore di corrente trifase necessario per garantire un andamento sinusoidale della corrente d'ingresso in fase con la tensione (oppure in anticipo o ritardo di una certa quantità limitata). Riceve in ingresso il segnale di errore ottenuto come differenza tra la corrente di riferimento e quella effettiva, presenta in uscita un segnale in prima analisi proporzionale all'errore;
- **CONTROLLORE DELLA TENSIONE D'USCITA $k_V(s)$** : serve a regolare in modo costante la tensione d'uscita del convertitore, dal momento che il carico può variare. Riceve in ingresso il segnale di errore ottenuto come differenza tra la tensione di riferimento e quella d'uscita effettiva e presenta in uscita un segnale in prima analisi proporzionale all'errore. Tale segnale va a modulare l'ampiezza del riferimento di corrente. Questo controllore in sostanza calcola la conduttanza equivalente G_e^* (alla frequenza fondamentale f_{line}), che moltiplicata per una versione scalata della tensione d'ingresso sinusoidale fornisce la corrente di riferimento per il controllore della corrente;
- **CONTROLLORE PER IL BILANCIAMENTO DELLE TENSIONI D'USCITA PARZIALI**: dal momento che il *DC-bus* in uscita al convertitore è diviso in due *bus* parziali, che il condensatore d'uscita del convertitore è diviso in due parti, è necessario un controllore che bilanci le tensioni parziali sui due condensatori V_{DC1} e V_{DC2} , in modo che queste siano uguali, per garantire un funzionamento ottimale del convertitore. Altrimenti il sistema non è stabile e non riesce a raggiungere le performance desiderate. Questo blocco riceve in ingresso la differenza tra 0 V (riferimento per la tensione del nodo centrale M) e la tensione effettiva al nodo M, fornisce in uscita una corrente di offset i_o^* da sommare alla corrente di riferimento. Quando l'anello di controllo per il bilanciamento delle tensioni parziali viene chiuso, si potrà eliminare il cortocircuito tra il neutro del sistema trifase e il punto centrale capacitivo in uscita. Fare ciò è desiderabile per sfruttare a pieno l'accoppiamento mutuo delle fasi, come descritto in sezione 3.8.1).

I modelli del lato AC e del lato DC del sistema possono essere visti come disaccoppiati fino ad un certo grado. Il disaccoppiamento del controllore per la tensione d'uscita rispetto al controllore per la corrente d'ingresso trifase è giustificabile dal diverso comportamento dinamico di entrambi i lati AC e DC:

- Il comportamento dinamico dell'anello di controllo della corrente lavora a frequenza di commutazione f_{sw} (alta frequenza, kHz ÷ MHz);
- Il comportamento dinamico dell'anello di controllo della tensione d'uscita è associato alla frequenza di linea f_N (bassa frequenza, 50 ÷ 60 Hz).

Tipicamente il disaccoppiamento dei due anelli di controllo è garantito grazie ai due grossi condensatori in uscita. Sotto queste ipotesi è quindi possibile utilizzare una struttura di controllo a cascata (*inner current control loop, outer voltage control loop*).

3.4.1 Controllore di corrente

Per progettare il controllore di corrente si è ricavato un modello lineare di piccolo segnale molto semplice, il quale descrive il comportamento del raddrizzatore. Tale modello è stato ricavato utilizzando la tecnica dell'*average mode control*, tutti i segnali sono dunque mediati su un periodo di commutazione $T_{sw} = 1/f_{sw}$.

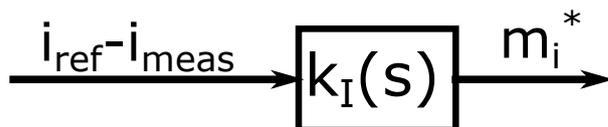


Figura 3.4: Controllore di corrente: schema a blocchi

IPOTESI:

- Le tensioni V_{DC1} e V_{DC2} sui condensatori sono bilanciate ($V_{DC1} = V_{DC2}$);
- La tensione comune tra il nodo centrale in uscita M e la tensione di centro stella (neutro, N) dell'alimentazione trifase è trascurabile ($v_{MN} = 0$).

Sotto queste ipotesi è possibile affermare che il funzionamento di ciascuna fase è indipendente dalle altre, ovvero le fasi sono disaccoppiate, e quindi la tensione in ingresso al ponte raddrizzatore $v_{U_i}(t)$ può essere espressa in funzione del *duty cycle* δ_i come:

$$v_{U_i}(t) = v_{iN}(t) - L_i \frac{di_i(t)}{dt} = \frac{v_{DC}}{2} (1 - \delta_i(t)) \quad (3.1)$$

L'equazione appena ricavata è un'equazione non lineare in quanto la tensione d'uscita è moltiplicata per il *duty cycle*, ed è tempo-variante dal momento che il parametro *duty cycle* $\delta(t)$ dipende dal tempo.

La tensione d'uscita $v_{dc}(t)$ è mantenuta ad un valore costante dall'anello di controllo della tensione d'uscita e grazie al fatto che la costante di tempo associata al controllore di tensione è molto più lenta di quella associata al controllore di corrente, è possibile assumere che la tensione d'uscita sia costante ($v_{dc}(t) = V_{DC}$).

Grazie a questa assunzione l'equazione si semplifica notevolmente, diventando di fatto lineare.

Per rimuovere la tempo-varianza dall'equazione in esame è possibile applicare un segnale di *feed-forward* $\delta_{ff,i}(t)$, come mostrato nell'equazione (3.2).

$$\delta_{res,i}(t) = \delta_{ff,i}(t) + \delta_i(t)$$

dove

$$\delta_{ff,i}(t) = 1 - \frac{v_{iN}(t)}{\frac{v_{DC}}{2}} \quad (3.2)$$

Si noti che si è assunto come segnale di *feed-forward* ideale un *duty cycle*, ricavato direttamente dalla tensione d'ingresso sinusoidale $v_{iN}(t)$.

Sostituendo il nuovo *duty-cycle* $\delta_{res,i}(t)$ al posto di quello vecchio $\delta_i(t)$ nella (3.1) si ottiene:

$$\begin{aligned} v_{U_i}(t) &= v_{iN}(t) - L_i \frac{di_i(t)}{dt} = \frac{v_{DC}}{2} (1 - \delta_{res,i}(t)) \\ v_{iN}(t) - L_i \frac{di_i(t)}{dt} &= \frac{V_{DC}}{2} \left(1 - 1 + \frac{v_{iN}(t)}{\frac{V_{DC}}{2}} - \delta_i(t) \right) \end{aligned}$$

da cui, semplificando:

$$v_{U_i}(t) = L_i \frac{di_i(t)}{dt} = \delta_i(t) \cdot \frac{V_{DC}}{2} \quad (3.3)$$

Trasformando secondo Laplace l'equazione 3.3 si ottiene:

$$s \cdot L_i \cdot I_i(s) = \delta_i(s) \cdot \frac{V_{DC}}{2}$$

Fatto ciò è finalmente possibile ricavare la funzione di trasferimento che lega la corrente nell'induttore al *duty cycle*:

$$G(s) = \frac{I_i(s)}{\delta_i(s)} = \frac{V_{DC}}{2} \frac{1}{s \cdot L_i} \quad (3.4)$$

Un diagramma a blocchi semplificato dell'anello di controllo per la corrente in ingresso è mostrato in figura (3.5). Il blocco $G(s)$ rappresenta il modello appena derivato per il raddrizzatore Vienna, $k_I(s)$ è il controllore per la corrente, k_{PWM} è il blocco che modella il modulatore PWM e $M_I(s)$ modella la funzione di trasferimento del sensore utilizzato per misurare la corrente, tenendo conto delle limitazioni in banda del sensore.

Il modello presentato fino ad ora si basa su un induttore ideale, volendo essere più precisi è possibile tenere conto anche della resistenza serie parassita degli avvolgimenti, ottenendo:

$$(s \cdot L_i + R_i) \cdot I_i(s) = \delta_i(t) \cdot \frac{V_{DC}}{2}$$

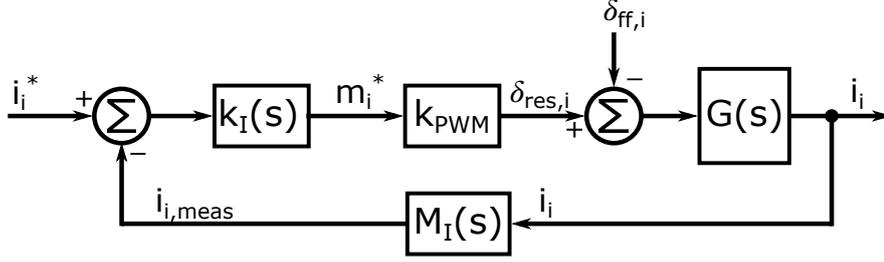


Figura 3.5: Anello di controllo per la corrente nell'induttore

da cui:

$$G(s) = \frac{I_i(s)}{\delta_i(s)} = \frac{V_{DC}}{2} \frac{1}{R_i + s \cdot L_i} \quad (3.5)$$

La funzione di trasferimento ottenuta utilizzando il modello di induttore ideale, equazione (3.4), presenta un polo nell'origine, mentre quella ottenuto utilizzando il modello di induttore reale con resistenza serie parassita, equazione (3.5), presenta un polo a frequenza $f = \frac{1}{2\pi L_i R_i}$. Il primo caso risulta essere un caso particolare del secondo in quanto per $\lim_{R_i \rightarrow 0} f = 0$ Hz.

Il compensatore $k_I(s)$ può essere implementato in modo molto semplice, utilizzando:

- Compensatore di tipo P (proporzionale), con funzione di trasferimento:

$$k_I(s) = K_{p,i}$$

- Compensatore di tipo P+LAG, con funzione di trasferimento:

$$k_I(s) = K_{p,i} \cdot \frac{1 + s \cdot T_D}{1 + s \cdot T_1}$$

Per semplicità si è scelto di ricorrere ad un più semplice compensatore di tipo P.

3.4.2 Controllore della tensione d'uscita

Al fine di regolare la tensione d'uscita continua ad un valore costante, indipendentemente dal carico a cui è collegato il raddrizzatore Vienna è necessario introdurre nell'anello di controllo un ulteriore compensatore.

Il compensatore riceve in ingresso il segnale di errore ottenuto come differenza tra la tensione di riferimento per l'uscita e la tensione d'uscita effettiva, fornisce come output il livello di potenza di riferimento necessaria per fornire al carico la corrente richiesta, mantenendo costante la tensione d'uscita. Il riferimento di potenza viene successivamente moltiplicato per una costante moltiplicativa $\frac{1}{3V_i^2}$, dove V_i è la tensione d'ingresso RMS al fine di ottenere la conduttanza equivalente

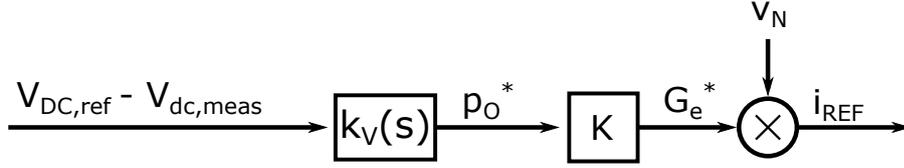


Figura 3.6: Controllore della tensione d’uscita: schema a blocchi

G_e^* alla frequenza fondamentale f_{line} , tale conduttanza viene moltiplicata per una versione scalata della tensione d’ingresso sinusoidale ottenendo così la corrente di riferimento per il controllore di corrente. La corrente di riferimento così ottenuta sarà dunque in fase con la tensione d’ingresso, a meno del ritardo introdotto dal processore per eseguire tale operazione, ritardo trascurabile su un periodo di $\frac{1}{50\text{Hz}} = 20 \text{ ms}$.

Per progettare il controllore di corrente è stato necessario ricavare un modello del lato AC del convertitore, ora allo stesso modo, per progettare il controllore per la tensione continua d’uscita v_{dc} , si è ricavato il modello del lato DC del convertitore, mostrato in figura (3.6).

Il sistema deve sottostare alle leggi della conservazione della potenza, quindi la potenza in uscita P_{OUT} è uguale alla potenza in ingresso P_{IN} decurtata della potenza dissipata P_{LOSS} durante il trasferimento, ovvero:

$$P_{OUT} = P_{IN} - P_{LOSS}$$

La potenza d’uscita del sistema può essere espressa come:

$$P_{OUT} = i_{DC,avg} \cdot v_{DC,avg} \approx i_{DC} \cdot v_{DC}$$

dove i_{DC} è la corrente continua che scorre nel lato DC e v_{DC} è la tensione continua d’uscita.

La potenza d’ingresso, invece, può essere espressa come:

$$P_{IN} = 3 \cdot V_i \cdot I_i \cdot \cos(\varphi_i)$$

dove V_i è il valore efficace della tensione d’ingresso (fase-neutro), I_i è il valore efficace della corrente d’ingresso e φ_i è lo sfasamento tra la tensione e la corrente d’ingresso.

L’efficienza (teorica) del convertitore può dunque essere espressa come:

$$\eta = \frac{P_{OUT}}{P_{IN}} = \frac{i_{DC} \cdot v_{DC}}{3 \cdot V_i \cdot I_i \cdot \cos(\varphi_i)}$$

In prima analisi, per semplificare lo studio del sistema, sono state assunte le seguenti ipotesi:

- Il convertitore è pilotato in modo da mostrare un comportamento resistivo ideale (lavora come PFC), quindi $\cos(\varphi_i) = 1 \rightarrow \varphi_i = 0$;
- L'energia immagazzinata negli elementi reattivi del convertitore, in particolare negli induttori di *boost*, è trascurabile.

Sotto queste ipotesi, dalla conservazione della potenza è possibile ricavare la seguente equazione:

$$i_{DC} \cdot v_{DC} = 3\eta \cdot V_i \cdot I_i \quad (3.6)$$

L'equazione appena derivata è un'equazione non lineare che tuttavia può essere linearizzata attorno al punto di lavoro del sistema (V_{DC_0}, I_{DC_0}) e $(V_{i_{RMS}}, I_{i_{RMS}})$, utilizzando:

- $v_{DC} = V_{DC_0} + \hat{v}_{DC}$
- $i_{DC} = I_{DC_0} + \hat{i}_{DC}$
- $V_i = V_{i_0} + \hat{v}_i$
- $I_i = I_{i_0} + \hat{i}_i$

Ovvero ogni variabile è stata riscritta come valore medio con sovrapposta una variazione: il termine indicato come X_0 rappresenta il valor medio della variabile X , e il termine indicato come \hat{x} rappresenta la variazione (piccola) attorno al valor medio.

Sostituendo le 4 variabili espresse in questo modo nella (3.6):

$$(I_{DC_0} + \hat{i}_{DC})(V_{DC_0} + \hat{v}_{DC}) = 3\eta (V_{i_0} + \hat{v}_i)(I_{i_0} + \hat{i}_i)$$

sviluppando i prodotti si ottiene:

$$(I_{DC_0}V_{DC_0} + I_{DC_0}\hat{v}_{DC} + V_{DC_0}\hat{i}_{DC} + \hat{v}_{DC}\hat{i}_{DC}) = 3\eta (V_{i_0}I_{i_0} + V_{i_0}\hat{i}_i + \hat{v}_iI_{i_0} + \hat{v}_i\hat{i}_i)$$

È possibile linearizzare l'ultima equazione troncando lo sviluppo ai termini di primo grado (trascurando i termini di secondo: $\hat{v}_{DC}\hat{i}_{DC}$ e $\hat{v}_i\hat{i}_i$). Dall'equazione ottenuta si possono isolare due contributi:

- DC (contributo statico):

$$I_{DC_0} \cdot V_{DC_0} = 3\eta \cdot V_{i_0} \cdot I_{i_0}$$

- AC (piccolo segnale):

$$\hat{i}_{DC} = \frac{3\eta V_{i_0}}{V_{DC_0}} \hat{i}_i + \frac{3\eta I_{i_0}}{V_{DC_0}} \hat{v}_i - \frac{I_{DC_0}}{V_{DC_0}} \hat{v}_{DC} \quad (3.7)$$

Per il progetto del controllore di tensione è di particolare interesse il modello di piccolo segnale. Come si vede dall'equazione (3.7), la corrente di piccolo segnale \hat{i}_{DC} è data dalla somma algebrica di 3 contributi:

- $i_{D1} = \frac{3\eta V_{i_0}}{V_{DC0}} \hat{i}_i;$
- $i_{D2} = \frac{3\eta I_{i_0}}{V_{DC0}} \hat{v}_i;$
- $i_{D3} = -\frac{I_{DC0}}{V_{DC0}} \hat{v}_{DC}.$

Giunti a questo punto è facile estrarre dall'equazione (3.7) il circuito equivalente di piccolo segnale mostrato in figura (3.7).

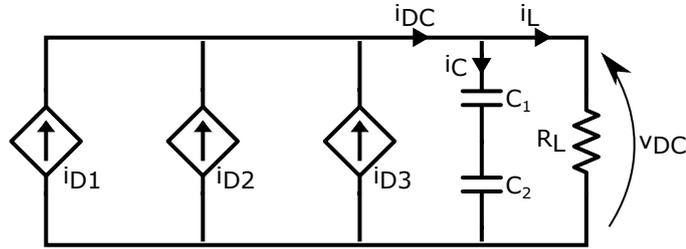


Figura 3.7: Circuito equivalente di piccolo segnale

Grazie al circuito equivalente appena ricavato risulta semplice calcolare la funzione di trasferimento che lega la corrente continua in uscita alla corrente in ingresso:

$$\frac{\hat{i}_{DC}}{\hat{i}_i} = \frac{3\eta V_{i_0}}{V_{DC0}} = k_{p1} \quad (3.8)$$

NOTA: Dal momento che non si è interessati nel vedere i contributi alla corrente continua in uscita dovuti a \hat{v}_i e \hat{v}_{DC} i corrispettivi generatori pilotati di corrente i_{D1} e i_{D2} sono stati spenti.

L'output del controllore della tensione d'uscita $k_V(s)$ rappresenta la potenza d'uscita richiesta P_{OUT}^* per mantenere la tensione d'uscita costante, a seconda dell'assorbimento di corrente del carico. Utilizzando il valore efficace della tensione d'ingresso del sistema è possibile calcolare la conduttanza equivalente alla frequenza fondamentale:

$$G_e^* = \frac{P_{OUT}^*}{3V_i^2} \cdot v_i$$

e da questa si ricava immediatamente la corrente di riferimento istantanea, la quale dipende dalla conduttanza equivalente alla frequenza fondamentale (50 Hz) e dalla tensione d'ingresso istantanea:

$$i_i^* = G_e^* \cdot v_i = \frac{P_{OUT}^*}{3V_i^2} \cdot v_i$$

da cui:

$$i_i^* \cdot V_i^2 = \frac{P_{OUT}^* \cdot v_i}{3} \quad (3.9)$$

Il modello di piccolo segnale può finalmente essere ricavato linearizzando l'equazione (3.9) attorno al punto di lavoro ($P_{OUT_0}^*$, V_{i_0} e $I_{i_0}^*$), utilizzando:

- $P_{OUT}^* = P_{OUT_0}^* + \hat{p}_{OUT}^*$;
- $v_i = V_{i_0} + \hat{v}_i$;
- $i_i^* = I_{i_0}^* + \hat{i}_i^*$.

Dove nuovamente le variabili sono state riscritte come valore medio più variazione. Sostituendo le variabili così rappresentate nell'equazione (3.9) si ottiene:

$$(I_{i_0}^* + \hat{i}_i^*) (V_{i_0} + \hat{v}_i)^2 = \frac{1}{3} (P_{OUT_0}^* + \hat{p}_{OUT}^*) (V_{i_0} + \hat{v}_i)$$

sviluppando i prodotti:

$$(I_{i_0}^* + \hat{i}_i^*) (V_{i_0}^2 + \hat{v}_i^2 + 2V_{i_0}\hat{v}_i) = \frac{1}{3} (P_{OUT_0}^* + \hat{p}_{OUT}^*) (V_{i_0} + \hat{v}_i)$$

$$I_{i_0} V_{i_0}^2 + I_{i_0} \hat{v}_i^2 + 2I_{i_0} V_{i_0} \hat{v}_i + \hat{i}_i^* V_{i_0}^2 + \hat{i}_i^* \hat{v}_i^2 + 2\hat{i}_i^* V_{i_0} \hat{v}_i = \frac{1}{3} (P_{OUT_0}^* V_{i_0} + P_{OUT_0}^* \hat{v}_i + \hat{p}_{OUT}^* V_{i_0} + \hat{p}_{OUT}^* \hat{v}_i)$$

Come prima, è possibile linearizzare l'ultima equazione troncando lo sviluppo ai termini di primo grado (trascurando i termini di secondo e terzo grado $I_{i_0} \hat{v}_i^2$, $2\hat{i}_i^* V_{i_0} \hat{v}_i$, $\hat{p}_{OUT}^* \hat{v}_i$, e $\hat{i}_i^* \hat{v}_i^2$). Dall'equazione ottenuta si possono quindi isolare due contributi:

- DC (statico):

$$I_{i_0} \cdot V_{i_0}^2 = \frac{1}{3} P_{OUT_0}^* V_{i_0}$$

- AC (piccolo segnale):

$$2I_{i_0} V_{i_0} \cdot \hat{v}_i + V_{i_0}^2 \cdot \hat{i}_i^* = \frac{1}{3} (P_{OUT_0}^* \cdot \hat{v}_i + V_{i_0} \cdot \hat{p}_{OUT}^*) \quad (3.10)$$

Per il progetto del controllore della tensione d'uscita è necessario analizzare il contributo di piccolo segnale, dalla (3.10):

$$\hat{i}_i^* = \left(\frac{P_{OUT_0}^*}{3V_{i_0}} - \frac{2I_{i_0}^*}{V_{i_0}} \right) \hat{v}_i + \frac{1}{3V_{i_0}} \cdot \hat{p}_{OUT}^*$$

La funzione di trasferimento che lega la potenza d'uscita necessaria a sostenere al corrente d'uscita richiesta dal carico e il riferimento di corrente può dunque essere espressa come:

$$\frac{\hat{i}_i^*}{\hat{P}_{OUT}^*} = \frac{1}{3V_{i0}} = k_{p2} \quad (3.11)$$

Nel caso di carico resistivo costante, la sezione del convertitore col carico può essere modellizzata come:

$$H_{LOAD}(s) = \frac{R_L}{1 + sR_L C} \quad (3.12)$$

dove R_L è il resistore che modellizza un assorbimento costante di corrente e C è la capacità di equivalente dei due condensatori in uscita sul *BUS* ($C = C1 = C2$).

A partire dai modelli di piccolo segnale appena ricavati, equazioni (3.8), (3.11) e (3.12), è possibile disegnare uno schema a blocchi che rappresenta l'anello di controllo per la tensione d'uscita costante, figura (3.8). $k_V(s)$ rappresenta il controllore per la tensione d'uscita in DC, $T_I(s)$ rappresenta la funzione di trasferimento ad anello chiuso per la corrente ed $M_V(s)$ modellizza la funzione di trasferimento del sensore utilizzato per misurare la tensione d'uscita e tiene conto delle limitazioni in banda del sensore.

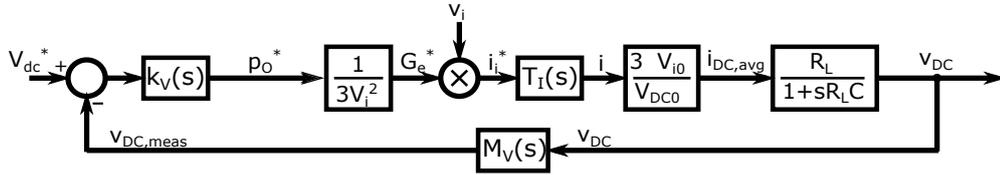


Figura 3.8: Anello di controllo per la tensione di *BUS*

Per il compensatore $k_V(s)$ si sceglie di utilizzare un compensatore di tipo proporzionale integrativo (PI controller), tale controllore, inserendo un integratore (polo nell'origine) nell'anello di controllo, fa sì che l'errore a regime della tensione d'uscita tenda a zero. Quindi:

$$k_V(s) = k_{p,V} + \frac{k_{i,V}}{s}$$

Si è dunque mostrato come:

1. Il carico determina una richiesta di corrente al convertitore (tensione d'uscita costante);
2. La corrente richiesta dal carico determina una richiesta di potenza d'uscita (avendo assunto carico resistivo costante);

3. La richiesta di potenza d'uscita genera le correnti di riferimento per l'ingresso del convertitore;
4. I controllori di corrente garantiscono che le correnti in ingresso al convertitore seguano i segnali di riferimento corrispondenti.

La corrente AC assorbita dalla linea è dunque proporzionale alla corrente DC assorbita dal carico. Infine, la tensione DC in uscita è influenzata dalla corrente DC in uscita a causa del carico resistivo.

3.5 Voltage balance controller

Per un funzionamento ottimale del *Vienna rectifier* non è sufficiente controllare la tensione d'uscita e le correnti di ogni fase, ma è necessario garantire una divisione simmetrica

$$v_{DC1} = v_{DC2} = \frac{V_{DC}}{2}$$

della tensione d'uscita sui condensatori d'uscita. L'asimmetria delle tensioni v_{DC1} e v_{DC2} è dovuta a due fattori: le correnti di *leakage* nei condensatori d'uscita e il caricamento del nodo centrale capacitivo d'uscita M con una corrente DC o una corrente AC a bassa frequenza. Tale asimmetria può essere caratterizzata dalla tensione

$$\Delta V = \frac{1}{2}(v_{DC1} - v_{DC2})$$

riferita alla tensione fittizia ideale del nodo centrale M .

Un'asimmetria nella tensione d'uscita ΔV presenta principalmente tre effetti negativi che degradano le prestazioni del convertitore: in primo luogo determina una distribuzione asimmetrica degli stati di commutazione che porta ad un aumento della distorsione della corrente in ingresso, con conseguente deterioramento del fattore di potenza; in secondo luogo i semiconduttori di potenza possono trovarsi a dover sopportare una maggiore tensione di blocco rispetto a quella nominale e di conseguenza vi sarà un aumento nella potenza di commutazione; infine alcuni componenti del circuito sperimentano un aumento negli *stress* di corrente durante il periodo della fondamentale ($\frac{1}{f_{line}}$) di conseguenza la loro affidabilità potrebbe venire compromessa riducendo i cicli di vita del convertitore. Una condizione ideale di perfetto bilanciamento della tensione sui condensatori in uscita si ha quando $\Delta V = 0$.

La corrente media $i_{M,avg}$ al nodo centrale capacitivo M può essere ottenuta calcolando la media della corrente i_M istantanea su un periodo di commutazione ($T_{SW} = \frac{1}{f_{SW}}$):

$$i_{M,avg} = \delta_a \cdot i_a + \delta_b \cdot i_b + \delta_c \cdot i_c$$

Tale corrente al nodo centrale causa lo sbilanciamento della tensione d'uscita, secondo:

$$i_M(t) = 2C \frac{d\Delta V(t)}{dt} \quad \rightarrow \quad \frac{d\Delta V(t)}{dt} = \frac{1}{2C} i_M(t) \quad \rightarrow \quad \Delta V(t) = \frac{1}{2} \int i_M(t) dt$$

dove $C1 = C2 = C$.

A causa della modulazione del convertitore basata su segnali trifase sfasati di 120° gli uni dagli altri, si forma una corrente nel nodo centrale a frequenza tripla² rispetto alla frequenza fondamentale di linea (f_{line}), di conseguenza si avrà uno sbilanciamento della tensione d'uscita che segue questo andamento (*third harmonic output voltage unbalance*). Iniettando un segnale opportuno contenente la terza armonica della frequenza fondamentale di linea è possibile minimizzare lo sbilanciamento della tensione d'uscita, senza però annullarlo completamente.

Si dimostra che utilizzando un controllo di tipo *PWM + average mode current control*, lo sbilanciamento nella tensione d'uscita ΔV esiste ed è stabile.

Le tensioni parziali sui condensatori d'uscita possono essere riscritte come:

$$V_{DC1} = \frac{V_{DC}}{2} + \Delta V$$

$$V_{DC2} = \frac{V_{DC}}{2} - \Delta V$$

I valori delle tensioni d'uscita parziali V_{DC1} e V_{DC2} influenzano direttamente i valori dei *duty cycle* δ_i e degli indici di modulazione m_i , in accordo con le seguenti relazioni (con $i = a, b, c$):

- $v_i(t) - L \frac{di_i(t)}{dt} = \frac{v_{DC}(t)}{2} (1 - \delta_i(t))$
- $\delta_i = \begin{cases} 1 - m_i^*, & m_i^* > 0 \\ 1 + m_i^*, & m_i^* < 0 \end{cases}$ dove $m_i^* = m_i \cdot \text{sign}(i_i)$

Supponendo un aumento della tensione V_{DC1} si ha conseguentemente una diminuzione della corrente nella fase a . Di conseguenza, il controllore di corrente della fase a aumenta il *duty cycle* δ_a diminuendo l'indice di modulazione della fase a di una quantità pari a Δm_a . Le fasi b e c generano una tensione d'uscita V_{DC2} relativamente più bassa, quindi i *duty cycle* δ_b e δ_c vengono ridotti aumentando gli indici di modulazione m_b e m_c di δm_b e δm_c . Gli indici di modulazioni alterati dai relativi controllori di corrente sono rappresentati in figura (3.9) dalle linee tratteggiate. La sequenza di commutazione ottimale non viene alterata, ma rispetto a quella ottenuta per tensioni parziali d'uscita perfettamente bilanciate, la durata relativa dello stato $(SW_a, SW_b, SW_c) = (1,0,0)$ è aumentata, mentre quella dello

²questo risultato verrà analizzato successivamente, capitolo 5, sezione 5.1.5.

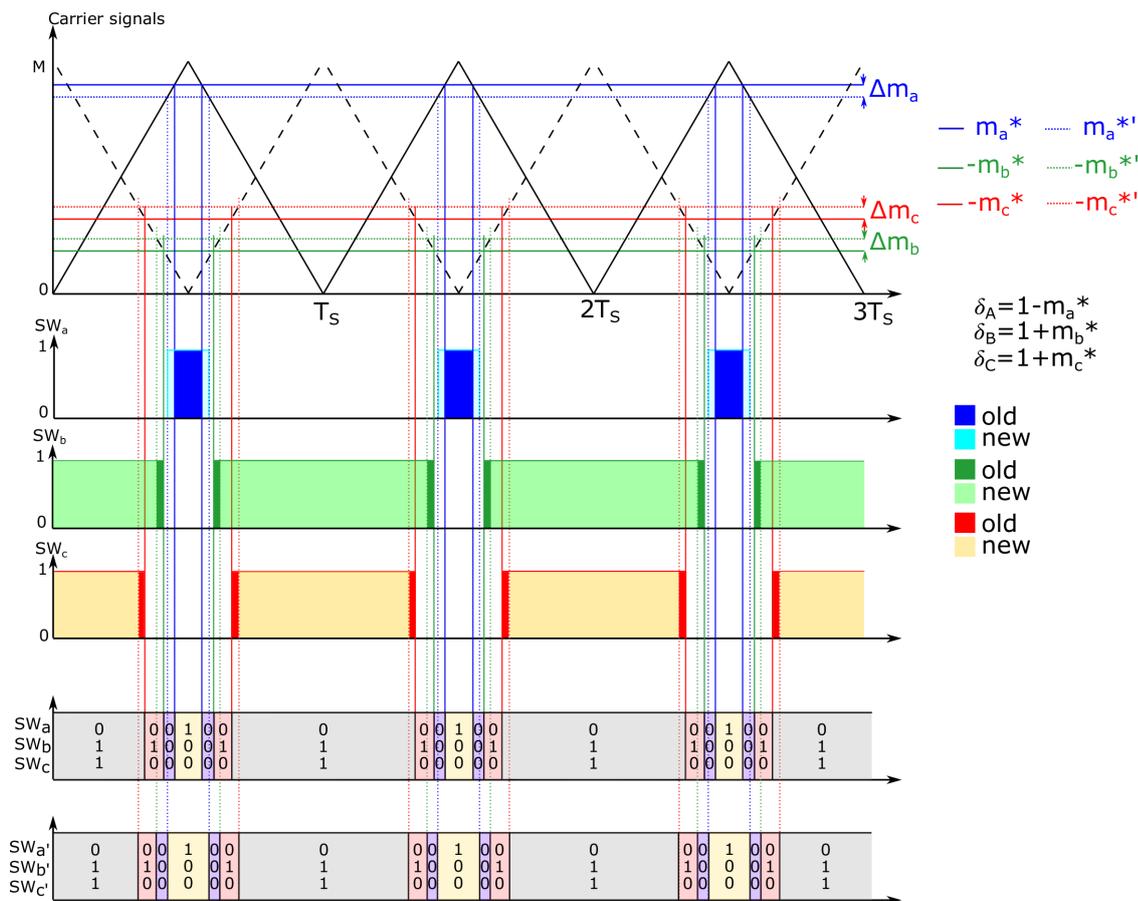


Figura 3.9: Variazione nella durata degli stati per bilanciare asimmetria delle tensioni ai capi dei condensatori in uscita

stato $(SW_a, SW_b, SW_c) = (0,1,1)$ è diminuita. Come preannunciato nel capitolo 2, sezione 2.8.3, gli stati $(1,0,0)$ e $(0,1,1)$ a cui corrispondono, nel primo settore di funzionamento, le funzioni di commutazione $(0, -1, -1)$ e $(1,0,0)$, sono due stati ridondanti per la formazione del *voltage space vector* in ingresso al ponte raddrizzatore, ma danno luogo a correnti medie i_M opposte in verso. Questo risultato permette il controllo delle cadute di tensione parziali sui condensatori in uscita, senza alterare la tensione generata in ingresso al ponte di diodi, non sacrificando quindi la possibilità di modulare la caduta di tensione sugli induttori di *boost* in ingresso, i quali regolano l'assorbimento di corrente sinusoidale.

Assumendo come positiva la corrente iniettata nel nodo capacitivo M con direzione $AC \rightarrow DC$, precedentemente si è evidenziato come una corrente $i_M > 0$ tende a caricare il condensatore $C2$ e a scaricare il condensatore $C1$, portando quindi ad un aumento della tensione parziale V_{DC2} e ad una diminuzione della tensione parziale V_{DC1} ; mentre una corrente $i_M < 0$ tende a caricare il condensatore

$C1$ e a scaricare il condensatore $C2$, portando di conseguenza ad un aumento di V_{DC1} e ad una diminuzione di V_{DC2} . Alla luce di ciò è possibile notare come la distribuzione asimmetrica dei due stati ridondanti $(1,0,0)$ e $(0,1,1)$ forzata dai controllori delle correnti di fase contrasta lo sbilanciamento delle tensioni parziali ΔV , in quanto: partendo da una condizione in cui $V_{DC1} > V_{DC2}$ si è mostrato come, la durata relativa dello stato $(SW_a, SW_b, SW_c) = (1,0,0)$ è maggiore di quella dello stato $(SW_a, SW_b, SW_c) = (0,1,1)$ e di conseguenza si ha per i *duty cycle* relativi $\delta_{100} > \delta_{011}$. Ne consegue il fatto che la corrente media i_M risulta positiva e si vede come effetto complessivo un trasferimento di carica dal condensatore $C1$ al condensatore $C2$, quindi V_{DC2} aumenta a discapito di V_{DC1} .

Si era supposto inizialmente un aumento della tensione V_{DC1} , la quale porta successivamente ad una diminuzione della stessa tensione V_{DC1} . Risulta chiaro quindi come gli sbilanciamenti delle tensioni parziali si stabilizzino in modo automatico grazie ad una sorta di retroazione negativa. Ciononostante, sebbene le tensioni parziali siano stabilizzate in modo automatico dal circuito, non possono essere annullate se non con un controllo attivo dedicato. Al fine di ridurre idealmente a zero lo sbilanciamento ΔV si sfrutta il grado di libertà extra introdotto dagli stati ridondanti, i quali danno luogo a correnti medie i_M opposte. Il bilanciamento attivo può essere facilmente implementato aggiungendo una componente DC variabile Δ_m ai tre indici di modulazione m_a, m_b e m_c :

$$\begin{aligned} m_a &= m_{a,old} + \Delta_m \\ m_b &= m_{b,old} + \Delta_m \\ m_c &= m_{c,old} + \Delta_m \end{aligned}$$

Dal momento che l'offset Δ_m cambia inversamente l'*ON time* relativo degli stati ridondanti, può essere utilizzato per il bilanciamento attivo delle tensioni parziali d'uscita.

In particolare, nell'esempio qui analizzato, si vede come se $V_{DC1} > V_{DC2}$ ne consegue che $C1$ deve essere scaricato e $C2$ deve essere caricato; impostando Δ_m con un valore negativo opportuno si ha una diminuzione dello sbilanciamento ΔV . Al contrario, nella condizione in cui $V_{DC2} > V_{DC1}$ ne consegue che $C2$ deve essere scaricato e $C1$ deve essere caricato; impostando Δ_m con un valore positivo opportuno si ha una diminuzione dello sbilanciamento ΔV .

Come risultato, il controllore delle tensioni parziali $k_S(s)$ ha come input l'errore di tensione del nodo centrale M (ottenuto come differenza tra la tensione di riferimento (0 V) e la tensione effettiva del nodo), mentre come output presenta l'offset Δ_m da sommare ai tre indici di modulazione.

NOTA: In letteratura si trova comunemente un'architettura molto simile a quella appena descritta, dove il controllore è progettato in modo da fornire in uscita una corrente di offset da sommare alla corrente di riferimento: il risultato è del tutto

equivalente dal momento che l'indice di modulazione e la corrente di riferimento sono correlate. In particolare, in figura (3.5) si vede come la corrente di riferimento e l'indice di modulazione siano legati tra loro tramite il controllore della corrente. Negli articoli del professor Kolar è presente una trattazione dettagliata di tale struttura di controllo [2].

Il controllore $k_S(s)$ può essere implementato semplicemente, utilizzando:

- Un compensatore di tipo proporzionale (*P-controller*), con funzione di trasferimento

$$k_S(s) = K_{p,S}$$

- Un compensatore di tipo proporzionale-integrativo (*PI-controller*), con funzione di trasferimento

$$k_S(s) = k_{p,S} + \frac{k_{i,S}}{s}$$

Per semplicità si opterà per un compensatore di tipo P.

Un risultato interessante che vale la pena di mettere in luce è il fatto che prima di aver abilitato il controllore che bilancia le tensioni sulle capacità d'uscita è necessario collegare il nodo centrale capacitivo M al conduttore di neutro per ancorare tale nodo ad una tensione fissa ed evitare che ci sia uno *shift* del nodo centrale. Quando il controllore viene attivato tutto ciò non è più necessario e abilita il *Vienna rectifier* a lavorare come un sistema *3-wire*.

3.6 Disponibilità di corrente al nodo d'uscita M

Grazie all'inclusione del nodo centrale capacitivo in uscita al convertitore, sono disponibili due tensioni parziali di egual valore. Per un'ulteriore conversione della tensione d'uscita è quindi necessario considerare l'inserimento di due convertitori DC-DC individuali, alimentati dalle due tensioni parziali in uscita al Vienna. Si ricorda che tra i vantaggi guadagnati dividendo in due tensioni parziali l'uscita del convertitore si ha una riduzione delle tensioni di blocco che devono sopportare i MOSFET di potenza e una maggiore densità di potenza. Inoltre, si ha un vantaggio significativo quando sono richiesti convertitori DC-DC con basse tensioni d'uscita, i quali richiederebbero rapporti di trasformazione della tensione estremamente elevati, ma grazie al fatto che la tensione d'uscita continua è divisa in due tali rapporti di trasformazione sono dimezzati. Rapporti di trasformazione elevati portano inevitabilmente, per i convertitori DC-DC con struttura semplice, a tempi di accensione dei transistor di potenza molto ridotti, ovvero a *duty cycle* molto piccoli, e quindi ad uno scarso utilizzo di tali dispositivi.

In caso di due sottosistemi parziali collegati in uscita al convertitore però, sotto certe condizioni può verificarsi un problema di assorbimento sbilanciato di potenza

dai due *BUS* parziali a causa di un diverso assorbimento di corrente nei due convertitori a valle del Vienna e/o la presenza di un carico collegato al nodo centrale capacitivo. È dunque importante capire qual è il massimo carico ammesso per il nodo centrale.

Come evidenziato in precedenza, sotto l'ipotesi di una tensione d'ingresso sinusoidale, secondo lo *space vector*

$$\underline{V}_N = \hat{V}^N e^{j\varphi_N}, \text{ dove } \varphi_N = \omega_N t$$

per ottenere una forma d'onda sinusoidale per la corrente d'ingresso, bisogna generare in ingresso al raddrizzatore uno *space vector*

$$\underline{V}_U^* = \hat{V}_U e^{j\varphi_U} = \hat{V}^N e^{j\varphi_N} - j\omega_N L i_N^*$$

come media sul periodo dell'impulso T_P .

Dove $i_N^* = \hat{I}_N e^{j\varphi_N}$ è la corrente d'ingresso sinusoidale in fase con la tensione di rete.

In ogni settore di funzionamento del *Vienna Rectifier* si hanno a disposizione fondamentalmente 8 vettori sui 19 totali per approssimare il movimento dello *space vector* \underline{V}_U^* . Al fine di ottenere la migliore approssimazione possibile per tale *space vector* si utilizzano i vettori che giacciono nelle immediate vicinanze del vettore che si vuole generare, ovvero si utilizzano i vettori che formano il triangolo in cui giace la punta di \underline{V}_U^* , come evidenziato dalla zona grigia in figura (3.10). Il valore medio

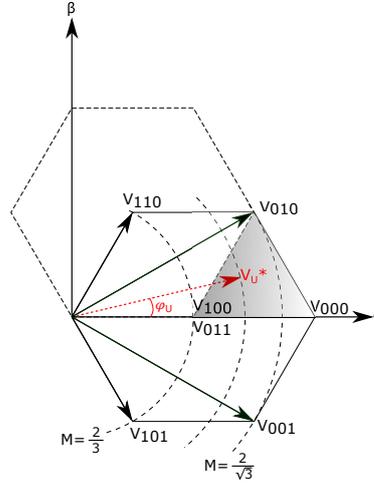


Figura 3.10: Realizzazione dello *space vector* \underline{V}_U^* nel primo settore di funzionamento

di \underline{V}_U^* calcolato sul periodo T_P risulta quindi:

$$\begin{aligned} \underline{V}_U^* &= V_{100} \cdot \frac{T_{100}}{T_P} + V_{000} \cdot \frac{T_{000}}{T_P} + V_{010} \cdot \frac{T_{010}}{T_P} + V_{011} \cdot \frac{T_{011}}{T_P} \\ &= V_{100} \cdot \delta_{100} + V_{000} \cdot \delta_{000} + V_{010} \cdot \delta_{010} + V_{011} \cdot \delta_{011} \end{aligned} \quad (3.13)$$

Il tempo di accensione relativo δ_j degli stati $j = (0,0,0)$ e $(0,1,0)$ ora può essere calcolato direttamente grazie alla valutazione di semplici relazioni geometriche.

Lo space vector \underline{V}_U^* può essere espresso come funzione del suo modulo αV_{DC} e dalla sua fase φ_U :

$$\underline{V}_U^* = \alpha V_{DC} [\cos(\varphi_U) + j \cdot \sin(\varphi_U)] = \frac{M}{2} V_{DC} [\cos(\varphi_U) + j \cdot \sin(\varphi_U)] \quad (3.14)$$

Dove $\alpha = \frac{M}{2}$ dal momento che per questo tipo di convertitore l'indice di modulazione vale $M = \frac{\hat{V}_U}{\frac{1}{2}V_{DC}}$.

Eguagliando le equazioni (3.13) e (3.14) si ottiene:

$$\frac{M}{2} V_{DC} [\cos(\varphi_U) + j \cdot \sin(\varphi_U)] = V_{100} \cdot \delta_{100} + V_{000} \cdot \delta_{000} + V_{010} \cdot \delta_{010} + V_{011} \cdot \delta_{011} \quad (3.15)$$

Gli *space vectors* utilizzati valgono (in accordo con la tabella (8.11) in appendice):

- $V_{100} = \frac{1}{3} V_{DC}$
- $V_{000} = \frac{2}{3} V_{DC}$
- $V_{010} = \frac{1}{\sqrt{3}} V_{DC} e^{j30^\circ} = \frac{1}{\sqrt{3}} V_{DC} [\cos(30^\circ) + j \cdot \sin(30^\circ)] = \frac{1}{2\sqrt{3}} [\sqrt{3} + j]$
- $V_{011} = \frac{1}{3} V_{DC}$

Sostituendo il valore di tali *space vectors* nell'equazione (3.15):

$$\frac{M}{2} V_{DC} [\cos(\varphi_U) + j \cdot \sin(\varphi_U)] = \delta_{100} \cdot \frac{1}{3} V_{DC} + \delta_{000} \cdot \frac{2}{3} V_{DC} + \delta_{010} \cdot \frac{1}{2\sqrt{3}} [\sqrt{3} + j] + \delta_{011} \cdot \frac{1}{3} V_{DC}$$

Dalla quale si possono isolare:

- parte reale:

$$\frac{M}{2} V_{DC} \cos(\varphi_U) = \delta_{100} \cdot \frac{1}{3} V_{DC} + \delta_{000} \cdot \frac{2}{3} V_{DC} + \delta_{010} \cdot \frac{1}{2\sqrt{3}} \sqrt{3} + \delta_{011} \cdot \frac{1}{3} V_{DC} \quad (3.16)$$

- parte immaginaria:

$$\frac{M}{2} V_{DC} \sin(\varphi_U) = \delta_{010} \cdot \frac{1}{2\sqrt{3}} \quad (3.17)$$

Il tempo di accensione relativo δ_{010} può essere ricavato facilmente invertendo l'equazione (3.17), ottenendo:

$$\delta_{010} = \sqrt{3} \cdot M \cdot \sin(\varphi_U) \quad (3.18)$$

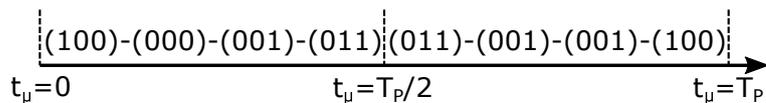


Figura 3.11: *Switching pattern* in mezzo periodo di commutazione

La durata precisa degli stati ridondanti (100) e (011) è determinata dal controllore del bilanciamento delle tensioni parziali ai capi dei condensatori d'uscita, tuttavia la somma delle loro durate relative può essere calcolata come:

$$\delta_{100} + \delta_{011} = 1 - \delta_{000} - \delta_{010} \quad (3.19)$$

dal momento che il totale delle durate relative deve sempre essere uguale a 1. Rimane dunque da calcolare δ_{000} ³.

Ricapitolando, si è mostrato come i tempi di accensione degli stati presi in esame valga:

- $\delta_{000} = \sqrt{3} \cdot M \cdot \sin\left(\frac{\pi}{3} - \varphi_U\right) - 1$;
- $\delta_{010} \sqrt{3} \cdot M \cdot \sin(\varphi_U)$;
- $\delta_{100} + \delta_{011} = 2 - \sqrt{3} \cdot M \cdot \sin\left(\frac{\pi}{3} + \varphi_U\right)$.

Dove M denota l'indice di modulazione della tecnica PWM adottata, in questo caso definito come:

$$M = \frac{\hat{V}_U}{\frac{1}{2}V_{DC}}$$

Il limite superiore prima della sovramodulazione viene raggiunto per

$$M_{MAX} = \frac{2}{\sqrt{3}}$$

tale risultato è lo stesso che si otterrebbe per un sistema a due livelli. Nell'ambito di questa analisi verrà preso in esame solo il comportamento del sistema per la regione in cui $M \in \left[\frac{2}{3}, \frac{2}{\sqrt{3}}\right]$, perché questa regione è di particolare interesse in una realizzazione pratica del sistema. Al fine di minimizzare le perdite dovute alla commutazione dei transistor di potenza, si sceglie di ordinare gli stati assunti dal sistema durante un semiperiodo $\frac{T_P}{2}$ in modo tale che nel passare da uno stato a quello successivo sia necessario commutare solo uno *switch* (gli stati adiacenti presentano distanza di Hamming unitaria). Scegliendo di partire arbitrariamente dallo stato (100), la sequenza risultante sarà quella indicata in figura (3.11). In

³Il calcolo dei tempi di accensione relativi è riportato in Appendice, sezione (8.1)

ogni semiperiodo $\frac{T_P}{2}$ sono presenti 4 stati. Al fine minimizzare le commutazioni tra stati adiacenti, è necessario invertire la sequenza quando si arriva a metà.

Per le considerazioni successive è importante sottolineare il fatto che si hanno sempre a disposizione due stati ridondanti per quanto riguarda la generazione del vettore V_U^* , infatti come mostrato in precedenza gli stati (1,0,0) e (0,1,1) danno luogo allo stesso *space vector* (sotto l'ipotesi di $V_{DC1} = V_{DC2} = \frac{V_{DC}}{2}$). Risolvendo l'equazione (3.13) rispetto ai pesi temporali δ_j , è possibile dunque limitarsi a calcolare la somma $\delta_{100} + \delta_{011}$, non la specifica distribuzione dei tempi di ciascuno dei due stati ridondanti. Risulta quindi evidente che la distribuzione degli stati ridondanti, tra l'inizio e la fine di ogni semiperiodo dell'impulso, costituisce un grado di libertà del metodo di modulazione. Questo fa sì che si possa influenzare la corrente media i_M che viene iniettata dal convertitore al nodo centrale M in uscita, in quanto come ormai noto i due stati ridondanti generano lo stesso vettore ma iniettano nel nodo M correnti di segno opposto.

Quando uno dei transistor di potenza del convertitore viene acceso, una sezione rilevante della corrente di fase viene iniettata al nodo centrale M , in particolare si ha

$$i_M = SW_a \cdot i_a + SW_b \cdot i_b + SW_c \cdot i_c$$

Lo stato j del sistema dà luogo alla corrente i_M al nodo centrale indicata in tabella (primo settore di funzionamento, con $i_a > 0$, $i_b < 0$ e $i_c < 0$):

SW_a	SW_b	SW_c	i_M
1	0	0	i_a
0	0	0	0
0	1	0	i_b
0	1	1	$-i_a$

Tabella 3.1: Corrente i_M in funzione degli *switch*

Dal momento che il punto centrale dell'uscita del sistema è ottenuto in modo capacitivo, è di particolare interesse il valore medio locale della corrente che vi scorre durante ciascun semiperiodo $\frac{T_P}{2}$:

$$i_{M,avg} = \frac{1}{\frac{T_P}{2}} \int_0^{\frac{T_P}{2}} i_M \{t_\mu\} dt_\mu \quad (3.20)$$

dove t_μ indica un tempo locale per calcolare la media integrale in ogni semiperiodo $\frac{T_P}{2}$. La corrente i_M genera una traslazione del potenziale del nodo M e visto che la tensione totale ai capi del *bus* è costante perchè regolata dal controllore di tensione ne consegue che la tensione ai capi dei due mezzi *BUS* si sbilancia.

Svolgendo l'integrale si giunge alla seguente espressione:

$$i_{M,avg} = \delta_{010} \cdot i_b + (\delta_{100} + \delta_{011}) i_a \quad (3.21)$$

Nel primo settore di funzionamento del convertitore Vienna, $\varphi_N \in \left(-\frac{\pi}{6}, \frac{\pi}{6}\right)$, vale la relazione $|i_a| \geq |i_b|$, $\forall t$; risulta quindi chiaro che la distribuzione del tempo di accensione $\delta_{100} + \delta_{011} = 1 - \delta_{000} - \delta_{010}$, ripartito tra i due stati ridondanti (100) e (011) ha un'influenza essenziale sul valore medio locale della corrente $i_{M,avg}$. Si denota la distribuzione con il seguente rapporto:

$$\rho_{--} = \frac{\delta_{--}}{\delta_{++} + \delta_{--}}, \quad \rho_{--} \in [0,1] \quad (3.22)$$

Dove δ_{--} indica il tempo di accensione relativo dello stato ridondante che inietta nel nodo M una corrente negativa e δ_{++} indica il tempo di accensione relativo dello stato ridondante che inietta una corrente positiva.

Per quanto detto finora, facendo riferimento alla figura (3.10), si ha $\delta_{--} = \delta_{011}$ e $\delta_{++} = \delta_{100}$. Una distribuzione perfettamente simmetrica dei tempi di accensione relativi dei due stati ridondanti tra l'inizio e la fine di ogni semiperiodo di durata $\frac{T_P}{2}$ è quindi ottenuta per $\rho_{--} = 0,5$. La controllabilità di $i_{M,avg}$ grazie al parametro ρ_{--} viene sfruttata in genarle per il bilanciamento delle tensioni parziali in uscita al convertitore, questo è il principio che sta alla base del controllo visto in sezione (3.5). Se si verifica un'asimmetria delle tensioni parziali V_{DC1} e V_{DC2} , ci sarà di conseguenza un transitorio in cui la corrente media $i_{M,avg}$, controllata da una variazione opportuna del parametro ρ_{--} , correggerà l'asimmetria trasferendo carica da un condensatore all'altro.

Se il circuito di carico presenta un terminale collegato al nodo M , oppure se il carico collegato alla tensione parziale positiva non è simmetrico a quello collegato alla tensione parziale negativa, è necessario forzare una corrente media $I_{M,avg}$ anche in condizioni stazionarie per garantire un corretto bilanciamento delle tensioni parziali ai capi dei condensatori in uscita.

3.7 Carichi sbilanciati

Si è spiegato come in presenza di assorbimenti asimmetrici di potenza in uscita è necessario imporre una corrente media $i_{M,avg}$ anche in condizioni stazionarie al fine di bilanciare le tensioni di uscita dei due semi-*buses* del convertitore Vienna. Questa correzione è attuabile, ma entro certi limiti. L'obiettivo di questa sezione è quello di ricavare un'espressione in grado di stabilire la massima asimmetria di carico che può essere presente in uscita al Vienna. Per fare ciò è necessario introdurre il concetto di asimmetria del carico in modo numerico.

3.7.1 Coefficiente di asimmetria di carico

Un assorbimento asimmetrico della potenza di uscita P_O può essere modellizzato grazie ai circuiti equivalenti in figura (3.12).

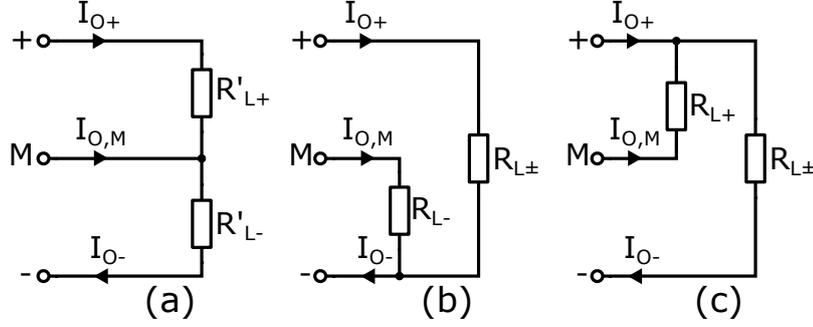


Figura 3.12: Circuiti equivalenti: assorbimento asimmetrico di potenza in uscita

Quando il carico richiede una corrente media $I_{O,M,avg}$ dal nodo centrale M , è necessario regolare il valore medio

$$I_{M,avg} = I_{O,M,avg} \quad (3.23)$$

anche in condizioni stazionarie.

Definendo α_r il coefficiente di sbilanciamento della potenza di uscita come

$$\alpha_r = \frac{P_{O,asimmetrica}}{P_{O,totale}}$$

Si veda Appendice sezione (8.3) per maggiori dettagli e dimostrazioni. I coefficienti α_r per le tre condizioni di carico indicate in figura valgono:

- figura (3.12a): $\alpha_r = \frac{R'_{L+} - R'_{L-}}{R'_{L+} + R'_{L-}}$;
- figura (3.12b): $\alpha_r = \frac{R_{L\pm}}{R_{L\pm} + 4R_{L-}}$;
- figura (3.12c): $\alpha_r = \frac{-R_{L\pm}}{R_{L\pm} + 4R_{L-}}$.

Mentre l'equazione che lega la corrente media al nodo centrale $i_{M,avg}$ in funzione dello sbilanciamento nell'assorbimento di potenza in uscita vale:

$$I_{M,avg} = \frac{3\hat{V}_N}{V_{DC}} \hat{I}_{N(1)} \alpha_r \quad (3.24)$$

L'equazione (3.24) rappresenta un risultato importante perchè permette di prevedere la corrente che è necessario iniettare o assorbire dal nodo centrale conoscendo i carichi collegati in uscita al convertitore Vienna. Facendo riferimento al circuito

in figura (3.12a), risulta evidente che quando $R'_{L+} = R'_{L-}$ il coefficiente α_r risulta pari a zero: questa condizione corrisponde ad una situazione in cui vi è un assorbimento di potenza in uscita perfettamente bilanciato. Ne consegue che in questa condizione la corrente $i_{M,avg}$ risulta anche essa pari a zero.

Si è dunque dimostrato quello che si era affermato in precedenza, ovvero che, anche in condizioni statiche, la corrente $i_{M,avg}$ deve essere diversa da zero se l'assorbimento di potenza in uscita non è bilanciato tra il semi-*bus* positivo e quello negativo.

3.7.2 Massima corrente disponibile e massimo carico ammesso sul nodo centrale M

Nel paragrafo precedente è stata derivata un'equazione per prevedere la corrente necessaria per preservare il bilanciamento delle tensioni d'uscita parziali. In questo paragrafo si presenta un'analisi della massima corrente che il convertitore è in grado di iniettare o estrarre dal nodo capacitivo in uscita M . Fatto ciò sarà dunque possibile determinare a priori, in base al punto di lavoro del convertitore, qual è il massimo grado di asimmetria che il circuito è in grado di tollerare senza compromettere le prestazioni nominali.

Come appena mostrato, è necessario forzare una corrente $i_{M,avg} \neq 0$ anche in condizioni stazionarie se il carico presenta un'asimmetria $\alpha_r \neq 0$. Tale corrente media è generata grazie ad una distribuzione controllata ρ_{--} degli stati ridondanti del convertitore.

Dall'equazione ricavata in precedenza

$$i_{M,avg} = \delta_{010}i_b + (\delta_{100} - \delta_{011})i_a$$

in accordo con la tabella (3.1), si nota come la massima corrente positiva si ottiene per una distribuzione $\rho_{--} = 0$, mentre la massima corrente negativa si ottiene per $\rho_{--} = 0$.

In generale, la corrente media globale al nodo centrale ha la seguente espressione:

$$i_{M,avg} = \frac{1}{\frac{2\pi}{3}} \int_0^{\frac{2\pi}{3}} i_{M,avg}(\varphi_U) d\varphi_U$$

(la media integrale può essere ridotta ad un terzo del periodo grazie alla simmetria del sistema trifase). Per quanto riguarda la media locale (riferita ad un semiperiodo d'impulso $\frac{T_P}{2}$) è necessario utilizzare l'espressione seguente, valida nel rispettivo intervallo d'integrazione:

$$i_{M,avg} = \delta_{010}i_b + (1 - 2\rho_{--})(\delta_{100} + \delta_{011})i_a$$

(per l'intervallo di integrazione che giace nel triangolo mostrato in figura (3.10)).

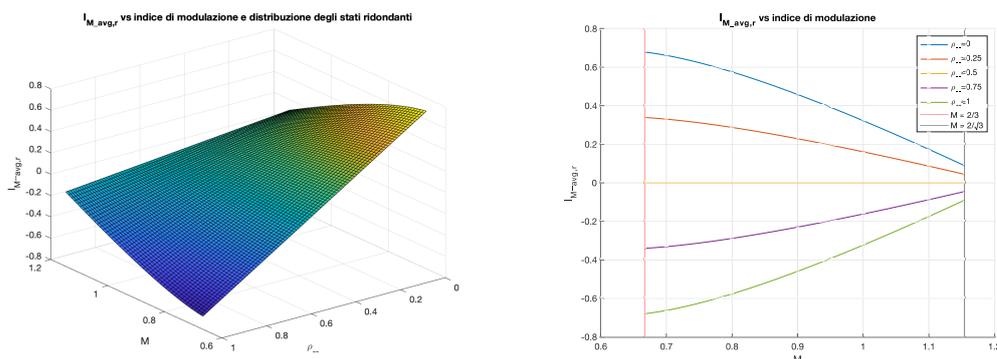
Dove si è utilizzata la relazione $\rho_{--} = \frac{\delta_{--}}{\delta_{--} + \delta_{++}} = \frac{\delta_{011}}{\delta_{011} + \delta_{100}}$.

Dal momento che i valori massimi della corrente centrale, in modulo, sono ottenuti per valori costanti della distribuzione degli stati ridondanti ($\rho_{--} = 0$ o $\rho_{--} = 1$), si è cercato di studiare la dipendenza di $I_{M,avg}$ da ρ_{--} e dall'indice di modulazione M per valori di $\rho_{--} \in [0,1]$.

Sotto l'ipotesi di una corrente assorbita puramente sinusoidale, è possibile ricavare analiticamente il valore medio di i_M in relazione a alla distribuzione degli stati ridondanti ρ_{--} e l'indice di modulazione M . L'espressione analitica di $I_{M,avg}$, normalizzata al valore di picco della corrente sinusoidale assorbita dall'alimentazione, è stata derivata dal professor Kolar [6] e vale:

$$I_{M,avg,r} = \frac{3}{\pi} (1 - 2\rho_{--}) \left[1 + \frac{1}{2M} \left(\sqrt{3M^2 - 1} - \frac{1}{\sqrt{3}} \right) - \frac{\sqrt{3}M}{4} \left(1 + \frac{2\pi}{\sqrt{3}} - 2\sqrt{3} \arcsin \left(\frac{1}{\sqrt{3}M} \right) \right) \right] \quad (3.25)$$

L'equazione (3.25) rappresenta una buona approssimazione dell'esatta dipendenza di $I_{M,avg}$ dall'indice di modulazione M e dalla distribuzione degli stati ridondanti ρ_{--} . Essa è stata disegnata con l'ausilio di Matlab ed è mostrata in figura (3.13).



(a) Corrente media in funzione di indice di modulazione M e distribuzione degli stati ridondanti ρ_{--} (b) Sezioni con distribuzione ρ_{--} costanti

Figura 3.13: Corrente media al nodo centrale normalizzata

In figura (3.13b) sono raffigurate delle sezioni della superficie descritta dall'equazione (3.25) ottenute per 5 diverse distribuzioni degli stati ridondanti ρ_{--} al variare dell'indice di modulazione nell'intervallo $M \in [\frac{2}{3}, \frac{2}{\sqrt{3}}]$. E' possibile notare un andamento quasi lineare della corrente $I_{M,avg,r}$ rispetto all'indice di modulazione M .

I valori massimi, positivo e negativo, a parità di indice di modulazione, si hanno rispettivamente per $\rho_{--} = 0$ e $\rho_{--} = 1$, i quali risultano uguali in modulo. Ne consegue, in pratica, una controllabilità simmetrica $I_{M,avg}(\rho_{--}) = -I_{M,avg}(1 - \rho_{--})$.

Si nota un andamento decrescente della, corrente in modulo, al crescere dell'indice di modulazione M . Tale comportamento può essere spiegato dal fatto che, in accordo con l'equazione $\delta_{100} + \delta_{011} = 1 - \delta_{000} - \delta_{010} = 2 - \sqrt{3} \cdot M \cdot \sin\left(\frac{\pi}{3} + \varphi_U\right)$, per valori crescenti di M il tempo di accensione totale degli stati ridondanti (100) e (011) decresce (il tempo di accensione è direttamente proporzionale al *duty cycle* δ_j). In generale, vale a dire che per formare correnti con ampiezza della fondamentale elevata (elevati indici di modulazione) il passaggio di corrente avviene per la maggior parte del periodo attraverso i diodi piuttosto che attraverso i MOSFET. Di conseguenza il tempo di accensione dei transistor di potenza è molto breve e quindi solo una ridotta frazione della corrente di fase può essere iniettata nel nodo centrale capacitivo. Alla luce di ciò risulta dunque evidente che esista un legame tra la corrente $I_{M,avg}$ e l'ampiezza della corrente assorbita dall'alimentazione trifase.

Considerando in prima battuta $\hat{V}_N \approx \hat{V}_{U,(1)}^4$, ovvero trascurando la caduta di tensione ai capi degli induttori in ingresso, alla frequenza fondamentale, è possibile determinare direttamente il massimo grado di asimmetria $\alpha_{r,max}$ nella potenza d'uscita che il convertitore è in grado di tollerare, in funzione dell'indice di modulazione M e del segnale di controllo ρ_{--} grazie alle equazioni (3.24) e (3.25).

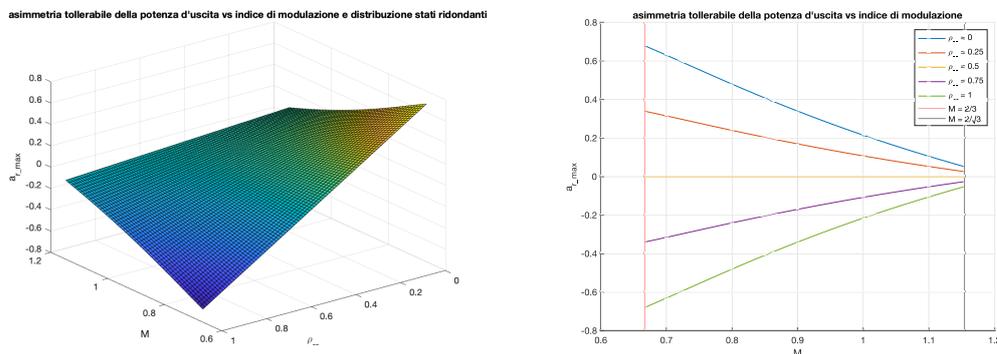
Quindi:

$$\begin{aligned}
 |\alpha_r| \leq |\alpha_{r,max}| = & \\
 = & \left| \frac{2}{\pi} (1 - 2\rho_{--}) \left[\frac{1}{M} + \frac{1}{2M^2} \left(\sqrt{3M^2 - 1} - \frac{1}{\sqrt{3}} \right) + \right. \right. \\
 & \left. \left. - \frac{\sqrt{3}}{4} \left(1 + \frac{2\pi}{\sqrt{3}} - 2\sqrt{3} \arcsin\left(\frac{1}{\sqrt{3M}}\right) \right) \right] \right|
 \end{aligned} \tag{3.26}$$

Tale equazione è stata rappresentata graficamente con l'ausilio di Matlab, figura (3.14)

La figura (3.14b) mostra come elevate asimmetrie della potenza d'uscita sono tollerabili solamente per bassi indici di modulazione e/o per tensioni d'uscita V_{DC} sostanzialmente più alte del valore di picco della tensione di rete. In questi due casi si ha un tempo totale di accensione degli stati ridondanti relativamente alto e di conseguenza è possibile generare un valore elevato della corrente media $I_{M,avg}$ grazie ad un appropriato controllo del parametro ρ_{--} . A questo punto, la massima asimmetria nella potenza d'uscita può essere utilizzata come criterio per il progetto del convertitore, data la massima ampiezza della tensione di rete trifase e il minimo valore della tensione d'uscita.

⁴Tale approssimazione risulta valida per valori di induttanza contenuti, tipicamente inferiori alla decina di mH.



(a) Coefficiente di asimmetria del carico in funzione di indice di modulazione M e distribuzione degli stati ridondanti ρ_{--} (b) Sezioni con distribuzione ρ_{--} costanti

Figura 3.14: Coefficiente di asimmetria della potenza d'uscita

Qualora, invece, non si abbiano particolari specifiche circa l'asimmetria della potenza in uscita, è possibile indicare come figura di merito del convertitore la massima asimmetria tollerabile dato un certo indice di modulazione M .

Concludendo, quindi, gli step operativi per determinare la massima asimmetria della potenza d'uscita del convertitore sono i seguenti:

1. conoscendo la tensione di picco in ingresso e la tensione d'uscita nominali del convertitore si determina l'indice di modulazione

$$M = \frac{\hat{V}_U}{\frac{1}{2}V_{DC}}$$

2. conoscendo l'indice di modulazione si trova il coefficiente $|\alpha_{r,max}|$ sostituendo l'indice di modulazione nell'equazione (3.26), i valori massimi in modulo sono ottenuti per distribuzioni degli stati ridondanti ρ_{--} pari a 0 o 1. Equivalentemente si può estrarre graficamente questo parametro dalla figura (3.14b)

3. dalla (8.7) e dalla (8.9) in Appendice:

$$\begin{cases} P_{O-} + P_{O+} = P_O \\ P_{O-} - P_{O+} = \alpha_r \cdot P_O \end{cases}$$

Nota: la seconda equazione del sistema permette di esprimere in Watt la massima differenza di potenza ammessa tra i due semi-bus del convertitore conoscendo la potenza d'uscita totale. Assumendo che il controllore per il bilanciamento delle tensioni parziali funzioni a dovere, è possibile fare lo stesso ragionamento con le correnti assorbite.

3.8 Forma d'onda del segnale portante: dente di sega vs triangolare

I circuiti integrati disponibili per il controllo della corrente d'ingresso nei *Power Factor Corrector* monofase sono spesso utilizzati per realizzare semplici controllori di corrente per ciascuna fase di un raddrizzatore PWM trifase. Così facendo però, ciascuna corrente d'ingresso è controllata in modo indipendente, nonostante le tre fasi siano mutuamente accoppiate (la somma delle correnti è nulla se il centro stella della rete di alimentazione in ingresso e il nodo centrale d'uscita capacitivo non sono cortocircuitati). Il mancato sfruttamento dell'accoppiamento tra le fasi porta ad un aumento dell'ampiezza delle armoniche al crescere della frequenza di commutazione e si ha come effetto generale un aumento del *ripple* della corrente d'ingresso.

Di seguito sono analizzati i vantaggi di uno schema di modulazione che sfrutta l'accoppiamento tra le fasi ed è mostrata la differenza tra una rampa di confronto per la corrente a dente di sega e triangolare. In particolare, sincronizzando le portanti dei controllori di corrente di ciascuna fase il *ripple* della corrente di fase può essere ridotto significativamente. L'utilizzo di una forma d'onda triangolare piuttosto che una forma d'onda a dente di sega per la rampa di confronto della corrente risulta in un'ulteriore riduzione dell'ampiezza delle armoniche spurie con la frequenza di commutazione del convertitore. I risultati di questa analisi sono validi in generale per sistemi raddrizzatori PWM trifase, l'analisi qui mostrata fa riferimento alla topologia Vienna.

3.8.1 Accoppiamento delle fasi

Come mostrato nel capitolo 2, la forma d'onda della corrente assorbita dal convertitore è definita dalla differenza di tensione imposta ai capi sugli induttori in ingresso:

$$V_{L,i} = L_N \frac{di_{N,i}}{dt} = V_{N,i} - V'_{U,i} \quad (3.27)$$

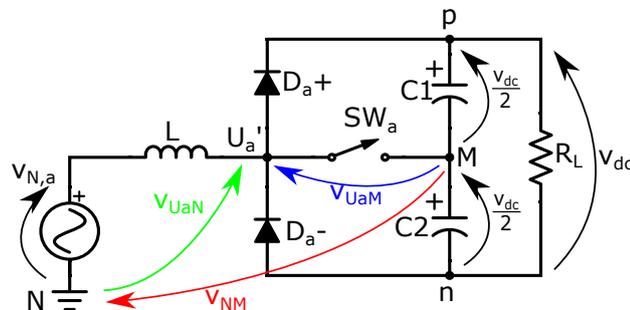


Figura 3.15: Circuito equivalente monofase usato come riferimento

È importante notare come la tensione in ingresso al ponte raddrizzatore $V'_{U,i}$ (riferita al neutro N), non dipende solamente da $V_{U,i}$ (riferita al nodo centrale d'uscita M)

$$V_{U,i} = \begin{cases} \frac{V_{DC}}{2}, & \text{se } SW_i = 0 \\ 0, & \text{se } SW_i = 1 \end{cases}$$

ma anche dallo stato degli interruttori delle altre fasi, a causa dell'influenza sulla differenza di tensione tra i nodi N ed M .

Come già mostrato in precedenza, partendo da:

$$\begin{aligned} L_N \frac{di_{N,a}}{dt} &= v_{N,a} - v_{U_a M} + v_{NM} \\ L_N \frac{di_{N,b}}{dt} &= v_{N,b} - v_{U_b M} + v_{NM} \\ L_N \frac{di_{N,c}}{dt} &= v_{N,c} - v_{U_c M} + v_{NM} \end{aligned}$$

Imponendo le condizioni

$$v_{N,a} + v_{N,b} + v_{N,c} = 0 \quad i_{N,a} + i_{N,b} + i_{N,c} = 0$$

si ricava l'espressione

$$v_{NM} = \frac{1}{3} (v_{U_a M} + v_{U_b M} + v_{U_c M})$$

Se si collegano tra loro i nodi N ed M si forza a zero la tensione v_{NM} , ovvero si è eliminato l'accoppiamento tra le fasi, rendendo il raddrizzatore trifase nient'altro che tre singoli raddrizzatori monofase indipendenti collegati in parallelo in uscita. In accordo con l'equazione (3.27), in questo caso la forma della corrente d'ingresso $i_{N,i}$ dipende esclusivamente dallo stato della fase corrispondente i .

L'accoppiamento delle fasi porta ad un incremento del numero di livelli disponibili per la tensione sintetizzabile in ingresso al ponte raddrizzatore $V'_{U,i}$, ne consegue un aumento della risoluzione equivalente per il controllo della corrente d'ingresso. Infatti, applicando uno schema di modulazione che tenga conto del mutuo accoppiamento delle fasi si riduce l'ampiezza delle armoniche spurie della corrente d'ingresso riducendone la distorsione armonica al crescere della frequenza di commutazione. In figura (3.16a) è mostrato l'andamento nel tempo della tensione del nodo centrale in ingresso a' misurata rispetto al neutro quando le fasi sono accoppiate. Si nota come ci siano 9 livelli di tensione disponibili. In figura (3.16b) la stessa tensione è mostrata in condizione di fasi non accoppiate: il nodo centrale d'uscita 'M' è stato collegato al conduttore di neutro. Si nota come in questo caso i livelli di tensione disponibili sono solamente 3. Risulta dunque evidente come nel caso di fasi accoppiate, avendo a disposizione il triplo dei livelli di tensione, l'approssimazione ad una

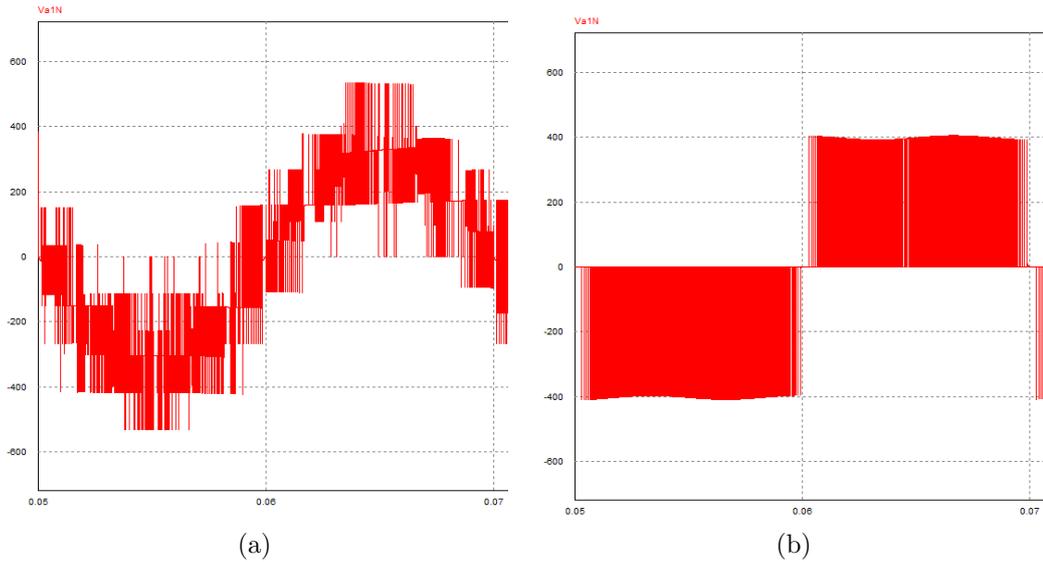


Figura 3.16: Tensione del nodo centrale in ingresso (a') misurata rispetto al neutro

forma d'onda sinusoidale sia molto più accurata. Ciò consente quindi di modellare meglio la forma d'onda della corrente assorbita dalla rete elettrica riducendone sensibilmente il contenuto armonico.

3.8.2 Sequenza di commutazione

Come mostrato in figura (3.17), l'intersezione tra il segnale di controllo e la portante definisce la sequenza di commutazione (000)-(010)-(011)-(111) per $i_{N,a} > 0$, $i_{N,b} < 0$ e $i_{N,c} < 0$ (o equivalentemente $v_{N,a} > 0$, $v_{N,b} < 0$ e $v_{N,c} < 0$) e il tempo di accensione (*ON time*) di ogni stato.

Le forme d'onda ottenute vanno invertite logicamente per correnti (e quindi tensioni) d'ingresso negative, si ottiene quindi la sequenza di commutazione effettiva (011)-(001)-(000)-(100).

NOTA: il segnale di controllo, che varia alla frequenza fondamentale di linea f_{line} , è considerato costante durante un periodo dell'impulso di commutazione $T_P = \frac{1}{f_P}$, essendo $f_P \gg f_{line}$. Gli stati adiacenti nella sequenza di commutazione ottenuta presentano distanza di Hamming unitaria, il che vale a dire che tra uno stato e quello adiacente commuterà solamente uno *switch* bidirezionale, realizzato con due transistor di potenza. Questo tipo di sequenza è definita sequenza ottimale in quanto permette di ridurre al minimo la potenza dissipata in commutazione. Tale sequenza ottimale è la stessa sequenza richiesta per la modulazione SVPWM (*Space Vector Pulse Width Modulation*).

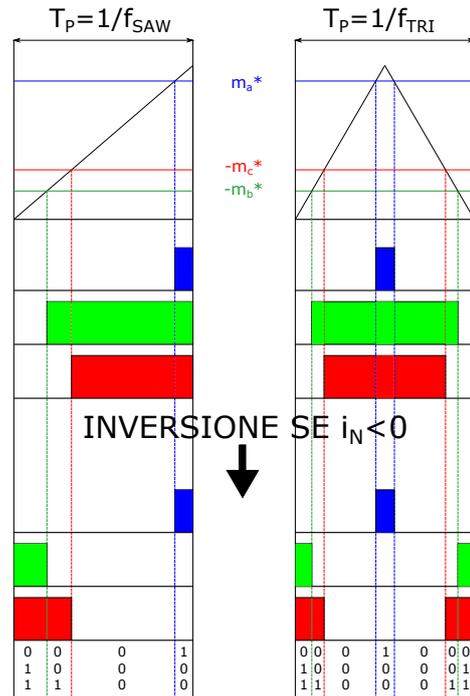


Figura 3.17: Sequenza di commutazione: portante a dente di sega vs triangolare

3.8.3 Portanti asincrone a dente di sega

I controllori di corrente per sistemi AC/DC monofase possono essere realizzati facilmente con circuiti integrati *ad hoc*. Dal momento che per un sistema monofase non è importante se il segnale portante presenta una forma d'onda triangolare oppure a dente di sega, i circuiti integrati tipicamente implementano la seconda, la quale è relativamente più semplice da realizzare. Per realizzare il circuito di controllo per un sistema AC/DC trifase, in prima analisi, si potrebbero utilizzare tre controllori monofase indipendenti per una soluzione semplice ed economica. Tuttavia, questo tipo di soluzione non sfrutta i vantaggi dell'accoppiamento mutuo delle tre fasi e quindi porta ad un aumento del *ripple* della corrente assorbita all'aumentare della frequenza di commutazione rispetto ad uno schema di controllo coordinato per le tre fasi.

3.8.4 Portanti sincronizzate a dente di sega

Per sfruttare l'accoppiamento mutuo delle fasi è necessario che le portanti dei tre controllori di corrente siano sincronizzate, ovvero devono avere stessa frequenza e stessa fase. Questo può essere ottenuto con qualche componente aggiuntivo, oppure in modo molto semplice se si utilizza un controllore digitale (DSP o microcontrollore) ed ha come risultato una significativa riduzione delle armoniche spurie della

corrente e di conseguenza del *ripple* rispetto al caso dei tre controllori di corrente indipendenti.

3.8.5 Portanti sincronizzate triangolari

L'utilizzo di un singolo segnale portante triangolare per il confronto di corrente in un sistema AC/DC PWM trifase ha come effetto la riduzione teorica del *ripple* della corrente d'ingresso pari al 60%, rispetto al caso di segnale a dente di sega, a parità di perdite di commutazione. Quindi, al fine di ottenere un sistema con comportamento ottimizzato e/o minimo *ripple* della corrente d'ingresso è necessario ricorrere ad uno schema di modulazione basato su una portante triangolare.

Una spiegazione teorica dei vantaggi di questo tipo di segnale portante può essere fornita facendo riferimento alla figura (3.17). La commutazione dei transistor di potenza SW_a, SW_b e SW_c è definita dall'intersezione del segnale di controllo con la portante. Lo stato del sistema è definito dalle triplette $(SW_a \ SW_b \ SW_c) = (011) - (001) - (000) - (100)$. Come evidenziato dalla *space vector analysis* sulla tensione generata in ingresso al ponte raddrizzatore, è necessario applicare 4 stati di commutazione all'interno di un semiperiodo $\frac{T_P}{2}$ del segnale portante (dove T_P è il periodo della portante) per ottenere il minimo *ripple* sulla corrente sinusoidale d'ingresso. Il valore assoluto del *ripple* di corrente dipende dalla frequenza della portante: maggiore è la frequenza di commutazione minore sarà la distorsione armonica e quindi il *ripple* della corrente d'ingresso. Tuttavia, al crescere della frequenza di commutazione cresce anche la potenza dissipata in commutazione (*switching losses*).

Nel caso di portante triangolare, gli stati (011), (001), (000) vengono applicati due volte durante un periodo intero $T_P = \frac{1}{f_{TRI}}$ della portante, nonostante ciò, i 3 interruttori di potenza presentano esattamente le stesse perdite di commutazione del caso della portante a dente di sega. La doppia applicazione di tre stati di commutazione su quattro riduce il *ripple* della corrente assorbita dal PFC di un fattore circa pari al 60% [7].

In generale, per un segnale portante di forma triangolare, a differenza di quanto invece accade per un segnale a dente di sega, non avvengono commutazioni simultanee di tutti e tre gli *switch* bidirezionali alla fine di ogni periodo T_P : in qualsiasi momento due stati adiacenti differiscono solamente per lo stato di un unico *switch*. Di conseguenza, durante ciascun periodo T_P è come se fosse applicata una sequenza di commutazione formata da 6 stati anziché solo da 4. In prima approssimazione questo è equivalente ad un aumento della frequenza della portante a dente di sega di un fattore $\frac{6}{4}$ e corrisponde ad una riduzione dell'ampiezza del *ripple* della corrente di fase di un fattore $\frac{2}{3} \approx 60\%$ dal momento che il *ripple* di corrente è inversamente proporzionale alla frequenza di commutazione del convertitore.

Capitolo 4

Dimensionamento

In questo capitolo sono illustrate le specifiche di progetto per il convertitore Vienna e i criteri utilizzati per il dimensionamento, evidenziando le scelte operative che hanno portato alla scelta dei determinati valori dei vari componenti del circuito. Non meno importante, verranno evidenziati gli stress che i vari componenti devono essere in grado di sopportare durante il funzionamento a regime del convertitore.

4.1 Specifiche

Lo scopo di questa tesi è l'analisi di una *evaluation board* della *Texas Instruments* (*TIDM-1000*) con l'obiettivo di sviluppare una versione *custom* in grado di gestire una potenza maggiore, in particolare si è deciso di emulare le caratteristiche di un caricabatterie per applicazioni *automotive*: in particolare un OBC a 11 kW. Il convertitore verrà collegato direttamente all'alimentazione trifase industriale a 50 Hz e fornirà in uscita una tensione di *bus* pari a 800 V, la potenza di uscita nominale è di 11 kW.

Per quanto riguarda la frequenza di commutazione dello stadio di potenza si è scelto arbitrariamente di utilizzare una frequenza pari a 30 kHz, sebbene si sia deciso di implementare gli interruttori tramite MOSFET, si è stabilito di utilizzare una frequenza di *switching* non troppo elevata al fine di minimizzare la potenza dissipata in commutazione, la quale è direttamente proporzionale alla frequenza di commutazione, e anche per minimizzare gli effetti indesiderati e potenzialmente dannosi delle capacità e induttanze parassite del circuito. Il rovescio della medaglia di questa scelta operativa sta nel fatto che il *ripple* della corrente d'ingresso è inversamente proporzionale alla frequenza di commutazione, ne consegue il fatto che gli induttori in ingresso, a parità di *ripple*, saranno più grossi sia come valore che come dimensione rispetto ad un convertitore che opera a frequenza più elevata. In tabella (4.1) sono riassunte le principali specifiche del convertitore.

Tensione d'ingresso (fase-fase)	$V_{IN(L-L)RMS}$	400 V
Frequenza di rete	f_{LINE}	50 Hz
Frequenza di commutazione	f_{SW}	30 kHz
Tensione d'uscita nominale	V_{BUS}, V_{OUT}	800 V
Potenza d'uscita nominale	P_{OUT}	11 kW

Tabella 4.1: Specifiche

4.2 Scelta degli induttori di *boost*

I parametri fondamentali per il corretto dimensionamento degli induttori in ingresso sono:

- l'induttanza dell'avvolgimento, la quale è strettamente legata al massimo valore di *ripple* della corrente d'ingresso che si ritiene tollerabile;
- la corrente di picco, la quale serve per la scelta del nucleo ferromagnetico attorno al quale l'induttore sarà avvolto, è necessario scegliere un nucleo che non saturi al passaggio della corrente nominale;
- il valore efficace della corrente, questo parametro serve per determinare la sezione minima del cavo che verrà utilizzato, il quale si scalda per effetto Joule e se la temperatura è troppo elevata potrebbe deteriorarsi o addirittura fondersi.

Il valore dell'induttanza è stato calcolato utilizzando la formula

$$L = \frac{\frac{V_{OUT}}{2}}{4 \cdot f_{SW} \cdot \Delta i_{pp,max}} \quad (4.1)$$

dalla quale è possibile isolare il valore picco-picco del *ripple*, ottenendo

$$\Delta i_{pp,max} = \frac{\frac{V_{OUT}}{2}}{4 \cdot f_{SW} \cdot L} \quad (4.2)$$

Quest'ultima equazione mostra come il valore picco-picco del *ripple* della corrente d'ingresso sia inversamente proporzionale all'induttanza e, come detto in precedenza, alla frequenza di commutazione; il grafico in figura (4.1) mostra l'andamento del *ripple* al variare dell'induttanza. Definita dunque la percentuale di *ripple* accettabile rispetto al valore della corrente di picco è possibile determinare il valore minimo dell'induttanza che garantisce un *ripple* in linea con le specifiche. L'equazione è ricavata calcolando il tratto di corrente con pendenza positiva durante il singolo periodo di commutazione: conoscendo la tensione ai capi dell'induttore è possibile

calcolare l'escursione della corrente, conoscendo la relazione tra *duty cycle* e indice di modulazione è possibile determinare la condizione di massimo *ripple* di corrente. La dimostrazione è presente nell'*application note* della scheda utilizzata [8].

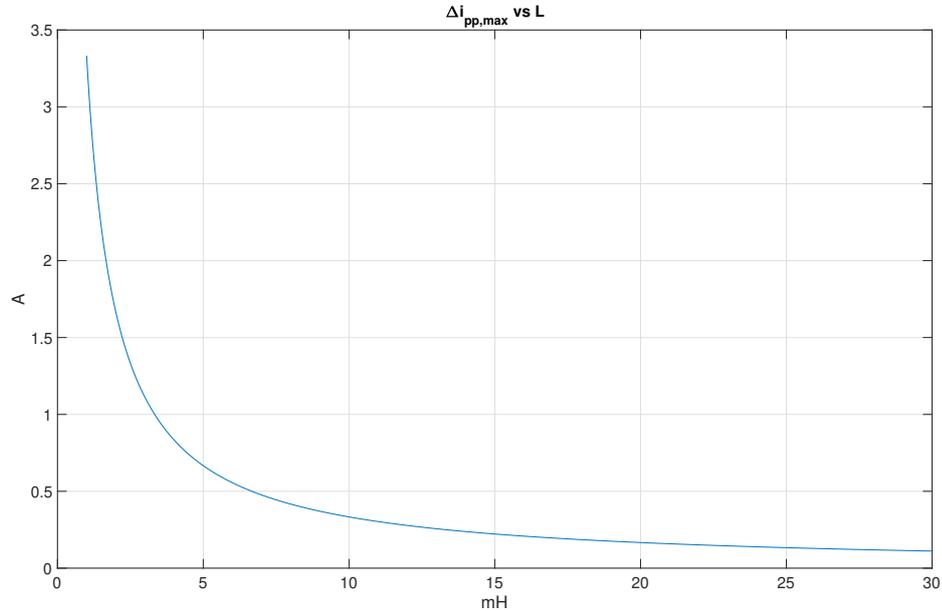


Figura 4.1: *Ripple* picco-picco della corrente d'ingresso al variare dell'induttanza di *boost*

La corrente di picco può essere facilmente calcolata mediante il bilanciamento della potenza in ingresso e in uscita, sapendo che:

$$P_{OUT} = \eta P_{IN} \quad (4.3)$$

$$P_{IN} = \frac{3}{2} \hat{V}_a \hat{I}_a \quad (4.4)$$

Sostituendo la (4.4) nella (4.3) e assumendo inizialmente un'efficienza $\eta = 1$, è possibile ottenere una stima del valore di picco della corrente d'ingresso (questo valore è il valore di picco della corrente assunta puramente sinusoidale, al quale andrà sommato il *ripple*):

$$\hat{I}_a = \frac{2 \cdot P_{OUT}}{3 \cdot \hat{V}_a \cdot \eta} = \frac{2 \cdot 11 \text{ kW}}{3 \cdot 326,6 \text{ V} \cdot 1} = 22,45 \text{ A} \quad (4.5)$$

Dove \hat{V}_a è il valore di picco della tensione d'ingresso misurata tra fase e neutro, ottenuto moltiplicando per $\sqrt{2}$ il valore efficace della tensione tra fase e neutro,

ottenuto a sua volta dividendo per $\sqrt{3}$ il valore efficace della tensione d'ingresso misurata tra due fasi.

Una stima del valore efficace della corrente d'ingresso può essere ottenuto trascurando il ripple, ottenendo dunque:

$$I_{a,RMS} = \frac{\hat{I}_a}{\sqrt{2}} = \frac{22,45 \text{ A}}{\sqrt{2}} = 15,88 \text{ A} \quad (4.6)$$

In modo arbitrario si è scelto di utilizzare 1,5 mH come valore dell'induttanza dei 3 induttori di *boost*, ottenendo quindi un *ripple* picco-picco pari a 2,22 A, pari quindi al 14% del valore di picco della corrente d'ingresso nominale.

I parametri fondamentali per la scelta degli induttori sono riassunti in tabella:

Induttanza	L	1,5 mH
Corrente di picco nominale	$\hat{I}_a + \frac{\Delta i_{ppmax}}{2}$	23,55 A
Corrente <i>RMS</i>	$I_{a,RMS}$	15,88 A

Tabella 4.2: Specifiche induttori

4.3 Scelta dei condensatori d'uscita

Tipicamente la potenza di uscita in un PFC ha un andamento sinusoidale, per garantire una tensione costante in uscita è quindi necessario inserire un banco di condensatori con lo scopo di accumulare energia durante la semionda positiva e rilasciarla al carico durante la semionda negativa della tensione di rete. I parametri principali per la scelta dei condensatori sono:

- la capacità, la quale influenza direttamente il *ripple* della tensione d'uscita;
- il valore efficace della corrente che scorre attraverso i condensatori, i quali si scaldano al passaggio di corrente per effetto Joule, dal momento presentano una resistenza serie equivalente (ESR) dovuta alle perdite del dielettrico. Se la temperatura del condensatore raggiunge livelli troppo elevati la vita del componente si accorcia o addirittura il condensatore potrebbe scoppiare.
- il valore di tensione massimo al quale il condensatore si trova sottoposto.

La capacità minima per garantire un determinato *ripple* di tensione è stata valutata utilizzando l'equazione (4.7) presa dall'*application note* della Texas Instruments [8]. L'equazione in questione deriva da un bilanciamento energetico tra l'energia accumulata nei condensatori di *bus* durante la semionda positiva della tensione di ingresso e l'energia ceduta al carico durante la semionda negativa, il tutto esteso ad un sistema trifase. Scegliendo opportunamente il valore di capacità dei condensatori in uscita è possibile intervenire sull'ampiezza del *ripple* di tensione sovrapposto alla continua in uscita al convertitore. Stando a quanto riportato dagli autori tale equazione potrebbe portare ad un sovradimensionamento dei condensatori e la capacità di *bus* andrebbe studiata in modo più approfondito a seconda del carico che viene collegato al convertitore, va quindi intesa come un riferimento progettuale. Per convertitori PFC trifase il *ripple* di potenza in uscita è relativamente piccolo dal momento che l'ingresso ha sempre un percorso diretto verso l'uscita, contrariamente a quanto accade per un PFC monofase.

$$C = \left(\frac{1}{3}\right) \frac{P_{OUT}}{4 \cdot f_{LINE} \cdot (V_{OUT}^2 - (V_{OUT} - \Delta V)^2)} \quad (4.7)$$

Dalla (4.7) è possibile ricavare il valore del *ripple* di tensione come funzione della capacità di *bus*:

$$\Delta V = V_{OUT} - \sqrt{V_{OUT}^2 - \frac{P_{OUT}}{12 \cdot C \cdot f_{LINE}}} \quad (4.8)$$

Da quest'ultima equazione ricavata risulta evidente come il *ripple* di tensione ΔV diminuisca al crescere della capacità di *bus*, come mostrato in figura (4.2).

La corrente efficace che scorre nei condensatori d'uscita è stata valutata empiricamente grazie all'equazione 4.9:

$$I_{C,RMS|\rho=0.5} = \hat{I}_a \sqrt{\frac{10\sqrt{3}M}{8\pi} - \frac{9M^2}{16}} = 22,45 \text{ A} \cdot \sqrt{\frac{10\sqrt{3} \cdot 0,8165}{8\pi} - \frac{9 \cdot 0,8165^2}{16}} = 9,73 \text{ A} \quad (4.9)$$

dove $M = \frac{\hat{V}_U}{\frac{1}{2}V_{OUT}} \simeq \frac{\hat{V}_N}{\frac{1}{2}V_{OUT}} = \frac{326,6 \text{ V}}{400 \text{ V}} = 0,8165$ è l'indice di modulazione, con \hat{V}_U la tensione di picco al nodo U in ingresso al ponte di diodi e \hat{V}_N la tensione di picco AC in ingresso, misurata rispetto al neutro. Tale equazione è frutto di uno sviluppo in serie della corrente RMS troncato ai primi due elementi. Deriva da un'analisi armonica della corrente in uscita (le armoniche che contribuiscono maggiormente alla corrente RMS attraverso i condensatori di uscita sono quelle con frequenza multipla di 3 rispetto alla fondamentale, quindi terza, sesta e nona armonica). Tale corrente è stata valutata per una distribuzione degli stati ridondanti simmetrica: $\rho_{--} = 0,5$ [6].

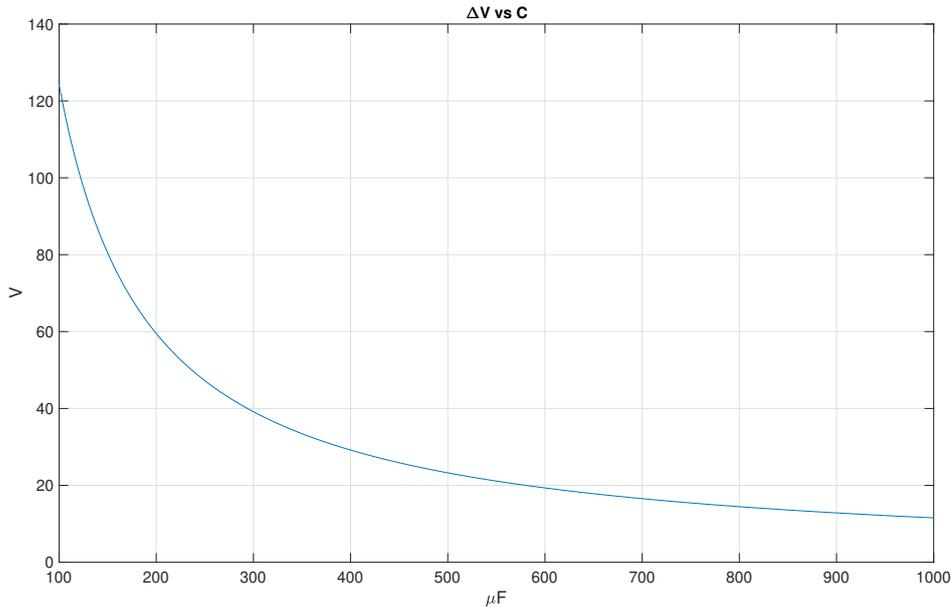


Figura 4.2: *Ripple* della tensione d'uscita al variare della capacità di *bus*

In modo arbitrario si è scelto come capacità di *bus* un valore di 400 μF , dal momento che il DC *bus* risulta diviso in due, per avere una tensione positiva rispetto al nodo centrale *M* e una negativa, ne consegue che anche la capacità debba essere divisa tra *bus* positivo e *bus* negativo. Così facendo in uscita si avranno due condensatori in serie, quindi la capacità di ciascun condensatore dovrà essere pari al doppio del valore calcolato, ovvero 800 μF . Visto il valore di capacità non appartenente alla serie *E6*, e vista l'elevata corrente RMS che i condensatori devono essere in grado di sopportare, ciascuna capacità sarà dunque ottenuta mettendo in parallelo otto condensatori da 100 μF . Ottenendo dunque la configurazione mostrata in figura (4.3).

I condensatori selezionati devono essere in grado di sopportare una tensione pari a metà della tensione di *bus*, ovvero devono sopportare almeno 400 V. Sono dunque stati selezionati dei condensatori con massima tensione applicabile pari a 450 V.

I parametri fondamentali per la scelta di ciascun condensatore elettrolitico d'uscita sono riassunti in tabella:

Come discusso in precedenza, è necessario che le tensioni del DC-*BUS* si ripartiscano equamente tra le due capacità equivalenti in uscita. Un controllo in reazione regola il *duty-cycle* del segnale che pilota i MOSFET in modo da bilanciare eventuali asimmetrie nella tensione d'uscita. Una buona prassi in questi casi può essere l'inserimento di due resistenze a cavallo del *BUS*. La causa principale dell'asimmetria della tensione d'uscita può essere identificata nella corrente di *leakage* dei

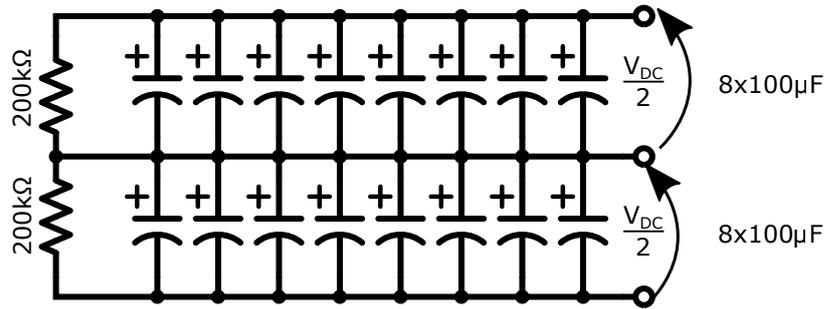


Figura 4.3: Configurazione condensatori DC bus

Capacità	C	100 μF
Corrente <i>RMS</i>	$\frac{I_{C,RMS}}{2}$	4,87 A
Tensione massima	V_{max}	450 V

Tabella 4.3: Specifiche condensatori

condensatori: essa è stata misurata sperimentalmente in laboratorio sui condensatori selezionati, ottenendo un valore indicativo pari a 50 μA . La corrente di perdita totale risulta quindi essere indicativamente pari a 400 μA , dal momento che vi sono otto condensatori in parallelo. Se il partitore di tensione posto a cavallo del *BUS* è dimensionato in modo che la corrente che vi scorre dentro è molto maggiore della corrente di perdita totale si avrà come effetto che la tensione del nodo centrale tende a restare ancorata a 0 V. Tuttavia la corrente che scorre nel partitore non deve essere troppo grossa perchè essa, sommata alla corrente di perdita dei condensatori, rappresenta una perdita di efficienza per il sistema.

Si è scelto di utilizzare due resistori da 200 k Ω , dimodoché la corrente totale sia (per una tensione di *BUS* nominale di 800 V) pari a

$$\frac{800 \text{ V}}{400 \text{ k}\Omega} = 2 \text{ mA}$$

ovvero 5 volte la corrente di perdita prevista nei condensatori.

E' dunque possibile stimare la potenza dissipata a causa di queste correnti (condensatori + partitore) come:

$$V_{BUS} \cdot (I_{partitore} + I_{leakage}) = 800 \text{ V} \cdot (2 \text{ mA} + 0,4 \text{ mA}) = 1,92 \text{ W}$$

tale perdita si traduce in una perdita di efficienza pari allo 0,017% in condizioni nominali ($P_{OUT} = 11 \text{ kW}$). Le resistenze poste a cavallo del *bus* presentano anche il vantaggio di scaricare i condensatori quando vengono rimossi l'alimentazione e il carico, anche se non è questo il loro primo scopo principale: la costante di tempo infatti risulta essere sull'ordine dei minuti.

Dall'equazione (4.8), con il valore di capacità selezionato ci si aspetta un ripple sulla tensione d'uscita pari a 29,18 V, quindi pari al 3,6% della tensione nominale.

4.4 Scelta dei diodi raddrizzatori

I diodi che compongono il ponte raddrizzatore in ingresso devono essere diodi veloci, in quanto devono poter commutare alla frequenza di *switching* ($f_{SW} = 30$ kHz). I parametri principali per il loro dimensionamento sono:

- la tensione di *breakdown* (o tensione di blocco), vale a dire la massima tensione tra catodo e anodo che il diodo è in grado di sopportare prima di iniziare a condurre una corrente elevata a seguito di fenomeni di valanga;
- la corrente di picco;
- la corrente *RMS*.

Facendo riferimento al circuito equivalente in figura (4.4) si nota facilmente che quando i MOSFET sono interdetti e la corrente d'ingresso è positiva, il diodo *D1* conduce e il nodo *U* si porta ad una tensione pari a $\frac{V_{DC}}{2}$ (trascurando la V_f del diodo *D1*) rispetto al nodo centrale d'uscita *M*. Il catodo del diodo *D2* si trova quindi a $+\frac{V_{DC}}{2}$ mentre l'anodo si trova a $-\frac{V_{DC}}{2}$. Di conseguenza il diodo *D2* deve essere in grado di sopportare una tensione pari a V_{DC} . Lo stesso discorso vale analogamente per il diodo *D1* quando la corrente d'ingresso è negativa. Ne consegue che i diodi del ponte raddrizzatore debbano avere una tensione di *breakdown* maggiore di V_{DC} , ovvero maggiore di 800 V. Si è scelto di utilizzare diodi *hyperfast* al silicio con tensione di *breakdown* pari a 1200 V per avere un margine di sicurezza, considerando che si sono trascurati i fenomeni di *overshoot* e di *ringing* dovuti alle induttanze e capacità parassite del circuito.

Stimare la corrente di picco che scorre nei diodi è piuttosto semplice, in quanto quando vengono portati in conduzione devono condurre tutta la corrente d'ingresso del circuito, ovvero la corrente

$$\hat{I}_a + \frac{\Delta i_{pp,max}}{2} = 22,45 \text{ A} + \frac{2,22 \text{ A}}{2} = 23,56 \text{ A},$$

calcolata nella sezione 4.2, equazione (4.5).

Si sceglieranno quindi diodi da 30 A.

Il valore efficace della corrente che scorre nei diodi del ponte raddrizzatore è stata stimata con l'equazione (4.10) [4]

$$I_{D,RMS} = \hat{I}_a \sqrt{\frac{2M}{3\pi}} = 9,34 \text{ A} \quad (4.10)$$

I parametri principali per la scelta dei diodi sono riassunti in tabella:

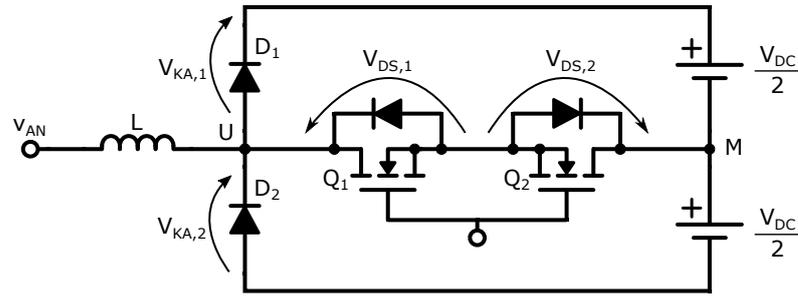


Figura 4.4: Circuito equivalente la per stima degli stress

Tensione di <i>breakdown</i>	V_{BD}	1200 V
Corrente di picco	$I_{D,pk}$	30 A
Corrente <i>RMS</i>	$I_{D,RMS}$	15,87 A

Tabella 4.4: Specifiche diodi

4.5 Scelta dei MOSFET di potenza

I parametri d'interesse per il dimensionamento dei MOSFET di potenza sono:

- la tensione di *breakdown* che il transistor deve essere in grado di sopportare;
- la $R_{DS(ON)}$ ovvero la resistenza misurata tra i terminali di *drain* e *source* quando il MOSFET è completamente acceso.

Facendo riferimento al circuito equivalente in figura (4.4), supponendo una tensione v_{AN} positiva, si nota che il *body diode* del transistor $Q2$ è in polarizzazione diretta, quindi quando $Q1$ è interdetto è sottoposto ad una tensione $V_{DS,1} = \frac{V_{DC}}{2} = 400$ V in quanto il suo terminale di *drain* si trova a $+\frac{V_{DC}}{2}$ perchè il diodo $D1$ conduce (trascurando la V_f di $D1$), mentre il terminale di *source* si trova allo stesso potenziale del nodo M . Analogamente, quando la tensione v_{AN} è negativa, il MOSFET $Q2$ deve essere in grado di reggere una tensione $V_{DS,2} = 400$ V. Per avere un certo margine di sicurezza si scelgono dunque dei transistor con una tensione di *breakdown* pari a 600 V/ 650 V, considerando inoltre che si sono trascurate le sovratensioni dovute alle induttanze parassite del circuito.

I criteri per la scelta della $R_{DS(ON)}$ dei MOSFET possono essere molteplici: si può scegliere di ragionare sulla base dell'efficienza, ovvero conoscendo la potenza d'uscita del circuito nominale è possibile stabilire un *budget* di potenza dissipata sui transistor (potenza di conduzione statica più potenza di commutazione) che si è disposti a tollerare e sulla base di questo stabilire quale è la massima resistenza di canale che soddisfa questa condizione; oppure si può ragionare sulla caduta di tensione, data dal prodotto della corrente di *drain* e la $R_{DS(ON)}$, che si è disposti a

tollerare.

Per la scelta della $R_{DS(ON)}$ dei MOSFET di questo progetto si è scelto di seguire la seconda via. Sebbene non sia strettamente necessario accendere entrambi i MOSFET di un ramo contemporaneamente dal momento che, essendo collegati in antiserie, uno di essi condurrà la corrente tra *drain* e *source* in modo canonico e l'altro potrebbe condurre la corrente tra *source* e *drain* attraverso il suo *body diode*. Risulta comunque conveniente accenderli entrambi per avere una minore caduta di tensione, infatti il *body diode* presente nei MOSFET discreti è da considerarsi una giunzione parassita e quindi non ottimizzata.

Avendo quindi deciso di portare entrambi i transistor di uno stesso ramo in conduzione, si è scelto in modo arbitrario di tollerare una caduta di tensione sulla serie dei due *switch* pari all'1% della tensione di mezzo *DC bus*. La massima caduta di tensione tollerata su ciascun MOSFET è quindi $V_{SW,max} = 2$ V.

Il caso peggiore si ha nella condizione in cui la corrente nei transistor è massima:

$$I_{SW,pk} = \hat{I}_a + \frac{\Delta_{i_{pp,max}}}{2} = 22,45 \text{ A} + \frac{2,22 \text{ A}}{2} = 23,56 \text{ A}$$

A questo punto è possibile scrivere una disequazione e risolvere per $R_{DS(ON),hot}$:

$$V_{SW} = R_{DS(ON),hot} \cdot I_{SW,pk} < V_{SW,max} \quad \rightarrow \quad R_{DS(ON),hot} < \frac{2 \text{ V}}{23,56 \text{ A}} = 85 \text{ m}\Omega$$

$R_{DS(ON),hot}$ indica il valore della resistenza di canale alla temperatura di lavoro, nei datasheet tipicamente viene indicato il valore della resistenza di canale a temperatura ambiente ($R_{DS(ON),cold}$, @25°C), tale valore è ottenibile a partire dalla resistenza di canale alla temperatura di lavoro dividendola per un valore compreso tra 1,5 e 2 (tipicamente, per mosfet al silicio). Optando per una scelta conservativa si è stabilito di dividere per 2, ottenendo:

$$R_{DS(ON),cold} = \frac{R_{DS(ON),hot}}{2} \quad \rightarrow \quad R_{DS(ON),cold} < 42,5 \text{ m}\Omega$$

I parametri principali per la scelta dei MOSFET sono riassunti in tabella:

Tensione di <i>breakdown</i>	$V_{DS,max}$	600 V/650 V
Resistenza di canale	$R_{DS(ON),cold}$	< 42,5 mΩ

Tabella 4.5: Specifiche MOSFET

4.6 Misurazione della tensione di *BUS*

Come evidenziato nei capitoli precedenti, per chiudere l'anello di reazione è necessario misurare la tensione del *BUS* DC. Entrambe le tensioni di *BUS*, positiva e

negativa, sono misurate dall'ADC del microcontrollore, dopo essere state scalate e filtrate rispettivamente dai circuiti in figura (4.5) e (4.6).

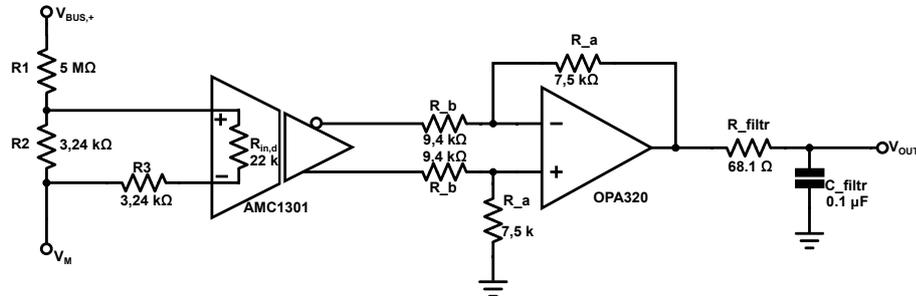


Figura 4.5: Condizionamento segnale *BUS* positivo

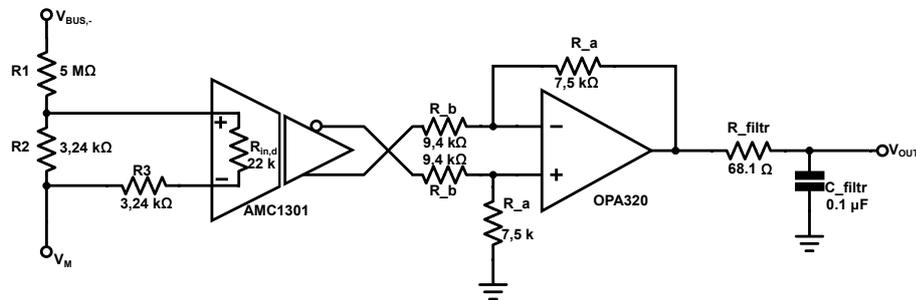


Figura 4.6: Condizionamento segnale *BUS* negativo

Facendo riferimento al circuito in figura (4.5) si nota come il circuito sia costituito da quattro blocchi: partitore di tensione, amplificatore differenziale isolato, amplificatore differenziale e filtro RC. Come amplificatore differenziale isolato si è utilizzato un AMC1301. Questo dispositivo, usato insieme ad un alimentatore isolato, evita che le correnti di disturbo presenti in un nodo ad alta tensione di modo comune entrino nel ground locale e possano danneggiare o interferire con i circuiti di *sensing*. Tale amplificatore presenta una resistenza d'ingresso di modo differenziale $R_{in,d}$ pari a 22 kΩ, quindi relativamente bassa, infatti è necessario tenerne conto al fine di evitare grossolani errori di guadagno. La tensione in ingresso all'amplificatore isolato deve essere all'interno della *range* $[-250 \text{ mV}, +250 \text{ mV}]$ per lavorare in linearità. Il guadagno dell'amplificatore è fisso ed è pari a 8,2. Tale amplificatore opera già un primo filtraggio di tipo passa-basso in ingresso alla catena di condizionamento del segnale al fine di contenere il rumore.

Il partitore di tensione in ingresso all'amplificatore ha lo scopo di scalare il valore della tensione da misurare affinché rientri all'interno della dinamica d'ingresso dell'AMC1301. Per avere un certo margine di controllabilità del *Vienna Rectifier* si è deciso di dimensionare il circuito di misura della tensione d'uscita in modo che riesca a misurare una tensione di *BUS* massima pari a 1000 V. La tensione massima di ogni mezzo *BUS* sarà dunque 500 V e il partitore di tensione dovrà avere un

guadagno pari a:

$$G_{partitore} = \frac{V_{fullscale,AMC1301}}{V_{BUS,+ max}} = \frac{250 \text{ mV}}{500 \text{ V}} = 5 \cdot 10^{-4}$$

Da un punto di vista circuitale (tenendo conto della resistenza d'ingresso differenziale e della resistenza $R3$ che serve a minimizzare l'errore introdotto dalla correnti di *bias* dell'amplificatore) il guadagno dell'amplificatore risulta:

$$G_{partitore} = \frac{(R3 + R_{in,d})//R2}{R1 + [(R3 + R_{in,d})//R2]} \cdot \frac{R_{in,d}}{R_{in,d} + R3}$$

Dal momento che la resistenza totale del partitore è dominata dalla resistenza da 5 M Ω , risulta che la anche dissipazione di potenza è governata da questa resistenza. Il progetto di questa semplice rete resistiva, tenendo conto della relativamente bassa resistenza d'ingresso dell'amplificatore è ulteriormente semplificata dall'utilizzo di un foglio di calcolo Excel fornito sul sito dalla Texas Instruments, il quale richiede come input la massima tensione da misurare e la massima potenza dissipabile dal partitore. L'uscita dell'amplificatore isolato è differenziale e presenta una tensione di modo comune pari a 2 V per costruzione, pertanto è necessaria l'introduzione di un secondo stadio di amplificazione che faccia la differenza degli ingressi in modo da eliminare il modo comune. Inoltre, questo secondo stadio trasforma il segnale differenziale dello stadio precedente in un segnale di tipo *single-ended*. Infine offre la possibilità di introdurre un fattore di guadagno pari a $\frac{R_a}{R_b}$ in modo da far combaciare la dinamica d'uscita dello stadio precedente con la dinamica d'ingresso del convertitore analogico-digitale. Infine, il filtro RC introduce un polo a $f = \frac{1}{2\pi \cdot R_{filtr} \cdot C_{filtr}} = 23,37 \text{ kHz}$ per limitare la banda e ridurre il livello di rumore catturato lungo la catena. Tale filtro è stato inserito anche per evitare problematiche legate all'*aliasing*, presenta infatti un polo ad una frequenza molto prossima $\frac{f_{sampling}}{2} = \frac{50 \text{ kHz}}{2} = 25 \text{ kHz}$.

La funzione di trasferimento che lega la tensione di un *semi-BUS* e la tensione campionata dall'ADC, risulta quindi (in continua):

$$\begin{aligned} G_{V_{BUS,+} \rightarrow V_{OUT}} &= G_{partitore} \cdot G_{AMC1301} \cdot G_{secondo_stadio} = \\ &= \frac{(R3 + R_{in,d})//R2}{R1 + [(R3 + R_{in,d})//R2]} \frac{R_{in,d}}{R_{in,d} + R3} \cdot 8,2 \cdot \frac{R_a}{R_b} = \\ &= \frac{(3,24 \text{ k}\Omega + 22 \text{ k}\Omega)//3,24 \text{ k}\Omega}{5 \text{ M}\Omega + [(3,24 \text{ k}\Omega + 22 \text{ k}\Omega)//3,24 \text{ k}\Omega]} \frac{22 \text{ k}\Omega}{22 \text{ k}\Omega + 3,24 \text{ k}\Omega} \cdot 8,2 \cdot \frac{7,5 \text{ k}\Omega}{9,4 \text{ k}\Omega} = 3,273 \cdot 10^{-3} \end{aligned} \quad (4.11)$$

Il valore nominale della tensione V_{OUT} quando il *semi-BUS* è carico alla tensione di lavoro nominale (400 V) risulta quindi:

$$V_{OUT} = V_{BUS,+} \cdot G_{V_{BUS,+} \rightarrow V_{OUT}} = 400 \text{ V} \cdot 3,273 \cdot 10^{-3} = 1.3092 \text{ V}$$

4.7 Misurazione della tensione di linea

La tensione di linea deve essere misurata perchè una sua versione riscalata funge da riferimento per la corrente, dal momento che il *Vienna Rectifier* deve lavorare come PFC. Il circuito di misura è molto simile a quello utilizzato per misurare la tensione del *BUS DC*; lo schema elettrico è riportato in figura (4.7). In questo circuito viene sfruttata la dinamica d'ingresso bipolare dell'AMC1301, la differenza sostanziale rispetto al circuito della sezione precedente sta nel fatto che il secondo stadio di amplificazione introduce un offset pari a metà della tensione di riferimento utilizzata per l'ADC del microcontrollore. In questo modo la tensione V_{OUT} può oscillare attorno al centro della dinamica dell'ADC, crescendo quando V_{ac} è positiva e decrescendo quando invece è negativa. La funzione di trasferimento che lega la tensione di linea e la tensione campionata dall'ADC, risulta quindi:

$$\begin{aligned}
 G_{V_{ac} \rightarrow V_{OUT}} &= G_{partitore} \cdot G_{AMC1301} \cdot G_{secondo_stadio} = \\
 &= \frac{(R3 + R_{in,d}) // R2}{R1 + [(R3 + R_{in,d}) // R2]} \frac{R_{in,d}}{R_{in,d} + R3} \cdot 8,2 \cdot \frac{R_a}{R_b} = \\
 &= \frac{(2 \text{ k}\Omega + 22 \text{ k}\Omega) // 2 \text{ k}\Omega}{3 \text{ M}\Omega + [(2 \text{ k}\Omega + 22 \text{ k}\Omega) // 2 \text{ k}\Omega]} \frac{22 \text{ k}\Omega}{22 \text{ k}\Omega + 2 \text{ k}\Omega} \cdot 8,2 \cdot \frac{7,5 \text{ k}\Omega}{9,4 \text{ k}\Omega} = 3,6884 \cdot 10^{-3}
 \end{aligned} \tag{4.12}$$

dove si è trascurata l'attenuazione introdotta dal filtro RC dal momento che la frequenza del segnale (50 Hz) è distante più di due decadi dal polo del filtro passa-basso (23,37 kHz).

NOTA: in questa catena di condizionamento di segnale non sono stati inseriti ulteriori filtri passa-basso in ingresso: è vero che tali filtri migliorano il rapporto segnale rumore e aiutano a mantenere in linearità gli stadi successivi, tuttavia introducono un ritardo di fase al segnale letto. Dal momento che ritardi diversi tra le letture della tensione di fase e della corrente di fase potrebbero portare ad un funzionamento non ottimale del Vienna come PFC si è preferito non introdurre filtri in ingresso.

Il valore nominale della tensione V_{OUT} quando la tensione di linea è al suo valore di picco risulta quindi (picco positivo e negativo rispettivamente):

$$V_{OUT} = +\hat{V}_{ac} \cdot G_{V_{BUS,+} \rightarrow V_{OUT}} + \frac{V_{REF_ADC}}{2} = +230 \text{ V} \cdot \sqrt{2} \cdot 3,6884 \cdot 10^{-3} + 1,65 \text{ V} = 2,85 \text{ V}$$

$$V_{OUT} = -\hat{V}_{ac} \cdot G_{V_{BUS,+} \rightarrow V_{OUT}} + \frac{V_{REF_ADC}}{2} = -230 \text{ V} \cdot \sqrt{2} \cdot 3,6884 \cdot 10^{-3} + 1,65 \text{ V} = 0,45 \text{ V}$$

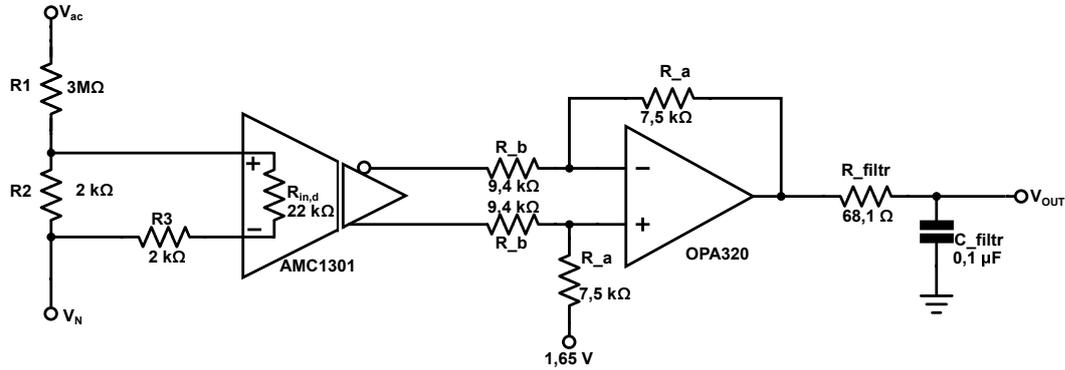


Figura 4.7: Condizionamento segnale tensione di linea

4.8 Misurazione della corrente nell'induttore

Per poter controllare la corrente nell'induttore e farle assumere una forma sinusoidale è necessario misurarla per chiudere l'anello di reazione.

4.8.1 Sensore *Fluxgate*

Si è scelto di utilizzare come trasduttore di corrente il *CASR 15*, basato su un sensore *fluxgate*. Tale trasduttore è un sensore di corrente ad anello chiuso, il principio di funzionamento è relativamente semplice: si fa scorrere la corrente da misurare nel primario di un trasformatore avvolto attorno ad un nucleo ferromagnetico. Attorno allo stesso nucleo ferromagnetico vi è un avvolgimento di compensazione nel quale viene iniettata una corrente proporzionale alla densità di flusso magnetico letta attraverso il sensore *fluxgate*. L'anello di reazione è progettato in modo che venga iniettata una corrente nell'avvolgimento di compensazione tale da annullare la densità di flusso magnetico nel nucleo: in serie a questo avvolgimento vi è una resistenza, la tensione ai cui capi, opportunamente riscalata rappresenta, la lettura di corrente. In tabella (4.6) sono riassunte le principali caratteristiche del sensore selezionato.

Corrente nominale, $I_{PN,RMS}$	15 A
Massima corrente misurabile (RMS)	51 A
Banda, ± 1 dB	200 kHz
Sensibilità, G	41,7 mV/A
Riferimento interno, V_{REF}	2,5 V

Tabella 4.6: Caratteristiche sensore corrente

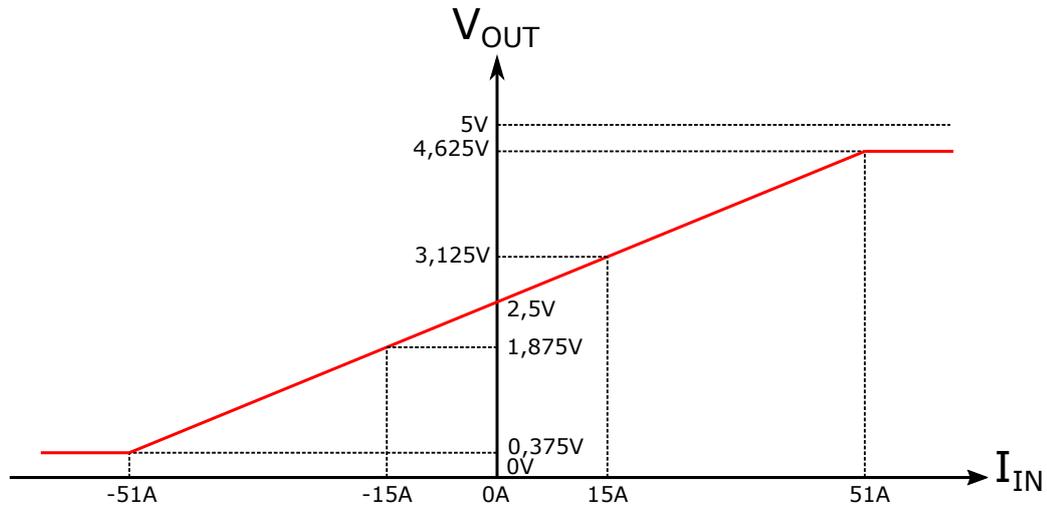


Figura 4.8: Caratteristica ingresso-uscita del sensore di corrente CASR-15

La caratteristica ingresso-uscita del sensore è riportata in figura (4.13) dalla quale è possibile derivare l'equazione che lega la corrente d'ingresso alla tensione d'uscita:

$$V_{OUT} = V_{REF} \pm (G \cdot I_P) = V_{REF} \pm \left(G \cdot I_{PN} \cdot \frac{I_P}{I_{PN}} \right) =$$

$$2,5 \text{ V} \pm (41,7 \text{ mV/A} \cdot I_P) = 2,5 \text{ V} \pm \left(0,625 \text{ V} \cdot \frac{I_P}{I_{PN}} \right) \quad (4.13)$$

Dove I_P è la corrente da misurare che scorre nel primario.

NOTA: nell'equazione (4.13) i valori negativi di corrente efficace vanno interpretati come corrente che scorre nel verso opposto rispetto a quello indicato sul sensore. Si ricorda che dal punto di vista elettrico una corrente efficace negativa non ha alcun senso, dal momento che la è frutto di un'operazione di elevamento al quadrato.

Il circuito di principio utilizzato per la lettura della corrente nell'induttore è riportato nello schema elettrico in figura (4.9).

La tensione V_{OUT} campionata dal convertitore analogico-digitale del microcontrollore risulta quindi:

$$V_{OUT} = V_{REF} \pm \left(G \cdot I_{PN} \cdot \frac{I_L}{I_{PN}} \right) \cdot \frac{330 \text{ k}\Omega}{499 \text{ k}\Omega} =$$

$$2,5 \text{ V} \pm \left(0,625 \text{ V} \cdot \frac{I_P}{I_{PN}} \right) \cdot \frac{330 \text{ k}\Omega}{499 \text{ k}\Omega} =$$

$$2,5 \text{ V} \pm \left(0,625 \text{ V} \cdot \frac{I_P}{15 \text{ A}} \right) \cdot 0,661 \quad (4.14)$$

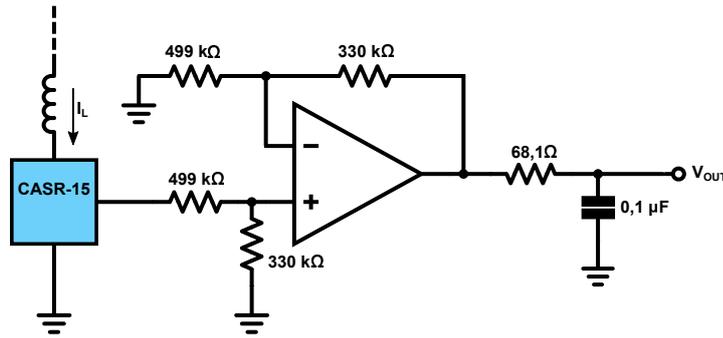


Figura 4.9: Schema elettrico di principio, condizionamento segnale corrente dell'induttore

In condizioni di lavoro nominali la corrente efficace che scorre nell'induttore è pari a 15,88 A, equazione (4.6). Per tale valore di corrente la tensione campionata dall'ADC del microcontrollore vale:

$$2,5 \text{ V} \pm \left(0,625 \text{ V} \cdot \frac{15,88 \text{ A}}{15 \text{ A}} \right) \cdot 0,661 = 2,089 \text{ V}. \quad (4.15)$$

4.8.2 Resistenza di *shunt*

Sulla *evaluation board* della Texas Instruments presa come progetto di riferimento la lettura della corrente negli induttori è realizzata anche attraverso la misura della caduta di tensione ai capi di una resistenza di *shunt* posta in serie a ciascun induttore. Tale caduta di tensione, in particolare, viene letta attraverso un AMC1305: un modulatore delta-sigma di precisione con i circuiti di output separati dai circuiti d'ingresso tramite una doppia barriera d'isolamento capacitiva, resistente alle interferenze di natura magnetica. Tale integrato opera anche un primo filtraggio di tipo passa-basso sul segnale di ingresso in modo da ridurre il rumore ad alta frequenza che potrebbe essere iniettato nella catena di condizionamento del segnale. Lo *stream* di bit in uscita dal delta-sigma viene decimato attraverso un filtro digitale integrato nel microcontrollore della scheda di controllo. Il sensore utilizzato presenta una dinamica d'ingresso bipolare di 500 mV, ovvero l'ingresso deve essere compreso tra -250 mV e $+250 \text{ mV}$ per garantire la linearità del sensore.

Da progetto il valore di picco atteso della corrente di linea che scorre negli induttori è pari a

$$I_{IND_{pk}} = \hat{I}_a + \frac{\Delta i_{pp, max}}{2} = 22,45 \text{ A} + \frac{2,22 \text{ A}}{2} = 23,55 \text{ A}$$

La caduta di tensione massima ai capi della resistenza di *shunt* è pari a

$$V_{R_{SHUNT, MAX}} = I_{IND_{pk}} \cdot R_{SHUNT}$$

Imponendo quindi la condizione $V_{R_{SHUNT},MAX} < 250 \text{ mV}$ si ottiene una condizione sul valore massimo della resistenza di *shunt*:

$$R_{SHUNT} < \frac{250 \text{ mV}}{23,55 \text{ A}} = 10,62 \text{ m}\Omega$$

Il valore finale scelto è

$$R_{SHUNT} = 5 \text{ m}\Omega$$

che consente letture di corrente in linearità fino a 50 A. Riducendo ulteriormente il valore della resistenza di *shunt* si potrebbe estendere il *range* di corrente misurabile a discapito però della sensibilità.

Infine è possibile calcolare la potenza dissipata sul resistore di *shunt* in condizioni nominali come

$$P_{LOSS} = R_{SHUNT} \cdot I_{RMS}^2 = 5 \text{ m}\Omega \cdot 15,88 \text{ A}^2 = 1,26 \text{ W}$$

Prevedendo che la pista sul PCB che collega il resistore di *shunt* all'induttore sarà larga qualche millimetro dovendo trasportare una corrente efficace di 15,88 A, si è scelto di mettere due resistori di *shunt* in parallelo dal valore di 10 mΩ ciascuno, in formato 2512.

4.9 Precarica dei condensatori d'uscita

Come illustrato precedentemente, il *Vienna Rectifier* è una topologia che deriva direttamente da un convertitore *boost* e in quanto tale necessita all'avvio di una fase di precarica dei condensatori d'uscita per evitare grosse *inrush currents* che potrebbero disturbare la linea o danneggiare il convertitore. I condensatori in uscita devono pertanto essere precaricati al valore di picco della tensione di alimentazione trifase a cui il convertitore viene collegato, ovvero ad una tensione pari a $230 \text{ V} \cdot \sqrt{2} = 325 \text{ V}$, il che equivale a dire che il *bus* DC deve essere precaricato a 650 V circa.

Per fare ciò è necessario inserire un resistore in serie all'induttore di *boost*, in particolare si inserisce un resistore in serie alla linea 'a' e uno in serie alla linea 'b' (la scelta di quali due linee è arbitraria, l'importante che in almeno due si inserisca il resistore).¹ In figura (4.10) è riportato lo schema elettrico di principio durante la precarica dei condensatori in uscita. Quando il condensatori di uscita raggiungono-

¹Discorso valido in caso di assenza del conduttore di neutro. Durante la fase di calibrazione iniziale del circuito, il conduttore di neutro deve essere collegato per ancorare a 0 V il nodo centrale *M* in uscita. Per limitare l'*inrush current* risulta necessario inserire una resistenza serie anche nel conduttore di neutro. Una volta calibrato anche l'anello di reazione che bilancia la tensione dei due semi-*bus*, il conduttore di neutro risulta non più necessario.

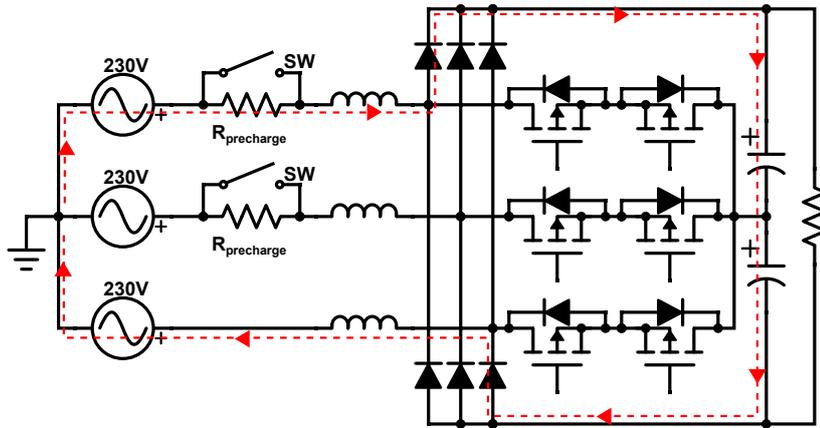


Figura 4.10: Schema elettrico di principio: precarica. Evidenziato uno dei percorsi critici della corrente

no la tensione desiderata, i resistori di precarica vengono bypassati chiudendo gli interruttori SW messi in parallelo ad essi. La soluzione adottata risulta differente rispetto a quella utilizzata nella *evaluation board* della Texas Instruments: lì vi erano dei termistori di tipo NTC per limitare la corrente. Questo tipo di resistori non lineari presenta la caratteristica di avere un coefficiente di temperatura negativo, vale a dire che all'aumentare della temperatura il valore di resistenza diminuisce. Questa caratteristica risulta particolarmente comoda per i circuiti di precarica in quanto al passare della corrente i termistori si scaldano per effetto Joule e riducono la loro resistenza. I termistori NTC rappresentano una soluzione *low cost* in applicazioni di precarica ma presentano un difetto: la capacità termica. Se il convertitore viene acceso e portato a regime, la corrente all'accensione viene limitata dalle NTC, ma se il convertitore si spegne e viene riacceso troppo presto e le NTC non hanno fatto in tempo a raffreddarsi, il loro valore di resistenza è basso rispetto a quello a freddo e la corrente iniziale all'accensione può essere elevata. Si è pertanto deciso di implementare una soluzione in grado di migliorare l'affidabilità del circuito.

Si è scelto di precaricare i condensatori d'uscita fino all' 80% circa del valore di picco della tensione trifase in ingresso, quando tale livello di tensione viene raggiunto, viene inserito un ulteriore ritardo di 100 ms tramite una rete RC prima di chiudere gli interruttori SW . La corrente che scorre negli induttori, come visto, è bidirezionale: ne consegue che gli interruttori di *bypass* per le resistenze di precarica debbano essere bidirezionali anch'essi. Ciascuno *switch* bidirezionale è stato implementato con due tiristori collegati in antiparallelo, come illustrato in figura (4.11).

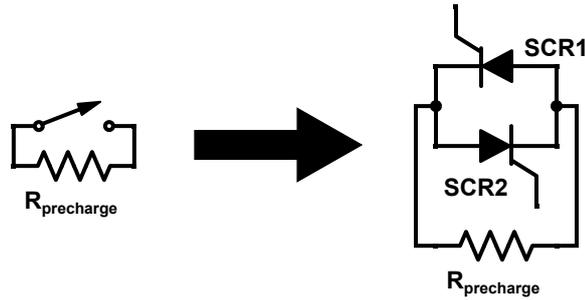


Figura 4.11: Implementazione bypass resistenza pre carica con SCR in antiparallelo

4.9.1 Dimensionamento dei resistori di pre carica

Per un dimensionamento conservativo dei resistori di pre carica si è utilizzato il metodo del caso peggiore. In figura (4.10) è mostrato uno dei percorsi critici per la corrente e in figura (4.12) è riportato il circuito equivalente per il caso peggiore.

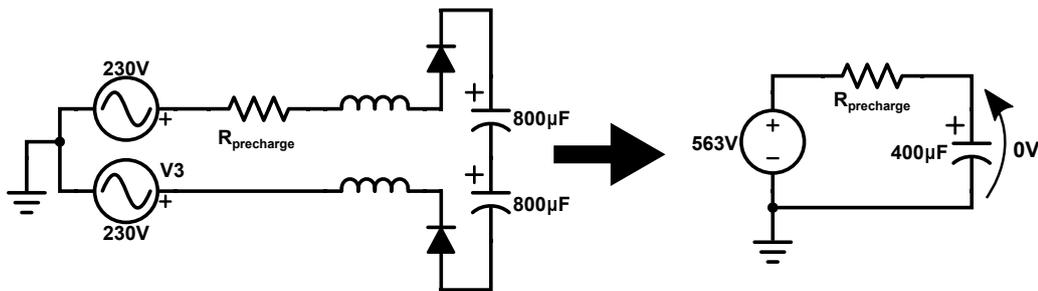


Figura 4.12: Circuito equivalente in fase di pre carica: *worst case*

Nel circuito equivalente, il generatore di tensione ha un valore pari a 563 V che rappresenta il valore di picco della tensione concatenata tra due fasi ($230 \text{ V} \cdot \sqrt{3} \cdot \sqrt{2}$, in particolare il caso peggiore si presenta quando nella coppia di fasi prese in esame vi è solo una resistenza serie di pre carica, ovvero quando una delle fasi considerate è la fase 'c'). La caduta di tensione sui diodi è stata trascurata e lo stesso vale per l'impedenza degli induttori (a 50 Hz l'impedenza di un induttore da 1,5 mH presenta un valore inferiore a 0,5 Ω). Infine, il massimo valore di corrente si ha in fase iniziale, quando la tensione del condensatore è nulla. In queste condizioni la massima corrente che può scorrere nel circuito vale

$$\frac{\hat{V}_{L-L}}{R_{precharge}} = \frac{563 \text{ V}}{R_{precharge}}$$

Una buona norma per evitare di sovraccaricare la linea risulta imporre un limite pari a 10 A alla corrente di pre carica. Tale condizione viene soddisfatta per valori di $R_{precharge}$ maggiori di 57 Ω .

Tuttavia spesso il valore della resistenza di precarica è dettato dalla potenza che essa deve essere in grado di dissipare. Per avere una stima piuttosto conservativa della potenza massima che la resistenza di precarica deve essere in grado di dissipare, si può procedere nel seguente modo:

1. Si calcola l'energia necessaria a caricare la capacità d'uscita al valore di picco della tensione d'ingresso:

$$E_C = \frac{1}{2} C_{eq} V^2 = \frac{1}{2} \cdot 400 \mu\text{F} \cdot (563 \text{ V})^2 = 63,39 \text{ J}$$

2. Si stima il tempo necessario a caricare la capacità d'uscita. In questo caso si è preso come valore indicativo 5τ , dove $\tau = R_{precharge} \cdot C_{eq}$ è la costante di tempo del circuito RC.²

$$t_{precarica} = 5 \cdot R_{precharge} \cdot C_{eq}$$

3. Si sceglie una resistenza in grado di dissipare circa un decimo della potenza che si ottiene dividendo l'energia necessaria a caricare il condensatore per il tempo di precarica.

Si è scelto di imporre come costante di tempo $\tau = 0,1 \text{ s}$, ottenendo $R_{precharge} = 250 \Omega$. La resistenza appena dimensionata deve quindi essere in grado di dissipare una potenza pari a

$$P_R = \frac{1}{10} \frac{E_C}{5\tau} = \frac{1}{10} \frac{63,39 \text{ J}}{5 \cdot 0,1 \text{ s}} = 13,68 \text{ W}$$

Infine, si verifica che la massima corrente di picco in fase di precarica sia inferiore a 10: A

$$I_{precharge,max} = \frac{\hat{V}_{L-L}}{R_{precharge}} = \frac{563 \text{ V}}{250\Omega} = 2,25 \text{ A}$$

Si è dunque selezionato a catalogo un resistore da 250Ω , 15 W . Causa scarsa disponibilità di resistori di potenza di tale valore la scelta è ricaduta su resistori da 330Ω , 13 W . Avendo scelto una valore di resistenza maggiore, di conseguenza la corrente massima sarà minore, la costante di tempo aumenta, così anche il tempo necessario per la precarica. La somma di questi due effetti fa sì che la potenza media che il resistore deve essere in grado di dissipare durante la fase di precarica è ulteriormente ridotta.

²Questa analisi sarebbe valida per una risposta all'impulso, ma in realtà il segnale in ingresso non è un gradino ma una sinusoide a 50 Hz , ci sono ulteriori fenomeni difficili da analizzare, come l'angolo di conduzione dei diodi e il fatto che in ingresso vi è una terna trifase. Ne consegue che il tempo di precarica effettivo è maggiore rispetto a quello ottenuto da questo modello. Questo ci garantisce un ulteriore margine di affidabilità del circuito dal momento che, a parità di energia trasferita nel condensatore, se il tempo necessario a caricarlo è maggiore, potenza media dissipata sulla resistenza sarà inferiore.

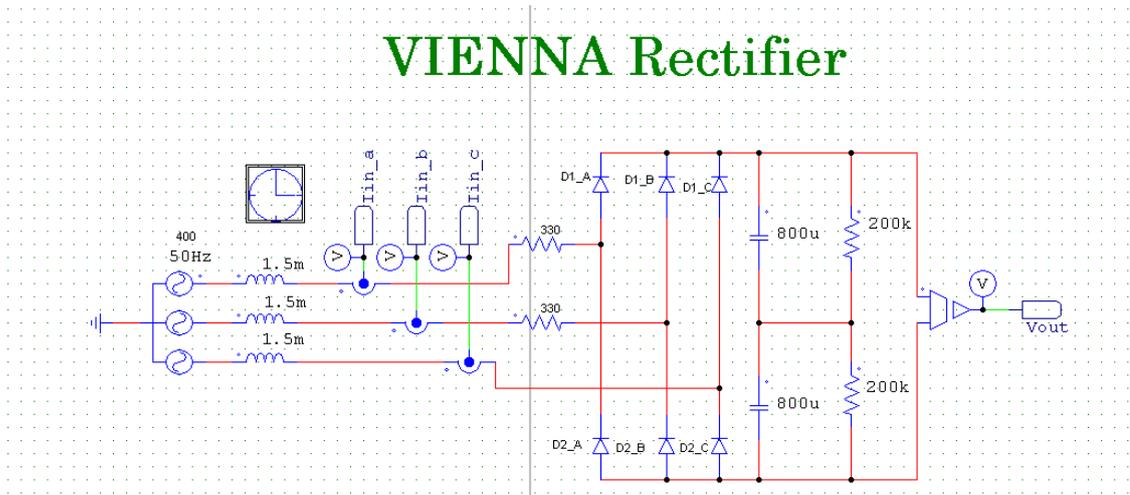


Figura 4.13: Schema elettrico circuito di precarica simulato su PSIM

Per avere una stima più precisa del transitorio di precarica della capacità di uscita, il circuito è stato simulato mediante PSIM. In figura (4.13) è riportato lo schema elettrico del circuito in esame, i tre *switch* bidirezionali collegati tra i nodi centrali del ponte raddrizzatore trifase e il nodo centrale in uscita sono stati rimossi dal momento che durante la fase di precarica devono rimanere aperti. In figura (4.14) è mostrato l'andamento della tensione del *bus* DC durante la fase di precarica, mentre in figura (4.15) sono riportate le correnti che scorrono in ciascuna fase: il valore di picco massimo di tali correnti risulta pari a 2,5 A e quindi molto inferiore al valore di 10 A fissato come limite per buona prassi. Avendo inserito solamente due resistori di precarica, si nota come le correnti nella fase 'a' e nella fase 'b', ovvero nelle fasi in cui vi è la resistenza serie, sono limitate ad un valore pari al picco della tensione concatenata diviso la resistenza di precarica ($\frac{566 \text{ V}}{330 \Omega} = 1,71 \text{ A}$). La corrente nella fase 'c' non è limitata a questo valore ed essendo pari alla somma delle correnti nelle altre fasi risulta maggiore rispetto alla corrente nelle fasi 'a' e 'b' in alcuni istanti. Se si volesse limitare anch'essa allo stesso valore delle altre due correnti di fase basterebbe inserire anche nella terza fase una resistenza serie di valore 330 Ω per simmetria, tuttavia questo non è strettamente necessario.

Il tempo necessario per precaricare la capacità d'uscita del convertitore al 99% della tensione a *steady state* simulato risulta pari a 1,15 s.

In figura (4.16) è stato riportato l'andamento della potenza istantanea su entrambi i resistori di precarica. Il valore di picco è pari a 961 W.

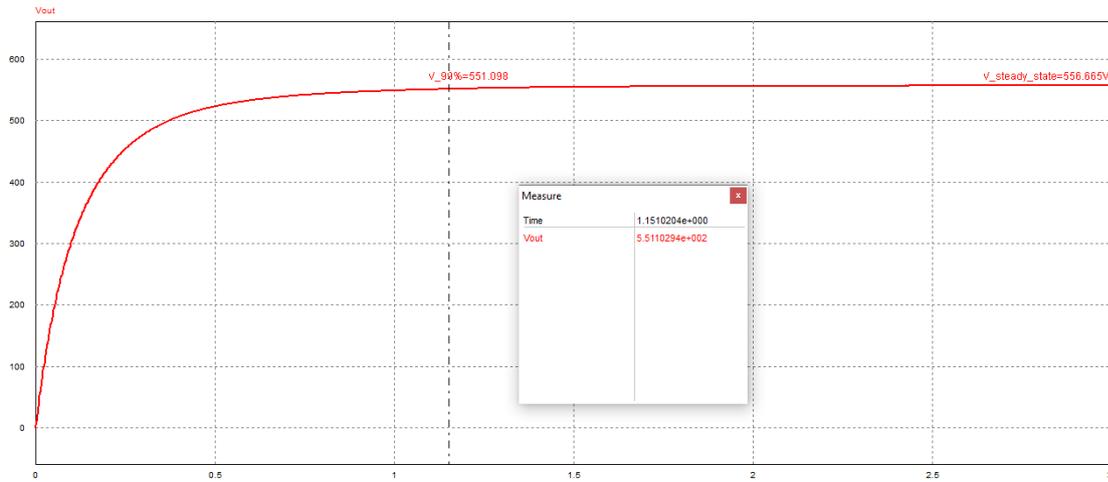
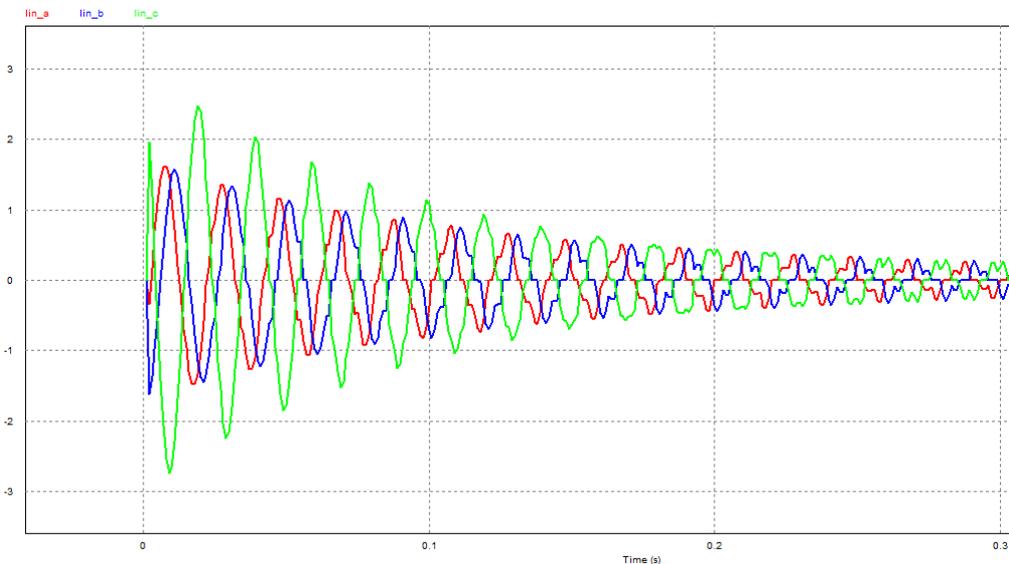
Figura 4.14: Transitorio simulato su PSIM: tensione *bus* DC

Figura 4.15: Transitorio simulato su PSIM: correnti di linea

4.10 Circuito per il *trigger* degli SCR

4.10.1 Driver isolato

Per accendere gli SCR e mandarli in conduzione, bypassando così le resistenze di precarica, è necessario iniettare un impulso di corrente nel gate, per fare ciò è necessario generare un'onda quadra positiva tra gate e catodo. A causa del fatto che gli SCR in questa applicazione sono collegati in antiparallelo per realizzare uno

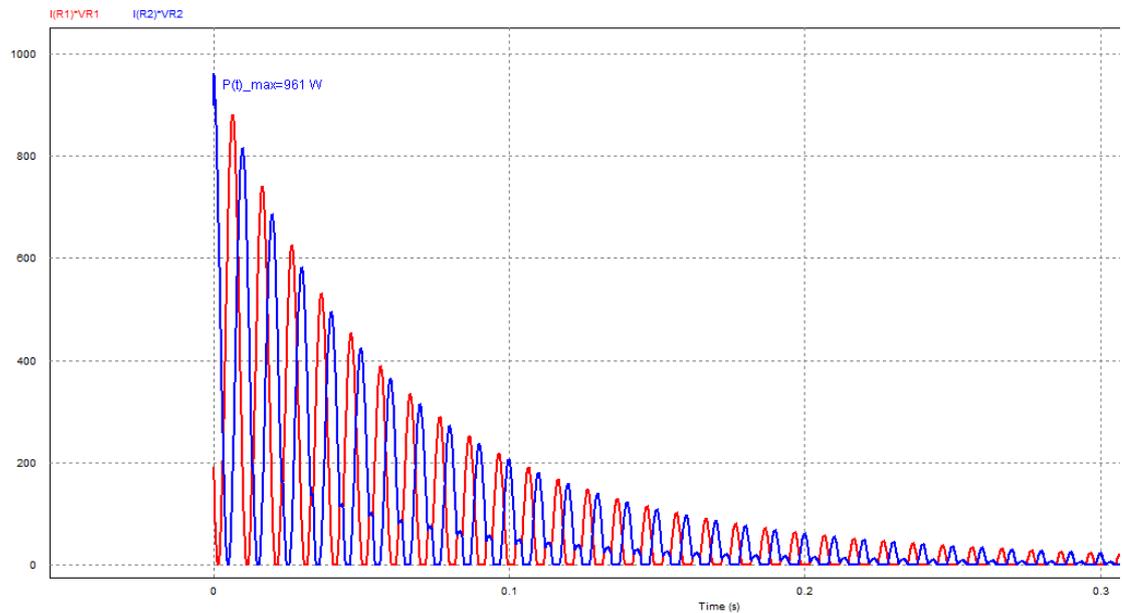


Figura 4.16: Transitorio simulato su PSIM: potenza istantanea sui resistori di precarica

switch bidirezionale, il catodo di uno è collegato direttamente all’anodo dell’altro e viceversa, come si vede in figura (4.11). Di conseguenza è necessario realizzare un circuito di pilotaggio per ciascun tiristore e tali circuiti devono essere galvanicamente isolati, in modo da rendere possibile i collegamenti necessari al pilotaggio, evitando di mettere in cortocircuito le uscite dei driver. Per fare ciò si ricorre al circuito rappresentato nello schema elettrico in figura (4.17).

L’isolamento galvanico delle uscite è ottenuto mediante l’utilizzo di un trasformatore d’impulsi con rapporto spire 1:1:1 ($TR1$). In questo tipo di applicazione il trasformatore viene utilizzato come trasformatore di corrente: quando viene applicato un impulso di tensione sul nodo d’ingresso V_{pulse} il MOSFET $Q1$ si chiude, pilotando il trasformatore come un trasformatore di corrente. Grazie al condensatore $C1$ è possibile ottenere un fronte di salita dell’impulso di corrente attraverso il trasformatore sufficientemente ripido per accedere velocemente i tiristori. Quando $C1$ si è caricato la corrente è limitata dal resistore $R1$ e dalla resistenza serie dell’avvolgimento del trasformatore. $C1$ ed $R1$ devono essere progettati in modo che quando viene il MOSFET si apre, $C1$ deve potersi scaricare prima del nuovo ciclo per poter sostenere nuovamente il la corrente nel primario del trasformatore. Analizzando uno dei due secondari si nota che i due diodi $D2$ e $D3$ servono a proteggere il gate del tiristore da correnti inverse in caso di oscillazioni. La resistenza $R3$, posta tra gate e catodo, serve a migliorare la sensibilità dell’SCR rispetto a improvvise variazioni di corrente ($\frac{dI}{dt}$) che potrebbero causare l’accensione indesiderata

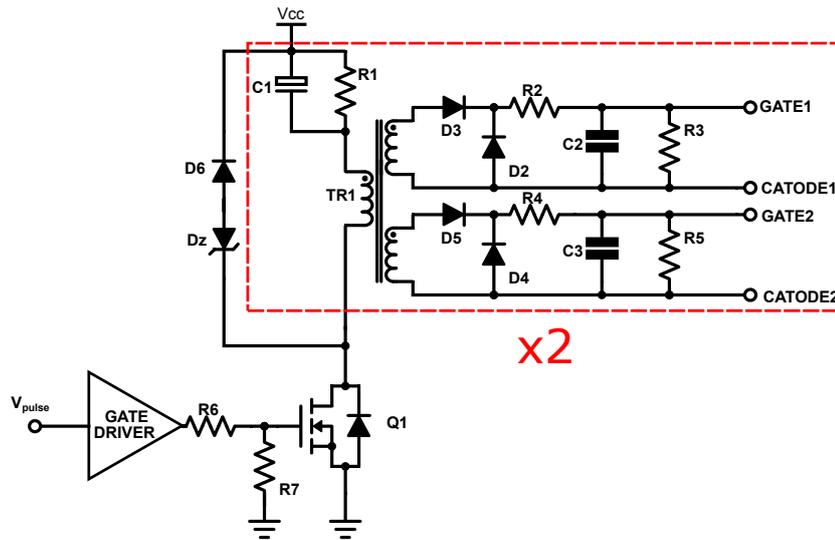


Figura 4.17: Schema elettrico amplificatore d'impulsi isolato

del dispositivo, tipicamente si usano valori attorno al centinaio di Ohm. Il condensatore $C2$ realizza un filtro passa basso RC insieme al resistore $R2$ addolcendo i fronti di salita e di discesa del segnale di tensione tra gate e catodo del tiristore. La resistenza $R2$ limita la corrente iniettata nel gate dell'SCR ad un valore consono. Tipicamente si ragiona analizzando il caso peggiore (accensione dell'SCR a freddo), si guarda la I_{GT} (corrente di soglia del gate) massima sul datasheet del componente e si dimensiona il circuito di pilotaggio in modo tale che la corrente iniettata nel gate sia dalle 3 alle 5 volte la $I_{GT,max}$ per essere sicuri di accendere il dispositivo senza problemi.

I diodi $D6$ e Dz servono a smagnetizzare il nucleo del trasformatore: in particolare il diodo Zener Dz va in *breakdown* quando viene aperto il MOSFET $Q1$ e applica la sua tensione di Zener (meno la tensione V_f del diodo $D6$) al trasformatore, con segno opposto rispetto all'alimentazione. In questo modo il nucleo del trasformatore si può smagnetizzare se il tempo in cui $Q1$ è spento è sufficiente per far tornare a zero la corrente nell'induttanza di magnetizzazione. I volt-secondo (integrale della tensione applicata ai capi dell'induttore nel tempo) definiscono un'area positiva quando $Q1$ è chiuso dal momento che la tensione applicata è positiva. I volt-secondo definiscono un'area negativa quando $Q1$ è aperto perchè la tensione applicata al primario del trasformatore è negativa (di fatto è la tensione di Zener di Dz). Se queste due aree sono uguali e opposte si evitano i problemi legati alla saturazione del nucleo del trasformatore. La tensione di Zener del diodo Dz va quindi scelta con cura, inoltre essa definisce la tensione massima sul drain del di $Q1$: quando il MOSFET è aperto e lo Zener in *breakdown* la tensione sul drain di $Q1$ è pari alla tensione di Zener di Dz sommata alla tensione di alimentazione V_{cc} .

Il diodo $D6$, posto in antiserie al diodo Dz evita che quest'ultimo vada in

polarizzazione diretta quando $Q1$ viene chiuso, evitando quindi un cortocircuito tra l'alimentazione e ground.

Il resistore $R7$, di valore intorno al kilohm serve a tenere ancorato a ground il gate del MOSFET nel caso in cui il driver fosse disconnesso o in stato di alta impedenza. Parecchi gate driver integrati vanno in stato di alta impedenza quando ci sono problemi legati all'alimentazione.

Il blocco all'interno del riquadro tratteggiato in rosso in figura (4.17) è in grado di pilotare due tiristori. Per pilotare tutti e i quattro tiristori che implementano i due *switch* bidirezionali tale blocco va duplicato.

Dimensionamento

Sono stati selezionati degli SCR da 1200 V, 50 A di Vishay (VS-50TPS12L). Sul datasheet del componente si leggono i parametri di *triggering* elencati in tabella (4.7).

PARAMETER	SYMBOL	TEST CONDITIONS	TYP.	MAX.
DC gate voltage to trigger	V_{GT}	$T_J = -40^\circ\text{C}$	–	1,6 V
		$T_J = 25^\circ\text{C}$	–	1,65 V
		$T_J = 150^\circ\text{C}$	–	1 V
DC gate current to trigger	I_{GT}	$T_J = -40^\circ\text{C}$	–	160 mA
		$T_J = 25^\circ\text{C}$	45 mA	100 mA
		$T_J = 150^\circ\text{C}$	–	60 mA

Tabella 4.7: Estratto datasheet SCR VS-50TPS12L

Una buona norma consiste nel progettare il circuito affinché sia in grado di far commutare i tiristori nel caso peggiore, ovvero quando la temperatura di giunzione T_J è pari a -40°C . In queste condizioni bisogna iniettare nel gate una corrente minima di 160 mA e la caduta di tensione tra gate e catodo massima risulta 1,6 V. Per essere sicuri di accendere al meglio gli SCR, tipicamente si inietta una corrente di gate che va dalle 3 alle 5 volte quella specificata.

Tuttavia, questo tipo di dimensionamento è risultato inattuabile all'atto pratico a causa della limitazione in corrente del trasformatore d'isolamento scelto in questo progetto; specifiche riportate in tabella (4.8).

Una stima della corrente iniettata può essere calcolata assumendo che, quando il MOSFET $Q1$ viene chiuso, la tensione al secondario del trasformatore sia circa uguale alla tensione di alimentazione (12 V in questa applicazione). La corrente è limitata dal resistore $R2$, in particolare la tensione ai capi di $R2$ sarà circa

$$V_{CC} - V_{FD3} - V_{GT} \approx 12 \text{ V} - 1 \text{ V} - 1,5 \text{ V} = 9,5 \text{ V}$$

manufacturer	Schurter Inc.
code	IL-20-0001
turns ratio	1:1:1
rise time	1,5 μ s
I_{ign}	0,25 A
L_S	3 mH
$U_S \cdot T_W$	300 V μ s

Tabella 4.8: Specifiche trasformatore d'impulsi

Si è scelto per $R2$ un valore pari a 22 Ω e quindi la corrente assume un valore massima circa pari a

$$I_{pk} = \frac{V_{R2}}{R2} = \frac{9,5 \text{ V}}{22\Omega} = 432 \text{ mA}$$

La corrente in questione è approssimabile ad un treno di impulsi con un *duty cycle* D del 10%, il valore efficace sarà pertanto

$$I_{sec_{RMS}} = I_{pk} \cdot \sqrt{D} = 432 \text{ mA} \cdot \sqrt{0,1} \approx 137 \text{ mA}$$

valore minore della massima corrente ammessa dal trasformatore, ovvero 250 mA.

La corrente iniettata nel gate è pari alla corrente di picco I_{pk} , ovvero circa 432 mA che risulta essere 2,5 volte la corrente massima necessaria per accendere il tiristore a -40°C e circa 4 volte la corrente massima necessaria per accenderlo a 25°C .

Come detto in precedenza la rete RC composta da $R1$ e $C1$ deve essere dimensionata in modo che il condensatore riesca a scaricarsi il più possibile mentre il MOSFET $Q1$ è spento, in modo da poter svolgere il compito per il quale è progettata: migliorare il fronte di salita dell'impulso di corrente. Il treno di impulsi ha frequenza pari a 10 kHz e *duty cycle* D pari a 0,1: quindi il MOSFET sta chiuso per 10 μ s e poi aperto per 90 μ s ogni ciclo. I valori selezionati per $R1$ e $C1$ sono rispettivamente 2,7 Ω e 10 μ F. Quando $Q1$ viene aperto, $C1$ ha a disposizione 90 μ s per scaricarsi, in particolare si ha che dopo tale lasso di tempo la tensione ai suoi capi vale al massimo

$$v_c(90\mu s) = V_{cc} \cdot e^{-\frac{90\mu s}{R1 \cdot C1}} = 12 \text{ V} \cdot e^{-\frac{90\mu s}{27\mu s}} \approx 0,43 \text{ V}$$

Il diodo Zener, che si occupa della smagnetizzazione del nucleo ferromagnetico dei trasformatori deve essere dimensionato in modo che riesca ad imporre una tensione inversa sul trasformatore tale da compensare l'integrale della tensione V_{cc} per il tempo T_{ON} in cui il MOSFET è stato acceso. Solitamente si sceglie una tensione leggermente maggiore a quella della tensione di alimentazione, dimodochè

si è certi che il bilanciamento dei ‘volt-secondo’ sia garantito. In questo caso si è scelto un diodo Zener da 15 V. La potenza media che tale Zener deve essere in grado di dissipare senza rompersi può essere calcolata a partire dall’energia immagazzinata nelle induttanze di magnetizzazione dei trasformatori:

$$E_{IND} = \frac{1}{2} L_M \cdot I_{Lpk}^2 \quad (4.16)$$

dove $L_M = 3$ mH è l’induttanza di magnetizzazione, indicata con L_S in tabella (4.8) e I_{Lpk} è il valore di picco della corrente di magnetizzazione. La corrente di magnetizzazione può essere in prima analisi considerata lineare e il suo valore di picco può essere stimato come

$$I_{Lpk} = i_L(10\mu s) = \frac{V_{cc}}{L_M} \cdot t|_{t=10\mu s} = \frac{12V}{3mH} \cdot 10\mu s = 40 \text{ mA}$$

sostituendo quindi nella (4.16) si ottiene l’energia immagazzinata nell’induttanza di magnetizzazione di ciascuno dei due trasformatori, ogni ciclo:

$$E_{IND} = \frac{1}{2} \cdot 3 \text{ mH} \cdot (40 \text{ mA})^2 = 2,4\mu J \quad (4.17)$$

Per ottenere la potenza è necessario moltiplicare l’energia appena ottenuta per il numero di trasformatori (2) e per il numero di volte in cui questa energia viene immagazzinata al secondo ($f_{SW} = 10$ kHz):

$$P_{maxZENER} = E_{IND} \cdot 2 \cdot f_{SW} = 2,4\mu J \cdot 2 \cdot 10 \text{ kHz} = 48 \text{ mW}$$

Questa potenza rappresenta un *upperbound* nella la massima potenza che il diodo Zener deve poter dissipare.

Quando la corrente di magnetizzazione ricircola nel diodo Zener, la tensione che si localizza sul drain di $Q1$ diventa circa $V_{cc} + V_{ZDz} = 12 \text{ V} + 15 \text{ V} = 27 \text{ V}$, di conseguenza la tensione di *breakdown* V_{BD} di $Q1$ deve necessariamente essere maggiore di 27 V. Inoltre $Q1$ deve poter condurre tutta la corrente che scorre nei due trasformatori, che può essere approssimata come il quadruplo circa della corrente di gate di un singolo SCR, dal momento che i trasformatori sono 1:1 e ci sono 4 secondari in totale, più la corrente di magnetizzazione di ciascuno dei due trasformatori.

$$I_{D_{Q1}} = 4 \cdot 432 \text{ mA} + 2 \cdot 40 \text{ mA} = 1,81 \text{ A}$$

In tabella (4.9) sono riassunti i componenti necessari con i valori selezionati ³.

³Alcuni componenti risultano sovradimensionati: ciò è dovuto al fatto che si sono utilizzati componenti già disponibili in laboratorio oppure in fase di acquisto alcuni componenti non erano più disponibili e sono stati rimpiazzati.

R1	2,7 Ω
R2, R4	22 Ω
R3, R5	100 Ω
R6	10 Ω
R7	1 k Ω
C1	10 μ F
C2, C3	10 nF
Dz	15 V; 5 W
D2, D3, D4, D5, D6	Schottky 60 V; 2 A
Q1	100 V; 17 A

Tabella 4.9: Valore componenti SCR *trigger*

4.10.2 Generazione degli impulsi

Come segnale per il pilotaggio degli SCR si è scelto di utilizzare un treno di impulsi ad una frequenza pari a 10 kHz con un *duty cycle* del 10%; tale scelta rappresenta una soluzione tipica in questo genere di applicazioni.

Il segnale in esame viene generato da un oscillatore a rilassamento realizzato mediante un comparatore. Lo schema elettrico è riportato in figura (4.18).

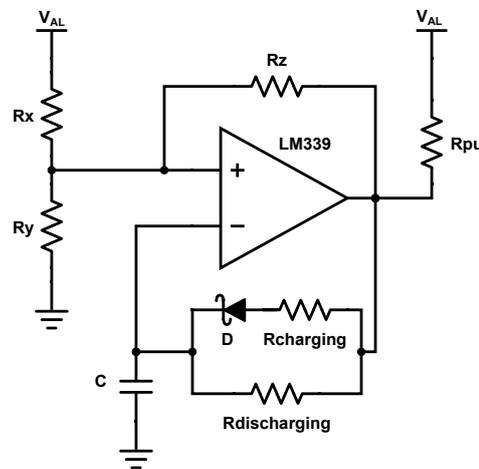


Figura 4.18: Schema elettrico oscillatore a rilassamento

Questo tipo di oscillatore si basa su un comparatore con isteresi e la carica/scarica di un condensatore⁴. Per semplicità e per mantenere la tensione di

⁴Si è optato per un oscillatore di questo tipo piuttosto che un pin digitale del microcontrollore per ridurre al minimo le modifiche al codice.

modo comune degli ingressi del comparatore entro i limiti consentiti per il corretto funzionamento del dispositivo, si è scelto di assegnare ai resistori R_x , R_y , ed R_z lo stesso valore, in particolare 100 k Ω . Questo fa sì che la tensione di soglia sia pari a $\frac{1}{3}V_{AL}$ quando l'uscita del comparatore è a livello logico basso, e $\frac{2}{3}V_{AL}$ quando l'uscita del comparatore è a livello logico alto.

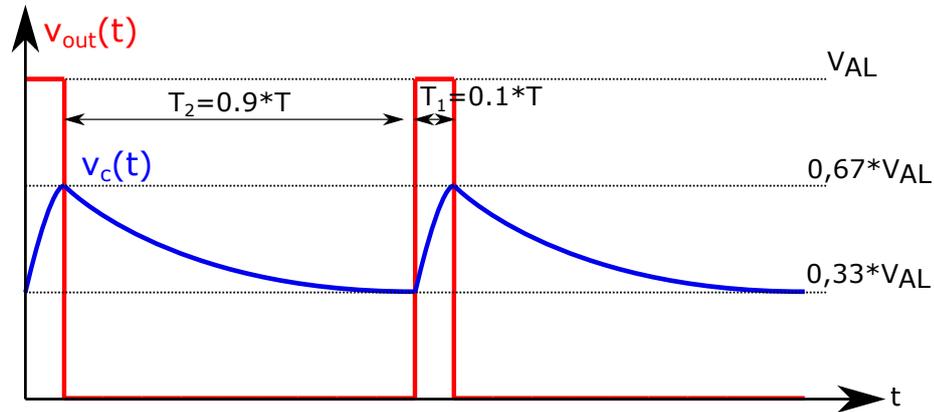


Figura 4.19: Forme d'onda oscillatore a rilassamento

Come è possibile notare dalle forme d'onda riportate in figura (4.19), quando l'uscita del comparatore è a livello logico alto, il condensatore si carica attraverso le resistenze R_{charge} e $R_{discharge}$ che sono grosso modo in parallelo (trascuando la caduta di tensione sul diodo Schottky), passando da $\frac{1}{3}V_{AL}$ a $\frac{2}{3}V_{AL}$ in un tempo pari a $T_1 = \frac{T}{10}$. Quando la tensione ai capi del condensatore raggiunge la soglia alta del comparatore, questo commuta a livello logico basso, e il condensatore si scarica solamente attraverso $R_{discharge}$ perchè il diodo Schottky si trova in polarizzazione inversa. La tensione ai capi del condensatore passa da $\frac{2}{3}V_{AL}$ a $\frac{1}{3}V_{AL}$ in un periodo di tempo $T_2 = \frac{9}{10}T$.

Al tempo T_1 vale dunque la seguente espressione

$$v_c(T_1) = \frac{2}{3}V_{AL} = \left(\frac{V_{AL}}{3} - V_{AL} \right) e^{\frac{-T_1}{R_C \cdot C}} + V_{AL} \quad (4.18)$$

dove $R_C = R_{charge} // R_{discharge}$.

Mentre al tempo T_2 vale

$$v_c(T_2) = \frac{1}{3}V_{AL} = \left(\frac{2 \cdot V_{AL}}{3} \right) e^{\frac{-T_2}{R_C \cdot C}} \quad (4.19)$$

Invertendo le due equazioni precedenti è possibile dunque ottenere una condizione sulla costante di tempo durante la carica e una sulla costante di tempo durante la scarica del condensatore. Mettendo queste due condizioni a sistema, con

la condizione $R_C = R_{charge} // R_{discharge}$, si ottiene:

$$\begin{cases} R_C = R_{charge} // R_{discharge} \\ R_{charging} \cdot C = \frac{T}{10 \ln 10} \\ R_{discharging} \cdot C = \frac{T}{\frac{10}{9} \ln 10} \end{cases} \quad (4.20)$$

da cui si ricava la condizione

$$R_{discharging} = 8 \cdot R_{charging}$$

Come comparatore si è scelto di utilizzare un integrato LM339, contenente 4 comparatori con uscita di tipo *open collector*, in grado di assorbire una corrente $I_{OL,max} = 16$ mA. L'uscita di tipo *open collector* presuppone l'utilizzo di una resistenza di *pull-up*. Tale resistenza deve essere grande abbastanza da limitare la corrente quando l'uscita è a livello logico basso in modo che questa non superi la massima corrente $I_{OL,max}$ che il dispositivo è in grado di assorbire; tuttavia la resistenza di *pull-up* introduce un errore sia nelle soglie del comparatore con isteresi, sia nella fase di carica del condensatore, è bene dunque che tale resistenza sia più piccola possibile rispetto ai resistori R_x, R_y, R_z .

NOTA: tenere conto della resistenza di *pull-up* nel calcolo delle soglie del comparatore e di conseguenza nell'influenza che esse hanno nella frequenza finale degli impulsi risulta relativamente semplice. In fase iniziale e per la progettazione di questo prototipo tutto ciò è stato inizialmente trascurato dal momento la frequenza di *triggering* degli SCR non è critica. La cosa importante è l'ordine di grandezza che deve essere intorno alla decina di kHz. Quando la tensione in ingresso cambia polarità, i tiristori che stavano conducendo si trovano ad avere la tensione tra anodo e catodo invertita e smettono di condurre: devono iniziare a condurre gli SCR collegati in antiparallelo. Variazioni sulla frequenza del segnale di pilotaggio si traducono in variazioni nel tempo morto prima che gli SCR vengano mandati in conduzione. Avendo scelto come ordine di grandezza una frequenza di pilotaggio 200 volte più grande della frequenza di linea si è preso un margine adatto a poter tollerare una variazione sulla frequenza di pilotaggio degli SCR. La frequenza di pilotaggio è stata inoltre validata tramite simulazione sul simulatore TINA TI della Texas Instruments il quale mette a disposizione modelli di circuiti integrati quali il comparatore utilizzato in questo progetto.

Per avere un determinato margine di sicurezza e affidabilità del dispositivo, si è scelto di rispettare la seguente condizione: $\frac{V_{AL}}{R_{pu}} < 10$ mA, da cui si ottiene $R_{pu} > 500 \Omega$, per $V_{AL} = 12$ V. Ci sono altri due contributi che vanno sommati alla corrente che arriva dalla resistenza di *pull-up*: la corrente di scarica del condensatore e la corrente che scorre in R_z , ma con i valori di resistenza selezionati tali contributi risultano trascurabili. Nella tabella seguente sono riportati i valori dei componenti selezionati:

R_x	100 k Ω
R_y	100 k Ω
R_z	100 k Ω
$R_{charging}$	3,3 k Ω
$R_{discharging}$	27 k Ω
R_{pu}	3,3 k Ω
C	4,7 nF

Tabella 4.10: Valore componenti per oscillatore a rilassamento

4.10.3 Abilitazione del segnale di pilotaggio

Come anticipato precedentemente, i tiristori devono essere accesi solamente quando la fase di precarica dei condensatori d'uscita è terminata. E' quindi necessario inserire un circuito in grado di determinare quando la tensione ai capi del banco di condensatori in uscita ha raggiunto il valore desiderato. In particolare, si è deciso di impostare una soglia all'80% della tensione V_{DC} nominale, quando questo valore viene raggiunto si introduce un ulteriore ritardo di 100 ms prima di fare arrivare il segnale di *trigger* ai gate dei tiristori.

Il circuito necessario a svolgere questa funzione è stato implementato attraverso 3 comparatori di tipo *open-collector* e una rete RC. Questo tipo di comparatori risultano molto comodi in quanto consentono di implementare il cosiddetto *wired-OR*.⁵ L'idea di questa logica cablata è molto semplice: lo stadio d'uscita dei comparatori è realizzato mediante un transistor NPN con il terminale del collettore accessibile, appunto 'aperto', quindi ciascun comparatore è in grado di pilotare la sua uscita a livello logico basso, ma non a livello logico alto, bensì riesce a portare la sua uscita in uno stato di alta impedenza. Se due o più comparatori vengono collegati in parallelo (in uscita) è possibile realizzare delle funzioni logiche: in particolare finché anche solo uno dei comparatori con le uscite in parallelo presenta l'uscita bassa, il nodo sarà a livello logico basso; per far sì che il nodo si porti a livello logico alto, tutti i comparatori devono essere in alta impedenza. Per fissare ad un livello di tensione definito l'uscita dei comparatori quando sono in alta impedenza è necessario ricorrere ad una resistenza di *pull-up*.

Lo schema elettrico del circuito realizzato è riportato in figura (4.20).

Il comparatore (D) realizza l'oscillatore a rilassamento discusso in precedenza ed è collegato al nodo V_{OUT} . Il nodo V_{OUT} però, rimane ancorato a livello logico basso finché l'uscita del comparatore (C) non si porta in alta impedenza. Questo

⁵ *Wired-OR* è un nome storico, legato alla logica negata. Nella realtà dei fatti la funzione implementata è quella di un *AND* logico.

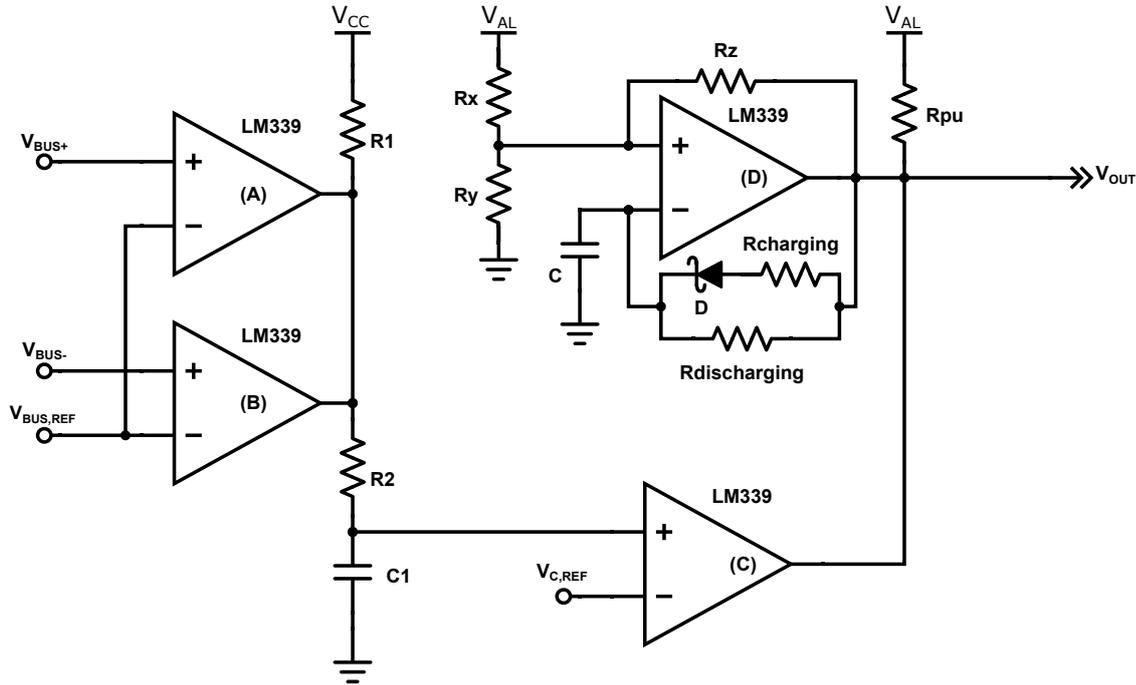


Figura 4.20: Schema elettrico: *gating* del segnale di *trigger*

succede solo quando la tensione ai capi del condensatore C_1 diventa maggiore o uguale alla tensione di riferimento $V_{C,REF}$, che a sua volta può iniziare a salire solo quando i comparatori (A) e (B) si portano in alta impedenza. Una volta che anche il comparatore (C) si è portato in alta impedenza, il comparatore (D) dell'oscillatore a rilassamento rimane l'unico in grado di far variare la tensione al nodo V_{OUT} . Il segnale di pilotaggio dei tiristori è dunque abilitato ed essi possono quindi essere portati in conduzione.

I segnali V_{BUS+} e V_{BUS-} sono misurati attraverso lo stesso circuito descritto in sezione (4.6), quindi la tensione di *bus* è riscalata di un fattore $G_{V_{BUS} \rightarrow V_{OUT}} = 3,273 \cdot 10^{-3}$, come descritto dall'equazione (4.11). La tensione di riferimento $V_{BUS,REF}$ è scelta in modo tale da rappresentarne l'80% della tensione nominale di un *semi-bus*:

$$V_{BUS,REF} = 80\% \cdot \frac{V_{BUS}}{2} \cdot G_{V_{BUS,+} \rightarrow V_{OUT}} = 0,8 \cdot 400 \text{ V} \cdot 3,273 \cdot 10^{-3} = 1,047 \text{ V}$$

Questo valore di tensione di riferimento rientra all'interno del *common mode input range* del comparatore utilizzato (LM339), ed è ottenuto tramite un partitore di tensione collegato ad una tensione fissa di 5 V.

Quando entrambi i segnali V_{BUS+} e V_{BUS-} superano il valore della tensione di riferimento $V_{BUS,REF}$, l'uscita di entrambi i comparatori si porta in alta impedenza e il condensatore C_1 inizia a caricarsi attraverso R_1 ed R_2 . La resistenza R_1 funge da resistenza di *pull-up* ed è dimensionata in modo che la massima corrente assorbita

dai comparatori (presa dall'alimentazione), quando le uscite di (A) e/o (B) sono a livello logico basso, non superi la massima corrente $I_{OL,max}$ del comparatore. La resistenza R_2 è necessaria per via del condensatore C_1 : se l'uscita di uno dei comparatori collegati al condensatore dovesse andare a livello logico basso mentre il condensatore è carico ci sarebbe un picco di corrente limitata esclusivamente dalla bassa resistenza d'uscita del comparatore. Pertanto è necessario inserire una resistenza serie in modo da limitare questa corrente.

Il condensatore C_1 e la tensione di riferimento $V_{C,REF}$ sono dimensionati in modo che C_1 ci metta 100 ms a caricarsi fino a $V_{C,REF} = 3,3$ V. Quando finalmente la tensione ai capi di C_1 diventa maggiore della tensione di riferimento $V_{C,REF}$, l'uscita del comparatore (C) si porta in alta impedenza e il nodo V_{OUT} risulta quindi pilotato solo dall'oscillatore e il segnale di pilotaggio dei tiristori è dunque abilitato.

Capitolo 5

Simulazioni

In questo capitolo verranno messi in luce i risultati di maggiore interesse ottenuti mediante simulazione del convertitore Vienna. In particolare verranno mostrate le forme d'onda più significative e verranno validate alcune delle formule utilizzate sia in fase di dimensionamento che in fase di valutazione degli stress dei vari componenti.

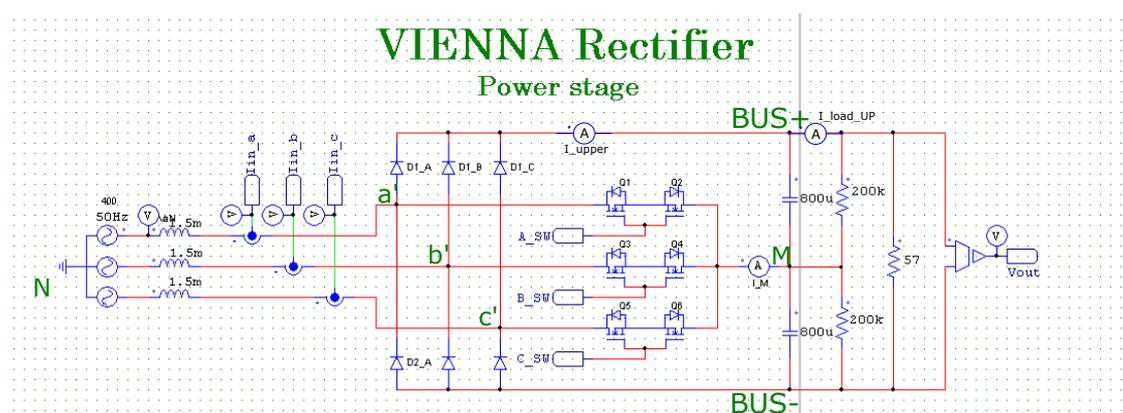


Figura 5.1: Schema elettrico convertitore Vienna - stadio di potenza

In figura (5.1) è riportato lo schema elettrico del convertitore. In ingresso vi è una terna trifase con tensione stellata efficace pari a 230 V ad una frequenza di linea di 50 Hz, sullo schema si legge 400 V in quanto è riportata la tensione efficace tra due fasi. Il valore di induttanza selezionato per gli induttori di *boost* è 1,5 mH ed è pari al valore progettato per questa particolare applicazione. Il valore dei componenti utilizzati in fase di simulazione è lo stesso di quelli ottenuti nel capitolo precedente, e sono riassunti in tabella (5.1).

Infine è stato inserito un resistore come carico dal valore di 57Ω, tale resistore modella un assorbimento di potenza in uscita dal convertitore pari circa ad 11 kW

COMPONENTE	NOME	VALORE
Induttori d'ingresso	$L1, L2, L3$	1,5 mH
Condensatori DC- <i>bus</i>	$C1, C2$	800 MF
Resistori centrali	$R1, R2$	200 k Ω

Tabella 5.1: Valore componenti passivi nella simulazione

in condizioni nominali. Infatti si ha

$$P_{OUT} = \frac{V_{OUT}^2}{R_L} \rightarrow R_L = \frac{V_{OUT}^2}{P_{OUT}} = \frac{800 \text{ V}^2}{11 \text{ kW}} = 58,18 \Omega$$

Affinchè la corrente d'ingresso e la tensione d'uscita del convertitore Vienna possano essere controllate, esse devono essere misurate e monitorate, sono quindi stati inseriti 3 sensori di corrente, uno per ciascuna delle tre fasi, ed un sensore di tensione che misura la tensione continua in uscita.

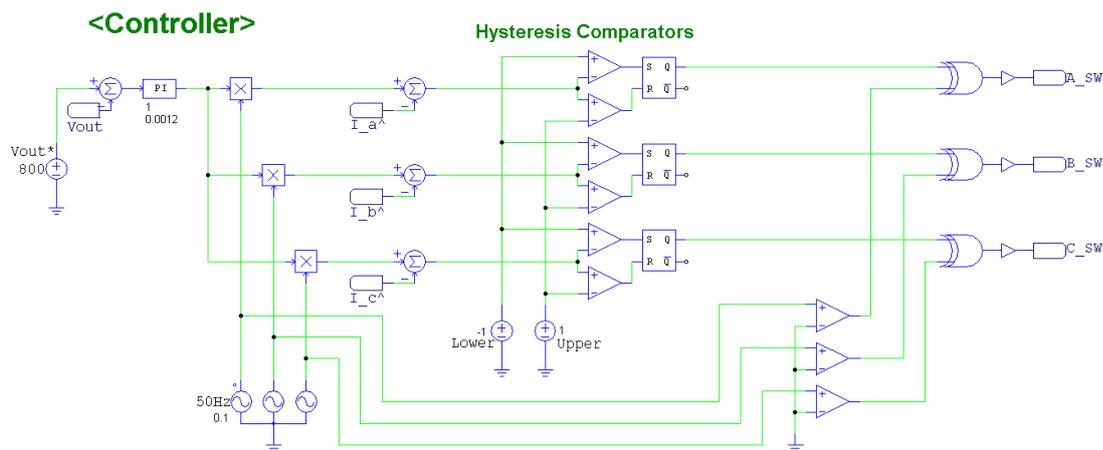


Figura 5.2: Schema elettrico convertitore Vienna - circuito di controllo con isteresi

In figura (5.2) è riportato lo schema del controllo utilizzato in fase di simulazione. Si tratta di un controllo basato sull'isteresi: la commutazione dei segnali di gate avviene quando il segnale di errore della corrente supera le soglie impostate tramite i generatori di tensione 'Lower' e 'Upper'. L'idea di base è facilmente intuibile guardando la figura (5.3): la traccia verde rappresenta la corrente media, le due tracce tratteggiate rappresentano le due soglie dei comparatori con isteresi: quando la corrente raggiunge la soglia maggiore, avviene la commutazione e la corrente inizia a decrescere finchè non raggiunge il valore della soglia minore, quindi avviene nuovamente la commutazione e la corrente inizia nuovamente a crescere. Questo

tipo di controllo è molto semplice da implementare, risulta semplice il controllo del *ripple* in quanto esso dipende dall'ampiezza della banda delimitata dalle due soglie, tanto più la banda è stretta, tanto più sarà contenuto il *ripple* di corrente. Come si può facilmente notare dalla figura, la durata di ciascun ciclo non è costante, di conseguenza la frequenza di commutazione ottenuta in questo modo non è costante.

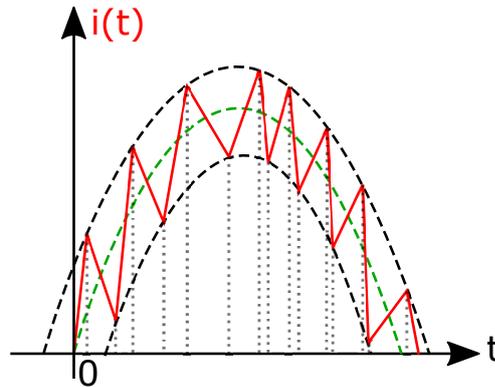


Figura 5.3: Corrente limitata tramite controllo con isteresi

Tornando allo schema di controllo in figura (5.2), la tensione d'uscita viene confrontata con la tensione di riferimento impostata a 800 V, il segnale di errore è quindi ottenuto come differenza tra la tensione d'uscita effettiva e quella di riferimento. Tale segnale di errore viene mandato in ingresso ad un controllore PI (proporzionale-integrativo) la cui uscita viene moltiplicata per una versione scalata della tensione d'ingresso, il segnale così ottenuto rappresenta il segnale di riferimento per la corrente di fase, che quindi viene mantenuta in fase con la tensione d'ingresso¹. La corrente effettiva di linea misurata viene sottratta al segnale di riferimento di corrente e il segnale di errore così ottenuto viene mandato in ingresso ad un blocco di comparatori con isteresi. Quando tale segnale di errore diventa maggiore della soglia positiva, o minore della soglia negativa, ovvero quando in modulo è maggiore di un valore di soglia prestabilito i flip-flop di tipo set/reset commutano e memorizzano il nuovo stato. Come spiegato nel capitolo 2 il segnale di gate deve necessariamente essere invertito quando la tensione di ingresso è negativa. Questa inversione viene ottenuta grazie alle porte EXOR, le cui uscite rappresentano il segnale di pilotaggio effettivo dei MOSFET. In ingresso a tali porte EXOR vi è il segnale d'uscita dal flip-flop set/reset e l'uscita di un comparatore di soglia che vale '1' quando la tensione d'ingresso è positiva o '0' quando la tensione d'ingresso è negativa.

¹Per semplicità si è utilizzato un altro generatore di tensione trifase in fase con quello che alimenta il circuito, ma in una qualsiasi implementazione pratica è necessario misurare anche la tensione di ingresso e riscalarla per ottenere un segnale di riferimento per la corrente, in modo che questa sia in fase con la tensione d'ingresso.

ATTENZIONE: la tipologia di controllo che è stata utilizzata in fase di simulazione risulta quindi sensibilmente diversa rispetto a quella che è stata implementata digitalmente sull'*evaluation board* della Texas Instruments. In particolare la principale differenza sta nel fatto che la versione simulata presenta una frequenza di commutazione variabile mentre quella implementata sulla scheda si basa su un controllo con frequenza di commutazione fissa. Il controllo del *ripple* di corrente in ingressi si basa su due principi diversi, pertanto questa simulazione non permette di avere una previsione veritiera di tale *ripple*. I risultati ottenuti tramite simulazione pertanto non sono da intendersi in modo quantitativo ma qualitativo: offrono comunque la possibilità di mostrare il funzionamento generale del convertitore, in quanto il comportamento risulta lo stesso. E' possibile tuttavia fare un confronto dei risultati ottenuti tramite simulazione e i risultati attesi derivanti dalle equazioni di progetto, in quanto essi non dipendono fortemente dal tipo di controllo utilizzato (ad eccezione del *ripple* di corrente).

5.1 Forme d'onda

5.1.1 Ingresso e uscita del convertitore

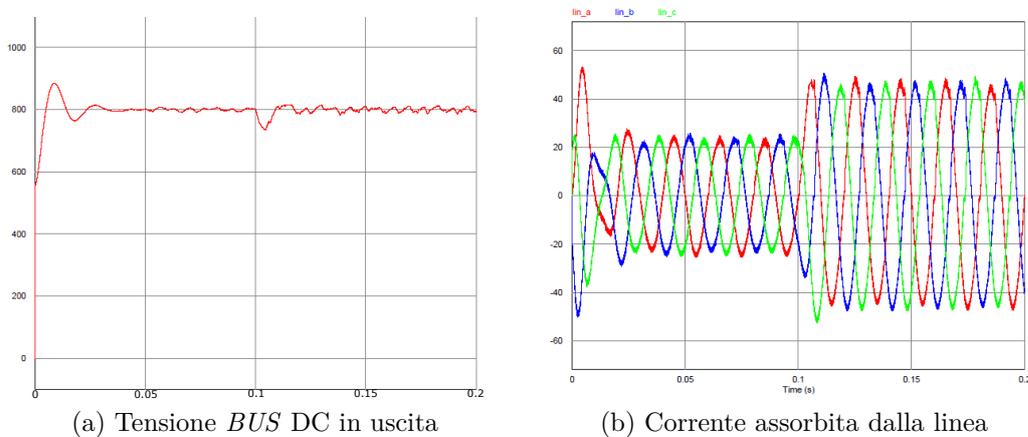


Figura 5.4: Tensione d'uscita e corrente d'ingresso

In figura (5.4a) è mostrata la tensione d'uscita del convertitore. Ai condensatori d'uscita è stata imposta una tensione iniziale pari a metà della tensione di picco della tensione d'ingresso, in modo che la tensione iniziale del *BUS* fosse circa 563 V. Al tempo $t = 0,1$ s viene abilitato un secondo carico da 57Ω in modo che l'assorbimento di corrente in uscita, come si vede in figura (5.4b) l'assorbimento di corrente raddoppia e quindi la tensione d'uscita cala, ma dopo un breve transitorio essa torna al valore nominale di 800 V: questo prova il fatto che il convertitore è in

grado di regolare la tensione d'uscita al variare del carico. In figura (5.4b) si vede che l'assorbimento della corrente di linea è sinusoidale ed essa raddoppia quando viene collegato anche il secondo carico da 57Ω .

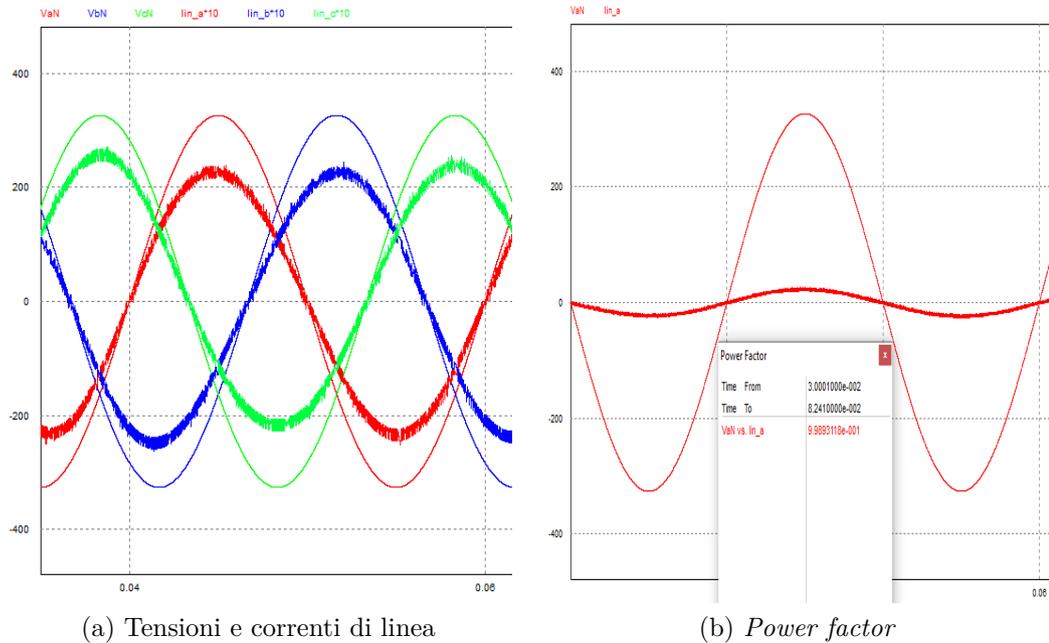


Figura 5.5: Tensioni e correnti di linea

In figura (5.5)a sono raffigurate le tensioni e le correnti di linea, le quali risultano essere in fase, come desiderato. Le correnti di linea non sono in scala con le tensioni, le correnti sono state moltiplicate per un fattore 10 per essere confrontate con le tensioni. In figura (5.5b) sono mostrate la tensione e la corrente della linea 'a': PSIM offre la possibilità di calcolare il *power factor*, il quale risulta essere pari a 0.989, valore molto prossimo al valore ideale unitario. Ricordando che il *power factor* PF può essere espresso in funzione dello sfasamento ϕ secondo la seguente espressione

$$PF = \cos \phi$$

conoscendo il fattore di potenza è possibile ricavare lo sfasamento in gradi tra tensione e corrente di linea invertendo quest'ultima relazione, ottenendo

$$\phi = \arccos(PF) = \arccos(0,989) \approx 0,15^\circ$$

Nella figura di destra tensioni e correnti invece sono in scala: le correnti non sono state moltiplicate per nessun fattore di scala.

Tutto ciò conferma il fatto che il convertitore Vienna è in grado di lavorare come convertitore PFC trifase AC/DC con risultati teorici molto promettenti.

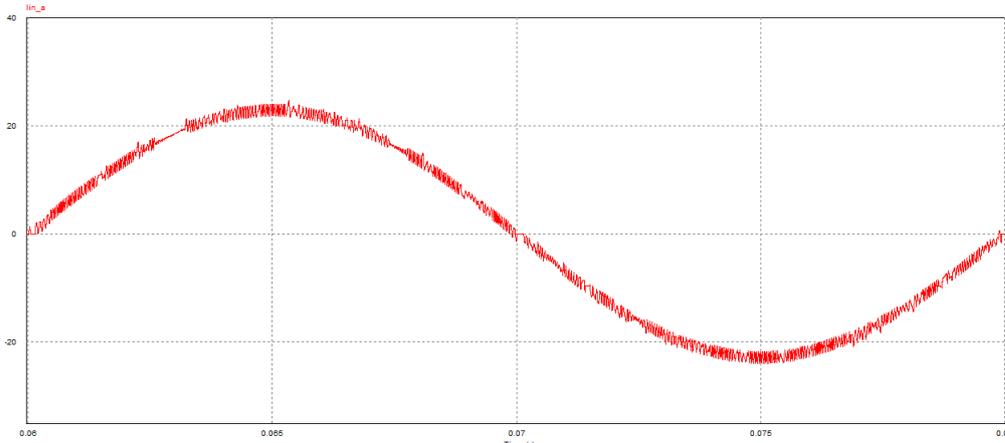


Figura 5.6: Corrente di linea

In figura (5.6) è riportato uno zoom della corrente di linea: come si vede approssimamente molto bene una corrente sinusoidale. Alla corrente sinusoidale è sovrapposto un *ripple*: nella simulazione esso è controllato dalle soglie dei comparatori di soglia con isteresi, mentre, come spiegato nel capitolo 4 sezione 4.2, il *ripple* di corrente sovrapposto alla prima armonica alla frequenza di linea è regolato dal valore di induttanza degli induttori di *boost* e dalla frequenza di commutazione del convertitore. Come spiegato in precedenza lo schema di controllo utilizzato nella simulazione non è a frequenza costante; quello implementato sulla scheda di controllo del progetto effettivo invece sì.

5.1.2 Diodi - ponte raddrizzatore

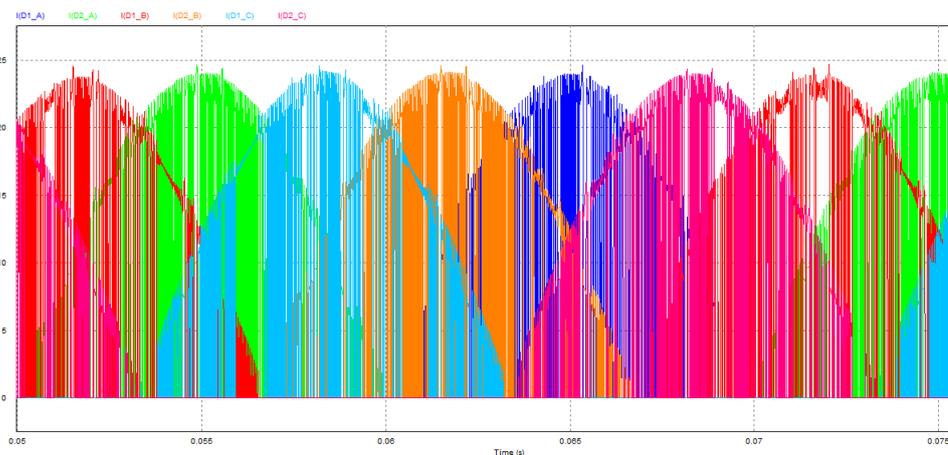


Figura 5.7: Corrente nei diodi del ponte raddrizzatore in ingresso

La corrente nei diodi del ponte raddrizzatore posto in ingresso al convertitore è riportata in figura (5.7). L'involuppo è esattamente identico a quello che si avrebbe in un tradizionale *full-bridge rectifier* trifase, l'unica differenza sta nel fatto che la corrente anzichè essere continua presenta commutazioni alla frequenza di *switching*. Il motivo di ciò sta nel fatto che la corrente di linea fluisce attraverso i diodi quando gli *switch* bidirezionali sono aperti oppure attraverso gli *switch* quando questi sono chiusi.

In figura (5.8) è riportata la tensione tra catodo e anodo di entrambi i diodi coinvolti nella conduzione della corrente della fase *a* (D_{1A} e D_{2A}). Ci sono 3 diversi livelli di tensione sui diodi: 0 V, 400 V e 800 V, a seconda della polarità della tensione d'ingresso (che è identica a quella della corrente, dal momento che sono in fase) e dello stato dello *switch* bidirezionale coinvolto nella conduzione della corrente della linea 'a'. In particolare analizzando la forma d'onda per il diodo D_{1A} ,

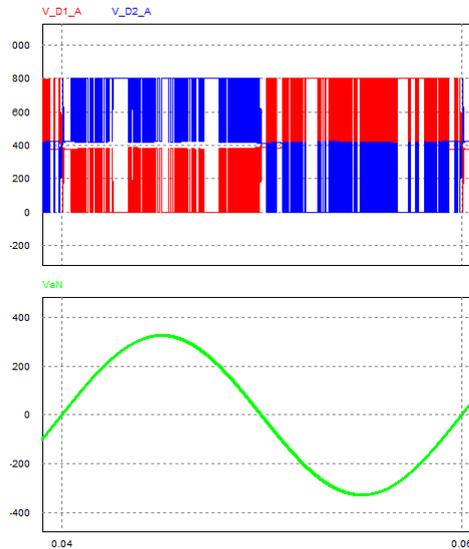


Figura 5.8: Tensione sui diodi del ponte raddrizzatore in ingresso

quando la tensione d'ingresso è positiva se il diodo conduce si misurano 0 V (nella simulazione i diodi sono ideali, in realtà sarebbe $V = V_f$), mentre se il diodo non conduce, quindi i MOSFET sono accesi, si misurano 400 V (metà della tensione di *BUS*). Quando invece la tensione d'ingresso è negativa (corrente di ingresso negativa), il diodo D_{1A} non è coinvolto nella conduzione della corrente di linea: quando i MOSFET sono accesi la tensione tra catodo e anodo è pari a 400 V, mentre quando i MOSFET sono spenti la tensione ai capi del diodo vale 800 V, pari quindi alla tensione del *BUS*. Il catodo di D_{1A} è sempre fisso a 400 V rispetto al nodo centrale del *BUS*, mentre l'anodo (quando il diodo non conduce) può portarsi a 0 V oppure a -400 V.

Questa simulazione sugli *stess* di tensione sui diodi mette in luce un risultato importantissimo. E' vero che, quando la tensione d'ingresso è negativa, i diodi 'high-side' del ponte sono sottoposti ad una tensione inversa pari alla totalità della tensione di *bus* e quindi devono avere una tensione di *breakdown* maggiore della tensione di *bus*, ma non sono coinvolti nella conduzione della corrente di linea. Quando invece la tensione d'ingresso è positiva e tali diodi sono coinvolti nella conduzione della corrente di linea, la tensione inversa massima a cui sono sottoposti diventa solo $V_{DC}/2$, quindi commutano in *hard switching* a metà della tensione di *bus*. Questo risultato è davvero interessante perchè permette di dimezzare la potenza dissipata in commutazione sui diodi, rispetto ad un convertitore con DC-*bus* non spezzato in due semi-*bus* parziali. Analogamente lo stesso discorso vale per i diodi 'low-side' del ponte, con polarità della tensione in ingresso opposta.

5.1.3 MOSFET - *switch* bidirezionali

In figura (5.9) è mostrata la corrente che scorre attraverso i MOSFET $Q1$, $Q3$ e $Q5$. L'ampiezza dell'involuppo è la stessa rispetto a quella della corrente di linea e si può notare come la corrente attraverso i MOSFET sia bidirezionale. La forma d'onda risulta discontinua perchè, come spiegato al punto precedente quando gli interruttori sono chiusi la corrente di linea vi scorre dentro, quando invece sono aperti la corrente è forzata a passare attraverso i diodi del ponte raddrizzatore.

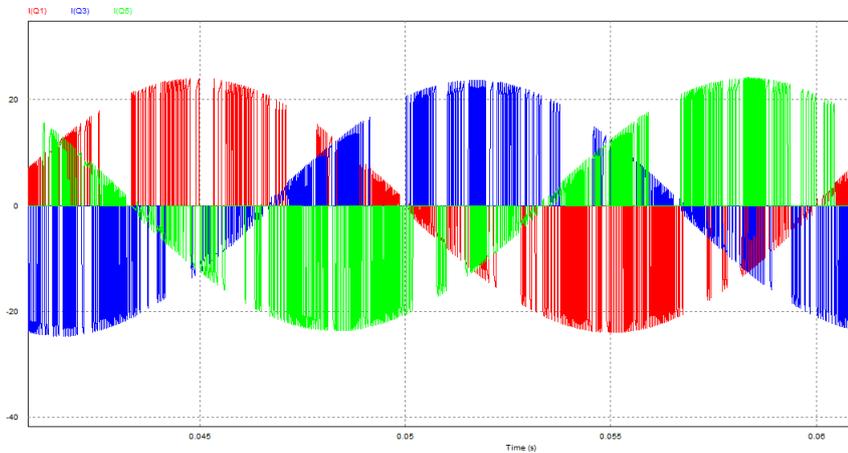


Figura 5.9: Corrente nei MOSFET

In figura (5.10) è raffigurata la tensione ai capi di ogni coppia di MOSFET che realizza ciascuno *switch* bidirezionale. E' possibile notare come ciascuna delle tre forme d'onda sia caratterizzata da tre livelli di tensione: $-\frac{V_{DC}}{2}$ (-400 V), 0 V, $+\frac{V_{DC}}{2}$ ($+400$ V). Le tre forme d'onda sono periodiche con periodo $T = 1/f_{line} = \frac{1}{50 \text{ Hz}} = 20$ ms e sono sfasate tra loro di 120° .

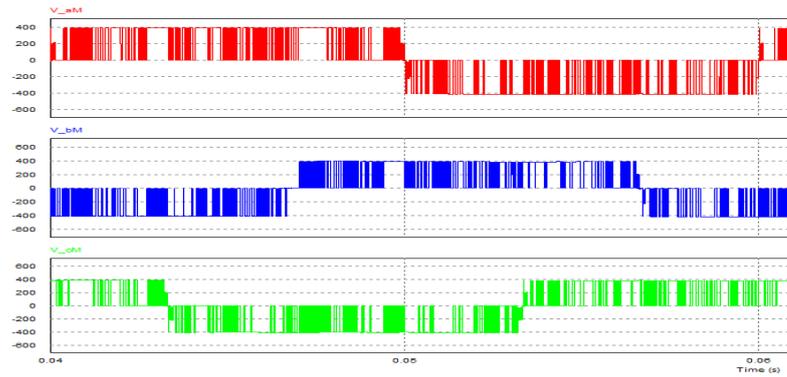


Figura 5.10: Tensione ai capi di ogni coppia di MOSFET

Da quest'ultima simulazione si ha la conferma che il valore assoluto della massima tensione che si localizza ai capi di ogni interruttore bidirezionale, in condizione di interdizione, è pari a metà della tensione di *bus*, vale a dire 400 V in questa applicazione in particolare.

5.1.4 Tensione sui nodi centrali in ingresso

I nodi a' , b' e c' rappresentano il punto di raccordo tra l'induttore di *boost*, i due diodi del ponte raddrizzatore e lo *switch* bidirezionale. E' interessante notare come la tensione in quel punto cambi aspetto a seconda del riferimento di tensione utilizzato. Se si usa come tensione di riferimento quella del nodo centrale in uscita M la forma d'onda che si osserva è quella appena mostrata in figura (5.10), ma se si utilizza come riferimento di tensione il neutro N si osservano le forme d'onda mostrate in figura (5.11a). Ciò è dovuto al fatto che la tensione al nodo M non è mai esattamente identica a quella del neutro: la tensione v_{NM} è funzione del settore attuale di funzionamento del convertitore e funzione dello stato dei 3 interruttori bidirezionale, come spiegato nel capitolo 2 in sezione 2.8.3. In appendice, sezione 8.4, tabelle (8.7) e (8.8) sono riportati i valori della tensione comune v_{NM} calcolati per ogni stato degli interruttori, in ogni settore di funzionamento. Le tre forme d'onda sono sfasate tra loro di 120° e presentano un valore medio sinusoidale alla frequenza di linea (50 Hz).

In figura (5.11b) sono mostrati chiaramente i 9 livelli di tensione che si possono 'sintetizzare' ai nodo a' rispetto al neutro. Questo è uno dei vantaggi del convertitore Vienna: questi 9 livelli di tensione permettono di approssimare con sufficiente risoluzione una sinusoide e questo permette di imporre alla corrente una forma sinusoidale con maggiore risoluzione rispetto ad altri tipi di PFC. Il *Vienna rectifier* è una topologia definita **3-LEVEL** perchè tipicamente si fa riferimento al nodo d'uscita. La tensione ai nodi a' , b' e c' , se misurata rispetto al nodo centrale in uscita M assume infatti 3 distinti valori di tensione: $-\frac{V_{DC}}{2}$ (-400 V), 0 V, $+\frac{V_{DC}}{2}$ ($+400$ V).

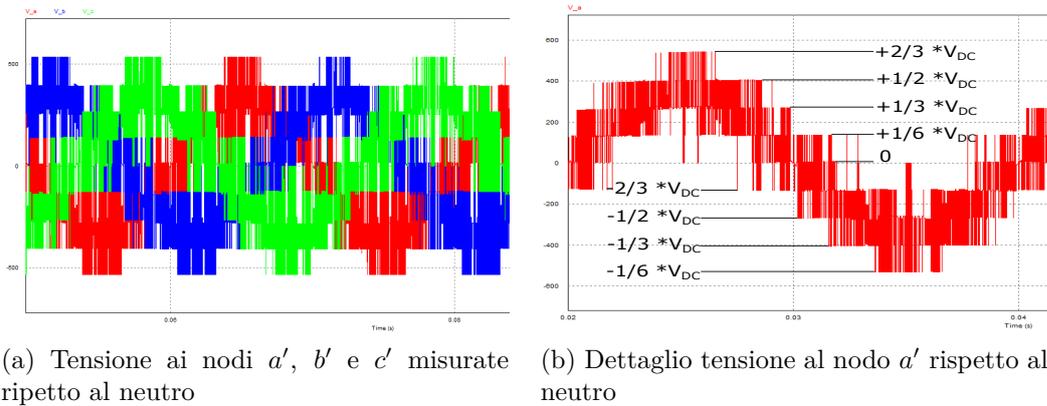


Figura 5.11: Tensioni ai nodi in ingresso al ponte di diodi

5.1.5 Tensione e corrente al nodo centrale in uscita

Come spiegato nella sezione 3.7 del capitolo 3, il convertitore Vienna è in grado di funzionare correttamente anche se i carichi collegati al semi-*BUS* positivo (tra i nodi *BUS+* ed *M*) e al semi-*BUS* negativo (tra i nodi *M* e *BUS-*) non sono simmetrici, a patto che l'asimmetria sia contenuta entro il limite massimo. Al nodo *M* confluiscono le correnti di linea non raddrizzate quando gli interruttori bidirezionali sono chiusi, in particolare: in figura (5.13a) è mostrata la corrente entrante nel nodo *M* in condizioni di carico simmetrico sul *BUS*. Il valore medio atteso di tale corrente dovrebbe essere nullo, il valore ottenuto dalla simulazione è pari a 0,58 A. Tale differenza può essere motivata dal fatto che nello schema di controllo usato nella simulazione non vi è nessun controllo sul bilanciamento della tensione dei due semi-*BUS*. In un'applicazione reale lo sbilanciamento è dovuto prevalentemente alla differenza tra le correnti di *leakage* dei condensatori in uscita. In fase di simulazione sono stati usati dei condensatori ideali senza perdite, ma lo sbilanciamento delle tensioni potrebbe comunque essere dovuto al fatto che un i condensatori non sono caricati in modo simmetrico a causa dello sfasamento iniziale della terna trifase in ingresso. Probabilmente cambiando la fase iniziale il valore medio misurato sarebbe diverso, ma sempre prossimo a 0 A.

In figura (5.13b) è riportata la stessa corrente ma in condizione di carico sbilanciato (17 Ω sul *bus* positivo e 40 Ω sul *bus* negativo). Dal momento che il carico positivo assorbe più corrente rispetto a quello negativo, ci sarà una maggiore corrente iniettata dal carico positivo dentro al nodo *M* rispetto a quella che viene estratta dal nodo *M* dal carico negativo. La corrente netta al nodo sarà quindi entrante ma con direzione opposta al verso positivo dell'amperometro, come mostrato in figura (5.12). Il valore medio simulato della corrente al nodo *M* risulta quindi negativo (-2,6 A, in modulo 5 volte superiore al caso di carico simmetrico). In figura (5.13) è mostrata la condizione inversa, si noti come la corrente media è

circa uguale in modulo al caso precedente ma con segno opposto ($+2,63 A$).

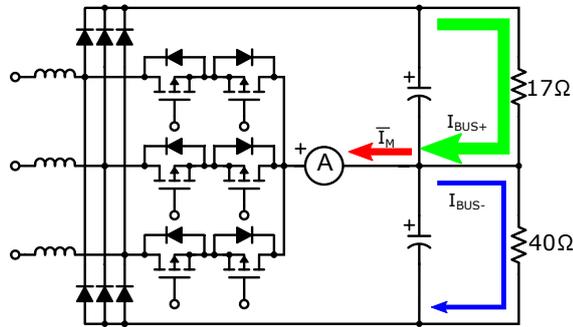


Figura 5.12: Corrente nel nodo centrale M con carico sbilanciato ($R_{BUS+} > R_{BUS-}$)

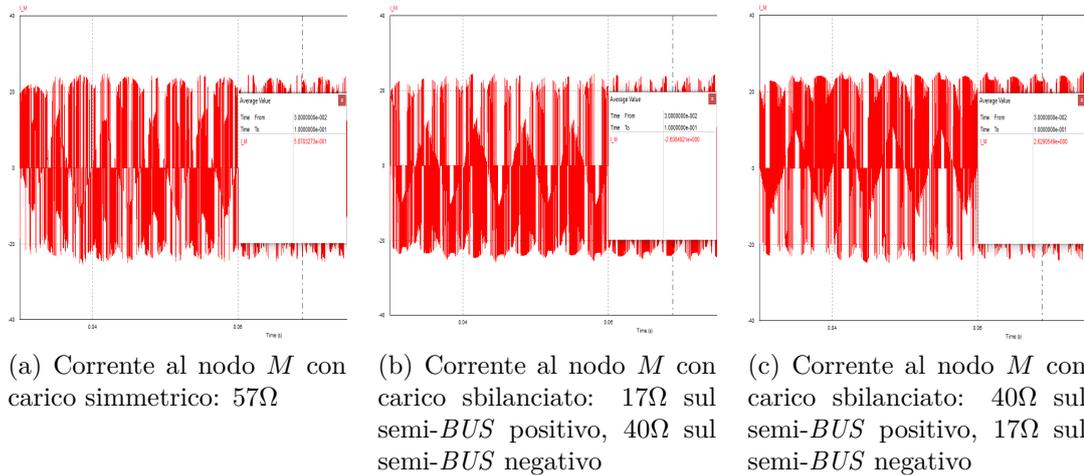


Figura 5.13: Corrente al nodo centrale in uscita M con carico nelle tre configurazioni possibili

In figura (5.14) é mostrato l'andamento della tensione di modo comune del nodo centrale capacitivo M misurata rispetto al neutro dell'ingresso trifase. Il valore medio di tale forma d'onda è nullo quindi è lecito asserire

$$\bar{V}_M = V_N$$

tale condizione è rispettata quando la tensione sui condensatori in uscita è bilanciata. Il risultato della simulazione conferma i risultati derivati in sezione 2.8.3 per la tensione v_{NM} : tutti i valori sono riportati nelle tabelle (8.7) e (8.8) in appendice, sezione 8.4.

Come evidenziato in figura, i 5 valori di tensione che può localizzarsi tra il nodo M e il neutro sono: $+\frac{1}{3}V_{DC} = +266 V$, $+\frac{1}{6}V_{DC} = +133 V$, $0 V$, $-\frac{1}{6}V_{DC} = -133 V$,

$-\frac{1}{3}V_{DC} = -266$ V. La forma d'onda è periodica di periodo pari a 6,67 ms a cui corrisponde una frequenza pari a 150 Hz, ovvero uguale al triplo della frequenza di rete.

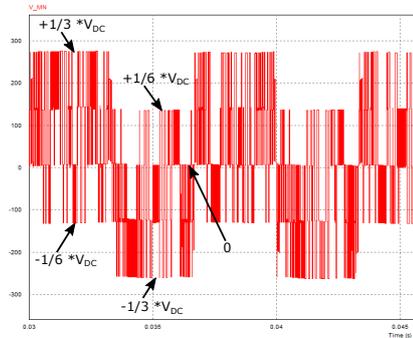


Figura 5.14: Tensione tra nodo centrale in uscita M e neutro N

5.1.6 Condensatori d'uscita

Di seguito sono analizzate le forme d'onda di tensione e corrente che interessano i condensatori d'uscita, in particolare ci si è concentrati sul condensatore $C1$, le forme d'onda che interessano il condensatore $C2$ sono del tutto analoghe. In figura (5.15) è mostrata la tensione ai capi del condensatore, che come detto in precedenza, è stato virtualmente precaricato a metà della tensione di picco dell'alimentazione trifase. Esaurito il transitorio la tensione si porta ad un valore attorno a metà della tensione del *bus* DC.

Per analizzare in modo efficace la corrente attraverso $C1$ sono stati inseriti 2 ulteriori amperometri nel circuito: 'I_upper' misura la corrente in uscita al ponte di diodi (la corrente misurata è quindi uguale alla somma delle 3 correnti che scorrono attraverso i 3 diodi superiori del ponte D_{1A} , D_{1B} e D_{1C}), sarà quindi a frequenza 300 Hz, pari quindi a 6 volte la frequenza di linea (come avviene in un tradizionale *full-bridge rectifier* trifase, ma in questo caso è discontinua); 'I_load_UP' invece misura la corrente assorbita dal carico che è quindi una corrente continua. Le due correnti misurate e la corrente attraverso il condensatore d'uscita $C1$ sono mostrate in figura (5.16).

Con buona approssimazione si può dire che 'I_upper' viene scissa in componente continua e componente alternata: la prima fluisce interamente verso il carico ('I_load_UP', in realtà non è puramente DC ma vi è sovrapposto un ripple a bassa frequenza + il ripple ad alta frequenza residuo che non si è riusciti a filtrare); la componente alternata invece fluisce attraverso il condensatore $C1$.

Vale quindi la seguente formula:

$$I_{TOT_{RMS}}^2 = I_{DC}^2 + I_{AC_{RMS}}^2$$

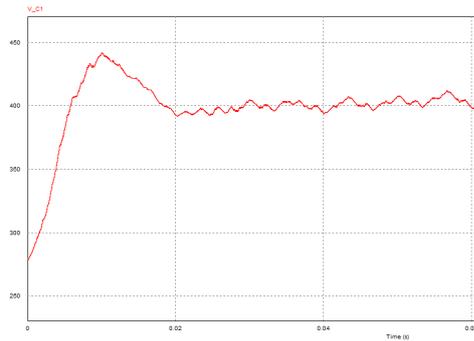


Figura 5.15: Tensione ai capi del condensatore $C1$

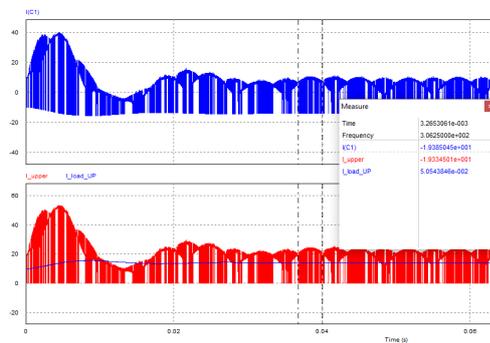


Figura 5.16: Corrente attraverso il condensatore $C1$

dove:

- a I_{TOT} è la corrente 'I_upper';
- a I_{DC} è la corrente DC assorbita dal carico;
- a I_{AC} è la corrente che scorre nel condensatore $C1$.

Per migliorare la soppressione dei disturbi ad alta frequenza sulla corrente (e sulla tensione) d'uscita, in una realizzazione pratica del circuito, tipicamente vengono messi dei condensatori tra i *BUS* e il nodo capacitivo in uscita del valore di qualche centinaio di nanoFarad il più vicino possibile ai MOSFET in modo da realizzare dei percorsi a bassa impedenza minimizzando l'induttanza parassita, come mostrato in figura (5.17).

5.2 Validazione equazioni Kolar

Per valutare gli *stress* di corrente nei diodi del ponte raddrizzatore, MOSFET che implementano gli *switch* bidirezionali e nei condensatori d'uscita sono state

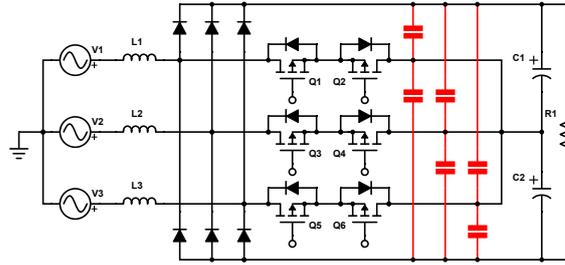


Figura 5.17: Condensatori per attenuare i disturbi ad alta frequenza

utilizzate equazioni derivate dal professor Kolar, l'ideatore del *Vienna Rectifier*. Le equazioni utilizzate sono le seguenti:

$$I_{D,avg} = \hat{I}_a \frac{M}{4} \quad (5.1)$$

$$I_{D,rms} = \hat{I}_a \sqrt{\frac{2M}{3\pi}} \quad (5.2)$$

$$I_{SW,avg} = \hat{I}_a \left(\frac{1}{\pi} - \frac{M}{4} \right) \quad (5.3)$$

$$I_{SW,rms} = \hat{I}_a \sqrt{\frac{1}{4} - \frac{2M}{3\pi}} \quad (5.4)$$

$$I_{C,rms} = \hat{I}_a \sqrt{\frac{10\sqrt{3}M}{8\pi} - \frac{9M^2}{16}} \quad (5.5)$$

dove:

- I_D è la corrente in ciascun diodo;
- I_{SW} è la corrente in ciascun MOSFET;
- I_C è la corrente in ciascun condensatore;
- \hat{I}_a è il valore di picco della corrente di linea assunta puramente sinusoidale (dove si è quindi trascurato il *ripple*);
- M è l'indice di modulazione calcolato come $\frac{\hat{V}_{a'}}{\frac{1}{2}V_{DC}}$ (valore di picco della tensione 'sintetizzata' al nodo a' fratto metà della tensione di *BUS*).

Il primo passo è stato calcolare la corrente di picco, assunta puramente sinusoidale. Per ottenere dei risultati confrontabili, i calcoli sono stati effettuati basandosi sul circuito utilizzato durante la simulazione, figura (5.1).

Come fatto in precedenza nel capitolo 4 sezione 4.2, la corrente d'ingresso può essere calcolata uguagliando la potenza continua in uscita alla potenza trifase assorbita in ingresso, ottenendo la seguente formula:

$$\hat{I}_a = \frac{2 \cdot P_{OUT}}{3 \cdot \hat{V}_a}$$

dove²

$$P_{OUT} = \frac{V_{DC}^2}{R_L}$$

Successivamente è stato calcolato l'indice di modulazione:

$$M = \frac{\hat{V}_a'}{\frac{1}{2}V_{DC}} \approx \frac{\hat{V}_{aN}}{\frac{1}{2}V_{DC}}$$

L'indice di modulazione è definito come il rapporto tra la tensione al nodo a' (raccordo tra induttore, diodi e MOSFETs) e metà della tensione d'uscita. La tensione al nodo a' può essere approssimata alla tensione d'ingresso tra fase e neutro dal momento che l'impedenza presentata dall'induttore di *boost* (avente induttanza dell'ordine dei mH) è trascurabile alla frequenza di linea (50 Hz).

Infine, avendo a disposizione la corrente di picco in ingresso e l'indice di modulazione sono state calcolate le correnti nei diodi, nei mosfet e nei condensatori in uscita secondo le equazioni (5.1), (5.2), (5.3), (5.4) e (5.5).

I valori medi e i valori efficaci delle correnti simulati sono stati ottenuti tramite l'apposita funzione del simulatore PSIM; per quanto riguarda la corrente d'ingresso si è spiegato in precedenza che si è interessati nell'estrarre il valore di picco a 50 Hz tralasciando il contributo alle armoniche superiori. PSIM offre la possibilità di calcolare la FFT, il valore \hat{I}_a è stato dunque misurato dall'analisi spettrale della corrente in ingresso.

I valori confrontati con quelli calcolati secondo le equazioni mostrate in precedenza sono stati ottenuti come media: ad esempio, come valore per la corrente I_D, avg simulata, è stato estratto il valore della corrente media in ciascun diodo ed è stato calcolato il valore medio. In tabella (5.2) sono riportati i valori teorici calcolati secondo le equazioni di Kolar, i valori simulati e l'errore relativo percentuale tra i due valori.

I valori ottenuti tramite equazioni e tramite simulazione risultano confrontabili con buona approssimazione, si vede infatti che il caso peggiore si è ottenuto per il valore efficace della corrente attraverso i MOSFET, ma anche essa presenta una differenza rispetto al valore calcolato inferiore al 10%. In conclusione, in questo tipo

²La potenza d'uscita effettiva è stata calcolata a partire dalla tensione d'uscita e il resistore di carico effettivo. Il valore è prossimo a 11 kW, ma volendo un risultato confrontabile con quello simulato è bene lavorare nelle stesse condizioni.

VALORE	EQUAZIONE	SIMULAZIONE	ERRORE %
\hat{I}_a	22,919 A	23,54 A	2,71%
$I_{D,avg}$	4,678 A	4,68 A	0,04%
$I_{D,rms}$	9,54 A	9,201 A	3,56%
$I_{SW,avg}$	2,617 A	2,609 A	0,31%
$I_{SW,rms}$	6,349 A	6,807 A	7,22%
$I_{C,rms}$	9,929 A	9,838 A	0,92%

Tabella 5.2: Confronto tra valori calcolati e valori simulati

di implementazione, le equazioni derivate dal professor Kolar risultano predire con buona approssimazione gli *stress* di corrente nei componenti chiave del convertitore Vienna e pertanto i risultati ottenuti nel capitolo 4 possono ritenersi affidabili. La verifica effettiva di queste equazioni sarà poi da svolgere a circuito montato, nelle stesse condizioni utilizzate durante la simulazione.

Capitolo 6

PCB

L'ultima fase di questa attività di tesi è stata la realizzazione pratica di un circuito stampato con l'obiettivo di testare il convertitore sul campo e la definizione della relativa BOM (Bill Of Material). Il PCB è stato realizzato mediante il software *Altium Designer*: sono stati utilizzati 4 *layer*: due di segnale/potenza ('*top layer*' e '*bottom layer*') e due *power planes* ('*power*' e '*ground*' per la distribuzione dell'alimentazione per tutti i componenti della scheda).

Il circuito stampato non è stato disegnato da zero, bensì si è partiti da una scheda di riferimento. Sul sito della *evaluation board* della *Texas Instruments* (TIDM-1000) è possibile scaricare i file di progetto del PCB per il CAD utilizzato. Partire da un progetto verificato e funzionante è stato un scelta comoda per abbattere i tempi di progetto della scheda.

NOTA: la scheda ridisegnata ha lo scopo di essere un prototipo che renda le misurazioni agevoli, non è quindi da intendersi come un prodotto commerciale ottimizzato nelle dimensioni.

Lo stadio di potenza e le sue interconnessioni sono state ridisegnate *ex novo*: questa scelta è dovuta al fatto che la scheda di partenza montava diodi e MOSFET di potenza in formato TO220, la versione ridisegnata invece in formato TO247. Si è passati da un circuito dimensionato in modo da poter lavorare a 2,4 kW ad uno in grado di lavorare fino a 11 kW nominali, ovvero circa 4,5 volte tanto. Di conseguenza, anche le piste di rame per il trasporto della corrente sono state ritracciate da zero e allargate, dal momento che la corrente nominale diventa anch'essa circa 4,5 volte superiore rispetto a quella della scheda di riferimento. Il banco di condensatori in uscita è stato completamente riprogettato ed ampliato. Gli induttori di *boost* devono essere in grado di condurre una corrente maggiore rispetto al *design* precedente, di conseguenza la loro sezione dovrà essere maggiorata. A causa di ciò si è deciso di montare sulla scheda dei terminali a vite per permettere il collegamento di induttori esterni in modo comodo. Come discusso nel dettaglio in sezione 4.9, il circuito incaricato per la precarica del banco di condensatori in uscita è stato completamente cambiato: sono state rimosse le termoresistenze NTC in serie agli

induttori e al loro posto sono stati inseriti due resistori di potenza. E' stato quindi disegnato il *layout* per il circuito di controllo e pilotaggio degli SCR (anch'essi con *package* TO247) utilizzati per il bypass dei resistori di precarica. La scheda è stata pensata per ospitare sul retro tutti i semiconduttori di potenza: i quali devono essere isolati e avvitati su un grosso dissipatore: la scheda originale è venduta già avvitata ad un grosso blocco di alluminio che funge da dissipatore, per la scheda nuova il paradigma sarà lo stesso. E' stata posta particolare attenzione ai nodi di commutazione ad alta tensione presenti nel circuito: le piste di segnale sono state tracciate, laddove possibile, il più distante possibile da tali nodi. Il tratto finale, che collega i MOSFET utilizzati per implementare gli *switch bidirezionali* e il banco di condensatori di *BUS* è risultato essere, per costruzione, un pò lungo (qualche centimetro). Questo può causare notevoli problemi a causa delle induttanze parassite che si vengono a creare nell'anello di commutazione a causa del lungo percorso che la corrente deve seguire. Per cercare di mitigare questo problema sono stati inseriti dei condensatori del valore di qualche centinaio di nanoFarad tra la fasi, dopo i MOSFET, il più possibile vicini ad essi (parallelepipedo rosso in figura (6.1)): questo fa sì che si crei un percorso a bassa impedenza per le componenti della corrente alla frequenza di commutazione e sui multipli. Questo aiuta notevolmente a ridurre il contenuto spettrale ad alta frequenza delle tensioni e correnti in uscita dal convertitore, oltre a ridurre i picchi di tensione in fase di commutazione.

L'interfaccia per l'inserimento della scheda di controllo, la quale risulta essere una seconda scheda indipendente dalla scheda principale, è stata conservata fedelmente, modificando solo il minimo indispensabile per il corretto collegamento della sezione di controllo a quella di potenza.

Infine sono state tracciate le piste per collegare i circuiti di *sensing* dal momento che buona parte di essi sono stati riprogettati: essendo cambiate le correnti in gioco è stato necessario sostituire i sensori ad effetto Hall con altri trasduttori di corrente della stessa famiglia ma aventi un fondo scala maggiorato. La tensione nominale di *BUS* è passata dai 600/700 V della scheda di riferimento agli 800 V nominali del nuovo circuito: in questo caso è bastato cambiare il guadagno di qualche amplificatore di condizionamento.

Le figure (6.1) e (6.2) mostrano il modello 3D del PCB realizzato su *Altium Designer* dove ad ogni componente è stato associato un modello 3D. Le figure mostrano rispettivamente il *top side* e il *bottom side*. NOTA: I MOSFET, gli SCR e i diodi di potenza montati sul retro della scheda vanno posizionati al contrario rispetto a come sono mostrati in figura: ovvero con il pad esposto sul retro del *package* in vista in modo da poter essere avvitati ad un dissipatore. In figura 6.2 risultano al contrario causa mancanza di modello 3D orientato a dovere. In appendice, sezione 8.5 sono riportate le immagini dei vari *layer* della scheda (*top*, *PWR*, *gnd*, *bottom*, *silkscreen top*, *silkscreen bottom*).

Il PCB finale è risultato avere dimensioni 35 cm x 27 cm. In figura (6.3) e (6.4) sono riportate le foto del PCB finale, rispettivamente fronte e retro.

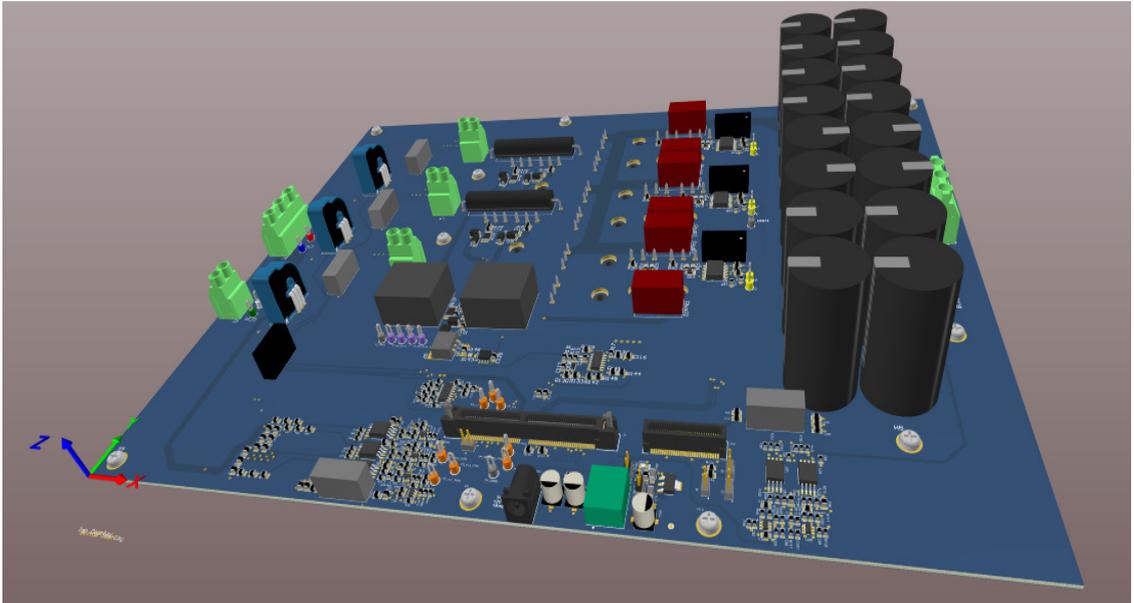


Figura 6.1: vista 3D PCB: *top*

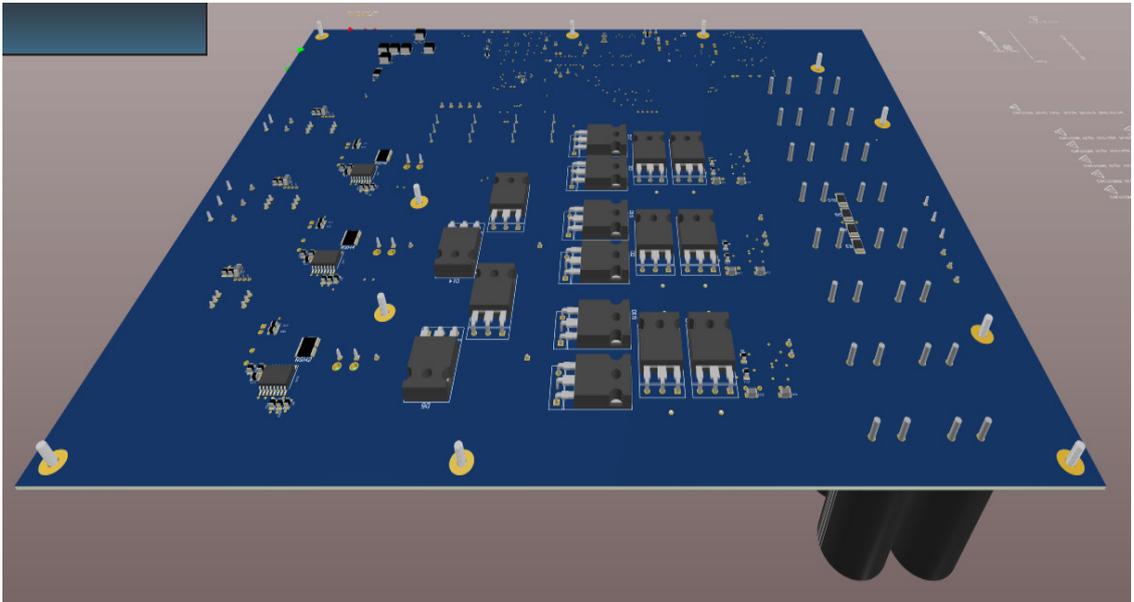


Figura 6.2: vista 3D PCB: *bottom*

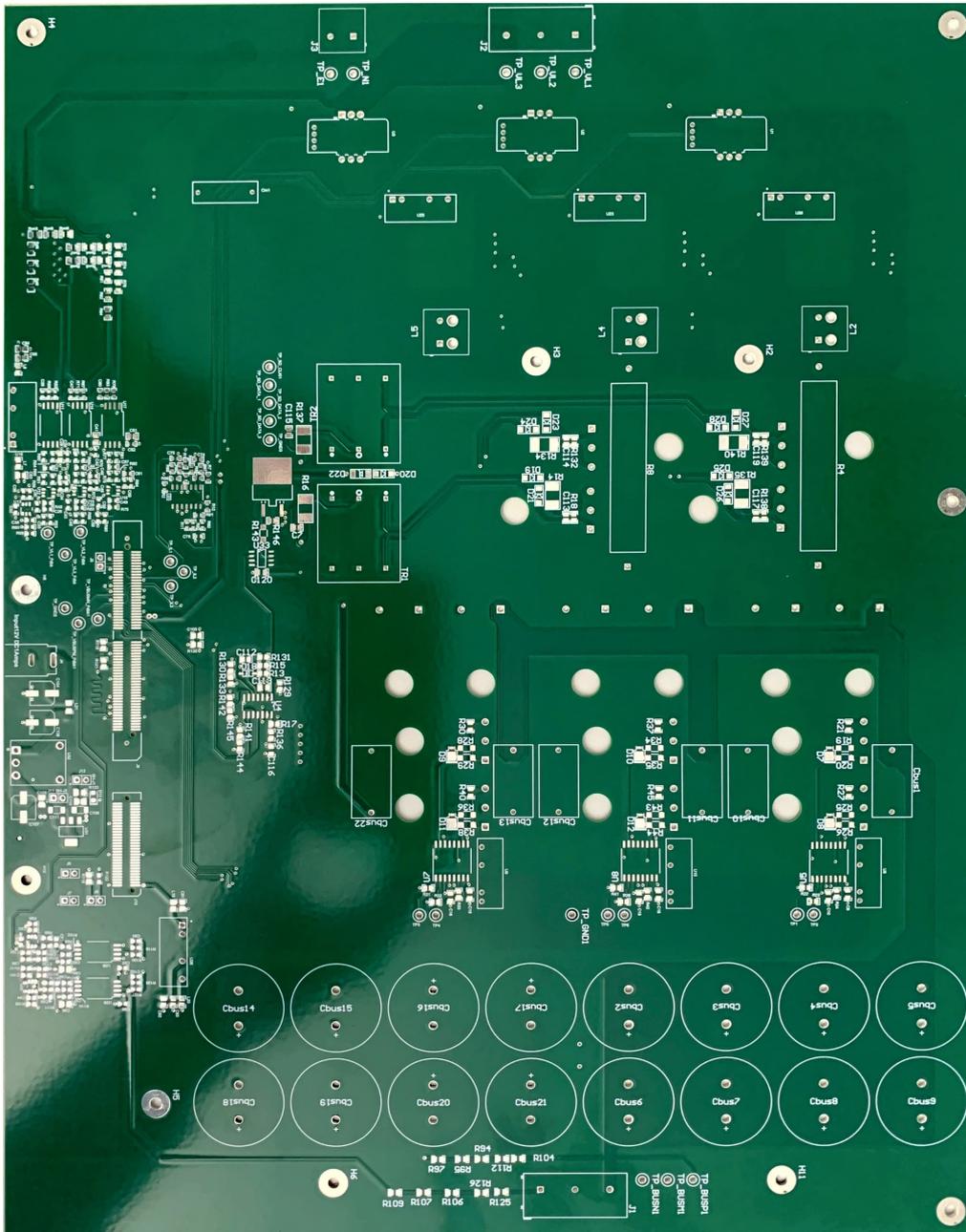


Figura 6.3: PCB finale: *top side*

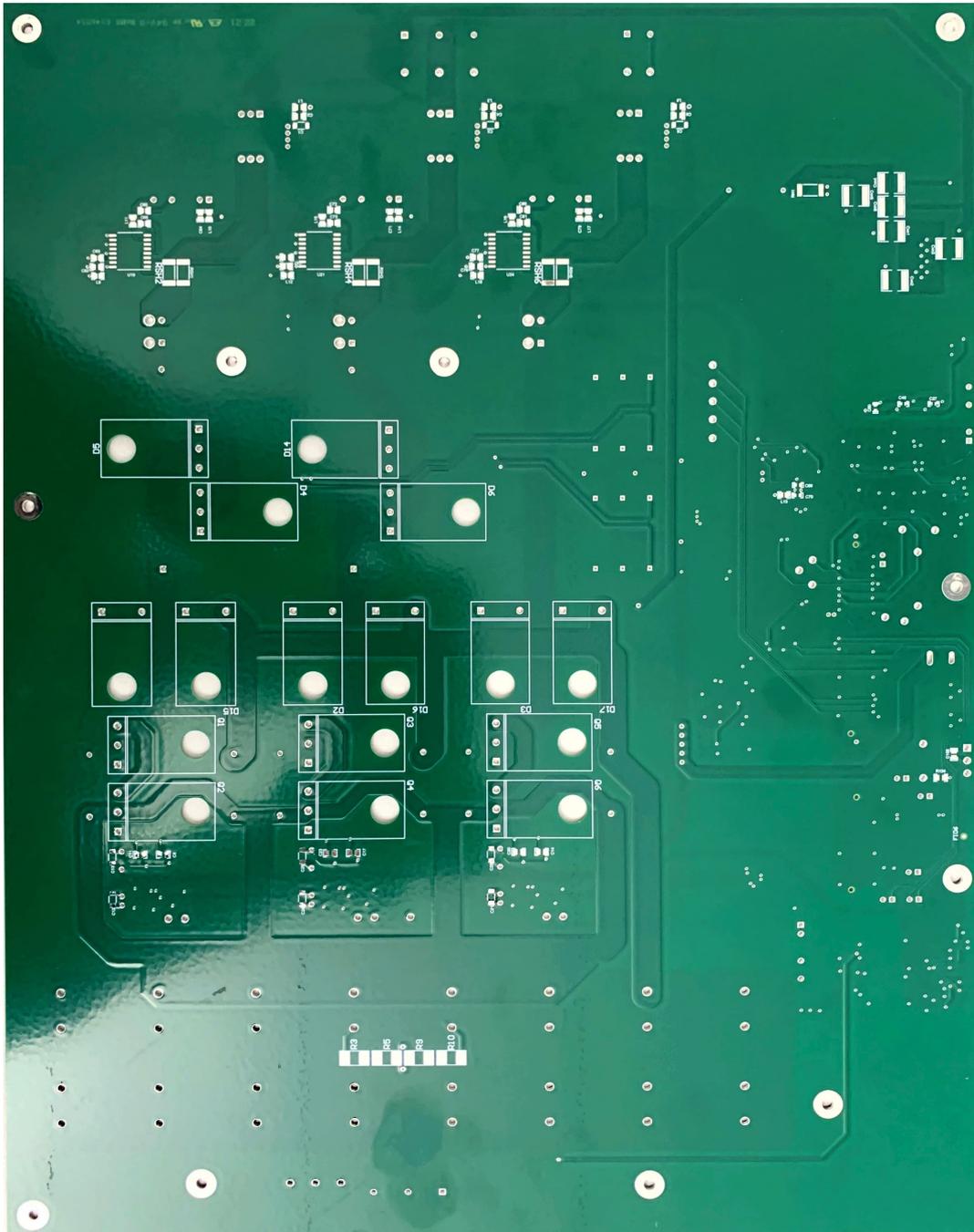


Figura 6.4: PCB finale: *bottom side*

Capitolo 7

Conclusioni e prospettive future

In conclusione, è stata fornita una descrizione generale dei convertitori AC/DC, si è indagato sull'origine del *Vienna Rectifier* ed è stato discusso il funzionamento. E' stata fatta una *space vector analysis* per capire al meglio le potenzialità del convertitore. Sono stati discussi i tipi di modulazione più utilizzati per questa configurazione circuitale, si è mostrato come derivare i modelli di piccolo segnale utili per il *tuning* dello schema di controllo. Si è mostrato come controllare la tensione d'uscita, sia assoluta, sia parziale sui due *bus* DC parziali, si è mostrato come controllare la corrente assorbita dalla rete trifase. Sono stati discussi i vantaggi derivanti dall'utilizzo di portanti con forme d'onda triangolari sincronizzate, rispetto all'utilizzo di forme d'onda a dente di sega sincrone o asincrone. Sono state discusse le principali equazioni di progetto e sono state validate mediante simulazione. E' stato ridimensionato lo stadio di potenza per essere in grado di lavorare in una condizione di carico di 11 kW nominali, sono stati riprogettati i circuiti per il monitoraggio delle grandezze necessarie al controllo attivo del convertitore. E' stato realizzato un PCB seguendo criteri e regole di progetto reali, con l'intento di montare il circuito e misurarlo, è stata inoltre preparata una BOM completa con tutti i componenti necessari.

L'attività di tesi si conclude a questo punto, a causa dei tempi di consegna troppo dilatati per il montaggio della scheda in tempi utili. Tuttavia il progetto non andrà a morire ma sicuramente vedrà la luce non appena i componenti necessari saranno reperibili. I miei rapporti con l'azienda ospitante, Vishay Semiconductor Italiana, proseguono e sicuramente ci sarà modo di ultimare il progetto a tempo debito. La scheda verrà montata e calibrata, verrà collegata la scheda di controllo ausiliaria per il controllo del circuito, la quale verrà anch'essa calibrata a dovere. Verranno effettuate misure in vari punti di lavoro, verrà valutata l'efficienza del raddrizzatore Vienna e verranno condotti test per la misura della *total harmonic distortion* (THD).

Quando tutto ciò sarà ultimato, il circuito realizzato sarà in grado di svolgere la funzione per la quale è stato pensato e progettato: verrà utilizzato per analizzare il comportamento in commutazione dei diodi e dei MOSFET di potenza sul campo.

Capitolo 8

Appendice

8.1 Calcolo δ_{100} , δ_{000} , δ_{010} e δ_{011}

Nel capitolo 3 sezione 3.6 si è mostrato come la parte immaginaria dello *space vector* \underline{V}_U^* possa essere scritta come:

$$\frac{M}{2}V_{DC} \sin(\varphi_U) = \delta_{010} \cdot \frac{1}{2\sqrt{3}}$$

da cui si è ricavato il primo tempo relativo:

$$\delta_{010} = \sqrt{3} \cdot M \cdot \sin(\varphi_U) \quad (8.1)$$

Successivamente si è espresso la somma della durate relative degli stati ridondanti (100) e (011) come:

$$\delta_{100} + \delta_{011} = 1 - \delta_{000} - \delta_{010} \quad (8.2)$$

dal momento che la somma di tutte le durate relative deve essere pari a 1. Visto che si è appena derivato un'espressione per δ_{000} , l'unica incognita a destra dell'uguale rimane δ_{010} .

Si è anche mostrato come invece la parte reale dello *space vector* \underline{V}_U^* possa essere espressa come:

$$\frac{M}{2}V_{DC} \cos(\varphi_U) = \delta_{100} \cdot \frac{1}{3}V_{DC} + \delta_{000} \cdot \frac{2}{3}V_{DC} + \delta_{010} \cdot \frac{1}{2\sqrt{3}}\sqrt{3} + \delta_{011} \cdot \frac{1}{3}V_{DC} \quad (8.3)$$

Sostituendo ora la (8.2) nella (8.3) si ottiene:

$$\begin{aligned} \frac{M}{2} \cos(\varphi_U) &= \frac{1}{3}(\delta_{100} + \delta_{011}) + \frac{2}{3}\delta_{000} + \frac{1}{2\sqrt{3}}\sqrt{3}\delta_{010} \\ &= \frac{1}{3}(1 - \delta_{000} - \delta_{010}) + \frac{2}{3}\delta_{000} + \frac{1}{2\sqrt{3}}\sqrt{3}\delta_{010} \\ \frac{M}{2} \cos(\varphi_U) &= \frac{1}{3} + \frac{1}{3} \cdot \delta_{000} + \frac{1}{6} \cdot \delta_{010} \end{aligned}$$

sostituendo nell'ultima equazione ottenuta la (8.1) si ottiene:

$$\frac{M}{2} \cos(\varphi_U) = \frac{1}{3} + \frac{1}{3} \cdot \delta_{000} + \frac{1}{6} \cdot \sqrt{3} \cdot M \cdot \sin(\varphi_U)$$

da cui finalmente si ricava:

$$\delta_{000} = \frac{\sqrt{3}}{2} M \left[\sqrt{3 \cos(\varphi_U)} - \sin(\varphi_U) \right] - 1 \quad (8.4)$$

L'espressione appena ottenuta può essere semplificata grazie alla seguente relazione¹:

$$a \cdot \cos(x) + b \cdot \sin(x) = R \cdot \cos(x - \alpha)$$

con

- $R = \sqrt{a^2 + b^2}$
- $\alpha = \arctan\left(\frac{b}{a}\right)$

Alla luce di ciò, l'equazione (8.4) può essere riscritta come:

$$\delta_{000} = \frac{\sqrt{3}}{2} M \cdot 2 \cdot \cos\left(\varphi_U + \frac{\pi}{6}\right) - 1 = \frac{\sqrt{3}}{2} M \cdot 2 \cdot \sin\left(\frac{\pi}{2} - \left(\varphi_U + \frac{\pi}{6}\right)\right) - 1$$

quindi:

$$\delta_{000} = \sqrt{3} \cdot M \cdot \sin\left(\frac{\pi}{3} - \varphi_U\right) - 1 \quad (8.5)$$

Sostituendo ora la (8.5) e la (8.1) nella (8.2) si ottiene:

$$\begin{aligned} \delta_{100} + \delta_{011} &= 1 - \delta_{000} - \delta_{010} = 2 - \sqrt{3} \cdot M \cdot \sin\left(\frac{\pi}{2} - \left(\varphi_U + \frac{\pi}{6}\right)\right) + 1 - \sqrt{3} \cdot M \cdot \sin(\varphi_U) \\ &= 2 - \sqrt{3} \cdot M \left[\sin\left(\frac{\pi}{2} - \left(\varphi_U + \frac{\pi}{6}\right)\right) + \sin(\varphi_U) \right] \end{aligned}$$

Ricordando la formula di prostaferesi per la somma di seni:

$$\sin(p) + \sin(q) = 2 \sin\left(\frac{p+q}{2}\right) \cos\left(\frac{p-q}{2}\right)$$

si arriva a:

$$\begin{aligned} \delta_{100} + \delta_{011} &= 2 - \sqrt{3} \cdot M \cdot 2 \sin\left(\frac{\pi}{6}\right) \cos\left(\frac{\pi}{6} - \varphi_U\right) \\ &= 2 - \sqrt{3} \cdot M \cdot \sin\left(\frac{\pi}{2} - \left(\frac{\pi}{6} - \varphi_U\right)\right) \end{aligned}$$

Da cui, finalmente:

$$\delta_{100} + \delta_{011} = 2 - \sqrt{3} \cdot M \cdot \sin\left(\frac{\pi}{3} + \varphi_U\right) \quad (8.6)$$

Ricapitolando, i tempi di accensione relativi dei quattro stati considerati sono:

¹Dimostrazione in Appendice: sezione 8.2

- $\delta_{000} = \sqrt{3} \cdot M \cdot \sin\left(\frac{\pi}{3} - \varphi_U\right) - 1$;
- $\delta_{010} \sqrt{3} \cdot M \cdot \sin(\varphi_U)$;
- $\delta_{100} + \delta_{011} = 2 - \sqrt{3} \cdot M \cdot \sin\left(\frac{\pi}{3} + \varphi_U\right)$.

8.2 Formula: $a \cdot \cos(x) + b \cdot \sin(x) = R \cdot \cos(x - \alpha)$

Dimostrazione.

$$a \cdot \cos(x) + b \cdot \sin(x) = R \cdot \cos(x - \alpha)$$

Espandendo il secondo termine grazie alla formula di addizione per il coseno:

$$\begin{aligned} a \cdot \cos(x) + b \cdot \sin(x) &= R (\cos(x) \cos(\alpha) + \sin(x) \sin(\alpha)) \\ &= R \cdot \cos(\alpha) \cos(x) + R \cdot \sin(\alpha) \sin(x) \end{aligned}$$

Per confronto risulta che:

- $a = R \cdot \cos(\alpha)$
- $b = R \cdot \sin(\alpha)$

Il parametro R può essere ricavato sommando le due equazioni precedenti elevate al quadrato:

$$a^2 + b^2 = R^2 \cdot \cos^2(\alpha) + R^2 \cdot \sin^2(\alpha) = R^2 [\cos^2(\alpha) + \sin^2(\alpha)] = R^2$$

da cui:

$$R = \sqrt{a^2 + b^2}$$

Il parametro α può invece essere derivato facendo il rapporto tra b e a :

$$\frac{b}{a} = \frac{R \cdot \sin(\alpha)}{R \cdot \cos(\alpha)} = \tan\left(\frac{b}{a}\right)$$

da cui:

$$\alpha = \arctan\left(\frac{b}{a}\right)$$

□

8.3 Derivazione coefficienti di asimmetria del carico α_r

Un assorbimento asimmetrico della potenza di uscita P_O può essere modellizzata grazie ai circuiti equivalenti in figura (8.1).

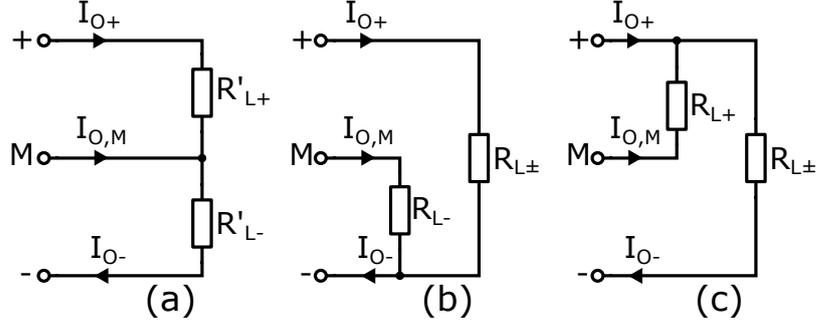


Figura 8.1: Circuiti equivalenti: assorbimento asimmetrico di potenza in uscita

Per il circuito in figura (8.1a), assumendo il bilanciamento di potenza tra i lati AC e DC, si ha:

$$P_O = P_{O+} + P_{O-} = \frac{3}{2} \hat{V}_N \cdot \hat{I}_{N(1)} \quad (8.7)$$

dove con la dicitura '(1)' si intende la componente all'armonica fondamentale (50Hz), P_{O+} è l'assorbimento di potenza sull'uscita positiva e P_{O-} l'assorbimento di potenza dall'uscita negativa, le quali sono legate dalla seguente relazione:

$$I_{M,avg} \frac{V_{DC}}{2} = P_{O-} - P_{O+} \quad (8.8)$$

relazione che deriva dall'equazione al nodo $I_{OM,avg} = I_{M,avg} = I_{O-} - I_{O+}$.

Indicando con α_r l'asimmetria relativa dei carichi P_{O+} e P_{O-} :

$$\alpha_r = \frac{P_{O-} - P_{O+}}{P_O} = \frac{P_{O,a}}{P_O} = \frac{\frac{P_{O,a}}{P_{O,s}}}{1 + \frac{P_{O,a}}{P_{O,s}}} \quad (8.9)$$

dove $P_{O,s}$ denota la componente simmetrica della potenza d'uscita e $P_{O,a}$ quella asimmetrica, vale quindi la relazione:

$$P_O = P_{O,s} + P_{O,a}$$

A questo punto è dunque possibile esprimere la corrente media al nodo centrale $I_{M,avg}$ in funzione dell'asimmetria dei carichi in uscita, grazie alla (8.8) e alla (8.9):

$$I_{M,avg} = \frac{2}{V_{DC}} P_O \frac{(P_{O-} - P_{O+})}{P_O} = \frac{2}{V_{DC}} \frac{3}{2} \hat{V}_N \cdot \hat{I}_{N(1)} \cdot \alpha_r$$

$$I_{M,avg} = \frac{3\hat{V}_N}{V_{DC}} \hat{I}_{N(1)} \alpha_r \quad (8.10)$$

Il parametro α_r dipende dall'assorbimento di potenza sul carico e può essere calcolato analiticamente. Per il circuito equivalente in figura (8.1a) vale:

$$\begin{aligned} \alpha_r &= \frac{P_{O-} - P_{O+}}{P_O} = \frac{P_{O-} - P_{O+}}{P_{O,s} + P_{O,a}} = \frac{\frac{\left(\frac{v_{DC}}{2}\right)^2}{R'_{L-}} - \frac{\left(\frac{v_{DC}}{2}\right)^2}{R'_{L+}}}{\frac{\left(\frac{v_{DC}}{2}\right)^2}{R'_{L-}} + \frac{\left(\frac{v_{DC}}{2}\right)^2}{R'_{L+}}} \\ &= \frac{\frac{R'_{L+} - R'_{L-}}{R'_{L+} \cdot R'_{L-}}}{\frac{R'_{L+} + R'_{L-}}{R'_{L+} \cdot R'_{L-}}} = \frac{R'_{L+} - R'_{L-}}{R'_{L+} + R'_{L-}} \end{aligned} \quad (8.11)$$

Per il circuito equivalente in figura (8.1b) si cerca di riportare il circuito nella forma base in figura (8.1a), si divide il carico $R_{L\pm}$ in due carichi $\frac{R_{L\pm}}{2}$ in serie, uno dei quali andrà in parallelo a R_{L-} , ottenendo (con la notazione del circuito in figura (8.1a)):

- $R'_{L+} = \frac{R_{L\pm}}{2}$;
- $R'_{L-} = R_{L-} \parallel \frac{R_{L\pm}}{2}$.

Sostituendo quindi le ultime due relazioni trovate nella (8.11) è possibile calcolare il coefficiente α_r relativo al carico nella configurazione in figura (8.1b):

$$\begin{aligned} \alpha_r &= \frac{R'_{L+} - R'_{L-}}{R'_{L+} + R'_{L-}} = \frac{\frac{R_{L\pm}}{2} - \frac{R_{L-} \cdot R_{L\pm}}{2R_{L-} + R_{L\pm}}}{\frac{R_{L\pm}}{2} + \frac{R_{L-} \cdot R_{L\pm}}{2R_{L-} + R_{L\pm}}} = \frac{R_{L\pm} (2R_{L-} + R_{L\pm}) - 2R_{L-} \cdot R_{L\pm}}{R_{L\pm} (2R_{L-} + R_{L\pm}) + 2R_{L-} \cdot R_{L\pm}} \\ &= \frac{R_{L\pm}}{R_{L\pm} + 4R_{L-}} \end{aligned} \quad (8.12)$$

Analogamente, applicando lo stesso procedimento al circuito equivalente in figura (8.1c) si ottiene:

- $R'_{L-} = \frac{R_{L\pm}}{2}$;
- $R'_{L+} = R_{L+} \parallel \frac{R_{L\pm}}{2}$.

Sostituendo quindi queste due ultime relazioni nella (8.11) è possibile calcolare il coefficiente α_r relativo al carico nella configurazione in figura (8.1c):

$$\begin{aligned} \alpha_r &= \frac{R'_{L+} - R'_{L-}}{R'_{L+} + R'_{L-}} = \frac{\frac{R_{L+} \cdot R_{L\pm}}{2R_{L+} + R_{L\pm}} - \frac{R_{L\pm}}{2}}{\frac{R_{L+} \cdot R_{L\pm}}{2R_{L+} + R_{L\pm}} + \frac{R_{L\pm}}{2}} = \frac{2R_{L+} \cdot R_{L\pm} - R_{L\pm} (2R_{L+} + R_{L\pm})}{2R_{L+} \cdot R_{L\pm} + R_{L\pm} (2R_{L+} + R_{L\pm})} \\ &= \frac{-R_{L\pm}}{R_{L\pm} + 4R_{L-}} \end{aligned} \quad (8.13)$$

8.4 Tabelle stati

Dopo aver studiato il comportamento del convertitore nel primo settore di funzionamento, il ragionamento è stato esteso anche agli altri settori. Tutti i risultati tabulati in questa sezione sono stati calcolati tramite Matlab.

LEGENDA:

- *settore*: indica il settore di funzionamento all'interno del quale sta operando il convertitore;
- $i_{a,b,c}$: indica la polarità delle correnti d'ingresso: '+' quando positiva, '-' quando negativa;
- i_M : è la corrente iniettata nel nodo centrale 'M' in uscita. Assunta positiva quando la direzione è da sinistra verso destra (uscente verso il carico).
- $SW_{a,b,c}$: indica lo stato degli interruttori bidirezionali: '1' quando chiusi, '0' quando aperti;
- $S_{a,b,c}$: indica la switching function, definita come:

$$S_i = \begin{cases} +1 & \text{se } SW_i = OFF \wedge i_i > 0 \\ 0 & \text{se } SW_i = ON \\ -1 & \text{se } SW_i = OFF \wedge i_i < 0 \end{cases}$$

- v_{NM} : è la tensione di modo comune che si localizza tra il conduttore di neutro e il nodo M in uscita al convertitore;
- v_{aM}, v_{bM}, v_{cM} : sono le tensioni sintetizzate all'ingresso del ponte di diodi, misurate rispetto al nodo centrale in uscita M ;
- v_{aN}, v_{bN}, v_{cN} : sono le tensioni sintetizzate all'ingresso del ponte di diodi, misurate rispetto al conduttore di neutro (centro stella della terna trifase che alimenta il convertitore);
- *modulo*: rappresenta il modulo del *voltage space vector* sintetizzato;
- *fase*: rappresenta la fase del *voltage space vector* sintetizzato;

SW_a	SW_b	SW_c	S_a	S_b	S_c	i_M
0	0	0	+1	-1	-1	0 A
0	0	1	+1	-1	0	i_c
0	1	0	+1	0	-1	i_b
0	1	1	+1	0	0	$i_b + i_c = -i_a$
1	0	0	0	-1	-1	i_a
1	0	1	0	-1	0	$i_a + i_c = -i_b$
1	1	0	0	0	-1	$i_a + i_b = -i_c$
1	1	1	0	0	0	$i_a + i_b + i_c = 0 A$

Tabella 8.1: SETTORE 1 ($i_a > 0, i_b < 0, i_c < 0$)

SW_a	SW_b	SW_c	S_a	S_b	S_c	i_M
0	0	0	+1	+1	-1	0 A
0	0	1	+1	+1	0	i_c
0	1	0	+1	0	-1	i_b
0	1	1	+1	0	0	$i_b + i_c = -i_a$
1	0	0	0	+1	-1	i_a
1	0	1	0	+1	0	$i_a + i_c = -i_b$
1	1	0	0	0	-1	$i_a + i_b = -i_c$
1	1	1	0	0	0	$i_a + i_b + i_c = 0 A$

Tabella 8.2: SETTORE 2 ($i_a > 0, i_b > 0, i_c < 0$)

SW_a	SW_b	SW_c	S_a	S_b	S_c	i_M
0	0	0	-1	+1	-1	0 A
0	0	1	-1	+1	0	i_c
0	1	0	-1	0	-1	i_b
0	1	1	-1	0	0	$i_b + i_c = -i_a$
1	0	0	0	+1	-1	i_a
1	0	1	0	+1	0	$i_a + i_c = -i_b$
1	1	0	0	0	-1	$i_a + i_b = -i_c$
1	1	1	0	0	0	$i_a + i_b + i_c = 0 A$

Tabella 8.3: SETTORE 3 ($i_a < 0, i_b > 0, i_c < 0$)

SW_a	SW_b	SW_c	S_a	S_b	S_c	i_M
0	0	0	-1	+1	+1	0 A
0	0	1	-1	+1	0	i_c
0	1	0	-1	0	+1	i_b
0	1	1	-1	0	0	$i_b + i_c = -i_a$
1	0	0	0	+1	+1	i_a
1	0	1	0	+1	0	$i_a + i_c = -i_b$
1	1	0	0	0	+1	$i_a + i_b = -i_c$
1	1	1	0	0	0	$i_a + i_b + i_c = 0 A$

Tabella 8.4: SETTORE 4 ($i_a < 0, i_b > 0, i_c < 0$)

SW_a	SW_b	SW_c	S_a	S_b	S_c	i_M
0	0	0	-1	-1	+1	0 A
0	0	1	-1	-1	0	i_c
0	1	0	-1	0	+1	i_b
0	1	1	-1	0	0	$i_b + i_c = -i_a$
1	0	0	0	-1	+1	i_a
1	0	1	0	-1	0	$i_a + i_c = -i_b$
1	1	0	0	0	+1	$i_a + i_b = -i_c$
1	1	1	0	0	0	$i_a + i_b + i_c = 0 A$

Tabella 8.5: SETTORE 5 ($i_a < 0, i_b < 0, i_c > 0$)

SW_a	SW_b	SW_c	S_a	S_b	S_c	i_M
0	0	0	+1	-1	+1	0 A
0	0	1	+1	-1	0	i_c
0	1	0	+1	0	+1	i_b
0	1	1	+1	0	0	$i_b + i_c = -i_a$
1	0	0	0	-1	+1	i_a
1	0	1	0	-1	0	$i_a + i_c = -i_b$
1	1	0	0	0	+1	$i_a + i_b = -i_c$
1	1	1	0	0	0	$i_a + i_b + i_c = 0 A$

Tabella 8.6: SETTORE 6 ($i_a > 0, i_b < 0, i_c > 0$)

Appendice

settore	$i_{a,b,c}$	$SW_{a,b,c}$	$S_{a,b,c}$	v_{NM}	v_{aM}	v_{bM}	v_{cM}
1	+,+,-	0,0,0	1,-1,-1	$-0.17V_{DC}$	$0.5V_{DC}$	$-0.5V_{DC}$	$-0.5V_{DC}$
1	+,+,-	0,0,1	1,-1, 0	$0.00V_{DC}$	$0.5V_{DC}$	$-0.5V_{DC}$	$0.0V_{DC}$
1	+,+,-	0,1,0	1, 0,-1	$0.00V_{DC}$	$0.5V_{DC}$	$0.0V_{DC}$	$-0.5V_{DC}$
1	+,+,-	0,1,1	1, 0, 0	$+0.17V_{DC}$	$0.5V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$
1	+,+,-	1,0,0	0,-1,-1	$-0.33V_{DC}$	$0.0V_{DC}$	$-0.5V_{DC}$	$-0.5V_{DC}$
1	+,+,-	1,0,1	0,-1, 0	$-0.17V_{DC}$	$0.0V_{DC}$	$-0.5V_{DC}$	$0.0V_{DC}$
1	+,+,-	1,1,0	0, 0,-1	$-0.17V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$	$-0.5V_{DC}$
1	+,+,-	1,1,1	0, 0, 0	$0.00V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$
2	+,+,-	0,0,0	1, 1,-1	$+0.17V_{DC}$	$0.5V_{DC}$	$0.5V_{DC}$	$-0.5V_{DC}$
2	+,+,-	0,0,1	1, 1, 0	$+0.33V_{DC}$	$0.5V_{DC}$	$0.5V_{DC}$	$0.0V_{DC}$
2	+,+,-	0,1,0	1, 0,-1	$0.00V_{DC}$	$0.5V_{DC}$	$0.0V_{DC}$	$-0.5V_{DC}$
2	+,+,-	0,1,1	1, 0, 0	$+0.17V_{DC}$	$0.5V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$
2	+,+,-	1,0,0	0, 1,-1	$0.00V_{DC}$	$0.0V_{DC}$	$0.5V_{DC}$	$-0.5V_{DC}$
2	+,+,-	1,0,1	0, 1, 0	$+0.17V_{DC}$	$0.0V_{DC}$	$0.5V_{DC}$	$0.0V_{DC}$
2	+,+,-	1,1,0	0, 0,-1	$-0.17V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$	$-0.5V_{DC}$
2	+,+,-	1,1,1	0, 0, 0	$0.00V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$
3	-,+,-	0,0,0	-1, 1,-1	$-0.17V_{DC}$	$-0.5V_{DC}$	$0.5V_{DC}$	$-0.5V_{DC}$
3	-,+,-	0,0,1	-1, 1, 0	$0.00V_{DC}$	$-0.5V_{DC}$	$0.5V_{DC}$	$0.0V_{DC}$
3	-,+,-	0,1,0	-1, 0,-1	$-0.33V_{DC}$	$-0.5V_{DC}$	$0.0V_{DC}$	$-0.5V_{DC}$
3	-,+,-	0,1,1	-1, 0, 0	$-0.17V_{DC}$	$-0.5V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$
3	-,+,-	1,0,0	0, 1,-1	$0.00V_{DC}$	$0.0V_{DC}$	$0.5V_{DC}$	$-0.5V_{DC}$
3	-,+,-	1,0,1	0, 1, 0	$+0.17V_{DC}$	$0.0V_{DC}$	$0.5V_{DC}$	$0.0V_{DC}$
3	-,+,-	1,1,0	0, 0,-1	$-0.17V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$	$-0.5V_{DC}$
3	-,+,-	1,1,1	0, 0, 0	$0.00V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$

Tabella 8.7: Stati, tensioni rispetto al nodo M: settori 1,2,3

settore	$i_{a,b,c}$	$SW_{a,b,c}$	$S_{a,b,c}$	v_{NM}	v_{aM}	v_{bM}	v_{cM}
4	-,+,+	0,0,0	-1, 1, 1	+0.17V _{DC}	-0.5V _{DC}	0.5V _{DC}	0.5V _{DC}
4	-,+,+	0,0,1	-1, 1, 0	0.00V _{DC}	-0.5V _{DC}	0.5V _{DC}	0.0V _{DC}
4	-,+,+	0,1,0	-1, 0, 1	0.00V _{DC}	-0.5V _{DC}	0.0V _{DC}	0.5V _{DC}
4	-,+,+	0,1,1	-1, 0, 0	-0.17V _{DC}	-0.5V _{DC}	0.0V _{DC}	0.0V _{DC}
4	-,+,+	1,0,0	0, 1, 1	+0.33V _{DC}	0.0V _{DC}	0.5V _{DC}	0.5V _{DC}
4	-,+,+	1,0,1	0, 1, 0	+0.17V _{DC}	0.0V _{DC}	0.5V _{DC}	0.0V _{DC}
4	-,+,+	1,1,0	0, 0, 1	+0.17V _{DC}	0.0V _{DC}	0.0V _{DC}	0.5V _{DC}
4	-,+,+	1,1,1	0, 0, 0	0.00V _{DC}	0.0V _{DC}	0.0V _{DC}	0.0V _{DC}
5	-,-,+	0,0,0	-1,-1, 1	-0.17V _{DC}	-0.5V _{DC}	-0.5V _{DC}	0.5V _{DC}
5	-,-,+	0,0,1	-1,-1, 0	-0.33V _{DC}	-0.5V _{DC}	-0.5V _{DC}	0.0V _{DC}
5	-,-,+	0,1,0	-1, 0, 1	0.00V _{DC}	-0.5V _{DC}	0.0V _{DC}	0.5V _{DC}
5	-,-,+	0,1,1	-1, 0, 0	-0.17V _{DC}	-0.5V _{DC}	0.0V _{DC}	0.0V _{DC}
5	-,-,+	1,0,0	0,-1, 1	0.00V _{DC}	0.0V _{DC}	-0.5V _{DC}	0.5V _{DC}
5	-,-,+	1,0,1	0,-1, 0	-0.17V _{DC}	0.0V _{DC}	-0.5V _{DC}	0.0V _{DC}
5	-,-,+	1,1,0	0, 0, 1	+0.17V _{DC}	0.0V _{DC}	0.0V _{DC}	0.5V _{DC}
5	-,-,+	1,1,1	0, 0, 0	0.00V _{DC}	0.0V _{DC}	0.0V _{DC}	0.0V _{DC}
6	+,-,+	0,0,0	1,-1, 1	+0.17V _{DC}	0.5V _{DC}	-0.5V _{DC}	0.5V _{DC}
6	+,-,+	0,0,1	1,-1, 0	0.00V _{DC}	0.5V _{DC}	-0.5V _{DC}	0.0V _{DC}
6	+,-,+	0,1,0	1, 0, 1	+0.33V _{DC}	0.5V _{DC}	0.0V _{DC}	0.5V _{DC}
6	+,-,+	0,1,1	1, 0, 0	+0.17V _{DC}	0.5V _{DC}	0.0V _{DC}	0.0V _{DC}
6	+,-,+	1,0,0	0,-1, 1	0.00V _{DC}	0.0V _{DC}	-0.5V _{DC}	0.5V _{DC}
6	+,-,+	1,0,1	0,-1, 0	-0.17V _{DC}	0.0V _{DC}	-0.5V _{DC}	0.0V _{DC}
6	+,-,+	1,1,0	0, 0, 1	+0.17V _{DC}	0.0V _{DC}	0.0V _{DC}	0.5V _{DC}
6	+,-,+	1,1,1	0, 0, 0	0.00V _{DC}	0.0V _{DC}	0.0V _{DC}	0.0V _{DC}

Tabella 8.8: Stati, tensioni rispetto al nodo M: settori 4,5,6

Appendice

settore	$i_{a,b,c}$	$SW_{a,b,c}$	$S_{a,b,c}$	v_{NM}	v_{aN}	v_{bN}	v_{cN}
1	+, -,-	0,0,0	1,-1,-1	$-0.17V_{DC}$	$0.5V_{DC}$	$-0.5V_{DC}$	$-0.5V_{DC}$
1	+, -,-	0,0,1	1,-1, 0	$0.00V_{DC}$	$0.5V_{DC}$	$-0.5V_{DC}$	$0.0V_{DC}$
1	+, -,-	0,1,0	1, 0,-1	$0.00V_{DC}$	$0.5V_{DC}$	$0.0V_{DC}$	$-0.5V_{DC}$
1	+, -,-	0,1,1	1, 0, 0	$+0.17V_{DC}$	$0.5V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$
1	+, -,-	1,0,0	0,-1,-1	$-0.33V_{DC}$	$0.0V_{DC}$	$-0.5V_{DC}$	$-0.5V_{DC}$
1	+, -,-	1,0,1	0,-1, 0	$-0.17V_{DC}$	$0.0V_{DC}$	$-0.5V_{DC}$	$0.0V_{DC}$
1	+, -,-	1,1,0	0, 0,-1	$-0.17V_{DC}$	$0.0V_{DC}$	$-0.0V_{DC}$	$-0.5V_{DC}$
1	+, -,-	1,1,1	0, 0, 0	$0.00V_{DC}$	$0.0V_{DC}$	$-0.0V_{DC}$	$0.0V_{DC}$
2	+, +,-	0,0,0	1, 1,-1	$+0.17V_{DC}$	$0.5V_{DC}$	$0.5V_{DC}$	$-0.5V_{DC}$
2	+, +,-	0,0,1	1, 1, 0	$+0.33V_{DC}$	$0.5V_{DC}$	$0.5V_{DC}$	$0.0V_{DC}$
2	+, +,-	0,1,0	1, 0,-1	$0.00V_{DC}$	$0.5V_{DC}$	$0.0V_{DC}$	$-0.5V_{DC}$
2	+, +,-	0,1,1	1, 0, 0	$+0.17V_{DC}$	$0.5V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$
2	+, +,-	1,0,0	0, 1,-1	$0.00V_{DC}$	$0.0V_{DC}$	$0.5V_{DC}$	$-0.5V_{DC}$
2	+, +,-	1,0,1	0, 1, 0	$+0.17V_{DC}$	$0.0V_{DC}$	$0.5V_{DC}$	$0.0V_{DC}$
2	+, +,-	1,1,0	0, 0,-1	$-0.17V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$	$-0.5V_{DC}$
2	+, +,-	1,1,1	0, 0, 0	$0.00V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$
3	-, +,-	0,0,0	-1, 1,-1	$-0.17V_{DC}$	$-0.5V_{DC}$	$0.5V_{DC}$	$-0.5V_{DC}$
3	-, +,-	0,0,1	-1, 1, 0	$0.00V_{DC}$	$-0.5V_{DC}$	$0.5V_{DC}$	$0.0V_{DC}$
3	-, +,-	0,1,0	-1, 0,-1	$-0.33V_{DC}$	$-0.5V_{DC}$	$0.0V_{DC}$	$-0.5V_{DC}$
3	-, +,-	0,1,1	-1, 0, 0	$-0.17V_{DC}$	$-0.5V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$
3	-, +,-	1,0,0	0, 1,-1	$0.00V_{DC}$	$0.0V_{DC}$	$0.5V_{DC}$	$-0.5V_{DC}$
3	-, +,-	1,0,1	0, 1, 0	$+0.17V_{DC}$	$0.0V_{DC}$	$0.5V_{DC}$	$0.0V_{DC}$
3	-, +,-	1,1,0	0, 0,-1	$-0.17V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$	$-0.5V_{DC}$
3	-, +,-	1,1,1	0, 0, 0	$0.00V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$	$0.0V_{DC}$

Tabella 8.9: Stati, tensioni rispetto al nodo N: settori 1,2,3

settore	$i_{a,b,c}$	$SW_{a,b,c}$	$S_{a,b,c}$	v_{NM}	v_{aN}	v_{bN}	v_{cN}
4	-,+,+	0,0,0	-1, 1, 1	+0.17V _{DC}	-0.5V _{DC}	0.5V _{DC}	0.5V _{DC}
4	-,+,+	0,0,1	-1, 1, 0	0.00V _{DC}	-0.5V _{DC}	0.5V _{DC}	0.0V _{DC}
4	-,+,+	0,1,0	-1, 0, 1	0.00V _{DC}	-0.5V _{DC}	0.0V _{DC}	0.5V _{DC}
4	-,+,+	0,1,1	-1, 0, 0	-0.17V _{DC}	-0.5V _{DC}	0.0V _{DC}	0.0V _{DC}
4	-,+,+	1,0,0	0, 1, 1	+0.33V _{DC}	0.0V _{DC}	0.5V _{DC}	0.5V _{DC}
4	-,+,+	1,0,1	0, 1, 0	+0.17V _{DC}	0.0V _{DC}	0.5V _{DC}	0.0V _{DC}
4	-,+,+	1,1,0	0, 0, 1	+0.17V _{DC}	0.0V _{DC}	0.0V _{DC}	0.5V _{DC}
4	-,+,+	1,1,1	0, 0, 0	0.00V _{DC}	0.0V _{DC}	0.0V _{DC}	0.0V _{DC}
5	-,-,+	0,0,0	-1,-1, 1	-0.17V _{DC}	-0.5V _{DC}	-0.5V _{DC}	0.5V _{DC}
5	-,-,+	0,0,1	-1,-1, 0	-0.33V _{DC}	-0.5V _{DC}	-0.5V _{DC}	0.0V _{DC}
5	-,-,+	0,1,0	-1, 0, 1	0.00V _{DC}	-0.5V _{DC}	0.0V _{DC}	0.5V _{DC}
5	-,-,+	0,1,1	-1, 0, 0	-0.17V _{DC}	-0.5V _{DC}	0.0V _{DC}	0.0V _{DC}
5	-,-,+	1,0,0	0,-1, 1	0.00V _{DC}	0.0V _{DC}	-0.5V _{DC}	0.5V _{DC}
5	-,-,+	1,0,1	0,-1, 0	-0.17V _{DC}	0.0V _{DC}	-0.5V _{DC}	0.0V _{DC}
5	-,-,+	1,1,0	0, 0, 1	+0.17V _{DC}	0.0V _{DC}	0.0V _{DC}	0.5V _{DC}
5	-,-,+	1,1,1	0, 0, 0	0.00V _{DC}	0.0V _{DC}	0.0V _{DC}	0.0V _{DC}
6	+,-,+	0,0,0	1,-1, 1	+0.17V _{DC}	0.5V _{DC}	-0.5V _{DC}	0.5V _{DC}
6	+,-,+	0,0,1	1,-1, 0	0.00V _{DC}	0.5V _{DC}	-0.5V _{DC}	0.0V _{DC}
6	+,-,+	0,1,0	1, 0, 1	+0.33V _{DC}	0.5V _{DC}	0.0V _{DC}	0.5V _{DC}
6	+,-,+	0,1,1	1, 0, 0	+0.17V _{DC}	0.5V _{DC}	0.0V _{DC}	0.0V _{DC}
6	+,-,+	1,0,0	0,-1, 1	0.00V _{DC}	0.0V _{DC}	-0.5V _{DC}	0.5V _{DC}
6	+,-,+	1,0,1	0,-1, 0	-0.17V _{DC}	0.0V _{DC}	-0.5V _{DC}	0.0V _{DC}
6	+,-,+	1,1,0	0, 0, 1	+0.17V _{DC}	0.0V _{DC}	0.0V _{DC}	0.5V _{DC}
6	+,-,+	1,1,1	0, 0, 0	0.00V _{DC}	0.0V _{DC}	0.0V _{DC}	0.0V _{DC}

Tabella 8.10: Stati, tensioni rispetto al nodo N: settori 4,5,6

settore	$i_{a,b,c}$	$SW_{a,b,c}$	$S_{a,b,c}$	modulo	fase
1	+, -,-	0,0,0	1,-1,-1	$0.666667V_{DC}$	0°
1	+, -,-	0,0,1	1,-1, 0	$0.577350V_{DC}$	-30°
1	+, -,-	0,1,0	1, 0,-1	$0.577350V_{DC}$	30°
1	+, -,-	0,1,1	1, 0, 0	$0.333333V_{DC}$	0°
1	+, -,-	1,0,0	0,-1,-1	$0.333333V_{DC}$	0°
1	+, -,-	1,0,1	0,-1, 0	$0.333333V_{DC}$	-60°
1	+, -,-	1,1,0	0, 0,-1	$0.333333V_{DC}$	60°
1	+, -,-	1,1,1	0, 0, 0	$0.000000V_{DC}$	0°
2	+, +,-	0,0,0	1, 1,-1	$0.666667V_{DC}$	60°
2	+, +,-	0,0,1	1, 1, 0	$0.333333V_{DC}$	60°
2	+, +,-	0,1,0	1, 0,-1	$0.577350V_{DC}$	30°
2	+, +,-	0,1,1	1, 0, 0	$0.333333V_{DC}$	0°
2	+, +,-	1,0,0	0, 1,-1	$0.577350V_{DC}$	90°
2	+, +,-	1,0,1	0, 1, 0	$0.333333V_{DC}$	120°
2	+, +,-	1,1,0	0, 0,-1	$0.333333V_{DC}$	60°
2	+, +,-	1,1,1	0, 0, 0	$0.000000V_{DC}$	0°
3	-, +,-	0,0,0	-1, 1,-1	$0.666667V_{DC}$	120°
3	-, +,-	0,0,1	-1, 1, 0	$0.577350V_{DC}$	150°
3	-, +,-	0,1,0	-1, 0,-1	$0.333333V_{DC}$	120°
3	-, +,-	0,1,1	-1, 0, 0	$0.333333V_{DC}$	180°
3	-, +,-	1,0,0	0, 1,-1	$0.577350V_{DC}$	90°
3	-, +,-	1,0,1	0, 1, 0	$0.333333V_{DC}$	120°
3	-, +,-	1,1,0	0, 0,-1	$0.333333V_{DC}$	60°
3	-, +,-	1,1,1	0, 0, 0	$0.000000V_{DC}$	0°

Tabella 8.11: Stati, *voltage space vectors*: settori 1,2,3

settore	$i_{a,b,c}$	$SW_{a,b,c}$	$S_{a,b,c}$	modulo	fase
4	-,+,+	0,0,0	-1, 1, 1	$0.666667V_{DC}$	180°
4	-,+,+	0,0,1	-1, 1, 0	$0.577350V_{DC}$	150°
4	-,+,+	0,1,0	-1, 0, 1	$0.577350V_{DC}$	-150°
4	-,+,+	0,1,1	-1, 0, 0	$0.333333V_{DC}$	180°
4	-,+,+	1,0,0	0, 1, 1	$0.333333V_{DC}$	180°
4	-,+,+	1,0,1	0, 1, 0	$0.333333V_{DC}$	120°
4	-,+,+	1,1,0	0, 0, 1	$0.333333V_{DC}$	-120°
4	-,+,+	1,1,1	0, 0, 0	$0.000000V_{DC}$	0°
5	-,-,+	0,0,0	-1,-1, 1	$0.666667V_{DC}$	-120°
5	-,-,+	0,0,1	-1,-1, 0	$0.333333V_{DC}$	-120°
5	-,-,+	0,1,0	-1, 0, 1	$0.577350V_{DC}$	-150°
5	-,-,+	0,1,1	-1, 0, 0	$0.333333V_{DC}$	180°
5	-,-,+	1,0,0	0,-1, 1	$0.577350V_{DC}$	-90°
5	-,-,+	1,0,1	0,-1, 0	$0.333333V_{DC}$	-60°
5	-,-,+	1,1,0	0, 0, 1	$0.333333V_{DC}$	-120°
5	-,-,+	1,1,1	0, 0, 0	$0.000000V_{DC}$	0°
6	+,-,+	0,0,0	1,-1, 1	$0.666667V_{DC}$	-60°
6	+,-,+	0,0,1	1,-1, 0	$0.577350V_{DC}$	-30°
6	+,-,+	0,1,0	1, 0, 1	$0.333333V_{DC}$	-60°
6	+,-,+	0,1,1	1, 0, 0	$0.333333V_{DC}$	0°
6	+,-,+	1,0,0	0,-1, 1	$0.577350V_{DC}$	-90°
6	+,-,+	1,0,1	0,-1, 0	$0.333333V_{DC}$	-60°
6	+,-,+	1,1,0	0, 0, 1	$0.333333V_{DC}$	-120°
6	+,-,+	1,1,1	0, 0, 0	$0.000000V_{DC}$	0°

Tabella 8.12: Stati, *voltage space vectors*: settori 4,5,6

8.5 Immagini PCB

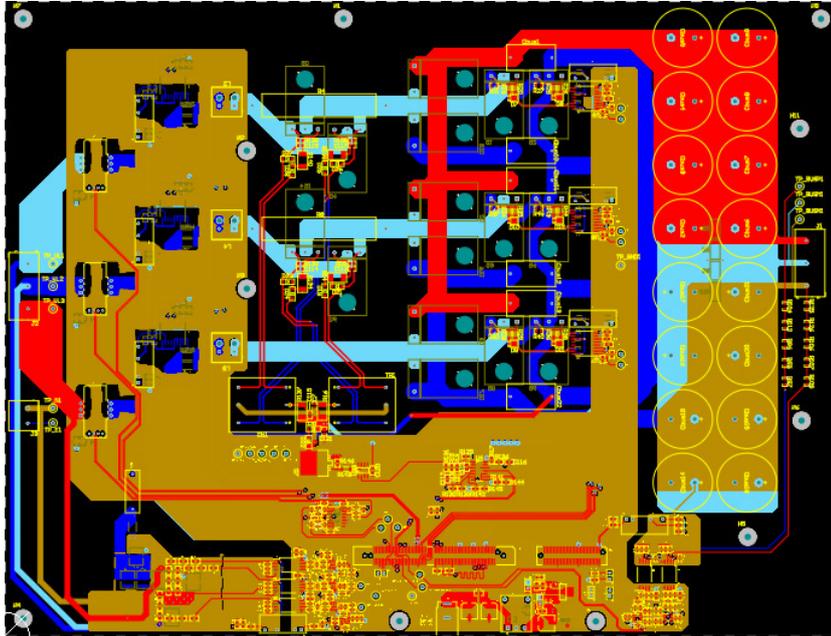


Figura 8.2: PCB: tutti i *layer*

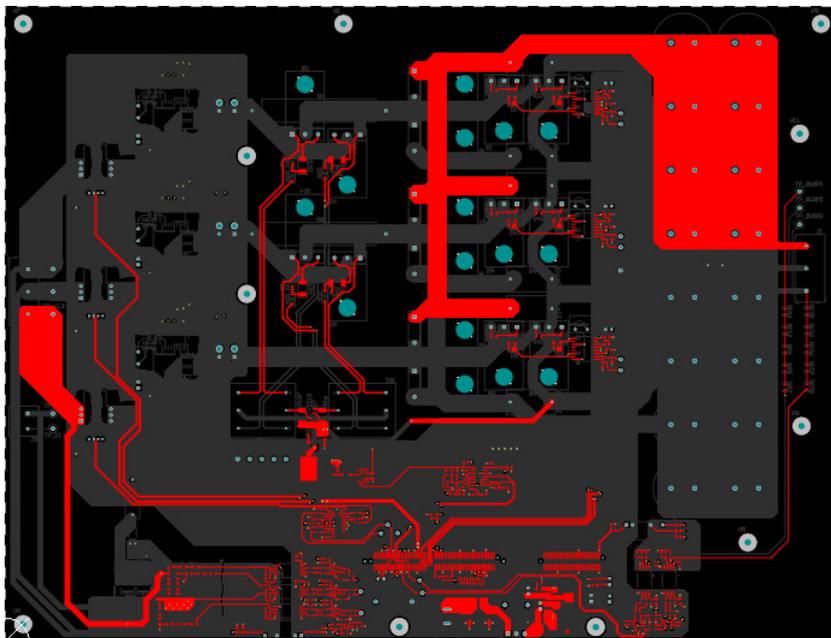


Figura 8.3: PCB: *top layer*

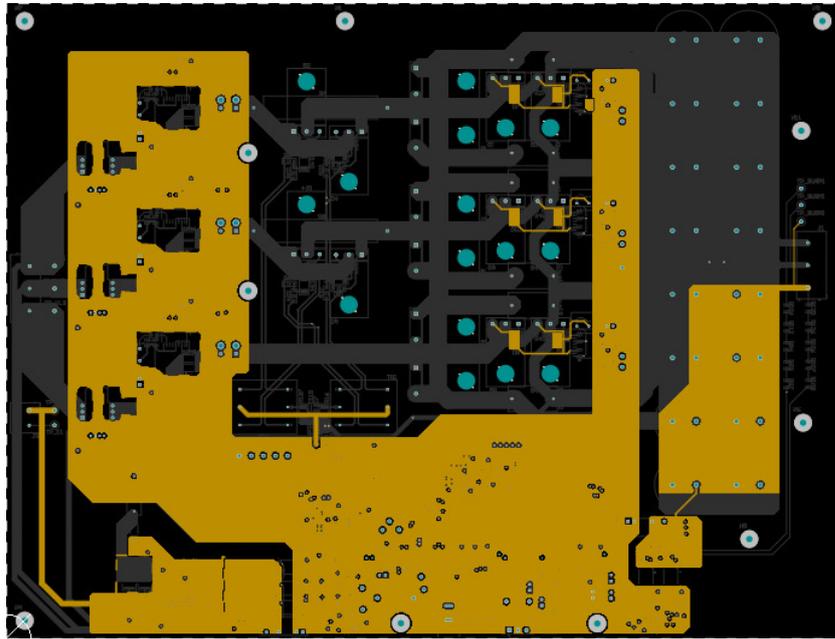


Figura 8.4: PCB: *ground layer*

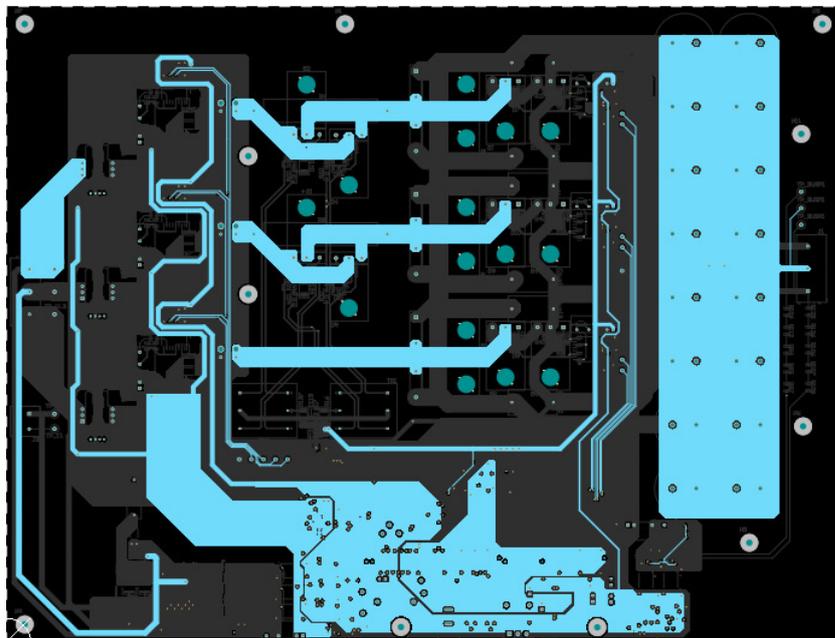


Figura 8.5: PCB: *power layer*

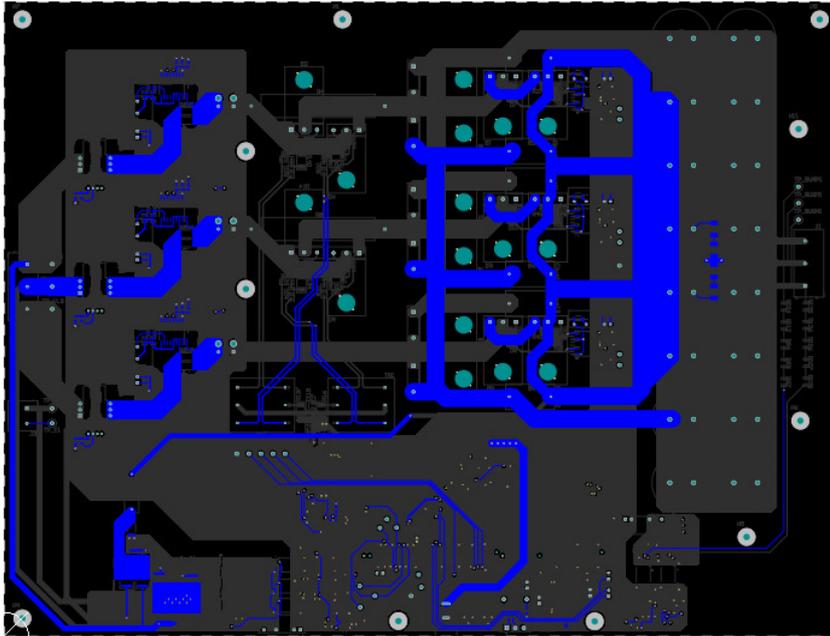


Figura 8.6: PCB: *bottom layer*

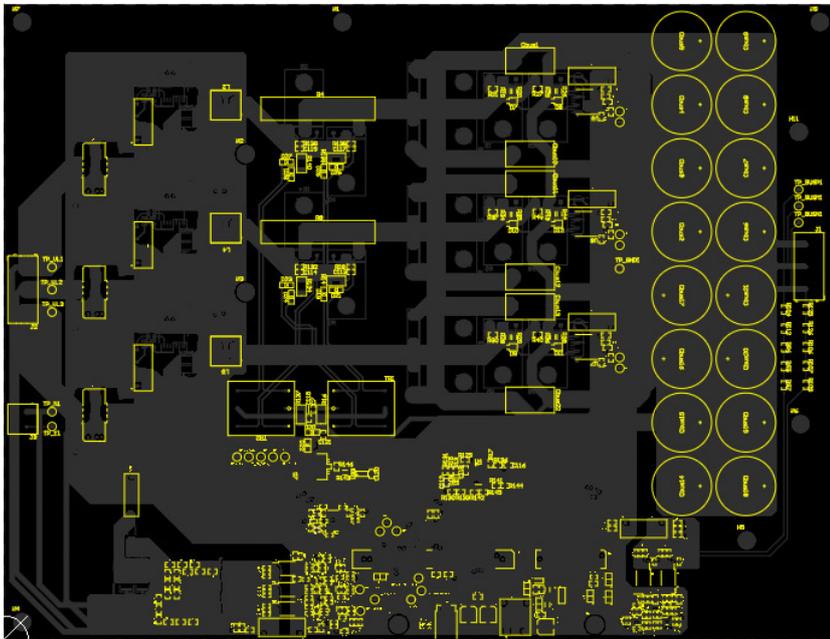


Figura 8.7: PCB: *silkscreen top layer*



Figura 8.8: PCB: *silkscreen bottom layer*

Bibliografia

- [1] Kolar J. W., Ertl H., "Status of the techniques of three-phase rectifier systems with low effects on the mains" in *21st International Telecommunications Energy Conference. INTELEC '99 (Cat. No.99CH37007)*, pp. 279-, 1999.
- [2] Kolar J. W., Zach F. C., "A novel three-phase three-switch three-level unity power factor boost-type PWM rectifier" in *Journal of Circuits, Systems, and Computers*, v. 5, n. 3, pp. 479-501, 1995.
- [3] Friedli T., Kolar J. W., "The essence of three-phase PFC rectifier systems-part I" in *IEEE TRANSACTIONS ON POWER ELECTRONICS*, v. 28, n. 1, pp. 176-198, 2013.
- [4] Friedli T., Hartmann M., Kolar J. W., "The essence of three-phase PFC rectifier systems-part II" in *IEEE TRANSACTIONS ON POWER ELECTRONICS*, v. 29, n. 2, pp. 543-560, 2014.
- [5] Kolar J. W., Zach F. C., "A novel three-phase utility interface minimizing line current harmonics of high-power telecommunications rectifier modules" in *IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS*, v. 44, n. 4, pp. 456-467, 1997.
- [6] Kolar J. W., Drogenik U., Zach F. C., "Current handling capability of the neutral point of a three-phase/switch/level boost-type PWM (VIENNA) rectifier" in *PESC Record. 27th Annual IEEE Power Electronics Specialists Conference*, v. 2, pp. 1329-1336, 1996.
- [7] Drogenik U., Kolar J. W., "Comparison of not synchronized sawtooth carrier and synchronized triangular carrier phase current control for the VIENNA rectifier I" in *Proceedings of the IEEE International Symposium on Industrial Electronics (Cat. No.99TH8465)*, v. 2, pp. 13-19, 1999.
- [8] Texas Instruments, "Vienna rectifier-based, three-phase power factor correction (PFC) reference design using C2000™ MCU", November 2016, revised April 2020.