



**Politecnico
di Torino**

POLITECNICO DI TORINO

Corso di Laurea in Ingegneria Elettrica

Tesi di Laurea Magistrale

Progettazione dello stadio di potenza di un convertitore a sorgente di corrente

Relatori

Dott. Simone Giuffrida

Dr. Fabio Mandrile

Prof. Radu Bojoi

Candidato

Amedeo Scuderi

Marzo 2026

Sommario

Il presente elaborato illustra la progettazione dello stadio di potenza per un On-Board Charger (OBC) di tipo non isolato per veicoli elettrici. L'obiettivo principale dello studio è l'ottimizzazione dell'efficienza energetica e la massimizzazione della compattezza del sistema di ricarica, riducendone contestualmente pesi, volumi e costi.

Per raggiungere tali obiettivi, l'approccio metodologico si è basato sul riadattamento di due gambe di un inverter di trazione per operare come convertitore DC/DC, eliminando il tradizionale stadio di isolamento galvanico. L'architettura prevede un convertitore DC/DC a ponte intero che alimenta un Inverter Trifase a Sorgente di Corrente (CSI), impiegando dispositivi a semiconduttore in nitruro di gallio (GaN) monolitici operanti sui quattro quadranti. Il lavoro si è articolato in tre fasi principali: in primo luogo, è stata condotta un'analisi delle prestazioni energetiche e termiche del convertitore; successivamente, tramite simulazioni fluidodinamiche (CFD), è stato dimensionato il sistema di raffreddamento; infine, si è proceduto alla sintesi hardware progettando prima gli schematici per poi implementare un circuito stampato (PCB) multistrato a quattro livelli. I risultati ottenuti attestano la fattibilità generale dell'architettura proposta, pur evidenziando alcuni compromessi. Sul fronte energetico, nonostante le ottimizzazioni implementate per massimizzare le prestazioni, l'analisi ha registrato un'efficienza nominale del sistema pari al 97,59%, un risultato che costituisce un buon punto di partenza, pur prestandosi a future ottimizzazioni. Sotto il profilo termico, il sistema di dissipazione a tre ventole si è dimostrato efficace, garantendo il mantenimento della temperatura di giunzione dei dispositivi entro i 125 °C, operando così in totale sicurezza al di sotto del limite critico dei 150 °C. Infine, per quanto riguarda lo sbroglio degli schematici e del PCB, le dimensioni complessive hanno dovuto far fronte a stringenti vincoli di spazio, dovuti alla necessità di impiegare due gate driver per ciascun dispositivo GaN e all'importante ingombro richiesto dal sistema di raffreddamento e dal filtro richiesto dall'architettura CSI.

Indice

Elenco delle tabelle	VI
Elenco delle figure	VII
1 Introduzione	1
1.1 Principi generali degli On-Board Charger (OBC)	1
1.2 Analisi comparativa: configurazioni isolate e non isolate	2
1.2.1 Limiti dei sistemi tradizionali isolati	2
1.2.2 L'alternativa non isolata: sfide e opportunità	3
1.3 Obiettivi e architettura proposta	3
1.4 Contributo del lavoro e struttura della tesi	4
2 Principio di Funzionamento del Convertitore	7
2.1 Confronto CSI e VSI	7
2.1.1 La Cella di Commutazione	8
2.2 Analisi della Configurazione DC/DC + CSI	9
2.2.1 Principio di Funzionamento del DC/DC	10
2.2.2 Principio di Funzionamento del CSI	11
2.2.3 Sequenze di Commutazione: Dead-time vs Overlap-time	13
2.2.4 Implementazione e Configurazioni del Modello PLECS	13
2.3 Dispositivi GaN Quattro Quadranti	14
2.3.1 Evoluzione dei Dispositivi	14
2.3.2 Tecnologia GaN Monolitica	15
3 Stima delle Perdite	17
3.1 Modello Termico	17
3.2 Analisi delle Perdite a Regime	21
3.2.1 Perdite per Conduzione	21
3.2.2 Perdite per Commutazione	21
3.2.3 Perdite Totali	22
3.2.4 Temperatura di Giunzione	23
3.2.5 Efficienza Nominale	23

3.3	Mappa della Efficienza	24
4	Dimensionamento del Sistema di Raffreddamento	27
4.1	Principali Vincoli e Parametri di Progetto	27
4.2	Modello Termico Analitico e Scelta dei Componenti	28
4.3	Analisi Fluidodinamica (CFD)	32
4.3.1	Configurazione Due Ventole	34
4.3.2	Configurazione Tre Ventole	36
4.4	Ottimizzazione del Posizionamento dei Dispositivi	37
4.4.1	Analisi termo-fluidodinamica con dispositivi discreti in Configurazione di tipo uno	40
4.4.2	Analisi termo-fluidodinamica con dispositivi discreti in Configurazione di tipo due	41
4.5	Confronto e selezione della configurazione finale	43
5	Schematici	45
5.1	Panoramica dello Schematico Generale	45
5.2	Alimentazione Ausiliaria	46
5.3	Gambe del CSI: Dispositivi di Potenza e Gate Driver	48
5.4	Microcontrollore (MCU)	54
5.5	Interfaccia di Comunicazione (CAN)	60
5.6	Circuiti di Sicurezza (Safety)	62
6	Design del PCB	65
6.1	Panoramica e Struttura del PCB	66
6.2	Alimentazione Ausiliaria	69
6.3	Gambe del CSI: Dispositivi di Potenza e Gate Driver	71
6.4	Microcontrollore (MCU)	74
6.5	Interfaccia di Comunicazione (CAN)	76
6.6	Circuiti di Sicurezza (Safety)	78
7	Conclusione	81
	Bibliografia	83

Elenco delle tabelle

3.1	Parametri Nominali Simulazione Termica in PLECS.	18
3.2	Caratteristiche principali del dispositivo Infineon IGLT65R055B2. . . .	19
4.1	Specifiche di Sistema.	27
4.2	Vincoli Geometrici.	27
4.3	Vincoli Termici e di Temperatura.	28
4.4	Specifiche del TIM.	28
4.5	TIM Scelto.	29
4.6	Isolamento.	29
4.7	Vincoli Geometrici Dissipatore.	30
4.8	Dissipatore Scelto.	31
4.9	Ventole.	35
4.10	Risultati Massimi.	35
4.11	Risultati Medi.	35
4.12	Ventole.	36
4.13	Risultati Massimi.	36
4.14	Risultati Medi.	36
4.15	Ventole.	40
4.16	Risultati Massimi.	41
4.17	Risultati Medi.	41
4.18	Ventole.	42
4.19	Risultati Massimi.	42
4.20	Risultati Medi.	42
5.1	Riepilogo delle alimentazioni per ogni elemento del sistema.	48

Elenco delle figure

1.1	OBC collegato alla Stazione di Ricarica[1].	1
1.2	Stadi di Conversione OBC[1].	2
1.3	Modello del Sistema.	4
2.1	Confronto tra le topologie VSI e CSI[3].	8
2.2	Cella di commutazione del CSI[5].	9
2.3	Architettura DC/DC+CSI[3].	10
2.4	Confronto tra le strategie di controllo dello stadio DC/DC[3].	11
2.5	Principio di funzionamento della Space Vector Modulation per CSI[6].	12
2.6	Modello di Simulazione PLECS.	14
3.1	Infineon IGLT65R055B2[7].	18
3.2	Modello Termico Semplificato a Regime.	20
3.3	Andamento delle Perdite per Conduzione.	21
3.4	Andamento delle Perdite per Commutazione.	22
3.5	Andamento delle Perdite Totali.	22
3.6	Temperatura di Giunzione.	23
3.7	Schema Valutazione Efficienza Nominale.	24
3.8	Mappa della Efficienza in Condizioni Nominali.	25
4.1	Circuito Termico Semplificato a Regime.	28
4.2	TIM[8].	29
4.3	Salto Termico.	30
4.4	Dissipatore - 394-2AB di Wakefield-Vette[9].	31
4.5	Specifiche Dissipatore[9].	31
4.6	La ventola Sanyo Denki scelta e la tabella delle sue specifiche tecniche[10].	32
4.7	Modello Solidworks.	32
4.8	Mesh Globale.	33
4.9	Mesh Locale Dissipatore.	34
4.10	Mesh Locale Alette.	34
4.11	Configurazione con due ventole.	35
4.12	Configurazione con 3 Ventole.	37
4.13	Dettaglio della topologia CSI e del singolo dispositivo di potenza[4].	38
4.14	Analisi della maglia di potenza e layout proposto in letteratura[4].	39
4.15	Posizionamento Utilizzato.	40

4.16	Dispositivi Discreti in Configurazione di Tipo Uno.	41
4.17	Dispositivi Discreti in Configurazione di Tipo Due.	43
4.18	Configurazione Scelta.	44
5.1	Schematico generale del CSI.	46
5.2	Connettore Alimentazione Ausiliaria.	47
5.3	Package Regolatore di Tensione[11].	47
5.4	Alimentazione Ausiliaria.	47
5.5	Schema CSI con Dispositivi Doppio Gate.	49
5.6	Schema a Blocchi Gamba A.	50
5.7	Gamba A.	50
5.8	Package GaN[7].	51
5.9	Package Gate Driver[12].	52
5.10	Alimentazione Isolata Gate Driver.	52
5.11	Gate Driver.	53
5.12	Package Condensatori di Disaccoppiamento[13].	53
5.13	Condensatori di Disaccoppiamento.	54
5.14	Connettore Microcontrollore[14].	54
5.15	Schema Connettore.	55
5.16	Oscillatore[15].	56
5.17	Schema Oscillatore.	56
5.18	Package Microcontrollore[16].	57
5.19	Alimentazione Microcontrollore.	58
5.20	Pinout Microcontrollore.	59
5.21	Reset Microcontrollore.	59
5.22	Package CAN[17].	60
5.23	Alimentazione CAN.	61
5.24	CAN.	61
5.25	Spinotto CAN.	62
5.26	Alimentazione Sicurezza.	62
5.27	Sicurezza Input.	63
5.28	Sicurezza Output.	63
5.29	Contattore Sicurezza.	64
6.1	Schema a Blocchi Complessivo.	66
6.2	Design Complessivo PCB 2D.	67
6.3	Design Complessivo Bottom PCB 3D.	68
6.4	Design Complessivo Top PCB 3D.	69
6.5	Confronto tra i modelli di alimentazione di sicurezza 2D e 3D.	70
6.6	Gambe del CSI 2D.	72
6.7	Gambe del CSI 3D.	73
6.8	Gambe del CSI 3D.	74
6.9	Microcontrollore 2D.	75
6.10	Microcontrollore 3D.	76

6.11 CAN 2D.	77
6.12 CAN 3D.	78
6.13 Safety 2D.	79
6.14 Safety 2D.	79

Capitolo 1

Introduzione

La rapida espansione del mercato dei veicoli elettrici (EV) ha reso lo sviluppo di sistemi di ricarica efficienti, compatti ed economici una delle principali sfide ingegneristiche per il settore automotive. Tra i componenti fondamentali di questa infrastruttura figura l'On-Board Charger (OBC), il dispositivo integrato a bordo veicolo responsabile dell'approvvigionamento energetico della batteria di trazione a partire dalla rete elettrica in corrente alternata.

1.1 Principi generali degli On-Board Charger (OBC)

Un OBC ha lo scopo principale di prelevare energia dalla rete elettrica, tipicamente tramite colonnine di ricarica in AC o prese domestiche, e convertirla in corrente continua (DC) per poter ricaricare il pacco batteria ad alta tensione. Un esempio applicativo di questa interazione è mostrato in Figura 1.1.

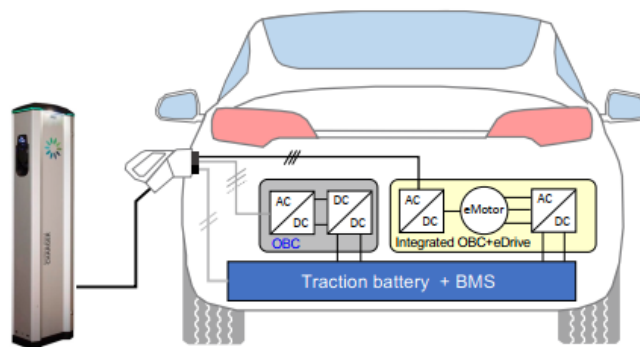


Figura 1.1: OBC collegato alla Stazione di Ricarica[1].

La configurazione classica di un OBC tradizionale prevede una conversione strutturata su due stadi principali, come illustrato nello schema generale in Figura 1.2. Il primo è un raddrizzatore AC/DC dotato di funzione di rifasamento, noto come Power Factor Correction (PFC), che risulta necessario per assorbire dalla rete una corrente sinusoidale mantenendo un fattore di potenza unitario. Il secondo stadio è invece un convertitore DC/DC isolato, il quale si occupa di regolare la tensione e la corrente in uscita verso la batteria e, contestualmente, di fornire un isolamento di sicurezza tramite un trasformatore operante ad alta frequenza.

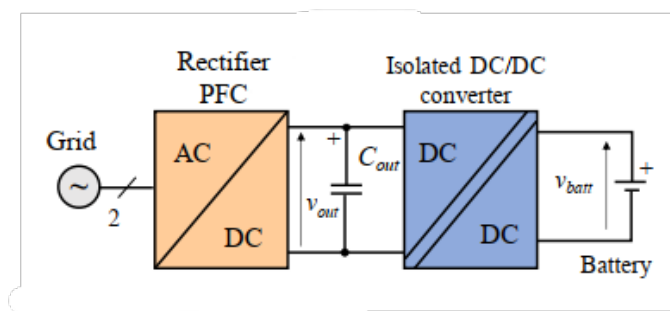


Figura 1.2: Stadi di Conversione OBC[1].

1.2 Analisi comparativa: configurazioni isolate e non isolate

Il panorama degli OBC si divide in due macro-categorie: le soluzioni isolate e quelle non isolate. Le differenze strutturali tra questi due approcci si riflettono profondamente su aspetti cruciali per il settore automobilistico, quali i costi di produzione, l'efficienza globale, i volumi occupati e la sicurezza elettrica.

1.2.1 Limiti dei sistemi tradizionali isolati

Gli OBC isolati interpongono un trasformatore ad alta frequenza all'interno dello stadio DC/DC, realizzando in questo modo una netta separazione galvanica fisica tra la rete elettrica di alimentazione e la batteria del veicolo. Sotto il profilo della sicurezza e della compatibilità elettromagnetica (EMI), l'isolamento galvanico introduce un'elevatissima impedenza di modo comune. Questo accorgimento blocca quasi del tutto le correnti di dispersione verso terra, garantendo la totale sicurezza elettrica per gli utenti e prevenendo efficacemente gli scatti intempestivi dei dispositivi di protezione differenziale installati sulla rete elettrica.

Tuttavia, la presenza del trasformatore e i necessari stadi di conversione aggiuntivi comportano notevoli svantaggi: complicano la struttura del circuito, riducono l'efficienza

globale del processo di ricarica e aumentano in modo considerevole il costo, il volume e il peso del sistema a bordo veicolo.

1.2.2 L'alternativa non isolata: sfide e opportunità

Al fine di superare i limiti fisici ed economici dei sistemi tradizionali, la ricerca si sta orientando verso gli OBC di tipo non isolato. L'obiettivo viene raggiunto eliminando del tutto lo stadio di isolamento galvanico e facendo, ove possibile, un duplice uso dell'elettronica di potenza già presente a bordo per la trazione. I vantaggi di questa scelta risiedono in una struttura circuitale notevolmente semplificata, in un minore utilizzo di componenti passivi pesanti e in una drastica riduzione dei costi. Dal punto di vista prestazionale, l'assenza del trasformatore permette di raggiungere una migliore densità di potenza e rendimenti di ricarica più elevati, agevolando inoltre l'implementazione della ricarica bidirezionale per le moderne applicazioni Vehicle-to-Grid (V2G).

Nonostante i chiari vantaggi, la mancanza di isolamento pone delle sfide ingegneristiche severissime. L'assenza di separazione galvanica abbassa drasticamente l'impedenza di modo comune equivalente dell'intero sistema. Di conseguenza, elevate correnti di rumore di modo comune possono circolare all'interno dello chassis del veicolo e ritornare verso la rete, interferendo con i delicati circuiti di bordo e provocando l'intervento indesiderato delle protezioni di rete.

Il rischio più critico è tuttavia legato alla sicurezza dell'utente, definito normativamente dal parametro della "corrente di contatto". In specifiche tipologie di messa a terra, come ad esempio il sistema Terra-Terra (TT), il telaio del veicolo risulta collegato alla terra locale. Qualora una persona toccasse il veicolo durante la fase di ricarica, il suo corpo verrebbe a trovarsi in parallelo all'impedenza di terra, offrendo un percorso alla corrente di modo comune. Per mitigare questi rischi e rispettare gli standard internazionali a tutela dell'incolumità umana, la progettazione di un OBC non isolato richiede l'identificazione di architetture topologiche specifiche e l'uso di accurati filtri EMI.

1.3 Obiettivi e architettura proposta

In questo contesto di continua ricerca verso l'ottimizzazione, il presente lavoro di tesi si pone l'obiettivo di progettare e dimensionare lo stadio di potenza di un On-Board Charger (OBC) di tipo non isolato, con lo scopo di ridurre al minimo gli ingombri, il peso e l'aggiunta di ulteriori componenti dedicati esclusivamente alla ricarica.

Per raggiungere questo traguardo e far fronte alle sfide di sicurezza ed efficienza appena descritte, la soluzione proposta prevede di sfruttare e riadattare strategicamente componenti già presenti all'interno del powertrain del veicolo elettrico. Nello specifico, il punto di partenza concettuale e pratico è costituito da un inverter da trazione, del quale vengono impiegate due gambe per fargli assolvere la funzione di convertitore DC/DC, connesso direttamente alla batteria di trazione. A questo stadio di conversione viene

successivamente collegato un DC-link di tipo induttivo che va ad alimentare un Inverter Trifase a Sorgente di Corrente (CSI) interfacciato alla rete elettrica.

Questa peculiare configurazione, pur essendo priva di separazione galvanica, cerca di proporre una soluzione più compatta rispetto a quella tipica tramite la eliminazione del trasformatore ad altra frequenza.

1.4 Contributo del lavoro e struttura della tesi

Come illustrato nella Figura 1.3, che riporta il modello del sistema nella sua interezza, l'architettura di un On-Board Charger è composta da molteplici stadi e componenti interconnessi.

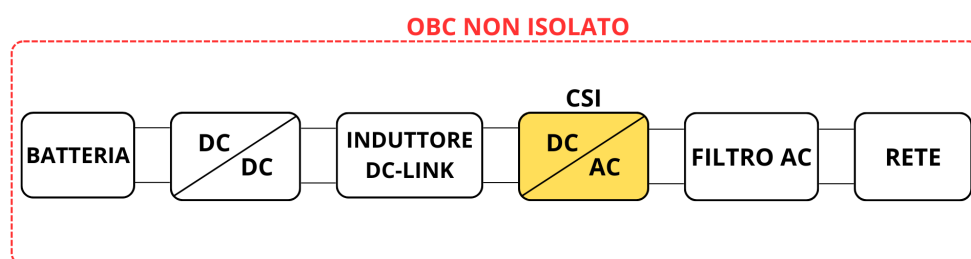


Figura 1.3: Modello del Sistema.

Tuttavia, il presente lavoro di tesi non si occupa dell'intero sistema di ricarica, bensì si concentra in modo specifico e verticale sulla progettazione dello stadio di potenza del CSI. L'obiettivo principale è stato lo studio, il dimensionamento e l'implementazione fisica di questa specifica sezione del sistema, analizzandone le prestazioni e curandone lo sviluppo hardware. L'elaborato è stato pertanto strutturato in capitoli consequenziali che seguono l'intero iter progettuale, dalla teoria di base fino alla realizzazione del circuito stampato.

Nel Capitolo 2 viene affrontato il principio di funzionamento del convertitore, partendo da un accurato confronto teorico tra la topologia CSI e la più tradizionale VSI. Successivamente, viene descritta la configurazione combinata che prevede lo stadio DC/DC e CSI. All'interno dello stesso capitolo viene inoltre presentato, in via del tutto preliminare, il modello di simulazione realizzato in ambiente PLECS, per poi concludere con l'introduzione dei dispositivi a semiconduttore in nitruro di gallio (GaN) operanti sui quattro quadranti, scelti per la applicazione.

Il Capitolo 3 si concentra sull'analisi delle prestazioni energetiche del sistema tramite la stima dettagliata delle perdite. Partendo dalla definizione del modello termico implementato in PLECS, sono state calcolate le perdite per conduzione, le perdite per commutazione e le perdite totali dei dispositivi. L'intera analisi è stata condotta valutando il sistema in condizioni di funzionamento a regime. I risultati di queste simulazioni

hanno permesso di ricavare la mappa di efficienza del convertitore, fornendo un quadro chiaro sulle prestazioni dello stadio di potenza progettato.

Sulla base dei dati di dissipazione di potenza ricavati, il Capitolo 4 è dedicato al dimensionamento del sistema di raffreddamento, elemento critico per garantire l'affidabilità dei dispositivi GaN. La progettazione termica ha preso il via da una serie di calcoli analitici preliminari, necessari per definire i requisiti di base. Successivamente, per validare e affinare tali risultati, è stata impostata e condotta una simulazione fluidodinamica (CFD) avvalendosi del software SolidWorks, la quale ha guidato la scelta definitiva dei vari componenti del sistema di dissipazione.

La fase di sviluppo hardware viene infine descritta negli ultimi due capitoli. Il Capitolo 5 espone la disanima e la progettazione degli schematici circuitali realizzati tramite il software Altium Designer, con un focus esclusivo sulle porzioni di circuito di cui mi sono occupato direttamente. A completamento del flusso di lavoro, il Capitolo 6 illustra il passaggio dallo schema logico alla realizzazione fisica, presentando la disanima e lo sbroglio del circuito stampato (PCB) del convertitore, affrontando le criticità legate al layout e al posizionamento dei componenti di potenza.

Capitolo 2

Principio di Funzionamento del Convertitore

Il presente capitolo ha come obiettivo principale una disamina approfondita della topologia del (CSI). In prima istanza, verranno analizzate le peculiarità che la distinguono dallo standard Convertitore Trifase a Sorgente di Tensione (VSI). Successivamente, la trattazione si focalizzerà sulla specifica configurazione oggetto di studio, caratterizzata dall'associazione dello stadio CSI con un convertitore DC/DC in ingresso, analizzandone il funzionamento sinergico e le relative strategie di modulazione per il controllo della corrente e della tensione. Infine, verrà discussa l'evoluzione tecnologica dei dispositivi di potenza, con particolare riferimento ai nuovi switch GaN bidirezionali monolitici, elementi chiave per superare i limiti storici di questa configurazione e rinnovarne l'interesse in ambito trazione

2.1 Confronto CSI e VSI

Gli inverter possono essere classificati in due famiglie principali a seconda del tipo di sorgente in ingresso: inverter a sorgente di tensione (VSI) e inverter a sorgente di corrente (CSI), le due topologie sono mostrate in Figura 2.1. Esiste una relazione di dualità tra le due topologie che ne definisce il comportamento elettrico fondamentale[2]. I VSI richiedono una sorgente di tensione in ingresso, tipicamente realizzata tramite un DC-link capacitivo (C_{dc}) che mantiene la tensione costante. Al contrario, i CSI necessitano di una sorgente di corrente in ingresso, realizzata tramite un DC-link induttivo (L_{dc}) che mantiene la corrente costante. Questa dualità si estende alla commutazione: mentre i VSI commutano una tensione costante e una corrente variabile, per i CSI vale l'opposto, in quanto essi commutano una corrente costante, impressa dall'induttore, e gestiscono tensioni variabili ai capi dei dispositivi. La caratteristica distintiva più rilevante del CSI risiede nella natura della sua uscita. Mentre i VSI forniscono una tensione di tipo PWM, il CSI modula invece una corrente PWM[3]. Questa corrente viene poi filtrata

dai condensatori di uscita integrati nello stadio di potenza, risultando in una tensione intrinsecamente sinusoidale ai capi del carico.

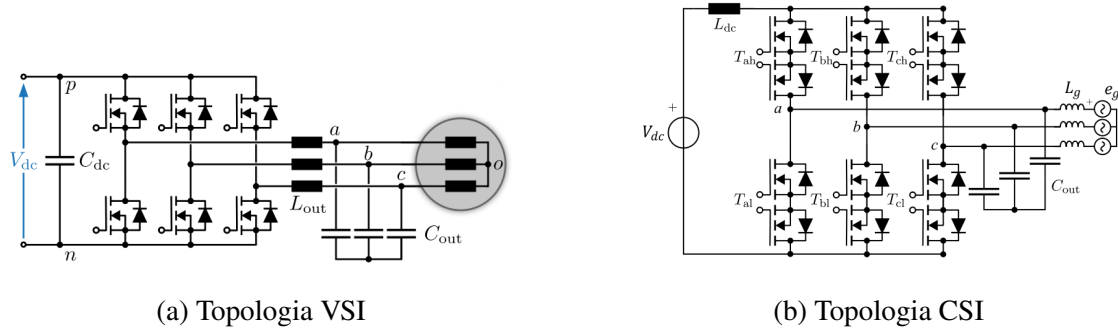


Figura 2.1: Confronto tra le topologie VSI e CSI[3].

2.1.1 La Cella di Commutazione

La differenza operativa tra le due topologie si riflette in una profonda differenza strutturale a livello della cella di commutazione base[4]. Un VSI trifase è costituito da tre celle di commutazione, note come semi-ponti, ciascuna composta da due dispositivi. In questa configurazione, vi sono tre nodi di commutazione indipendenti e la tensione in ciascun nodo varia commutando tra la tensione costante del DC-link (V_{dc}) e zero rispetto al polo negativo.

Diversamente, il CSI è composto da sole due celle di commutazione, ciascuna contenente tre dispositivi collegati a un nodo di commutazione comune, la cella di commutazione superiore è mostrata in Figura 2.2. A differenza del VSI, la tensione al nodo di commutazione del CSI non è fissa, ma cambia commutando tra le tre tensioni di fase istantanee (v_A, v_B, v_C)[5] rispetto a un punto stella fittizio in uscita. Questa struttura comporta requisiti specifici per i semiconduttori: poiché i dispositivi di potenza del CSI devono bloccare le tensioni di linea AC, essi devono possedere una capacità di blocco di tensione bipolare, e bidirezionale, dovendo sostenere sia tensioni positive che negative. Al contrario, i dispositivi in un VSI richiedono solo una capacità di blocco della tensione unipolare. Questa necessità ha storicamente rappresentato uno svantaggio per i CSI, richiedendo l'uso di diodi in serie ai dispositivi, ma l'introduzione di switch monolitici bidirezionali, come i GaN MBDS, sta superando questo limite strutturale.

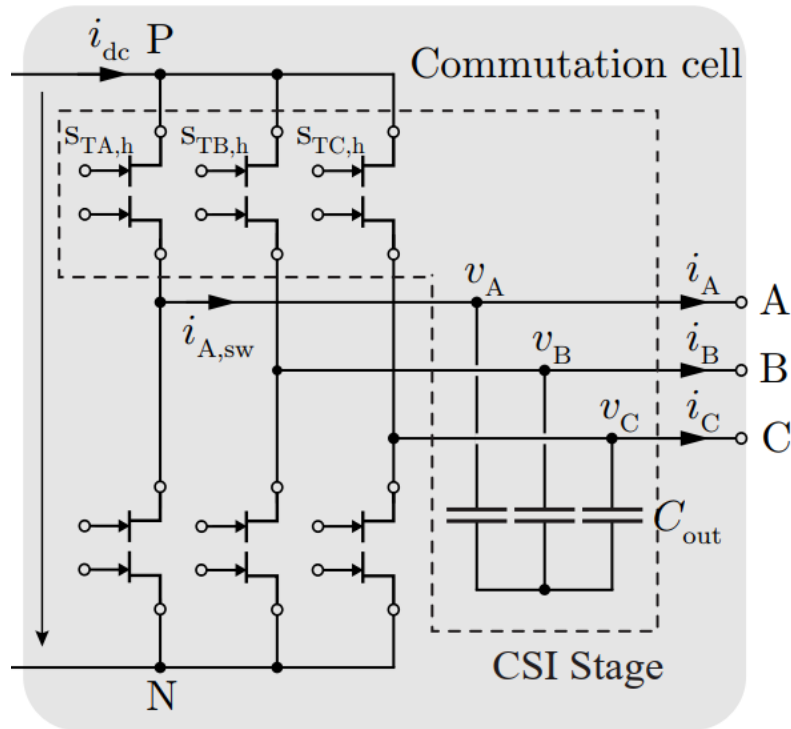


Figura 2.2: Cella di commutazione del CSI[5].

2.2 Analisi della Configurazione DC/DC + CSI

La configurazione circuitale oggetto di studio si basa su un'architettura a due stadi, concepita per interfacciare la sorgente di tensione primaria, in tal caso la batteria, con l'inverter a sorgente di corrente[3]. Il primo stadio di questa catena di conversione è costituito da un convertitore DC/DC realizzato mediante una topologia a ponte intero.

Questo convertitore svolge il ruolo fondamentale di interfaccia energetica poichè connesso alla tensione continua fissa dalla batteria (V_{dc}) ha il compito di regolare la corrente immessa nel DC-link Induttivo (I_{dc}), che funge da ingresso per lo stadio successivo (CSI). Grazie alla topologia a ponte completo, il convertitore garantisce la piena controllabilità della corrente in entrambi i versi. Lo schema oggetto di studio è mostrato in Figura 2.3.

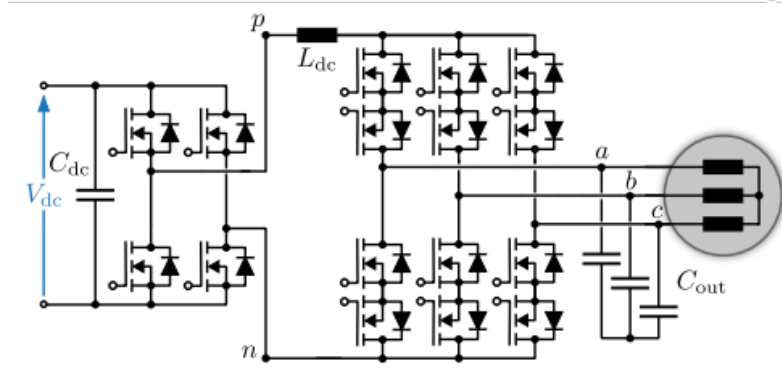


Figura 2.3: Architettura DC/DC+CSI[3].

2.2.1 Principio di Funzionamento del DC/DC

Lo scopo del DC/DC è regolare adeguatamente la corrente nel DC-Link del CSI. La grandezza di controllo principale è l'indice di modulazione dello stadio DC/DC ($M_{dc/dc}$). Tramite l'indice di modulazione si è in grado di regolare l'ampiezza della tensione in uscita dal DC/DC, l'indice di modulazione è definito in 2.1:

$$M_{dc/dc} = \frac{v_{pn,avg}}{V_{dc}} \quad (2.1)$$

Dove $v_{pn,avg}$ è il valore medio della tensione in uscita ed V_{dc} è la tensione che arriva dalla batteria.

La tensione media in uscita $v_{pn,avg}$ è definita in 2.2:

$$v_{pn,avg} = \frac{3}{2} \hat{v}_{out} M_{csi} \cos \varphi \quad (2.2)$$

Dove \hat{v}_{out} è il valore medio della tensione in uscita dal CSI, M_{csi} è l'indice di modulazione del CSI ed $\cos \varphi$ è il fattore di potenza.

In generale, questo stadio può essere comandato secondo due configurazioni principali:

- Modulazione Unipolare come mostrato in Figura 2.4a, questa tecnica prevede che i duty cycle d_p e d_n siano calcolati continuamente in funzione dell'indice di modulazione, definiti dalle equazioni 2.3:

$$d_p = \frac{1 + M_{dc/dc}}{2}, \quad d_n = \frac{1 - M_{dc/dc}}{2} \quad (2.3)$$

- Modulazione Unifilarità come mostrato in Figura 2.4b, questa tecnica prevede che i duty cycle d_p e d_n siano calcolati continuamente in funzione dell'indice di modulazione, definiti dalle equazioni 2.4:

$$d_p = \begin{cases} M_{\text{dcdc}} & M_{\text{dcdc}} \geq 0 \\ 1 + M_{\text{dcdc}} & M_{\text{dcdc}} < 0 \end{cases}, \quad d_n = \begin{cases} 0 & M_{\text{dcdc}} \geq 0 \\ 1 & M_{\text{dcdc}} < 0 \end{cases} \quad (2.4)$$

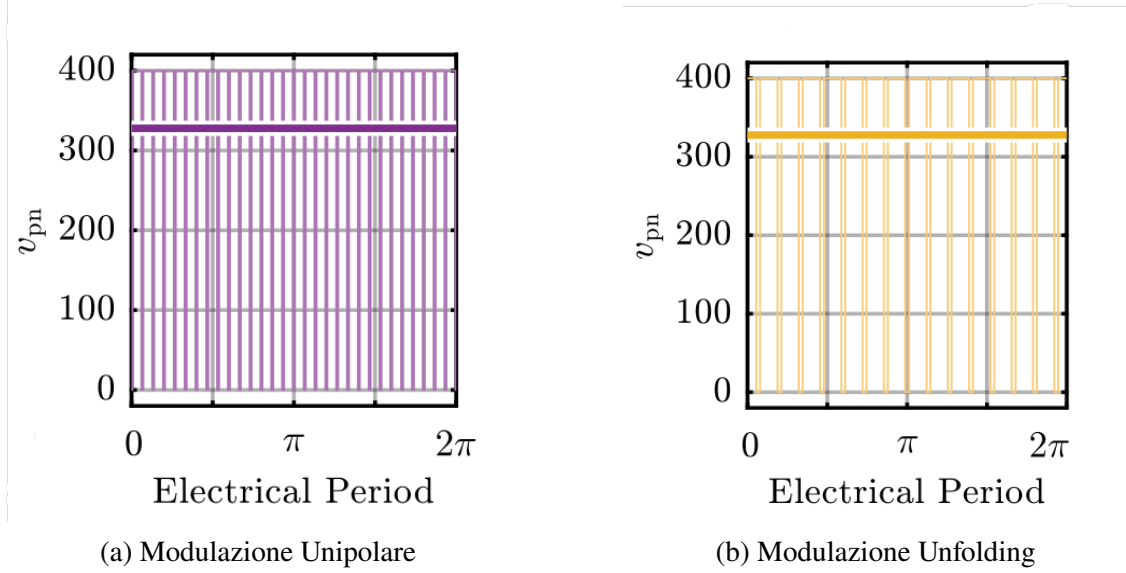


Figura 2.4: Confronto tra le strategie di controllo dello stadio DC/DC[3].

2.2.2 Principio di Funzionamento del CSI

A valle dello stadio di ingresso, è presente l'inverter a sorgente di corrente (CSI). Il principio operativo di questa topologia si fonda sulla modulazione di una corrente continua impressa in ingresso (I_{dc}), la quale è regolata dal DC/DC, al fine di sintetizzare correnti alternate sinusoidali in uscita. Il parametro fondamentale che lega la corrente continua di ingresso all'ampiezza della corrente in uscita è l'indice di modulazione del CSI (M_{csi}), definito in 2.5:

$$M_{csi} = \frac{\hat{i}_{out}}{I_{dc}} \quad (2.5)$$

Dove \hat{i}_{out} rappresenta il valore medio della corrente in uscita di fase. Le correnti di fase istantanee generate dal CSI, sono descritte analiticamente nella equazione 2.6:

$$i_x(t) = M_{csi} I_{dc} \sin(2\pi f_{out} t + \theta_x + \varphi) \quad (2.6)$$

In questa equazione, f_{out} indica la frequenza fondamentale di uscita, θ_x rappresenta lo sfasamento intrinseco tra le fasi ($0, -2\pi/3, +2\pi/3$) e φ è l'angolo di sfasamento introdotto dal carico.

A differenza del VSI, che regola la tensione sul carico modulando una sorgente costante, il controllo del CSI agisce indirizzando la corrente impressa dal DC-link verso le fasi di uscita. Questa dualità operativa richiede l'adozione di logiche di commutazione e modulazione specifiche, indispensabili per garantire l'integrità del convertitore.

La tecnica di modulazione più efficace per gestire la commutazione delle correnti è la Space Vector Modulation (SVM)[6]. Nella applicazione corrente viene utilizzata una modulazione personalizzata basata sulla Space Vector fornita dal PEIC. Nel contesto di un CSI trifase, il cui schema semplificato è mostrato in Figura 2.5a, lo stato dell'inverter è definito dalla coppia di interruttori (uno superiore e uno inferiore) che conducono in un dato istante. Poiché in un CSI è necessario mantenere sempre la continuità della corrente di DC-link, non tutti gli stati sono ammissibili, ma solo quelli che garantiscono un percorso chiuso per la corrente I_{dc} .

Il vettore di corrente rotante di riferimento viene sintetizzato utilizzando una combinazione di nove stati possibili. Questi stati si dividono in due categorie funzionali: i vettori attivi e i vettori nulli, lo schema dei vettori è mostrato in Figura 2.5b. I vettori attivi sono i sei stati in cui la corrente I_{dc} viene iniettata nelle fasi (ad esempio, corrente che entra dalla fase a ed esce dalla fase b). Questi vettori formano i vertici dell'esagono nello spazio vettoriale. I vettori nulli, o Zero States, sono invece i tre stati in cui sia l'interruttore superiore che quello inferiore della stessa gamba sono chiusi simultaneamente. In questa condizione, i terminali positivo e negativo del bus DC sono cortocircuitati tra loro, permettendo alla corrente I_{dc} di ricircolare internamente all'inverter senza fluire verso il carico. La modulazione SVM alterna questi vettori per approssimare la corrente sinusoidale desiderata, utilizzando i vettori nulli per regolare l'ampiezza media della corrente in uscita.

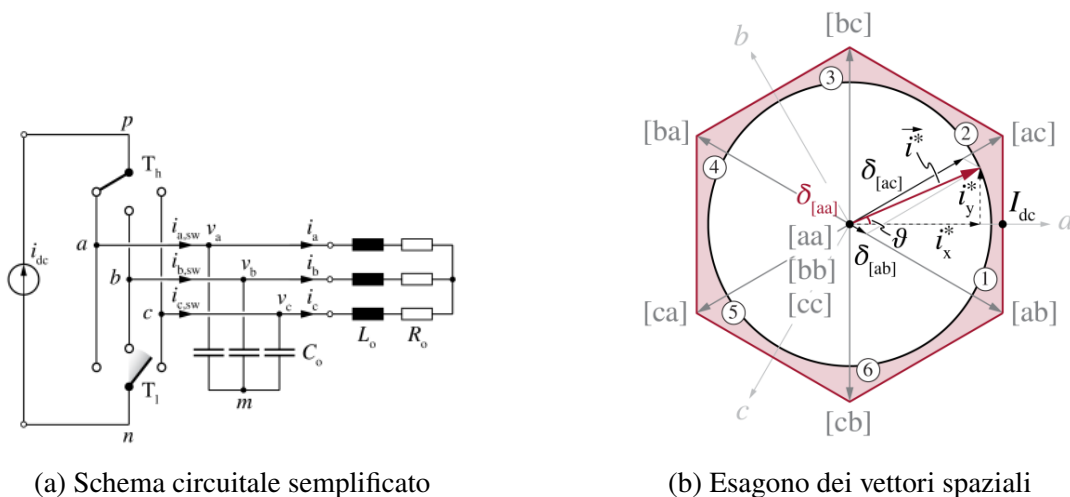


Figura 2.5: Principio di funzionamento della Space Vector Modulation per CSI[6].

2.2.3 Sequenze di Commutazione: Dead-time vs Overlap-time

La transizione fisica della corrente da una fase all'altra rappresenta la sfida critica del pilotaggio, ed è qui che risiede la differenza operativa fondamentale tra le due topologie. Un VSI utilizza un tempo morto (Dead-time) tra lo spegnimento di un dispositivo e l'accensione del successivo nella stessa gamba, necessario per evitare che entrambi gli interruttori conducano simultaneamente cortocircuitando la sorgente di tensione capacitiva. Un CSI, al contrario, utilizza un tempo di sovrapposizione (Overlap-time)[4]. Poiché la sorgente è un induttore che spinge una corrente costante, è imperativo che il percorso della corrente non venga mai interrotto; pertanto, l'interruttore entrante deve essere acceso prima che quello uscente venga spento.

La commutazione sicura nel CSI deve soddisfare simultaneamente due condizioni opposte: mai lasciare aperto il circuito induttivo DC, il che causerebbe sovratensioni distruttive e richiede quindi un overlap, e mai cortocircuitare i condensatori AC, il che creerebbe un corto circuito tra le linee attraverso i condensatori di filtro. Per risolvere questo conflitto, si adotta una strategia di commutazione multi-step, tipicamente a quattro passi, spesso basata sulla rilevazione della polarità della tensione o della corrente. La sequenza assicura che la sovrapposizione avvenga in modo controllato, minimizzando il tempo in cui si verifica il corto circuito capacitivo o garantendo che avvenga attraverso un percorso a tensione quasi nulla, preservando l'integrità sia dell'induttore DC che dei condensatori AC.

2.2.4 Implementazione e Configurazioni del Modello PLECS

Al fine di validare il comportamento dinamico della topologia in esame, è stato implementato un modello in ambiente PLECS. L'architettura di controllo dello stadio di ingresso DC/DC è stata progettata per offrire la massima versatilità, integrando sia la modulazione Unipolare sia la variante ottimizzata con Unfolding; tale dualità consente di configurare il sistema per studi comparativi con entrambe le modulazioni. Per quanto concerne lo stadio inverter CSI, il pilotaggio dei dispositivi avviene tramite la specifica strategia di modulazione personalizzata fornita. A livello circuitale, per isolare le dinamiche dei convertitori, le sorgenti sono state idealizzate: il lato sorgente è rappresentato da un generatore di tensione continua a 400 V per simulare la batteria, mentre il carico è schematizzato da una terna di generatori sinusoidali a 240 V_{rms} i quali rappresentano la rete elettrica. Lo schema complessivo del modello PLECS è mostrato in Figura 2.6

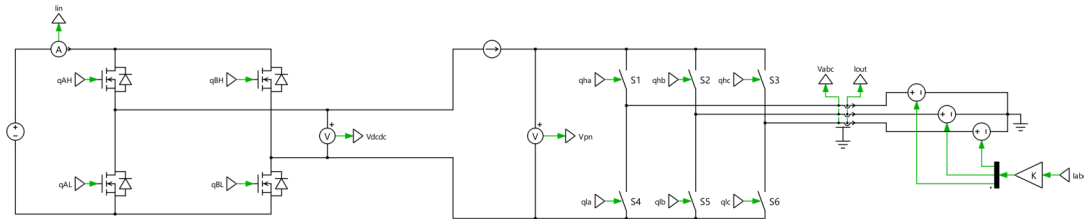


Figura 2.6: Modello di Simulazione PLECS.

2.3 Dispositivi GaN Quattro Quadranti

La fattibilità commerciale e tecnica del CSI in ambito moderno è strettamente legata all'evoluzione dei dispositivi. Sebbene i vantaggi topologici del CSI siano noti da decenni, la sua adozione è stata storicamente frenata dalla mancanza di interruttori di potenza con caratteristiche ideali per questa architettura. A differenza del VSI, che impiega dispositivi unipolari in blocco di tensione, il CSI richiede interruttori capaci di bloccare tensioni bipolari (positive e negative) pur controllando il flusso di corrente. L'avvento della tecnologia al Nitruro di Gallio (GaN) ha permesso di superare i limiti delle implementazioni tradizionali, introducendo dispositivi monolitici che rendono questa topologia competitiva in termini di efficienza e densità di potenza.

2.3.1 Evoluzione dei Dispositivi

La realizzazione classica di un dispositivo a quattro quadranti[6], necessario per il funzionamento del CSI, si è basata tradizionalmente sull'utilizzo di dispositivi discreti standard, come MOSFET o IGBT, che sono intrinsecamente unipolari nella capacità di blocco a causa della presenza del diodo posto in parallelo o per motivi legati alla struttura fisica del chip. Per ottenere la funzionalità bipolare richiesta, la soluzione standard consiste nella connessione di due dispositivi in anti-serie (solitamente in configurazione Common-Source o Common-Drain). Questa architettura, sebbene funzionale, comporta severe penalizzazioni prestazionali. Il primo svantaggio critico è legato alle perdite di conduzione: poiché la corrente di carico deve attraversare due dispositivi in serie, la resistenza totale di on-state (R_{on}) risulta raddoppiata rispetto a quella di un singolo interruttore, degradando significativamente l'efficienza del convertitore. In secondo luogo, l'impatto sull'ingombro fisico è notevole, poiché sono necessari due chip discreti (e i relativi package) per realizzare un'unica funzione di commutazione, raddoppiando l'area di silicio occupata e complicando il layout termico. Infine, la connessione fisica tra due dispositivi distinti introduce inevitabilmente induttanze parassite aggiuntive nel loop di

commutazione, limitando la massima frequenza operativa e aumentando le sovratensioni durante i transitori.

2.3.2 Tecnologia GaN Monolitica

La svolta tecnologica è rappresentata dall'introduzione dei dispositivi GaN monolitici quattro quadranti. La struttura di questo dispositivo innovativo si basa su un singolo chip dotato di due gate indipendenti che controllano un unico canale conduttivo. Gestendo opportunamente i segnali di gate, è possibile bloccare la tensione in entrambe le direzioni o permettere il flusso di corrente in entrambi i versi, integrando l'intera funzionalità a quattro quadranti in un unico die semiconduttore. I vantaggi prestazionali di questa soluzione rispetto all'approccio discreto sono drastici. Utilizzando un singolo chip invece di due in serie, la resistenza di conduzione specifica non viene penalizzata dalla duplicazione dei componenti, permettendo di ottenere perdite inferiori a parità di area occupata. Dal punto di vista parassita, l'integrazione monolitica riduce significativamente la capacità di uscita (C_{oss}), un parametro critico che influenza direttamente le perdite di commutazione e l'energia immagazzinata nel dispositivo durante gli stati di off. Confrontando una soluzione discreta basata su due dispositivi GaN convenzionali in anti-serie con la soluzione monolitica con doppio gate, si stima una riduzione dell'area occupata su PCB di un fattore quattro da 4 chip equivalenti a 1 chip, considerando la necessità di parallelo per eguagliare la R_{on} o semplicemente la riduzione del footprint. Inoltre, la soluzione monolitica mostra un miglioramento sostanziale nella Figure of Merit (FOM)[6], definita come il prodotto tra R_{on} e Q_{oss} o E_{oss} , confermando che la tecnologia Dual-Gate non solo riduce le dimensioni del convertitore, ma ne eleva le prestazioni dinamiche a livelli inaccessibili per le tecnologie basate su silicio o su GaN discreto tradizionale.

Capitolo 3

Stima delle Perdite

Il presente capitolo è dedicato alla valutazione delle prestazioni energetiche del convertitore oggetto di studio, con l'obiettivo primario di stimare accuratamente le perdite di potenza e verificare il rispetto dei limiti termici dei componenti attivi in condizioni di funzionamento a regime. La validazione del progetto si basa su un approccio simulativo in ambiente PLECS, che ha richiesto una strategia di modellazione specifica data la natura non convenzionale della topologia CSI e l'impiego di dispositivi monolitici a quattro quadranti in tecnologia GaN.

Nelle sezioni seguenti verrà dapprima descritto il setup di simulazione e l'implementazione del modello termico equivalente. Successivamente, si presenteranno i risultati relativi alle perdite per conduzione e commutazione, per giungere infine alla verifica della temperatura di giunzione e alla definizione della mappa di efficienza del convertitore al variare dei punti di lavoro.

3.1 Modello Termico

La stima accurata delle perdite di potenza e la conseguente analisi termica rappresentano fasi critiche nella progettazione del convertitore, necessarie per garantire l'affidabilità del sistema. L'analisi è stata condotta mediante simulazione in ambiente PLECS, operando in condizioni di regime. L'obiettivo è valutare le perdite per conduzione, commutazione e totali dei dispositivi di potenza e determinare l'andamento della temperatura di giunzione.

I parametri operativi adottati per la simulazione, che riflettono le condizioni nominali e i vincoli termici di progetto, sono riassunti nella Tabella 3.1.

Tabella 3.1: Parametri Nominali Simulazione Termica in PLECS.

Analisi a Regime	
Temperatura ambiente massima $T_{amb,max}$	40 °C
Indice di modulazione m	0.6
Corrente di DC-Link $I_{dc,link}$	40 A
Frequenza di fondamentale f_o	50 Hz
Frequenza di commutazione f_{sw}	100 kHz
Resistenza termica Semiconduttore-Dissipatore $R_{th,c-h}$	$0.606 \frac{^{\circ}\text{C}}{\text{W}}$
Resistenza termica Dissipatore-Ambiente $R_{th,h-a}$	$0.1808 \frac{^{\circ}\text{C}}{\text{W}}$
Capacità termica Dissipatore-Ambiente $C_{th,h-a}$	$355.5 \frac{\text{J}}{\text{W}}$

I dispositivi monolitici a quattro quadranti utilizzati sono gli IGLT65R055B2 prodotti da Infineon[7], mostrati in Figura 3.1 e le cui caratteristiche sono esposte in Tabella 3.2, richiedono un approccio di modellazione specifico, poiché si discostano dai dispositivi standard e il software PLECS non dispone di un modello nativo per dispositivi di questo tipo.

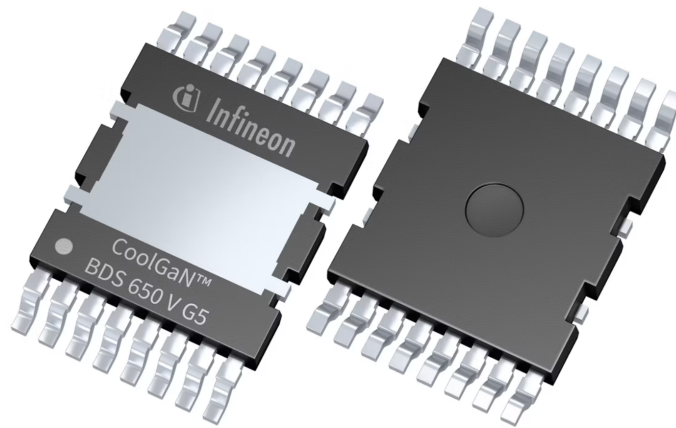


Figura 3.1: Infineon IGLT65R055B2[7].

Tabella 3.2: Caratteristiche principali del dispositivo Infineon IGLT65R055B2.

Tecnologia del dispositivo	GaN Bidirezionale (GIT)
Tensione di blocco transitoria $V_{SS,trans}$	± 650 V
Tensione continua Source-Source $V_{SS,cont}$	340 V
Corrente RMS a $T_C = 25^\circ\text{C}$ $I_{SS,RMS}$	21.8 A
Corrente impulsiva $I_{SS,pulse}$	± 73 A
Resistenza di on-state tipica a 25°C $R_{SS(on),typ}$	55 m Ω
Resistenza di on-state massima a 25°C $R_{SS(on),max}$	70 m Ω
Tensione di soglia Gate-Source $V_{GS(th)}$	1.15 V
Resistenza termica Giunzione-Case R_{thJC}	0.92 $^\circ\text{C}/\text{W}$
Temperatura operativa di giunzione T_j	$-40 \dots + 150$ $^\circ\text{C}$

Fisicamente, un dispositivo quattro quadranti è costituito da due gate che controllano un unico canale di conduzione, da due source e da due Kelvin source. Nel modello PLECS, questo viene rappresentato tramite due mosfet con diodo in parallelo che vengono connessi in antiserie. Tuttavia, assegnando a ciascun switch simulato la resistenza di on-state ($R_{ds,on}$) riportata nel datasheet, la resistenza totale di conduzione della serie risulterebbe erroneamente raddoppiata. Per correggere questa discrepanza, nel modello di simulazione è stata assegnata a ciascuno dei due switch una resistenza pari alla metà del valore nominale.

$$R_{model} = \frac{R_{ds,on}}{2} \quad (3.1)$$

In questo modo, la serie delle due resistenze restituisce il valore corretto del canale fisico unico, garantendo una stima precisa delle perdite per conduzione (P_{cond}). È importante notare che tale dimezzamento si applica esclusivamente alla resistenza di canale in conduzione diretta e non influenza le caratteristiche di conduzione inversa. A differenza delle perdite per conduzione, le perdite di commutazione (P_{sw}) non beneficiano della condivisione del canale. Durante ogni transizione di stato, entrambe le semiparti del dispositivo sono soggette alle sollecitazioni di tensione e corrente. Pertanto, l'energia totale dissipata per ogni evento di commutazione è data dalla somma dei contributi individuali:

$$E_{sw,tot} = E_{sw,1} + E_{sw,2} \quad (3.2)$$

Poiché i datasheet dei dispositivi commerciali spesso forniscono solo l'energia immagazzinata totale (E_{oss}) e non le energie di commutazione (E_{on}, E_{off}) per tutte le condizioni operative, è stato necessario scalare le energie perse in commutazione all'accensione e spegnimento (E_{on}, E_{off}). Partendo da dati sperimentali di letteratura [5] relativi a dispositivi GaN con tecnologia analoga ma con resistenza pari a 140 m Ω , le curve di perdita sono state adattate al dispositivo in esame, con resistenza pari a 55 m Ω ,

scalando i coefficienti della funzione di perdita in base al rapporto tra le E_{oss} a 400 V dei due dispositivi. Tale procedura ha permesso di sviluppare in maniera adeguata il modello termico del singolo dispositivo. Successivamente, tenendo conto del fatto che le perdite sono generate da due componenti distinti mentre fisicamente il calore viene dissipato da un unico package, si è deciso di utilizzare il un singolo blocco "Heatsink" di PLECS che ingloba entrambi gli switch logici, sommando istantaneamente le loro potenze dissipate ($P_{loss,tot} = P_{loss,1} + P_{loss,2}$) prima di iniettarle nella rete termica. Una volta definito il modello termico del dispositivo e configurato il blocco Heatsink, si è proceduto all'implementazione dei restanti stadi del circuito termico equivalente. Per rappresentare adeguatamente la resistenza termica Giunzione-Semiconduttore ($R_{th,j-c}$) di ogni singolo dispositivo, per ciascuna coppia di dispositivi è stata implementata una rete termica formata da gruppi RC tramite un modello del quinto ordine. La scelta dell'ordine del modello e delle relative costanti di tempo è scaturita dalla necessità di trovare un giusto compromesso tra la precisione nella rappresentazione della dinamica termica e la velocità della simulazione. Infine, il sistema è stato completato inserendo i parametri caratteristici del sistema di raffreddamento selezionato, ovvero la resistenza termica del TIM ($R_{th,c-h} = 0.606 \text{ } ^\circ\text{C/W}$), la resistenza termica tra dissipatore e ambiente ($R_{th,h-a} = 0.1808 \text{ } ^\circ\text{C/W}$) e la capacità termica ($C_{th,h-a} = 355.5 \text{ J/W}$), necessaria per tenere conto dell'inerzia termica della massa metallica (La scelta del TIM e del dissipatore verrà affrontata nel dettaglio nel prossimo capitolo). Il modello termico implementato su PLECS è mostrato in Figura 3.2.

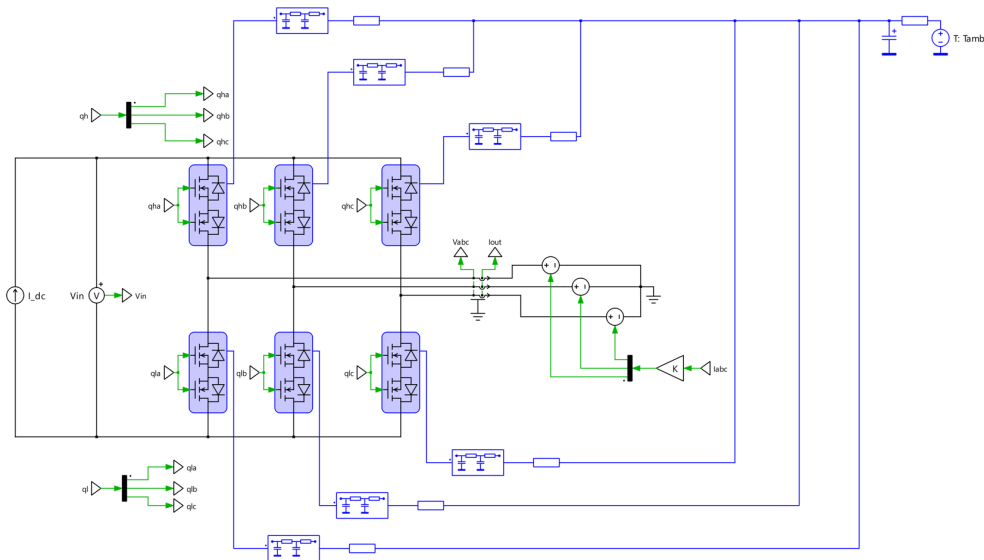


Figura 3.2: Modello Termico Semplificato a Regime.

3.2 Analisi delle Perdite a Regime

Le figure riportate illustrano l'andamento istantaneo delle perdite di potenza su una singola gamba del convertitore CSI, ottenute mediante una simulazione a regime in ambiente PLECS considerando un periodo di fondamentale pari a $T = 20$ ms. L'analisi è stata condotta nelle condizioni operative nominali del sistema.

3.2.1 Perdite per Conduzione

Come si evince dalla Figura 3.3, le perdite per conduzione rappresentano la componente predominante della dissipazione totale. Si osservano picchi di potenza significativi, mediata su f_{sw} , prossimi a 47 W.

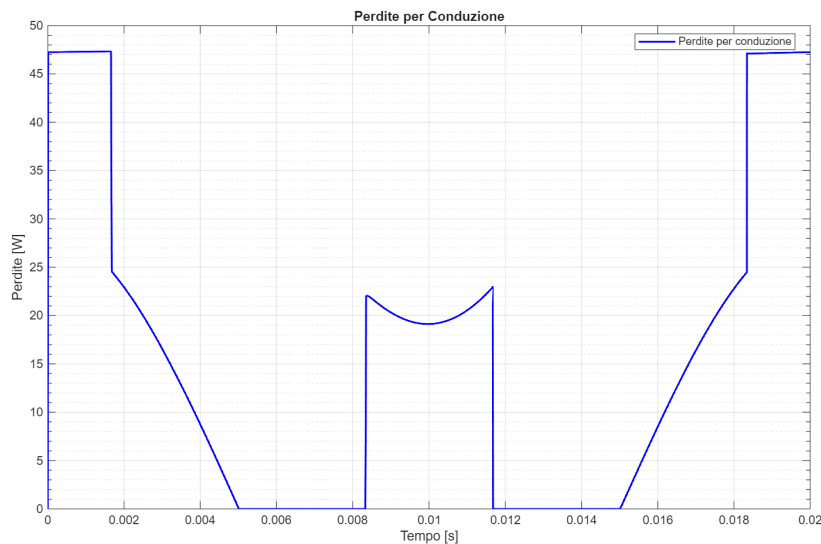


Figura 3.3: Andamento delle Perdite per Conduzione.

3.2.2 Perdite per Commutazione

Il grafico 3.4 mostra il contributo delle perdite di commutazione. È fondamentale notare come l'ordine di grandezza di tali perdite risulti estremamente contenuto rispetto alla conduzione. I valori ridotti sono imputabili ai limiti di modellazione di PLECS. L'architettura a doppi switch e l'uso di tabelle scalate, necessarie per replicare i dispositivi a quattro quadranti, comportano una sottostima del peso energetico delle transizioni.

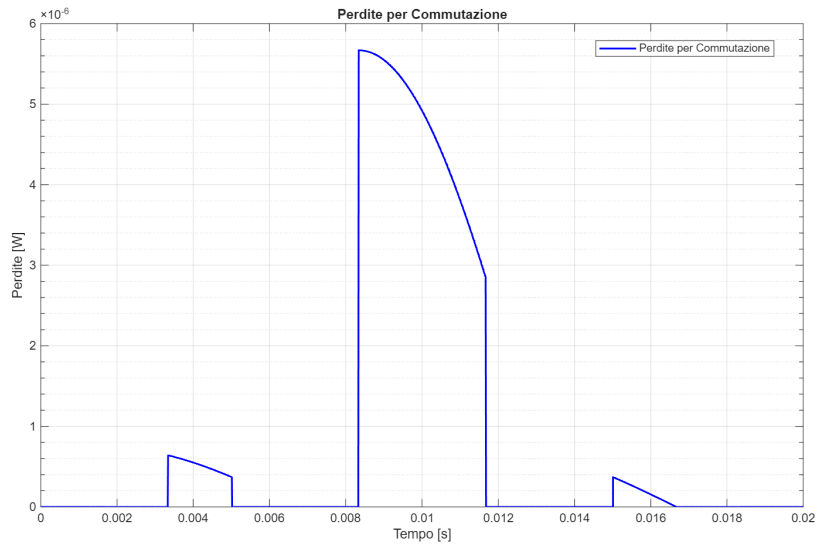


Figura 3.4: Andamento delle Perdite per Commutazione.

3.2.3 Perdite Totali

In virtù della netta prevalenza del termine conduttivo, l'andamento delle perdite totali mostrato in Figura 3.5 risulta pressoché sovrapponibile a quello di conduzione. Di conseguenza, il dimensionamento termico dovrà focalizzarsi esclusivamente sulla capacità di smaltire tale flusso termico, che rappresenta la principale fonte di stress per il dispositivo.

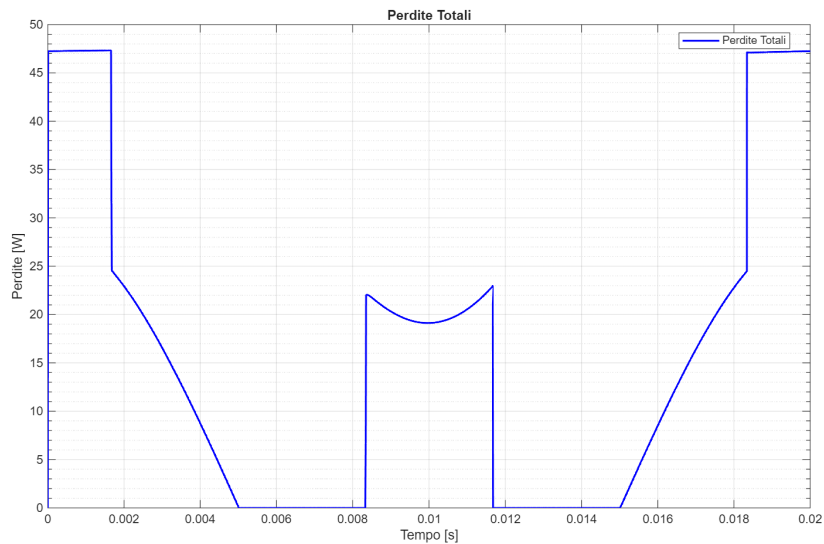


Figura 3.5: Andamento delle Perdite Totali.

3.2.4 Temperatura di Giunzione

In Figura 3.6 è riportato l'andamento a regime della temperatura di giunzione (T_j). La simulazione evidenzia che il valore massimo raggiunto dal dispositivo a regime si attesta intorno ai 125°C, mantenendosi ben al di sotto del limite critico di 150°C imposto dalle specifiche dei dispositivi usati[7]. La presenza di un margine di sicurezza di circa 25°C conferma la validità della strategia di gestione termica adottata, garantendo l'integrità dei semiconduttori anche in presenza di eventuali sovraccarichi transitori o condizioni ambientali più gravose.

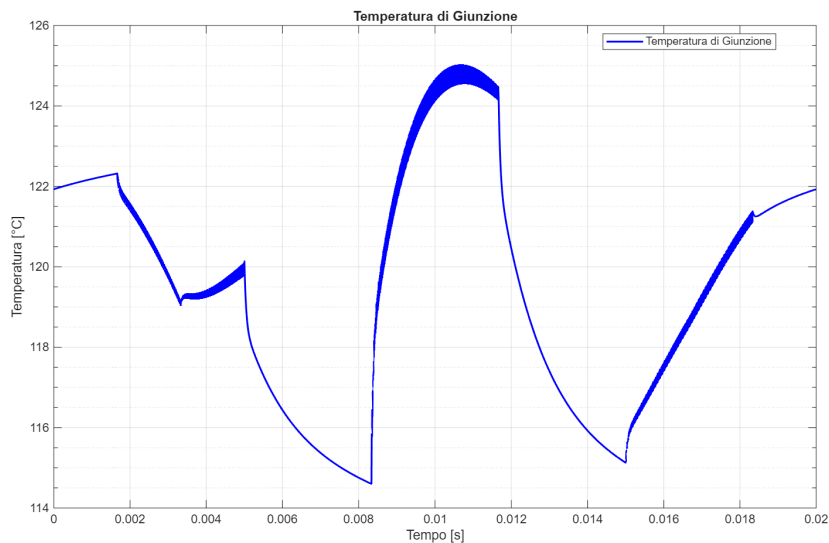


Figura 3.6: Temperatura di Giunzione.

3.2.5 Efficienza Nominale

La valutazione si conclude con il calcolo del rendimento, il cui schema di calcolo è riportato in Figura 3.7. Il valore ottenuto, pari al 97.59%, risulta inferiore alle aspettative. Tale risultato è imputabile alla predominanza delle perdite per conduzione, influenzate dalla modellazione termica adottata in PLECS, e alla scelta di mantenere un indice di modulazione (m_a) contenuto per vincoli di controllo. Per ottimizzare le prestazioni in sviluppi futuri, sarà necessario intervenire su più fronti: incrementare l'indice di modulazione facendolo tendere all'unità ($m_a \approx 1$) e ricalibrare la frequenza di commutazione (f_{sw}) per ridurre le perdite globali. Infine, si potrebbe valutare la sostituzione dei dispositivi attuali con GaN a quattro quadranti di fornitori alternativi, selezionando componenti con caratteristiche superiori per abbattere le perdite di conduzione alla radice.

$$\eta = \frac{P_{out}}{P_{out} + P_{loss}} = 0.9759 \quad (3.3)$$

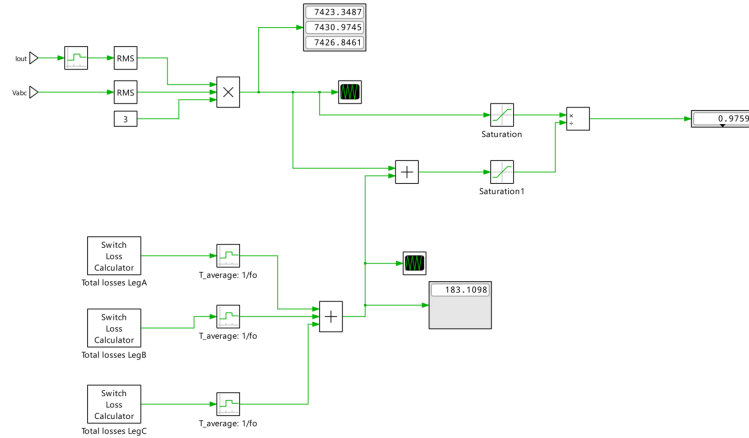


Figura 3.7: Schema Valutazione Efficienza Nominale.

3.3 Mappa della Efficienza

L'analisi delle prestazioni energetiche è stata approfondita valutando la mappa dell'efficienza del convertitore al variare dell'indice di modulazione (m) e della temperatura ambiente (T_{amb}), come riportato in Figura 3.8. Osservando le curve a 25°C, 40°C e 65°C l'andamento macroscopico del rendimento rimane coerente al variare della temperatura, l'impatto di T_{amb} risulta non uniforme lungo l'asse di modulazione. Nello specifico, a bassi indici di modulazione ($m = 0.2$), si nota una maggiore dispersione dei valori: in questa zona operativa, l'aumento della temperatura penalizza maggiormente l'efficienza, creando un divario visibile tra la curva a temperatura più bassa e quella a temperatura più alta. Al contrario, man mano che l'indice di modulazione cresce tendendo all'unità, le curve tendono progressivamente a sovrapporsi fino a coincidere quasi perfettamente.

3.3 – Mappa della Efficienza

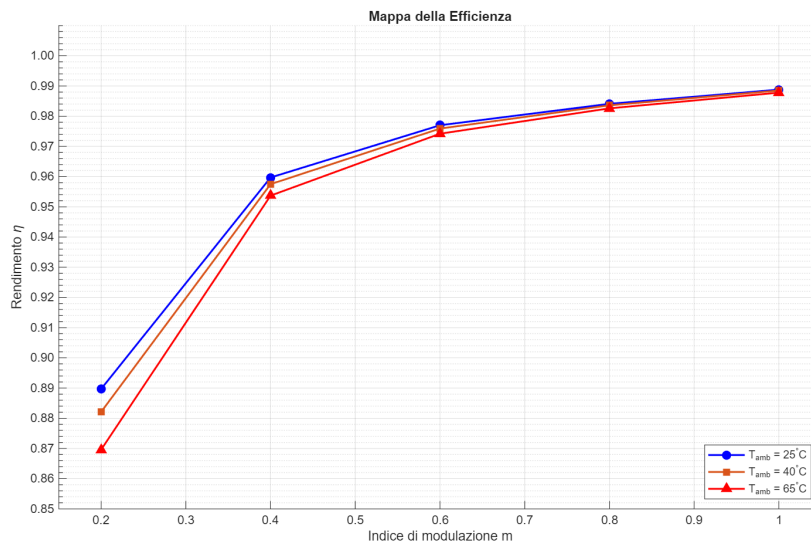


Figura 3.8: Mappa della Efficienza in Condizioni Nominali.

Capitolo 4

Dimensionamento del Sistema di Raffreddamento

Il capitolo descrive il dimensionamento del sistema di raffreddamento, partendo dall'analisi dei vincoli termici imposti e da una trattazione analitica preliminare. Successivamente si passa a validare quanto ottenuto tramite simulazione CFD su SolidWorks, confrontando diverse configurazioni per garantire il rigoroso rispetto dei limiti sulla temperatura di giunzione.

4.1 Principali Vincoli e Parametri di Progetto

Il dimensionamento del sistema di raffreddamento prende avvio da uno studio analitico preliminare, fase propedeutica indispensabile per la selezione dei componenti e per la verifica della fattibilità teorica del design, antecedente alle simulazioni fluidodinamiche. Tale analisi si fonda sul rigoroso rispetto dei parametri operativi e dei vincoli di progetto imposti, i quali sono riportati in dettaglio rispettivamente nelle Tabelle 4.1, 4.2 e 4.3.

Tabella 4.1: Specifiche di Sistema.

Numero di Dispositivi	6
Potenza totale dissipata $P_{loss,tot}$	200 W
Potenza per dispositivo P_{loss}	34 W
Stress in tensione V_{stress}	≥ 400 V

Tabella 4.2: Vincoli Geometrici.

Superficie di contatto per dispositivo A_{device}	200 W
Ipotesi: Superficie del TIM 10% maggiore di A_{device}	
Area Totale del TIM A_{tot}	400 mm ²

Tabella 4.3: Vincoli Termici e di Temperatura.

Temperatura Ambiente T_{amb}	25 °C
Temperatura Ambiente Massima $T_{amb,max}$	40 °C
Temperatura di Giunzione Massima $T_{j,max}$	150 °C
Temperatura del Dissipatore Massima T_h	≤ 80 °C
Resistenza Termica Giunzione-Package $R_{th,j-c}$	0,6 $\frac{^\circ\text{C}}{\text{W}}$

4.2 Modello Termico Analitico e Scelta dei Componenti

Per la stima preliminare delle temperature di giunzione e la selezione dei componenti, è stato necessario partire da un modello analitico del sistema. Focalizzando l'analisi sul funzionamento a regime, sono state trascurate le capacità termiche; il sistema è pertanto rappresentato da un circuito puramente resistivo, costituito dalla serie delle resistenze termiche poste lungo il percorso del flusso di calore dalla giunzione all'ambiente. Il circuito semplificato è mostrato in Figura 4.1.

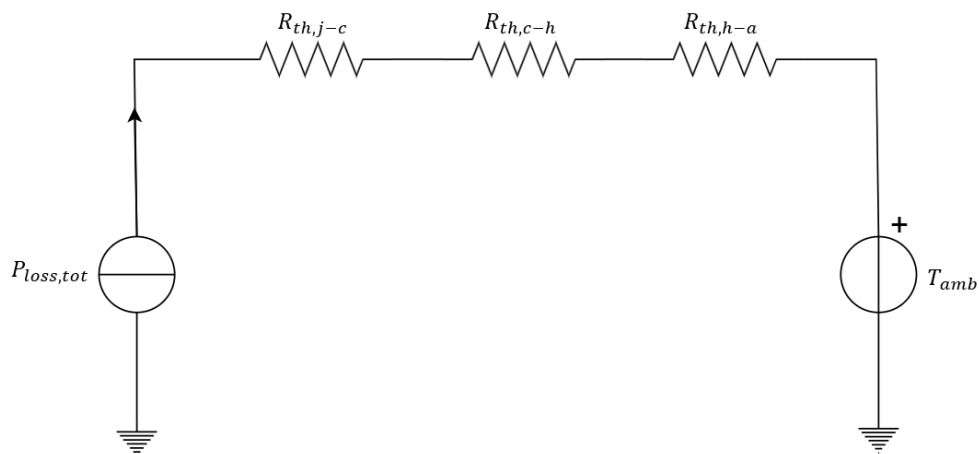


Figura 4.1: Circuito Termico Semplificato a Regime.

Partendo dalle specifiche descritte in Tabella 4.4 è stato scelto il TGA 1250 come materiale di interfaccia termica (TIM) tra i dispositivi di potenza ed il dissipatore[8], mostrato in Figura 4.2, le cui specifiche sono riportate in Tabella 4.5.

Tabella 4.4: Specifiche del TIM.

Conduttività Termica λ	10–15 $\frac{\text{W/m}}{\text{K}}$
Spessore d	0.5 – 3 mm



Figura 4.2: TIM[8].

Tabella 4.5: TIM Scelto.

Conduttività Termica λ	12.5 $\frac{\text{W/m}}{\text{K}}$
Spessore d	0.5 mm

Note le specifiche del TIM è stato possibile valutare la resistenza termica per il salto termico fra semiconduttore e dissipatore, valutata nella Equazione 4.1.

$$R_{\text{th,c-h}} = \frac{d}{\lambda \cdot A_{\text{device}}} = 0.606 \frac{^{\circ}\text{C}}{\text{W}} \quad (4.1)$$

Tenuto conto delle specifiche del TIM, esposte in Tabella 4.6, è stato possibile verificare la tensione di rottura come si evince nella Equazione 4.2.

Tabella 4.6: Isolamento.

Tensione di Rottura del Dielettrico $V_{\text{breakdown,max}}$	$\geq 10 \frac{\text{kV}}{\text{mm}}$
--	---------------------------------------

$$V_{\text{breakdown}} = 10\,000 \frac{\text{V}}{\text{mm}} \cdot 0.5 \text{ mm} = 5000 \text{ V} \geq 400 \text{ V} \quad (4.2)$$

Partendo dalle specifiche è ora possibile valutare tutti i salti termici i quali sono riportati nelle Equazioni 4.3, 4.4, 4.5.

$$\Delta T_{\text{j-c}} = P_{\text{loss}} \cdot R_{\text{th,j-c}} = 20^{\circ}\text{C} \quad (4.3)$$

$$\Delta T_{\text{c-h}} = P_{\text{loss}} \cdot R_{\text{th,c-h}} = 21^{\circ}\text{C} \quad (4.4)$$

Il salto termico fra dissipatore e ambiente è fondamentale per valutare il limite superiore per la resistenza termica, valutata nella Equazione 4.6, il quale è il parametro fondamentale per la scelta del dissipatore.

$$\Delta T_{h-a} = T_{h,max} - T_{amb,max} = 40 \text{ } ^\circ\text{C} \quad (4.5)$$

$$R_{th,h-a} \leq \frac{\Delta T_{h-a}}{P_{loss,tot}} \leq 0.2 \frac{^\circ\text{C}}{\text{W}} \quad (4.6)$$

Considerando il caso peggiore, ovvero con $R_{th,h-a} = 0.2$, è possibile verificare analiticamente la temperatura di giunzione che viene raggiunta.

$$T_j = T_h + \Delta T_{j-c} + \Delta T_{c-h} = 121 \text{ } ^\circ\text{C} < 150 \text{ } ^\circ\text{C} \quad (4.7)$$

In Figura 4.3 sono riassunti i salti termici dello intero sistema.

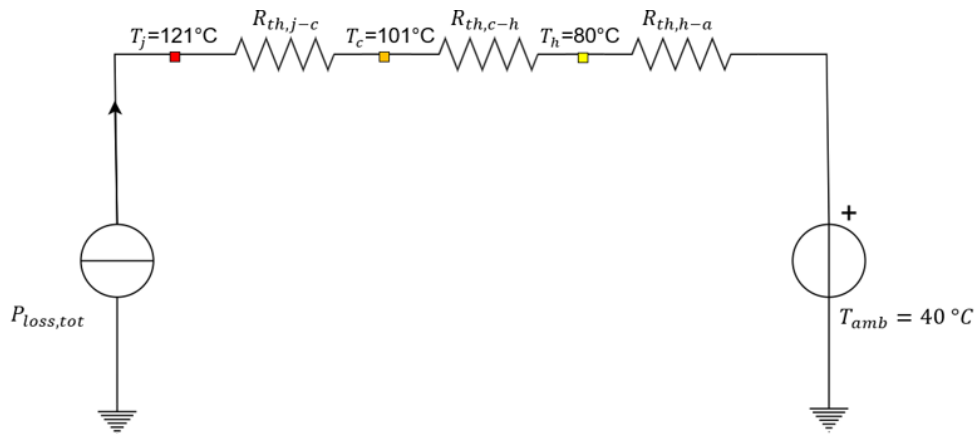


Figura 4.3: Salti Termici.

Considerando quanto valutato fino ad ora ed i vincoli geometrici di Tabella 4.7 è stato possibile scegliere come dissipatore il 394-2AB prodotto da Wakefield-Vette [9] mostrato in Figura 4.4 e le cui specifiche sono mostrate nella in Figura 4.5.

Tabella 4.7: Vincoli Geometrici Dissipatore.

Altezza Dissipatore	$\leq 40 \text{ mm}$
Area Dissipatore	$\geq 400 \text{ mm}^2$

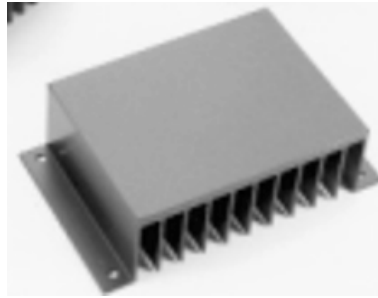


Figura 4.4: Dissipatore - 394-2AB di Wakefield-Vette[9].

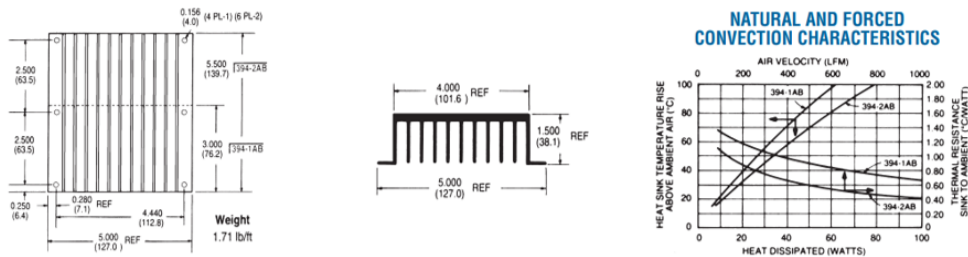


Figura 4.5: Specifiche Dissipatore[9].

L'analisi delle specifiche riportate in Tabella 4.8 evidenzia che la sola convezione naturale non è sufficiente a garantire il requisito di resistenza termica; si rende pertanto indispensabile l'impiego di ventilazione forzata.

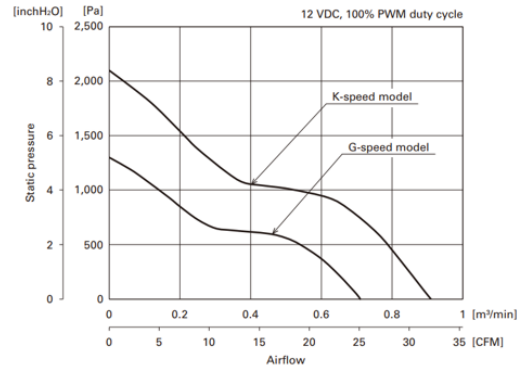
Tabella 4.8: Dissipatore Scelto.

Altezza Dissipatore	38.1 mm
Dimensioni Meccaniche	139.7x127x38.1 mm
Resistenza Termica(Convezione Naturale) $R_{th,natural}$	1.51 $\frac{^{\circ}\text{C}}{\text{W}}$
Resistenza Termica(Convezione Forzata-500 LFM) $R_{th,forced}$	0.60 $\frac{^{\circ}\text{C}}{\text{W}}$

A tale scopo, si è scelto di utilizzare la ventola Sanyo Denki 9HVA0312P3K001[10], mostrata in Figura 4.6a. Tuttavia, per determinare il numero esatto di unità necessarie, verranno effettuate specifiche simulazioni fluidodinamiche su Solidworks.



(a) Ventola-9HVA0312P3K001 di Sanyo Denki



(b) Specifiche Ventole

Figura 4.6: La ventola Sanyo Denki scelta e la tabella delle sue specifiche tecniche[10].

4.3 Analisi Fluidodinamica (CFD)

L'analisi fluidodinamica è stata condotta all'interno dell'ambiente SolidWorks Flow Simulation, basandosi sul modello completo riportato in Figura 4.7.

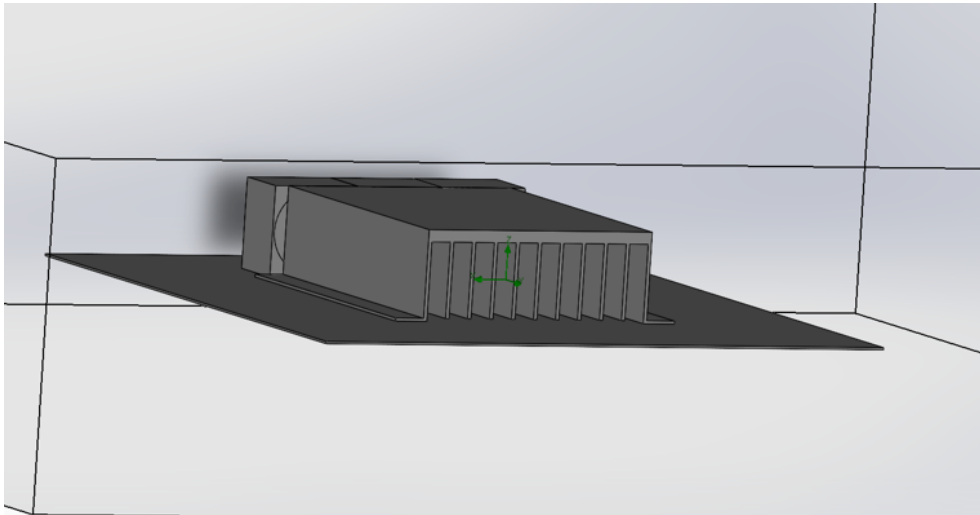


Figura 4.7: Modello Solidworks.

L'obiettivo primario di tale studio è la validazione del dimensionamento analitico preliminare e l'individuazione della configurazione di ventilazione ottimale, attraverso

il confronto diretto tra l'utilizzo di due o tre ventole. Per quanto riguarda le condizioni al contorno, è stato considerato un caso peggiorativo considerando un carico termico totale $P_{\text{loss,tot}} = 200 \text{ W}$, distribuito uniformemente sulla superficie di base del dissipatore per replicare la potenza dissipata dai moduli a regime. La simulazione è stata impostata considerando una temperatura ambiente pari a $T_{\text{amb,max}} = 40 \text{ °C}$, valore rappresentativo delle condizioni operative più gravose.

Particolare attenzione è stata posta alla discretizzazione del dominio di calcolo, definendo una strategia di meshing a raffittimento locale per ottimizzare il rapporto tra accuratezza dei risultati e onere computazionale. A una mesh globale a bassa densità applicata alle ventole ed alla struttura del dissipatore, mostrata in Figura 4.8, si affianca una mesh locale più fitta sulla superficie di contatto fra dissipatore e dispositivi (Figura 4.9). Infine, una discretizzazione ad altissima densità della mesh è stata definita specificamente per le alette di raffreddamento e per i canali d'aria interposti (Figura 4.10), trattandosi delle zone critiche dove avvengono i fenomeni predominanti di scambio termico convettivo.

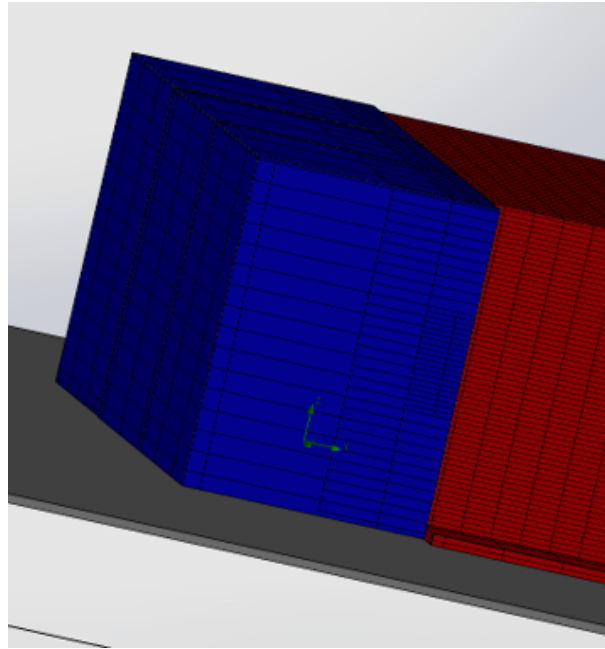


Figura 4.8: Mesh Globale.

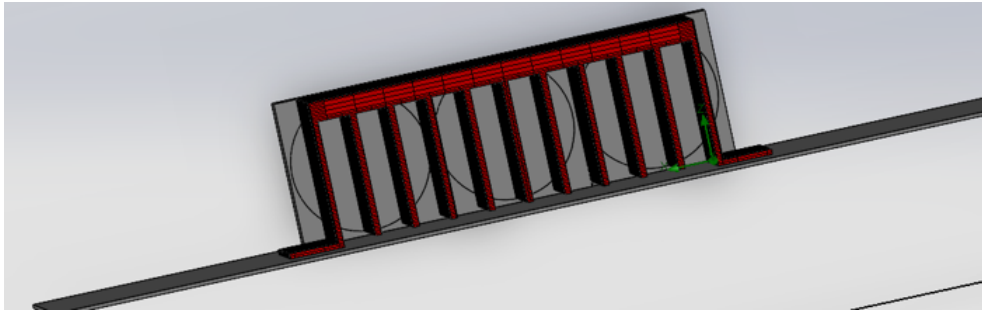


Figura 4.9: Mesh Locale Dissipatore.

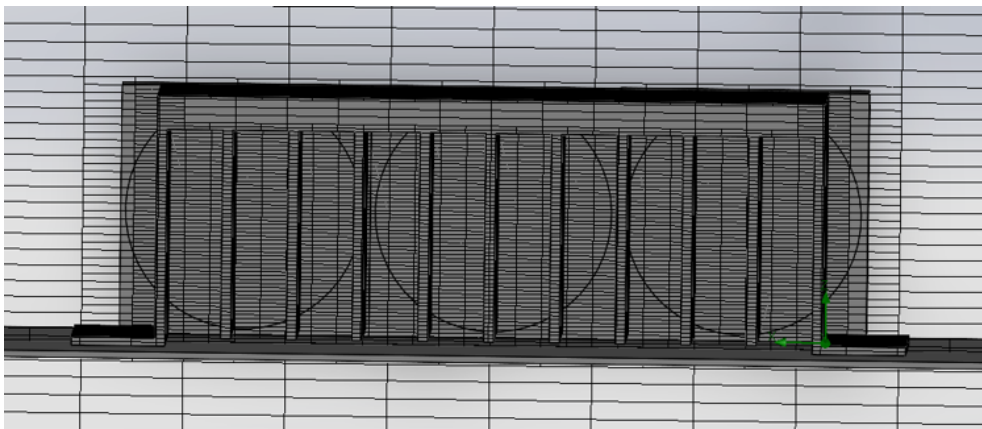


Figura 4.10: Mesh Locale Alette.

4.3.1 Configurazione Due Ventole

La prima analisi è stata condotta sulla configurazione che prevede l'impiego di due sole ventole. I risultati delle simulazioni sono riassunti nelle tabelle seguenti, che riportano rispettivamente i dati sul flusso e sulla velocità della aria in uscita dalle ventole (Tabella 4.9), i valori termici medi (Tabella 4.11) e i picchi massimi registrati (Tabella 4.10). L'analisi critica dei risultati si focalizza sui valori medi, i quali offrono una stima rappresentativa del comportamento del sistema a regime. Come si evince dai dati in Tabella 4.11, questa configurazione presenta una criticità termica fondamentale: la resistenza termica media dissipatore-ambiente calcolata ($R_{th,h-a,avg}$) si attesta su valori superiori al limite di progetto di $0,2^{\circ}C/W$. Sebbene dal punto di vista termico la soluzione risulti non idonea, essa offrirebbe vantaggi non trascurabili sotto altri aspetti prestazionali ed economici. L'utilizzo di due sole ventole, infatti, comporta una minore caduta di pressione complessiva (ΔP) e una riduzione dei costi, oltre a fornire perdite inferiori essendo presenti solo due ventole. Tuttavia, la priorità assoluta di garantire l'integrità dei dispositivi di potenza impone di scartare questa configurazione a favore di una soluzione più performante.

Tabella 4.9: Ventole.

Flusso di Aria Totale	64.4 CFM
Velocità Aria in Uscita	2200 LFM ($11.2 \frac{m}{s}$)

Tabella 4.10: Risultati Massimi.

Temperatura massima del dissipatore $T_{h,max}$	$\approx 88.246 \text{ }^\circ\text{C}$
Temperatura massima di giunzione $T_{j,max}$	$\approx 130 \text{ }^\circ\text{C} < 150 \text{ }^\circ\text{C}$
Resistenza termica massima $R_{th,h-a,max}$	$\approx 0.241 \frac{^\circ\text{C}}{\text{W}}$
Velocità massima aria v_{max}	$\approx 28.58 \frac{m}{s}$
Caduta di pressione massima ΔP_{max}	$\approx 460 \text{ Pa}$

Tabella 4.11: Risultati Medi.

Temperatura media del dissipatore $T_{h,avg}$	$\approx 84.59 \text{ }^\circ\text{C}$
Temperatura massima di giunzione $T_{j,avg}$	$\approx 126 \text{ }^\circ\text{C} < 150 \text{ }^\circ\text{C}$
Resistenza termica massima $R_{th,h-a,avg}$	$\approx 0.222 \frac{^\circ\text{C}}{\text{W}}$

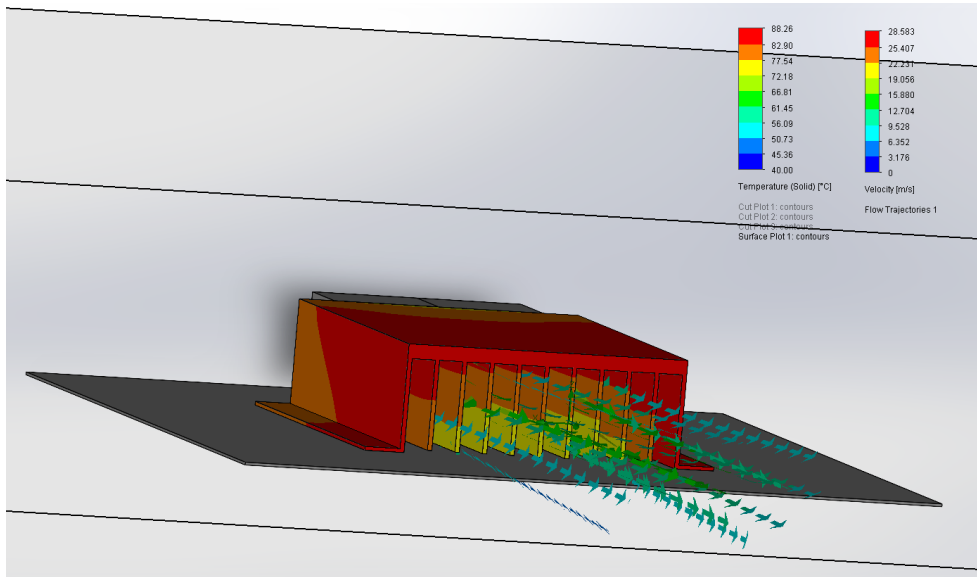


Figura 4.11: Configurazione con due ventole.

4.3.2 Configurazione Tre Ventole

Successivamente, si è proceduto alla valutazione della configurazione che prevede l'impiego di tre ventole. Analogamente al caso precedente, i risultati sono organizzati in tre tabelle che riportano i dati sul flusso e sulla velocità della aria in uscita dalle ventole (Tabella 4.12), le grandezze termiche medie (Tabella 4.14) e i valori di picco (Tabella 4.13). L'analisi dei valori medi evidenzia in questo caso un comportamento termico pienamente soddisfacente. Come osservabile in Tabella 4.14, l'aumento della portata d'aria permette di abbassare la resistenza termica dissipatore-ambiente media ($R_{th,h-a,avg}$) al di sotto della soglia critica di $0.2 \text{ }^\circ\text{C/W}$, validando l'efficacia del sistema di raffreddamento. Il raggiungimento delle prestazioni termiche target comporta tuttavia l'accettazione di alcuni compromessi, invertendo i vantaggi visti nella soluzione precedente. L'aggiunta della terza ventola determina infatti un incremento della caduta di pressione (ΔP) e introduce svantaggi in termini di efficienza e costi: aumentano sia le perdite sia il costo complessivo e ciò è legato al fatto che si è passati da due a tre ventole. Nonostante tali penalizzazioni, questa configurazione risulta essere l'unica percorribile per garantire il rispetto dei requisiti di progetto.

Tabella 4.12: Ventole.

Flusso di Aria Totale	96.6 CFM
Velocità Aria in Uscita	2200 LFM ($11.2 \frac{m}{s}$)

Tabella 4.13: Risultati Massimi.

Temperatura massima del dissipatore $T_{h,max}$	$\approx 79.86 \text{ }^\circ\text{C}$
Temperatura massima di giunzione $T_{j,max}$	$\approx 118 \text{ }^\circ\text{C} < 150 \text{ }^\circ\text{C}$
Resistenza termica massima $R_{th,h-a,max}$	$\approx 0.1842 \frac{^\circ\text{C}}{\text{W}}$
Velocità massima aria v_{max}	$\approx 32.75 \frac{m}{s}$
Caduta di pressione massima ΔP_{max}	$\approx 705 \text{ Pa}$

Tabella 4.14: Risultati Medi.

Temperatura media del dissipatore $T_{h,avg}$	$\approx 74.35 \text{ }^\circ\text{C}$
Temperatura massima di giunzione $T_{j,avg}$	$\approx 115.35 \text{ }^\circ\text{C} < 150 \text{ }^\circ\text{C}$
Resistenza termica massima $R_{th,h-a,avg}$	$\approx 0.171 \frac{^\circ\text{C}}{\text{W}}$

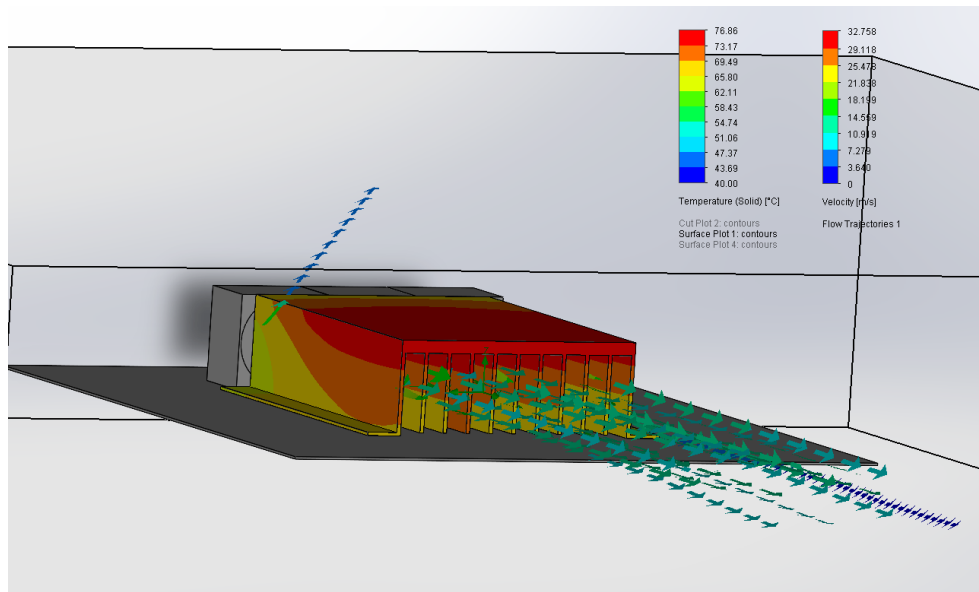


Figura 4.12: Configurazione con 3 Ventole.

4.4 Ottimizzazione del Posizionamento dei Dispositivi

Al fine di incrementare il livello di coerenza e affidabilità della simulazione fluidodinamica, si è reso necessario superare l'approccio semplificato basato sulla distribuzione uniforme della potenza. Per ottenere una stima termica più fedele alla realtà fisica del convertitore, il modello è stato evoluto introducendo sorgenti di calore discrete, corrispondenti ai reali dispositivi di potenza mostrati in 4.13b.

Facendo riferimento alla topologia circuitale del CSI illustrata in Figura 4.13a, lo stadio di potenza è costituito da sei dispositivi a quattro quadranti. Nel nuovo setup di simulazione, questi componenti vengono modellati come sorgenti di calore discrete e localizzate: tale affinamento permette di analizzare l'impatto termico in punti specifici della geometria, evidenziando gradienti termici e potenziali hotspot che l'approssimazione uniforme tendeva a mediare.

Per implementare correttamente tale analisi, è indispensabile definire un posizionamento preliminare dei moduli sulla superficie del dissipatore. La scelta del posizionamento fisico dei componenti diventa quindi un parametro cruciale per ottimizzare lo scambio termico e garantire che le temperature locali rimangano entro i limiti di sicurezza operativa.

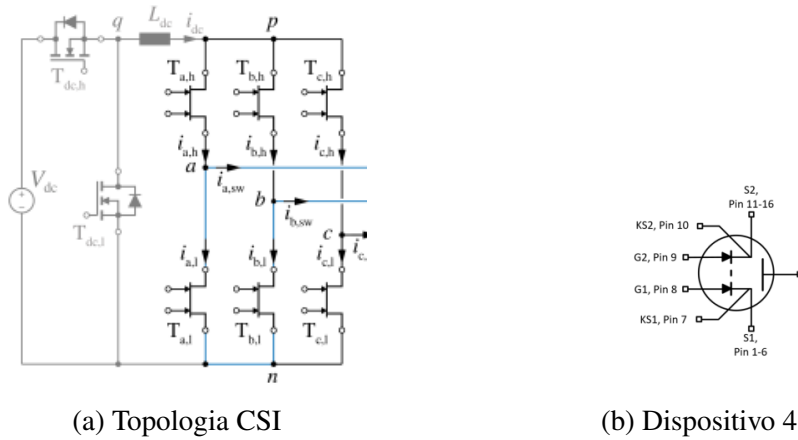


Figura 4.13: Dettaglio della topologia CSI e del singolo dispositivo di potenza[4].

La definizione del posizionamento dei dispositivi di potenza è stata guidata dalla specifica di progetto che impone l'utilizzo di un circuito stampato (PCB) multistrato a quattro strati. Al fine di ottimizzare il layout rispettando tale vincolo, si è fatto riferimento allo studio proposto in letteratura[4], il quale analizza nel dettaglio la geometria della maglia di commutazione tipica della topologia CSI, come riportato in Figura 4.14a. La soluzione adottata ricalca l'architettura di tipo "Top Cool" suggerita nello studio. Come evidenziato in Figura 4.14b, tale configurazione garantisce notevoli vantaggi in termini di densità di potenza: essa permette un posizionamento compatto dei moduli, minimizzando contestualmente sia le induttanze che le capacità parassite, parametri critici per le prestazioni dinamiche del convertitore.

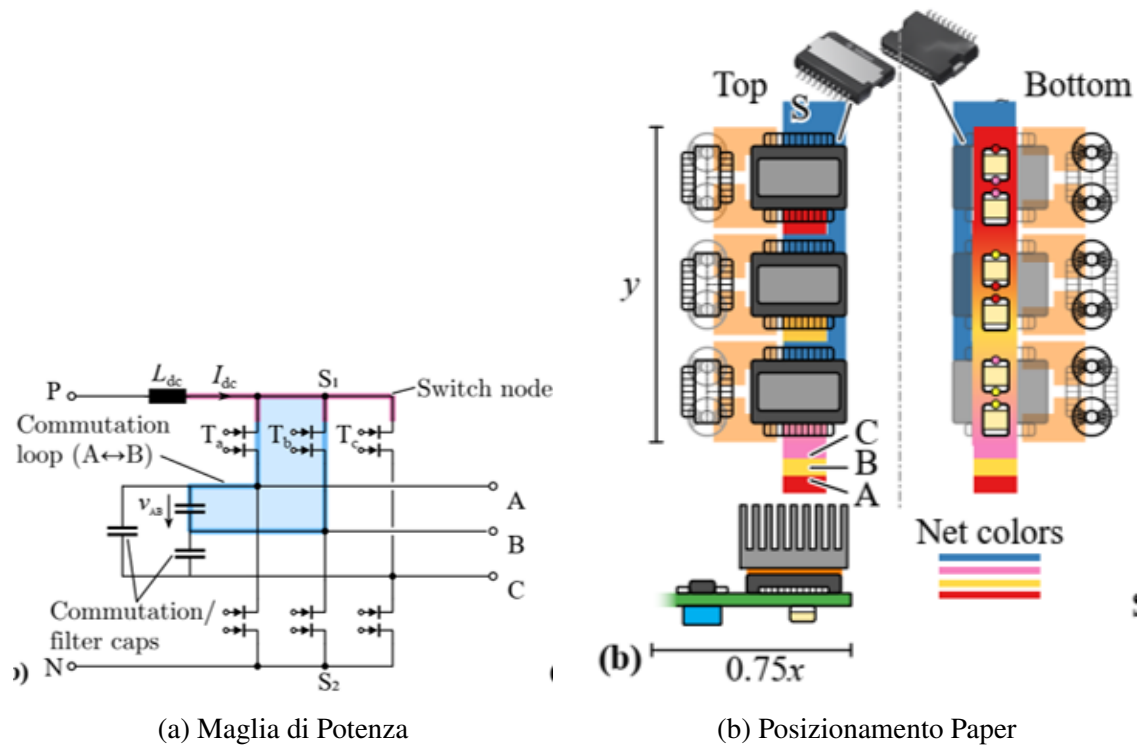


Figura 4.14: Analisi della maglia di potenza e layout proposto in letteratura[4].

Sulla base di queste linee guida teoriche, e considerando gli ingombri reali dei semiconduttori selezionati e dei relativi circuiti di pilotaggio, si è proceduto in prima istanza alla stesura di un posizionamento concettuale riportato in Figura 4.15. Successivamente, il design è stato trasferito in ambiente SolidWorks. In questa fase sono state sviluppate e modellate due distinte configurazioni geometriche, le quali sono state successivamente sottoposte ad analisi comparativa per valutarne l'efficacia termica.

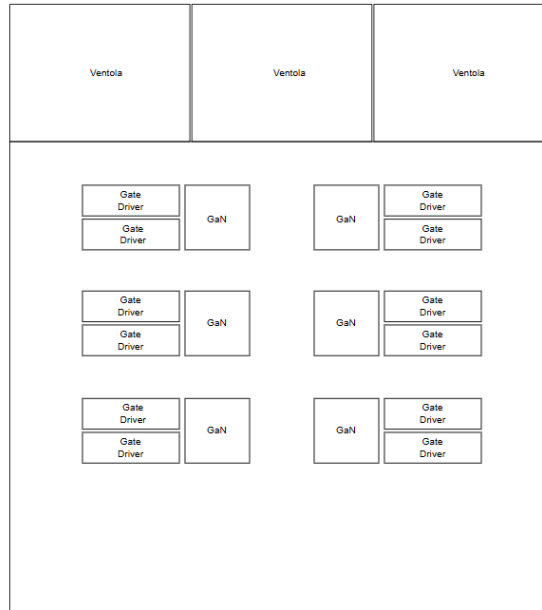


Figura 4.15: Posizionamento Utilizzato.

4.4.1 Analisi termo-fluidodinamica con dispositivi discreti in Configurazione di tipo uno

Dall'analisi dei risultati termici ottenuti per la prima configurazione di layout a dispositivi discreti mostrata in 4.16, emerge un comportamento duale. Come evidenziato dai dati di simulazione che è possibile visualizzare in Tabella 4.17 e Tabella 4.16, questa soluzione si dimostra particolarmente efficace nella gestione dei picchi termici locali. Si osserva infatti una riduzione dei valori massimi rispetto ai limiti di sicurezza, con un abbassamento della temperatura massima del dissipatore ($T_{h,max}$) e, conseguentemente, della temperatura massima di giunzione ($T_{j,max}$). Anche la resistenza termica massima dissipatore-ambiente ($R_{th,h-a,max}$) risulta contenuta, seppur apparentemente superiore al valore massimo ammesso. Tuttavia, a fronte di questi benefici locali, la configurazione presenta svantaggi in termini di distribuzione globale del calore. I valori medi registrati risultano infatti più elevati: si riscontra un aumento sia delle temperature medie ($T_{h,avg}$ e $T_{j,avg}$) che della resistenza termica media ($R_{th,h-a,avg}$). Questo andamento suggerisce che, sebbene i punti critici siano ben controllati, la superficie complessiva del dissipatore non viene sfruttata in modo uniforme, portando a una temperatura "di base" del sistema mediamente più alta.

Tabella 4.15: Ventole.

Flusso di Aria Totale	96.6 CFM
Velocità Aria in Uscita	2200 LFM ($11.2 \frac{m}{s}$)

Tabella 4.16: Risultati Massimi.

Temperatura massima del dissipatore $T_{h,max}$	$\approx 103.42\text{ }^{\circ}\text{C}$
Temperatura massima di giunzione $T_{j,max}$	$\approx 144.42\text{ }^{\circ}\text{C} < 150\text{ }^{\circ}\text{C}$
Resistenza termica massima $R_{th,h-a,max}$	$\approx 0.3171\text{ } \frac{^{\circ}\text{C}}{\text{W}}$
Velocità massima aria v_{max}	$\approx 30.990\text{ } \frac{\text{m}}{\text{s}}$
Caduta di pressione massima ΔP_{max}	$\approx 672\text{ Pa}$

Tabella 4.17: Risultati Medi.

Temperatura media del dissipatore $T_{h,avg}$	$\approx 76.17\text{ }^{\circ}\text{C}$
Temperatura massima di giunzione $T_{j,avg}$	$\approx 117.54\text{ }^{\circ}\text{C} < 150\text{ }^{\circ}\text{C}$
Resistenza termica massima $R_{th,h-a,avg}$	$\approx 0.1808\text{ } \frac{^{\circ}\text{C}}{\text{W}}$

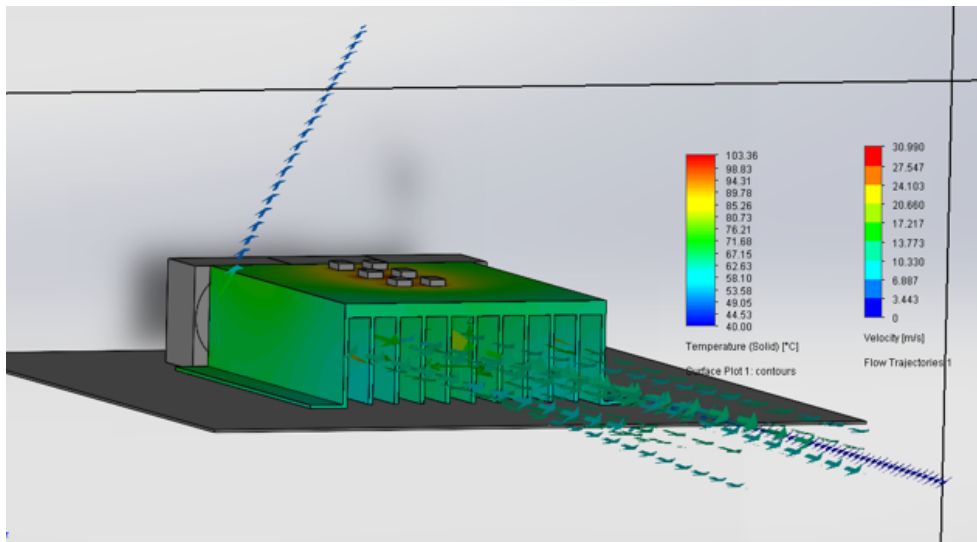


Figura 4.16: Dispositivi Discreti in Configurazione di Tipo Uno.

4.4.2 Analisi termo-fluidodinamica con dispositivi discreti in Configurazione di tipo due

L'analisi della seconda configurazione proposta, esposta in Figura 4.17, rivela un comportamento termico diametralmente opposto a quanto osservato nel caso precedente. Come evidenziato dai risultati di simulazione mostrati in Tabella 4.20 e 4.19, questa soluzione privilegia l'efficienza globale del sistema di raffreddamento a discapito del controllo locale dei picchi. Si riscontra infatti una marcata diminuzione dei valori medi: la riduzione di $T_{h,avg}$, $T_{j,avg}$ e della resistenza termica media $R_{th,h-a,avg}$ indica

che il flusso termico è distribuito in modo più omogeneo sulla massa del dissipatore, abbassando la temperatura di base dell'intero convertitore. Tuttavia, tale miglioramento distribuito si accompagna a un peggioramento delle condizioni locali critiche. I parametri massimi registrati ($T_{h,max}$, $T_{j,max}$ e $R_{th,h-a,max}$) risultano superiori rispetto alla prima configurazione, segnalando la formazione di hotspot più severi in corrispondenza dei dispositivi più sollecitati.

Tabella 4.18: Ventole.

Flusso di Aria Totale	96.6 CFM
Velocità Aria in Uscita	2200 LFM ($11.2 \frac{m}{s}$)

Tabella 4.19: Risultati Massimi.

Temperatura massima del dissipatore $T_{h,max}$	$\approx 105.38 \text{ }^\circ\text{C}$
Temperatura massima di giunzione $T_{j,max}$	$\approx 146 \text{ }^\circ\text{C} < 150 \text{ }^\circ\text{C}$
Resistenza termica massima $R_{th,h-a,max}$	$\approx 0.325 \frac{^\circ\text{C}}{\text{W}}$
Velocità massima aria v_{max}	$\approx 30.980 \frac{m}{s}$
Caduta di pressione massima ΔP_{max}	$\approx 675 \text{ Pa}$

Tabella 4.20: Risultati Medi.

Temperatura media del dissipatore $T_{h,avg}$	$\approx 74.27 \text{ }^\circ\text{C}$
Temperatura massima di giunzione $T_{j,avg}$	$\approx 115.27 \text{ }^\circ\text{C} < 150 \text{ }^\circ\text{C}$
Resistenza termica massima $R_{th,h-a,avg}$	$\approx 0.171 \frac{^\circ\text{C}}{\text{W}}$

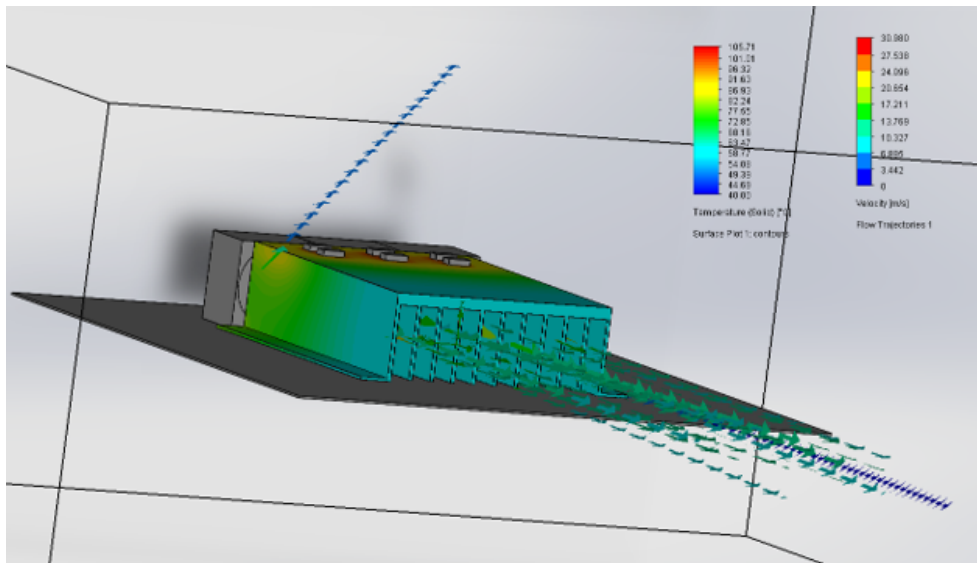


Figura 4.17: Dispositivi Discreti in Configurazione di Tipo Due.

4.5 Confronto e selezione della configurazione finale

Il confronto diretto tra le due strategie di posizionamento pone un evidente compromesso progettuale. Se da un lato la Configurazione di tipo due sfrutta meglio la capacità globale di scambio del dissipatore (abbattendo i valori medi), essa espone il sistema a picchi termici locali più severi, riducendo i margini di sicurezza nel punto più caldo. Al contrario, la Configurazione di tipo uno adotta un approccio più conservativo, sacrificando l'efficienza media a favore della salvaguardia dei singoli componenti. Considerata la criticità dell'integrità dei dispositivi di potenza, la scelta progettuale è ricaduta in via definitiva sulla Configurazione di tipo uno. Tale soluzione, mostrata in Figura 4.18, è stata preferita in quanto garantisce il maggior margine di sicurezza possibile sulla temperatura di giunzione, riducendo contestualmente sia la temperatura massima raggiunta dal dissipatore che la resistenza termica di picco. L'adozione di questo layout definisce univocamente l'orientamento dei dispositivi, introducendo un vincolo geometrico di cui si dovrà tenere debitamente conto durante la successiva fase di sbroglio del PCB.

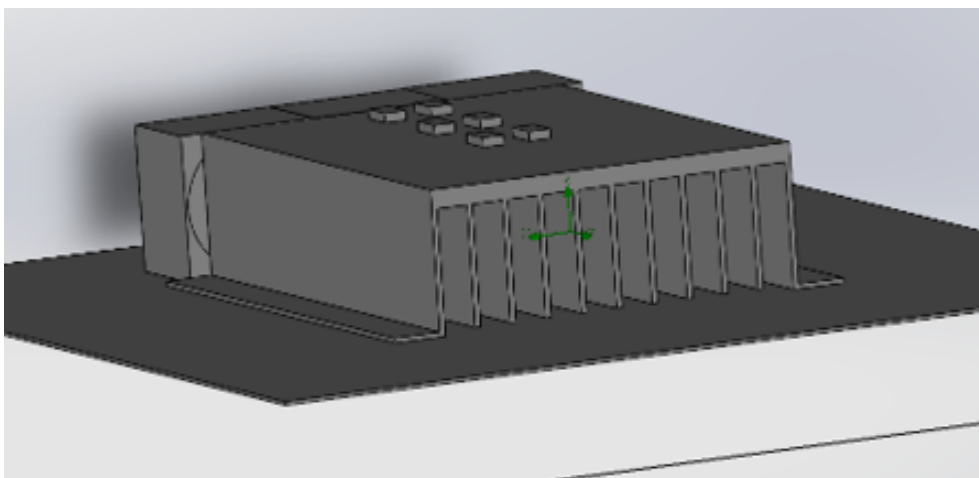


Figura 4.18: Configurazione Scelta.

Capitolo 5

Schematici

Dopo aver affrontato la disamina teorica dell'architettura del CSI, stimato le perdite di potenza e dimensionato il relativo sistema di raffreddamento, questo capitolo illustra la progettazione hardware del convertitore. L'obiettivo principale è analizzare le scelte circuitali e componentistiche adottate per la stesura degli schematici, realizzati integralmente tramite l'ambiente di sviluppo Altium Designer.

Per gestire la complessità del sistema in modo ordinato ed efficiente, si è adottato un approccio di progettazione di tipo gerarchico. L'intero progetto è stato infatti strutturato a partire da un foglio principale di livello superiore (Top Sheet), il quale fornisce una visione d'insieme dell'architettura e definisce le interconnessioni logiche e globali tra i vari macro-blocchi.

All'interno di questo schema principale sono stati collegati e istanziati molteplici sottofogli (Sub-Sheets), ciascuno dedicato in modo esclusivo a uno specifico argomento o sezione funzionale del convertitore. Questa rigorosa organizzazione modulare ha permesso di separare nettamente le diverse aree del progetto come lo stadio di potenza, le reti di alimentazione, il microcontrollore, le interfacce di comunicazione e i circuiti di sicurezza garantendo un'elevata chiarezza visiva e permettendo di analizzare e sviluppare ogni singola parte del circuito in modo indipendente.

5.1 Panoramica dello Schematico Generale

In Figura 5.1 è riportata una visione d'insieme dello schematico del convertitore. Per evidenziare il contributo specifico apportato in questo lavoro di tesi, sono state delimitate in rosso le aree di competenza che verranno analizzate in dettaglio nelle sezioni successive.

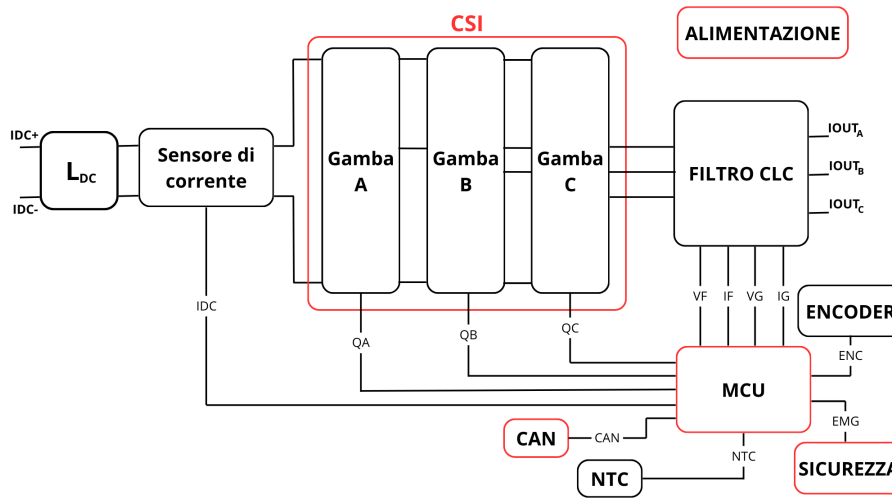


Figura 5.1: Schematico generale del CSI.

Nello specifico, la trattazione si occuperà de:

- Alimentazione Ausiliaria;
- Le gambe del CSI, composte dai dispositivi di potenza e i relativi circuiti di pilotaggio (Dispositivi GaN + Gate Driver);
- Il microcontrollore (MCU);
- L'interfaccia di comunicazione (CAN);
- I circuiti dedicati alla sicurezza (Safety).

5.2 Alimentazione Ausiliaria

L'alimentazione ausiliaria del sistema è stata accuratamente progettata per ricavare, partendo da una singola sorgente esterna, tutte le tensioni necessarie ai diversi stadi della scheda. Tali stadi comprendono i gate driver, i sensori di corrente e di tensione, i circuiti di condizionamento analogico, le interfacce di comunicazione (CAN), le logiche di safety e l'encoder. Il vero fulcro che ha guidato l'intera architettura di alimentazione è tuttavia il microcontrollore che operando a 3.3 V, ha dettato la necessità di generare un livello di tensione primario estremamente stabile ed efficiente, dal quale derivare poi i vari domini isolati e non isolati richiesti da tutti gli altri elementi del sistema.

La tensione viene introdotta nella scheda tramite un connettore dedicato che accetta una tensione in ingresso di 12 V come mostrato in Figura 5.2.

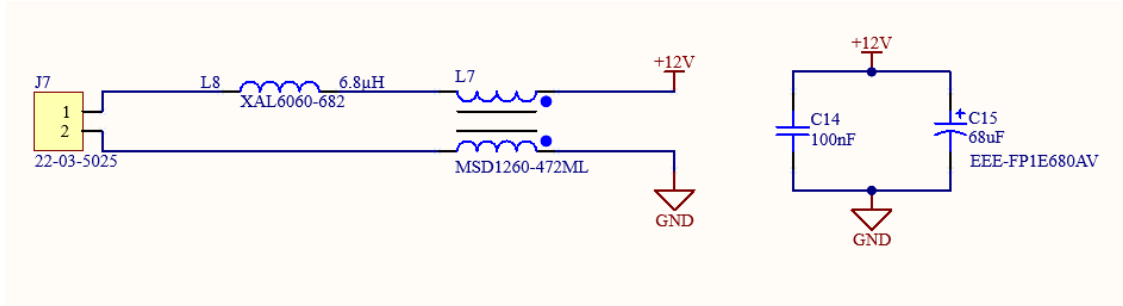


Figura 5.2: Connettore Alimentazione Ausiliaria.

Questa tensione primaria viene direttamente instradata verso lo stadio di conversione principale (Figura 5.4), il cui componente centrale è il convertitore step-down sincrono TPS563240 [11] mostrato in Figura 5.3.

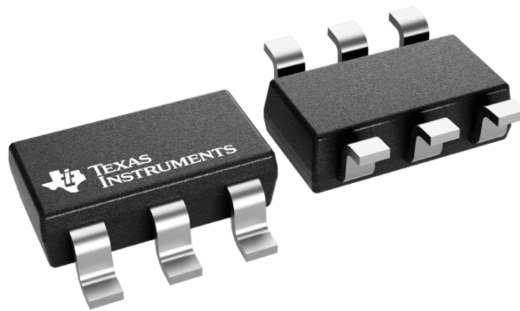


Figura 5.3: Package Regolatore di Tensione[11].

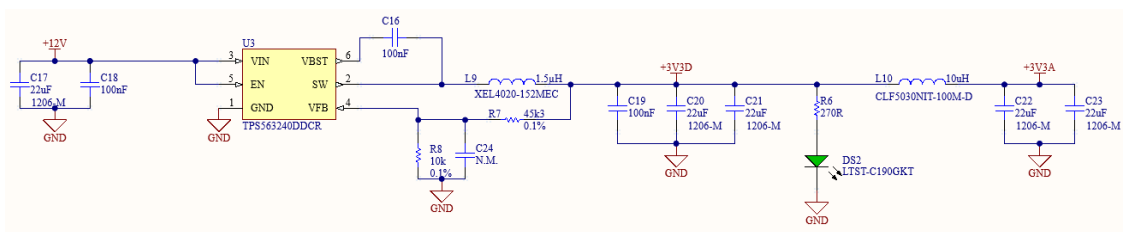


Figura 5.4: Alimentazione Ausiliaria.

La scelta di questo regolatore è motivata dall'elevata efficienza nel convertire ingressi fino a 17 V erogando correnti fino a 3 A[11]. Operando in modalità FCCM a 1.4 MHz con architettura D-CAP3, assicura un ripple minimo e un'ottima risposta ai transitori di

carico[11]. Tali caratteristiche risultano essenziali per abbassare i 12 V primari e generare un livello stabile a 3.3 V, dal quale si diramano la linea di alimentazione digitale (3V3D) e quella analogica a basso rumore (3V3A).

Infine, la Tabella 5.1 riepiloga in dettaglio la distribuzione delle tensioni verso ogni singolo elemento del sistema, specificando le tipologie di alimentazione adottate (analogica o digitale) e indicando chiaramente le sezioni che richiedono domini galvanicamente isolati per garantire la sicurezza e l'integrità dei segnali.

Tabella 5.1: Riepilogo delle alimentazioni per ogni elemento del sistema.

Elemento	Alimentazione
Gate driver	3V3D, 12V (Isolata)
Sensore di corrente	3V3A
Sensore di tensione	3V3A
Condizionamento analogico	3V3A
CAN	3V3D, 5V (Isolata)
Microcontrollore	3V3A, 3V3D
Safety	3V3D, 5V (Isolata)
Encoder	3V3D, 5V (Isolata)

5.3 Gambe del CSI: Dispositivi di Potenza e Gate Driver

Il nucleo fondamentale della sezione di potenza della scheda è costituito dai dispositivi di potenza e dai relativi circuiti di pilotaggio, la cui scelta e disposizione strutturale deriva direttamente dalla topologia circuitale di riferimento del CSI mostrata in Figura 5.5.

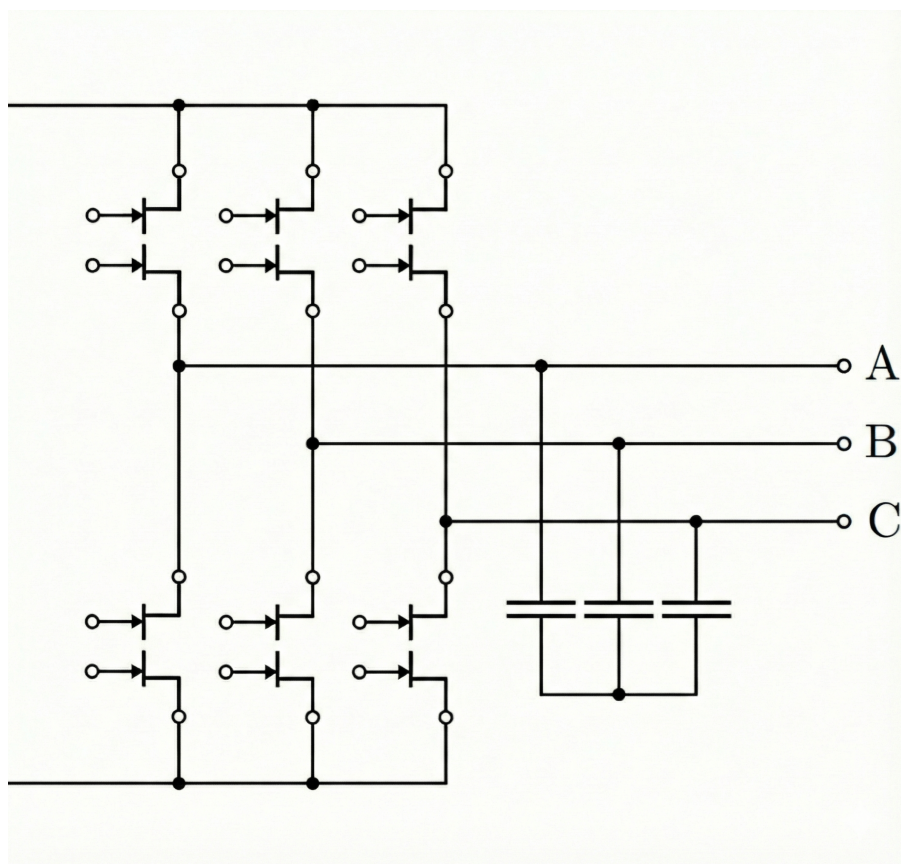


Figura 5.5: Schema CSI con Dispositivi Doppio Gate.

L'architettura si articola in tre gambe principali. Ciascuna gamba è costituita da due dispositivi di potenza monolitici a quattro quadranti. La particolarità di questi dispositivi risiede nella loro configurazione fisica ed elettrica presentando due terminali di gate, due terminali Kelvin source e due terminali source, ogni singolo switch necessita di due gate driver dedicati per il corretto pilotaggio. Per definire i collegamenti, si è dapprima tracciato uno schema generale di partenza di una singola gamba mostrato in Figura 5.6. Si è così potuto procedere con la trasposizione nel vero e proprio schematico mostrato in 5.7.

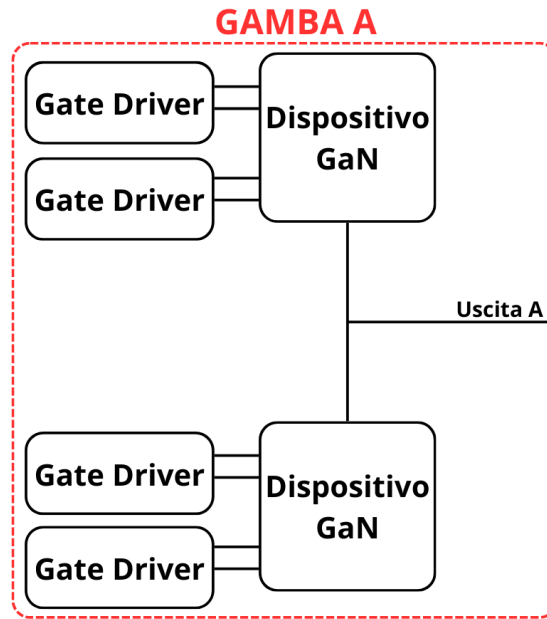


Figura 5.6: Schema a Blocchi Gamba A.

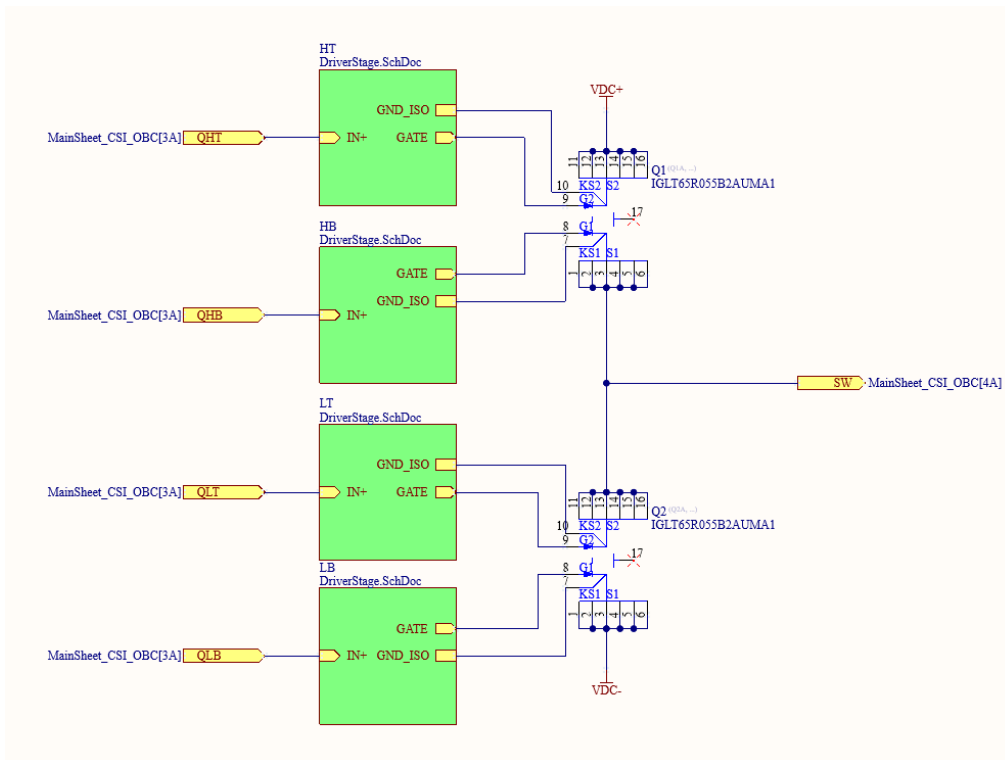


Figura 5.7: Gamba A.

Entrando nel dettaglio dei componenti di potenza, la scheda impiega i dispositivi Infineon IGLT65R055B2, visibili in Figura 5.8. Si tratta di dispositivi ad arricchimento basati sulla tecnologia CoolGaN che sopportano una tensione fino a 650 V[7]. Per far fronte alle specifiche esigenze termiche e di densità di potenza, il componente è incapsulato in un package TOLT (PG-HDSOP-16), progettato appositamente per il raffreddamento dal lato superiore (top-side cooling). Questa scelta costruttiva si sposa con le eccellenti caratteristiche elettriche del dispositivo, come una resistenza di conduzione tipica ($R_{SS(on)}$) di soli 55 m Ω . Il dispositivo è inserito in un package a 16 pin strutturato in modo perfettamente simmetrico per supportare la sua configurazione "dual-gate":

- I pin da 1 a 6 costituiscono il primo source di potenza (S1), affiancati dal terminale Kelvin source (KS1, pin 7) e dal relativo gate (G1, pin 8).
- I pin da 11 a 16 formano il secondo source di potenza (S2), associati al Kelvin source (KS2, pin 10) e al secondo gate (G2, pin 9).

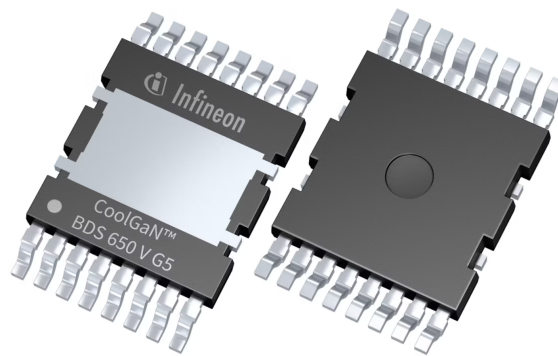


Figura 5.8: Package GaN[7].

Passando all'analisi del circuito di pilotaggio, il componente selezionato è l'integrato Infineon EiceDRIVER 1ED3123MC12HXUMA1 Compact, mostrato in Figura 5.9. Si tratta di un gate driver isolato a singolo canale, basato su una tecnologia proprietaria a trasformatore coreless[12].



Figura 5.9: Package Gate Driver[12].

L'adozione di un gate driver di tipo isolato costituisce un requisito progettuale imprescindibile in questo genere di topologie perchè essa garantisce la netta separazione galvanica e funzionale tra il circuito logico di controllo (lato primario) e la sezione in cui risiedono i dispositivi di potenza (lato secondario). Come naturale conseguenza di questa separazione, il primario e il secondario del driver necessitano di reti di alimentazione rigorosamente distinte e isolate tra loro. Per ottemperare a questa stringente specifica, è stato progettato un circuito dedicato per la generazione dell'alimentazione isolata mostrato in Figura 5.10.

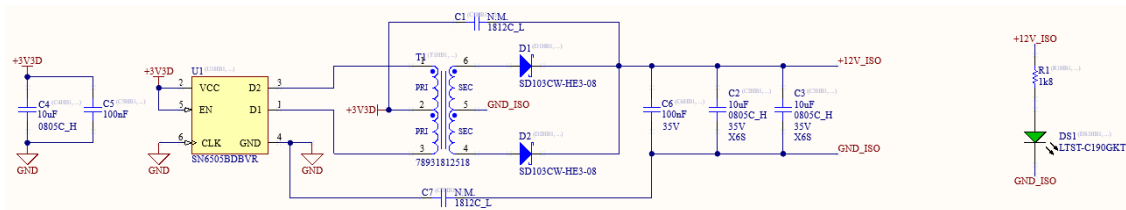


Figura 5.10: Alimentazione Isolata Gate Driver.

Il sistema preleva la tensione logica a 3.3 V proveniente dalla rete di alimentazione ausiliaria della scheda e tramite l'impiego di un driver push-pull abbinato a un trasformatore, la tensione viene prima elevata e poi trasferita al lato secondario, fornendo così i 12 V isolati richiesti per il corretto funzionamento dello stadio di uscita del gate driver.

Infine, lo schematico circuitale del gate driver vero e proprio, mostrato in Figura 5.11, è stato implementato seguendo scrupolosamente le linee guida riportate nel datasheet del costruttore.

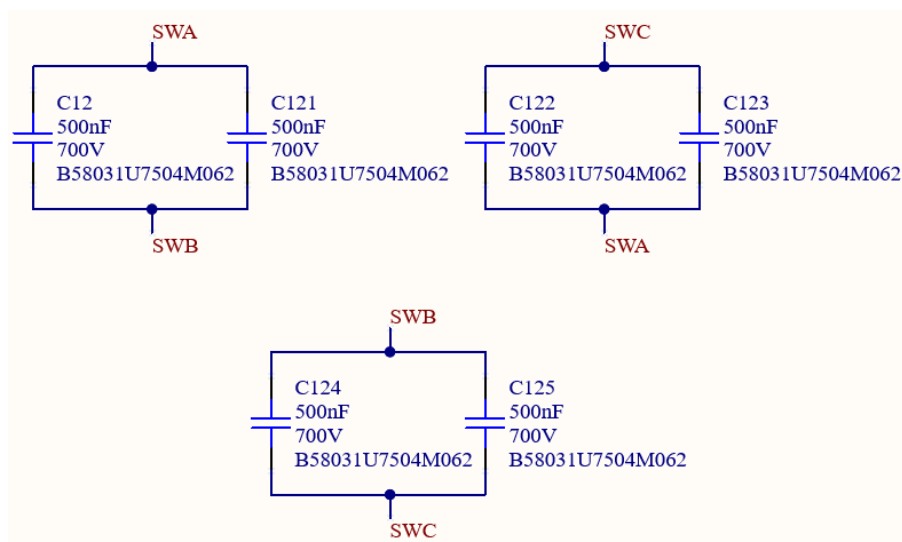


Figura 5.13: Condensatori di Disaccoppiamento.

5.4 Microcontrollore (MCU)

La parte logica e di controllo dell'intero convertitore è costituito dal microcontrollore, la cui corretta integrazione su scheda ha richiesto lo sviluppo di un circuito di contorno dedicato. Un primo elemento fondamentale per l'operatività e lo sviluppo del sistema è l'interfaccia di programmazione e debugging. A tale scopo, è stato implementato un connettore dedicato, il cui aspetto costruttivo è mostrato in Figura 5.14.

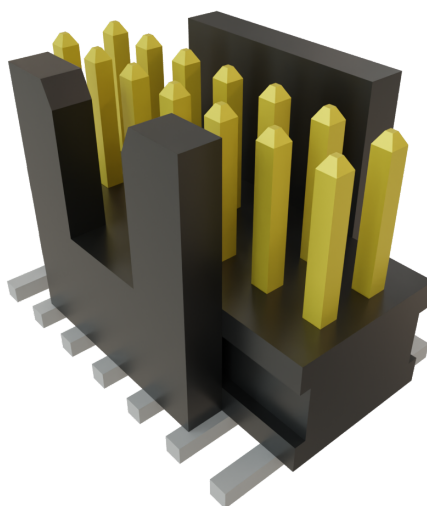


Figura 5.14: Connettore Microcontrollore[14].

Per la realizzazione fisica di tale interfaccia, la scelta componentistica è ricaduta su un micro header a montaggio superficiale (SMD) della serie FTSH prodotto da Samtec [14]. Questo componente è caratterizzato da un passo (pitch) estremamente ridotto, pari a 1.27 mm, una soluzione che permette di minimizzare l'ingombro sul circuito stampato pur garantendo una connessione affidabile per lo scambio dati ad alta velocità durante le fasi di flashing del firmware. L'implementazione circuitale di questa interfaccia è riportata nello schematico di Figura 5.15. Come illustrato, i terminali del connettore sono stati instradati direttamente verso i pin di programmazione del microcontrollore. Particolare attenzione è stata posta al collegamento delle reti di massa e delle tensioni di riferimento, elementi fondamentali per preservare l'integrità e la stabilità dei segnali durante le delicate fasi di flashing e debugging.

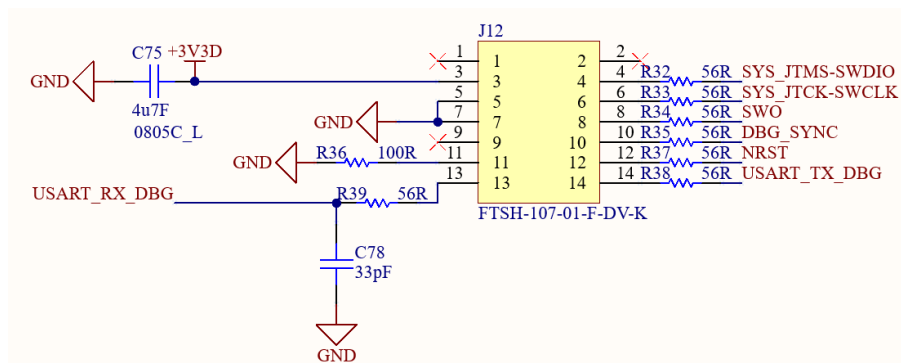


Figura 5.15: Schema Connettore.

Un altro elemento vitale per il corretto funzionamento e la sincronizzazione del microcontrollore è la generazione del segnale di clock. Per garantire una temporizzazione estremamente precisa e stabile, si è optato per un oscillatore MEMS (Micro-Electro-Mechanical Systems) a montaggio superficiale, specificamente il modello della serie ASEMP di Abracon[15], il cui aspetto costruttivo è mostrato in Figura 5.16. Rispetto ai tradizionali risuonatori al quarzo, questo dispositivo basato su tecnologia MEMS offre un ingombro nettamente inferiore, grazie a un package ultra compatto di 3.2 x 2.5 mm, e un'eccellente immunità alle sollecitazioni meccaniche e al rumore termico, caratteristiche fondamentali per un sistema integrato in un convertitore di potenza.



Figura 5.16: Oscillatore[15].

L'implementazione circuitale dell'oscillatore, illustrata nello schematico di Figura 5.17, è stata curata con particolare attenzione alla signal integrity. Nello specifico, l'alimentazione del componente è stata stabilizzata mediante l'inserimento di un condensatore di disaccoppiamento collocato nelle immediate vicinanze del pin dedicato. Inoltre, l'instradamento della linea di clock è stato studiato per minimizzare i loop induttivi e mitigare l'accoppiamento di rumore elettromagnetico (EMI). Tali accorgimenti progettuali risultano essenziali per assicurare transizioni di stato nette, ridurre al minimo il jitter e fornire al microcontrollore un riferimento temporale estremamente solido e affidabile[15].

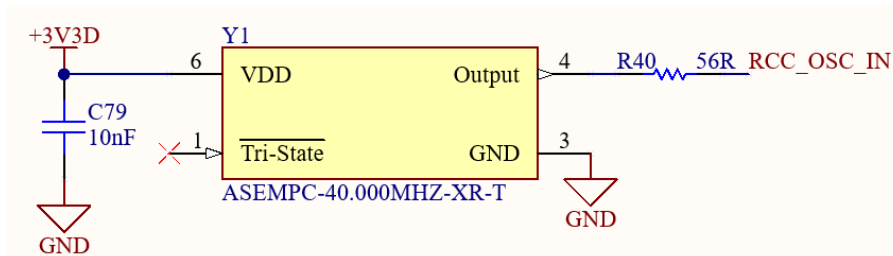


Figura 5.17: Schema Oscillatore.

A valle dell'interfaccia di programmazione e della rete di clock, si colloca la parte principale del sistema logico e di controllo ovvero il microcontrollore. L'aspetto costruttivo del dispositivo impiegato è mostrato in Figura 5.18. La scelta progettuale è ricaduta sul STM32G474 prodotto da STMicroelectronics, un microcontrollore a 32 bit basato su architettura Arm Cortex-M4 operante a una frequenza massima di 170 MHz[16].

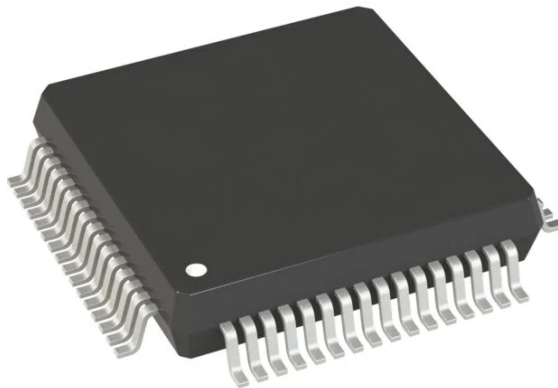


Figura 5.18: Package Microcontrollore[16].

Questo specifico dispositivo è stato selezionato per le sue spiccate attitudini al controllo avanzato dei convertitori di potenza. Esso integra, infatti, timer ad altissima risoluzione (184 ps), una caratteristica fondamentale per garantire la massima precisione nella generazione dei segnali PWM necessari al pilotaggio dei dispositivi GaN nella topologia CSI. Inoltre, la presenza di acceleratori matematici hardware integrati, come il modulo CORDIC per il calcolo rapido delle funzioni trigonometriche e il FMAC per le operazioni di filtraggio, permette di sgravare la CPU principale durante l'esecuzione dei complessi algoritmi di controllo ad anello chiuso[16].

L'implementazione dello schematico del microcontrollore è stata strutturata suddividendo il microcontrollore in blocchi funzionali distinti. Questo approccio modulare ha permesso di ottimizzare sia la leggibilità del circuito sia la successiva fase di sbroglio (routing) del circuito stampato.

Il primo blocco, illustrato in Figura 5.19, è interamente dedicato alla gestione e al filtraggio delle reti di alimentazione. Operando in prossimità di uno stadio di potenza caratterizzato da elevate velocità di commutazione (dv/dt), è stato fondamentale isolare le alimentazioni per preservare la signal integrity[16]. Come visibile nello schema, il dominio logico-digitale (V_{DD}) e quello analogico (V_{DDA}) sono stati rigorosamente separati e affiancati da reti di condensatori di disaccoppiamento dedicati. Questa topologia di filtraggio è essenziale per impedire la propagazione del rumore elettromagnetico verso il convertitore analogico-digitale (ADC), assicurando letture sensoristiche stabili e immuni da disturbi.

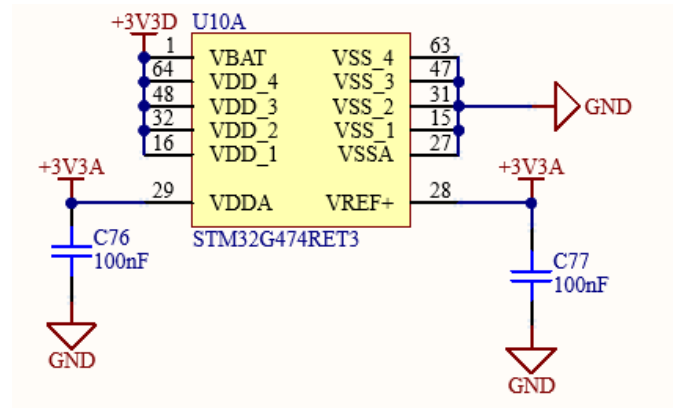


Figura 5.19: Alimentazione Microcontrollore.

Il blocco centrale dello schematico, mostrato in Figura 5.20, riporta invece l'intero pinout del dispositivo e l'instradamento dei segnali di ingresso/uscita (I/O). Essendo le potenzialità elaborative del microcontrollore già state discusse, in questa sezione l'attenzione progettuale si è concentrata sull'ottimizzazione dell'assegnazione dei pin (pin mapping): la configurazione dei terminali è stata studiata per separare e gestire in modo ottimale le uscite PWM dirette ai gate driver, i delicati segnali analogici provenienti dalle reti dei sensori e le linee digitali dedicate alle interfacce di comunicazione.

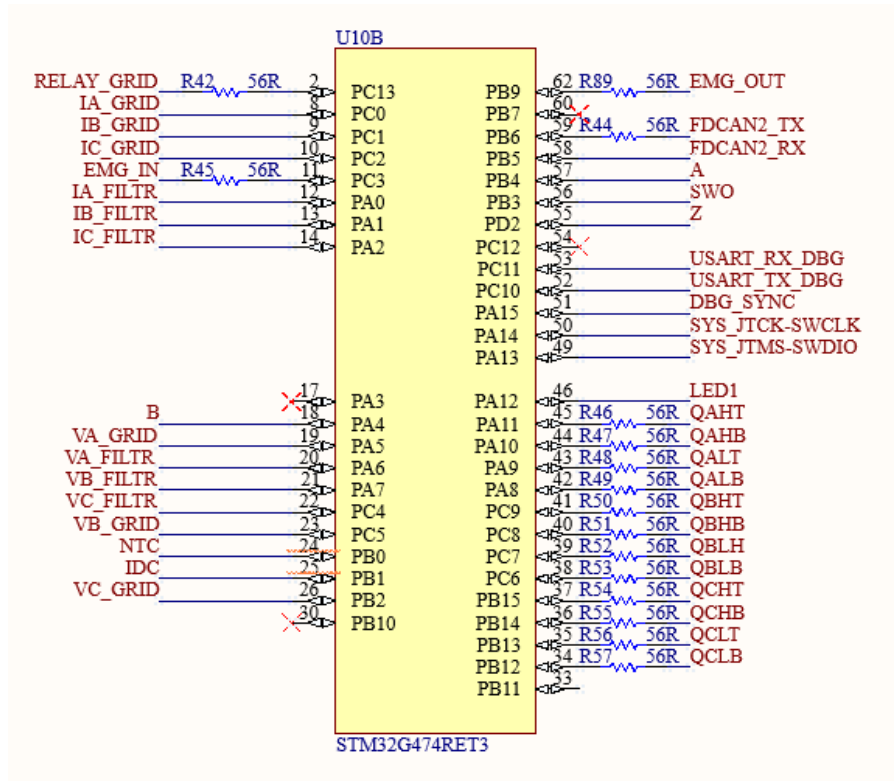


Figura 5.20: Pinout Microcontrollore.

Infine, la Figura 5.21 mostra la circuiteria dedicata al reset hardware del sistema. Il terminale di reset attivo basso (NRST) è stato interfacciato con una specifica rete RC, composta da una resistenza di pull-up e da un condensatore di filtro verso massa. Oltre a garantire un corretto e stabile avvio della macchina a stati interni all'accensione (Power-On Reset), questa configurazione capacitiva funge da filtro passa-basso: il suo scopo è assorbire eventuali transienti impulsivi e interferenze (EMI), scongiurando il rischio di riavvii spurii e indesiderati della logica di controllo durante l'operatività del convertitore[16].

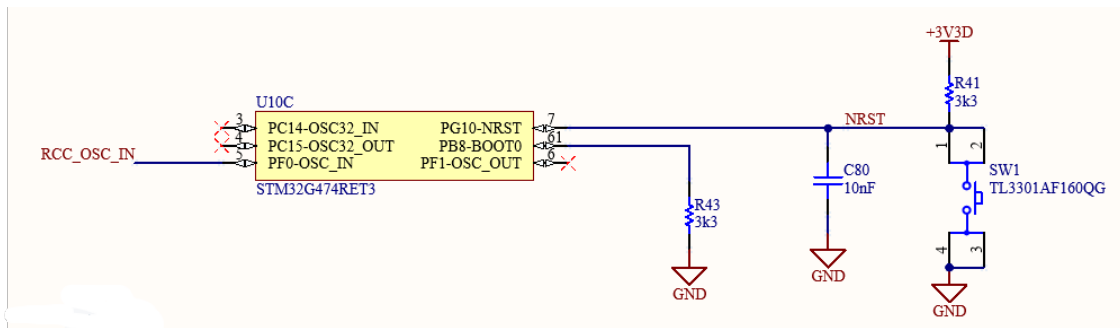


Figura 5.21: Reset Microcontrollore.

5.5 Interfaccia di Comunicazione (CAN)

Per consentire la comunicazione della scheda con l'unità di controllo e gli altri nodi del sistema, è stata implementata un'interfaccia CAN (Controller Area Network). Il cuore di questa sezione è il ricetrasmittitore ISO1042-Q1[17], il cui aspetto costruttivo è mostrato in Figura 5.22.

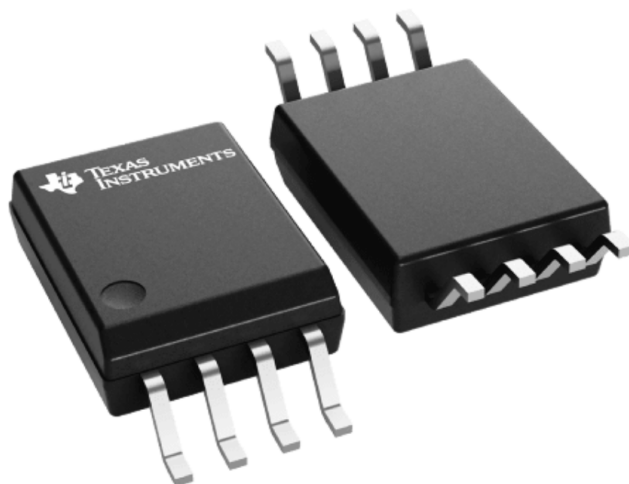


Figura 5.22: Package CAN[17].

Si tratta di un "transceiver" CAN galvanicamente isolato, in grado di supportare comunicazioni ad alta velocità e compatibile con lo standard CAN FD (Flexible Data-rate). La scelta di un dispositivo isolato è fondamentale per proteggere i circuiti logici a bassa tensione dai disturbi e dalle sovratensioni potenzialmente presenti sul bus di comunicazione.

Data la natura isolata del componente, il lato bus (secondario) necessita di una rete di alimentazione indipendente rispetto al lato logico (primario) interfacciato con il microcontrollore. Per assolvere a questa funzione, è stato implementato un apposito stadio di alimentazione isolata, il cui schematico è riportato in Figura 5.25.

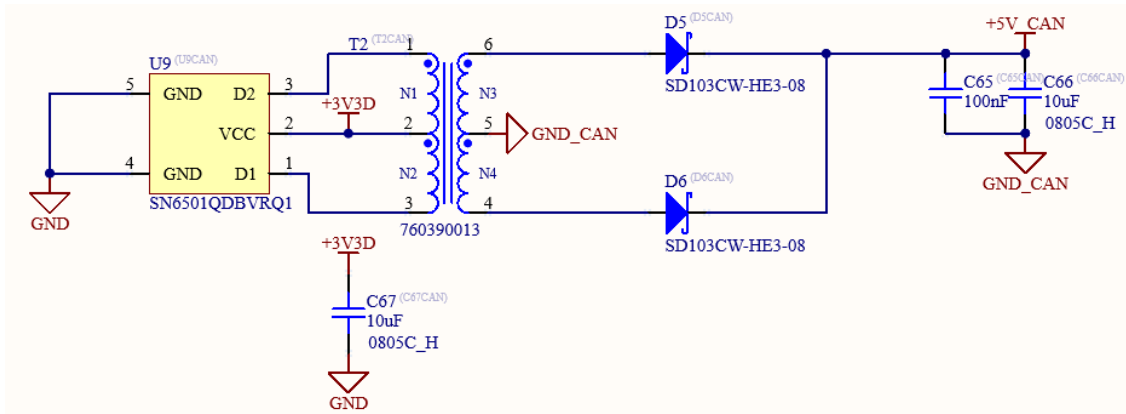


Figura 5.23: Alimentazione CAN.

Questo circuito genera la tensione necessaria al corretto funzionamento della linea di comunicazione, preservando al contempo la barriera galvanica del sistema. Il circuito CAN vero e proprio, il cui schematico è illustrato in Figura 5.24, è stato progettato integrando l'ISO1042-Q1 con le opportune reti di terminazione e di filtraggio. Tutte le scelte progettuali, dal posizionamento dei condensatori di bypass alla gestione dei segnali differenziali, sono state effettuate seguendo le raccomandazioni tecniche riportate nel datasheet del costruttore, al fine di garantire la massima immunità ai disturbi elettromagnetici (EMI) e un'elevata integrità del segnale[17].

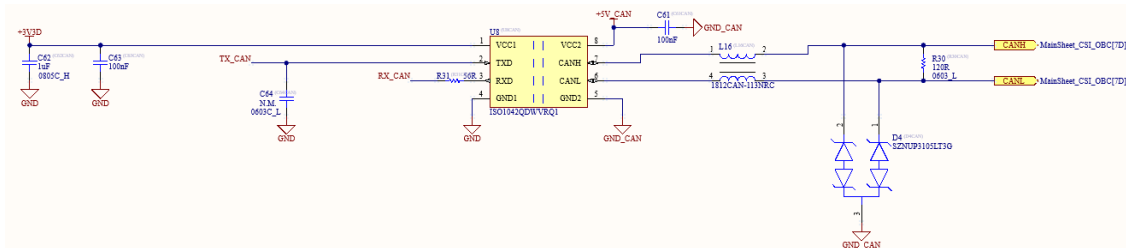


Figura 5.24: CAN.

Infine, per quanto concerne l'interfacciamento fisico verso l'esterno, la scheda è stata equipaggiata con un connettore dedicato. Il relativo spinotto CAN, progettato per consentire un collegamento robusto e un rapido innesto della scheda alla rete di comunicazione del veicolo o del banco di test, è illustrato in Figura 5.25.

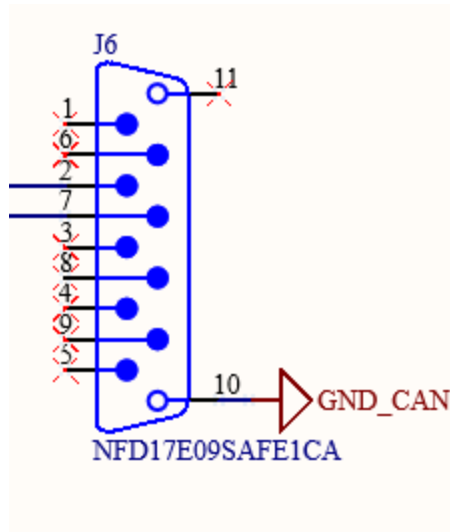


Figura 5.25: Spinotto CAN.

5.6 Circuiti di Sicurezza (Safety)

Un aspetto di fondamentale importanza nella progettazione del convertitore è la gestione della sicurezza hardware della scheda. Per garantire l'assoluta integrità dei segnali di emergenza e isolare le reti critiche, è stata innanzitutto prevista una sezione di alimentazione dedicata. Come illustrato nello schematico di Figura 5.26, tale stadio porta la tensione proveniente dalla alimentazione ausiliaria di 3.3 V in un'uscita a 5 V galvanicamente isolata, fornendo l'energia necessaria a tutti i nodi del circuito di protezione che richiedono una alimentazione isolata.

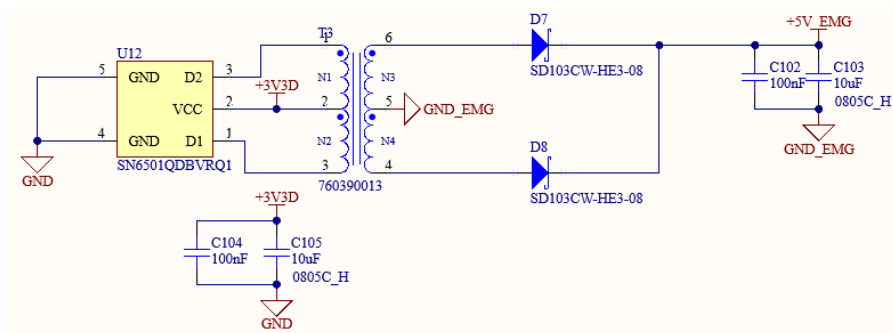


Figura 5.26: Alimentazione Sicurezza.

La catena di emergenza vera e propria si articola in due stadi principali: un circuito per la gestione dell'input e uno per l'output, i cui schematici implementativi sono riportati rispettivamente in Figura 5.27 e Figura 5.28.

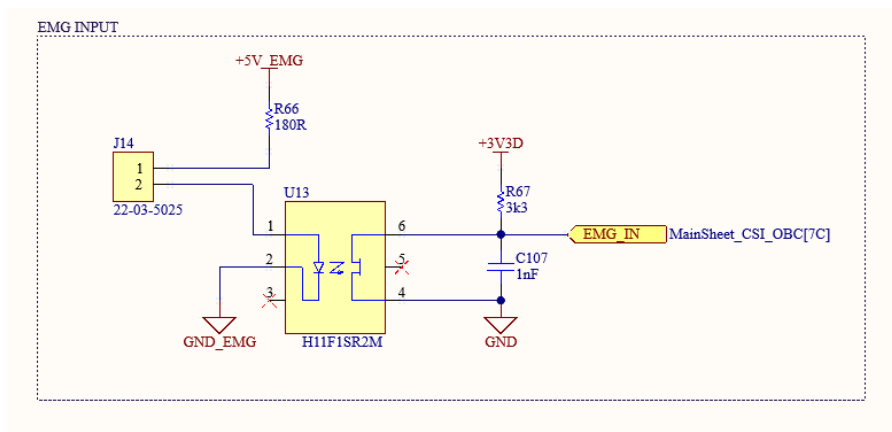


Figura 5.27: Sicurezza Input.

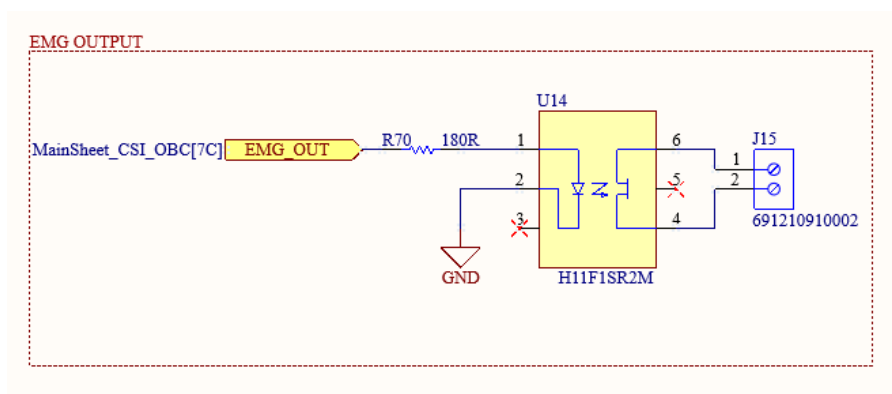


Figura 5.28: Sicurezza Output.

Per trasferire in modo sicuro i segnali di blocco o abilitazione attraverso la barriera di isolamento, la scelta progettuale è ricaduta sull'impiego del componente H11F1SR2M[18]. Si tratta di un foto-FET (Photo FET Optocoupler) che funge da interruttore analogico isolato; la sua struttura permette un controllo simmetrico e isolato dei segnali

Infine, l'attuazione fisica della logica di sicurezza è demandata a un interruttore a stato solido che funge da contattore per abilitare o interrompere i percorsi critici del sistema, mostrato in Figura 5.29. A tale scopo è stato impiegato il RQ6E080AJTCR [19], un MOSFET a canale N ad alte prestazioni. Nonostante il package compatto, questo dispositivo presenta una tensione massima drain-source (V_{DS}) di 30 V ed è in grado di gestire correnti continuative di drain (I_D) fino a 8 A, mantenendo una resistenza di conduzione ($R_{DS(on)}$) estremamente bassa. Il suo impiego come contattore allo stato solido assicura tempi di intervento rapidissimi, permettendo al sistema di mettersi in sicurezza in modo tempestivo in caso di rilevamento di anomalie o pressioni del pulsante di stop.

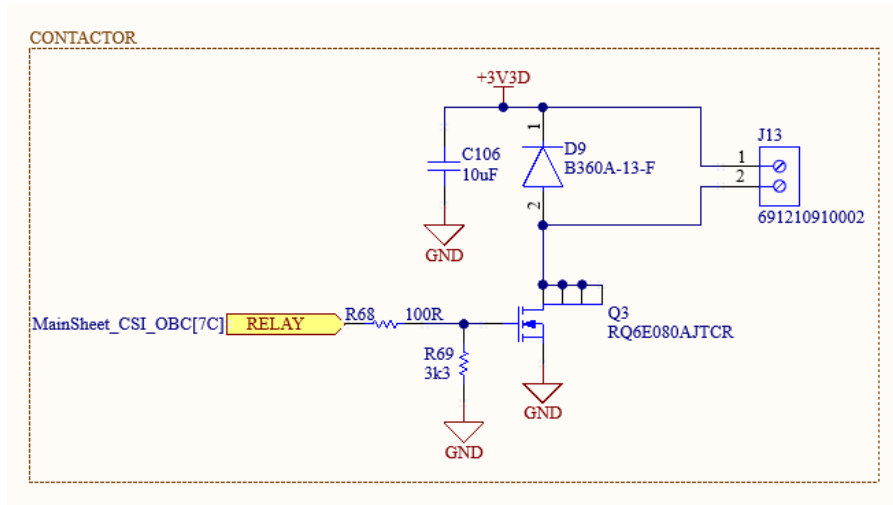


Figura 5.29: Contattore Sicurezza.

Capitolo 6

Design del PCB

Il presente capitolo costituisce l'ultima fase della trattazione tecnica dell'elaborato e rappresenta la sintesi fisica di quanto analizzato nei capitoli precedenti. A valle della definizione delle specifiche di progetto, dell'analisi topologica e della selezione dei componenti, si è proceduto con la realizzazione del circuito stampato (PCB). Il layout è stato sviluppato su un'unica scheda, impiegando una struttura multistrato composta da quattro livelli di rame: Top Layer, Bottom Layer e due piani intermedi (Mid-Layer 1 e Mid-Layer 2). In continuità con quanto descritto nel capitolo relativo allo sviluppo degli schematici, il lavoro di sbroglio e posizionamento dei componenti è stato suddiviso in macro-blocchi funzionali, dei quali è stata curata integralmente l'implementazione in ogni singolo aspetto. Per agevolare un'adeguata separazione di tali blocchi e gestire la complessità del circuito fin dalle primissime fasi del posizionamento, è stata utilizzata la funzionalità delle room fornita dall'ambiente di sviluppo Altium Designer. L'attività di layout è stata guidata da alcuni obiettivi primari, tra cui l'ottimizzazione dei loop di commutazione per ridurre le induttanze parassite e la rigorosa separazione fisica tra i domini di potenza ad alta tensione e le reti di segnale a bassa tensione, requisito indispensabile per garantire il corretto funzionamento della logica di controllo gestita dal microcontrollore. Parallelamente, la disposizione spaziale dei dispositivi sulla scheda è stata fortemente vincolata dagli ingombri fisici del dissipatore e del sistema di ventilazione dimensionato nel Capitolo 4. È stato infatti necessario disporre i semiconduttori in modo da garantire un corretto smaltimento termico, assicurando al contempo il rispetto delle necessarie distanze di isolamento meccanico ed elettrico (creepage e clearance). Nelle sezioni a seguire verranno approfondite nel dettaglio le scelte implementative adottate per ciascuna sezione del convertitore, partendo dalla gestione delle alimentazioni ausiliarie e procedendo con la stesura del layout delle gambe del CSI, fino all'integrazione delle interfacce di comunicazione e dei sistemi di sicurezza.

6.1 Panoramica e Struttura del PCB

Prima di procedere con l'analisi dettagliata dello sbroglio dei singoli blocchi funzionali oggetti della trattazione, risulta opportuno fornire una visione d'insieme dell'intero circuito stampato. La transizione dagli schematici logici al layout fisico ha richiesto un'attenta pianificazione degli spazi, dettata sia dalla mole dei componenti necessari, sia dai vincoli logici, meccanici e termici imposti. La logica adottata per il posizionamento e la ripartizione dei sottosistemi sulla scheda è schematizzata nella Figura 6.1.

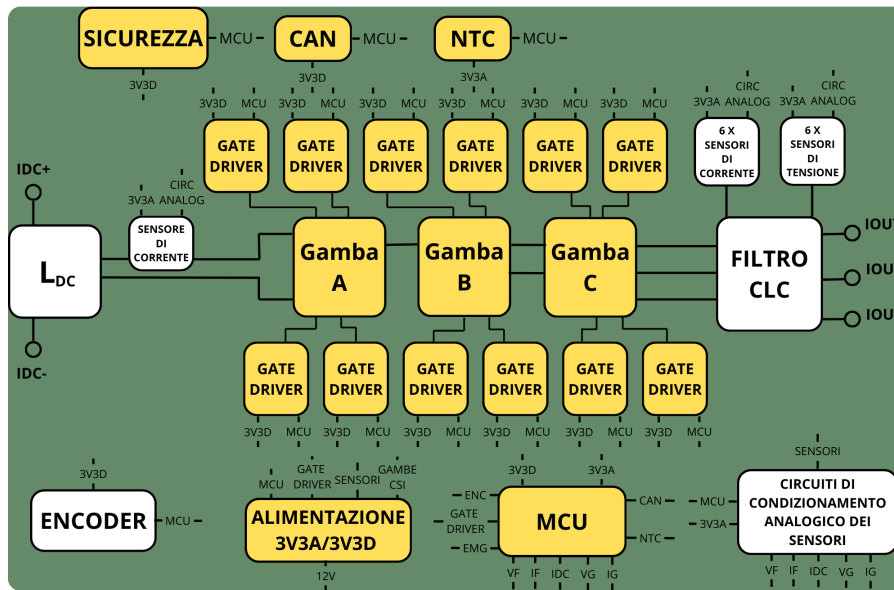


Figura 6.1: Schema a Blocchi Complessivo.

Questo schema a blocchi illustra lo schema logico del posizionamento dei componenti sul PCB, definendo le zone di pertinenza per lo stadio di potenza, il filtraggio, il controllo e le interfacce ausiliarie, ciò ha permesso di capire come posizionare i vari elementi non considerando in prima istanza gli ingombri dei vari elementi. All'interno della figura, sono state appositamente evidenziate in giallo le sezioni specifiche di cui si è curato lo sviluppo e l'ottimizzazione in questo elaborato, le quali saranno oggetto di trattazione approfondita nei paragrafi successivi.

Mentre lo schema a blocchi ha fornito una disposizione logica e concettuale, intrinsecamente priva di riferimenti dimensionali, il passaggio all'ambiente 2D di Altium ha rappresentato lo step successivo per concretizzare l'architettura tenendo conto degli ingombri reali. In questa fase, la trasposizione del progetto ha previsto l'impiego delle room, strumenti essenziali per raggruppare e identificare visivamente i componenti appartenenti a ciascun foglio gerarchico dello schematico. La disposizione delle varie room sul PCB in visione 2D è mostrata in Figura 6.2.

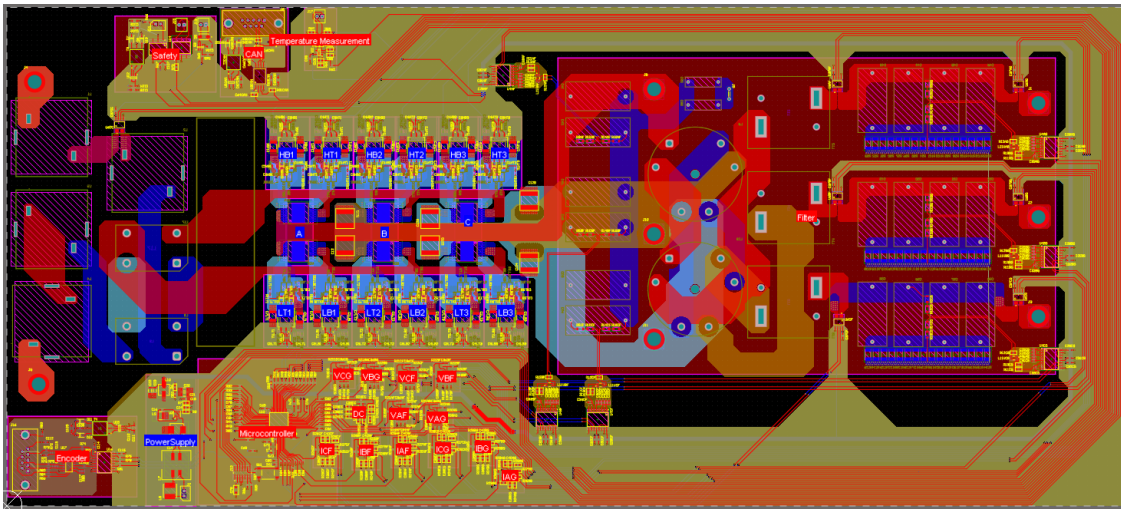


Figura 6.2: Design Complessivo PCB 2D.

Un passaggio preliminare e cruciale per lo sbroglio è stata la definizione dei vincoli meccanici sul piano di lavoro sono stati tracciati appositi riferimenti geometrici, nello specifico sono stati tracciati un rettangolo e un quadrato di colore giallo atti a rappresentare fisicamente l'ingombro del dissipatore e delle tre ventole di raffreddamento. Sulla base di questi limiti spaziali insormontabili, e seguendo le linee guida tracciate in precedenza nello schema a blocchi, si è proceduto alla disposizione effettiva di tutte le room. Questo approccio combinato ha permesso non solo di rispettare le tolleranze meccaniche, ma anche di mantenere una rigorosa segregazione spaziale tra i diversi domini elettrici, facilitando enormemente anche le operazioni di routing.

Infine, la resa dell'organizzazione spaziale e l'effettivo ingombro dei dispositivi sono pienamente apprezzabili nelle visualizzazioni tridimensionali della scheda, riportate nelle Figure 6.3 e 6.4, le quali mostrano rispettivamente il Bottom Layer e il Top Layer del PCB.

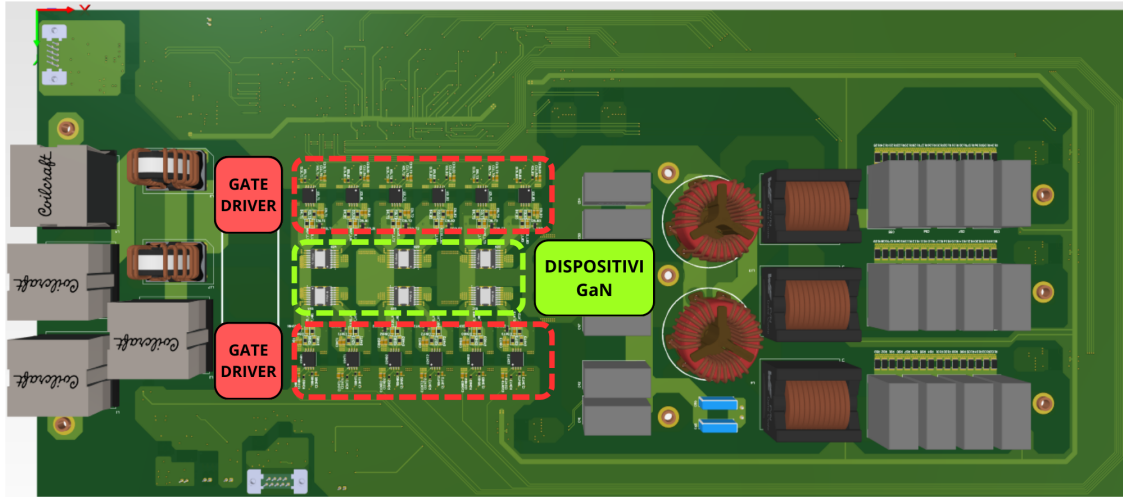


Figura 6.3: Design Complessivo Bottom PCB 3D.

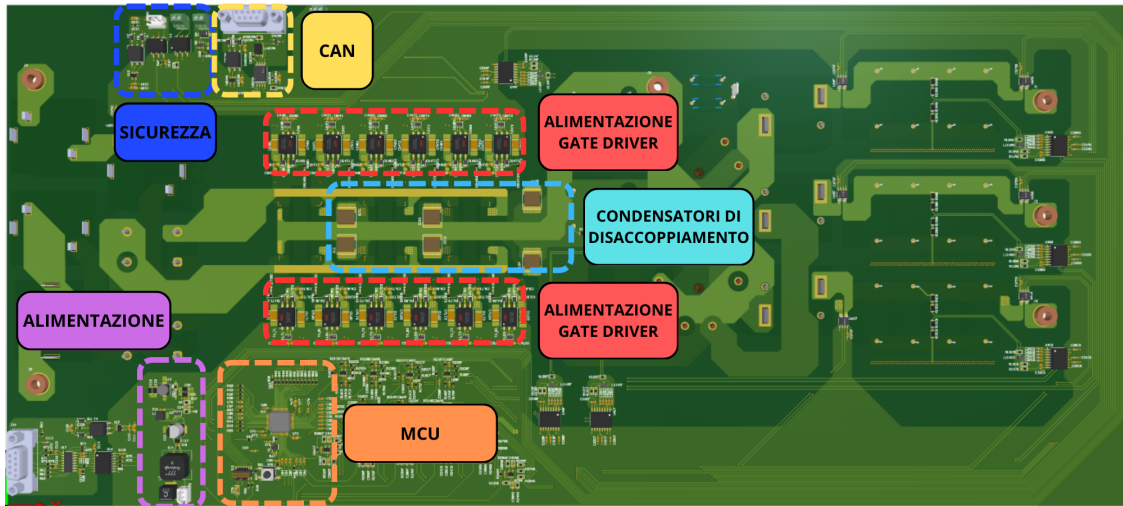


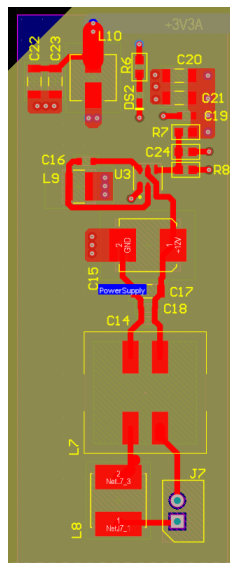
Figura 6.4: Design Complessivo Top PCB 3D.

Per risolvere l'elevata complessità di sbroglio e cercare di ottenere un design compatto e funzionale, si è rivelato indispensabile sfruttare appieno le potenzialità del modello 3D e la struttura multistrato a quattro livelli del PCB. L'impiego sinergico di tutti i layer a disposizione ha infatti permesso di ottimizzare le interconnessioni tra i vari nodi del circuito, gestendo i percorsi di segnale e di potenza attraverso un uso oculato di piste (tracks), ampi poligoni di rame e vie ed insieme ai vincoli di posizionamento definiti geometricamente nelle fasi precedenti, ha portato alla scelta strategica di distribuire e dividere la componentistica su entrambe le facce esterne della scheda. All'interno delle viste tridimensionali sono evidenziate, tramite appositi riquadri colorati, le specifiche sezioni di competenza di questo elaborato; tuttavia, tutti i dettagli relativi alle scelte dei singoli componenti verranno analizzati e argomentati in maniera nei paragrafi successivi.

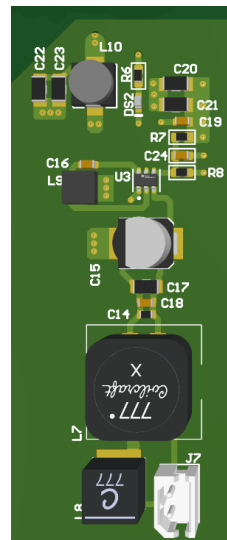
6.2 Alimentazione Ausiliaria

La prima sezione del circuito stampato ad essere analizzata riguarda l'alimentazione ausiliaria. Questo stadio risulta fondamentale per l'intera scheda, poiché fornisce la tensione stabilizzata necessaria al funzionamento dei vari sottosistemi, abbracciando sia la sezione logica che le interfacce verso la sezione di potenza, pur non considerando in

questa analisi le specifiche alimentazioni isolate. Nello specifico, la rete di distribuzione è stata suddivisa in due domini principali: l'alimentazione digitale a 3,3 V (3V3D) e quella analogica a 3,3 V (3V3A). La linea 3V3D è deputata all'alimentazione dei Gate Driver, del ricetrasmittitore CAN, dei circuiti di sicurezza (Safety), dell'Encoder e del Microcontrollore. Di contro, la rete 3V3A fornisce energia ai sensori, alla circuiteria di condizionamento analogico per i sensori e al microcontrollore stesso, il quale necessita pertanto di ricevere entrambe le tensioni di alimentazione per alimentare separatamente le varie parti. Per garantire un'efficace e pulita distribuzione di queste reti di alimentazione, si è sfruttata appieno la struttura multistrato del circuito stampato. Il riferimento di massa principale (GND) e l'alimentazione digitale (3V3D) sono stati implementati dedicando loro due interi piani di rame, disposti nei due strati interni della scheda (Mid-Layer 1 e Mid-Layer 2). Questa configurazione planare garantisce percorsi di ritorno a bassissima impedenza. Al contrario, per preservare l'integrità dell'alimentazione analogica, la linea 3V3A non è stata realizzata tramite un piano dedicato, bensì sbrogliata utilizzando una traccia principale, posta sul Layer-Bottom, larga 1 mm, dalla quale si diramano piste di sezione ridotta che raggiungono in modo mirato i punti dove risulta richiesta. Come visibile nelle rappresentazioni 2D e 3D del layout, riportate rispettivamente in Figura 6.5a e Figura 6.5b, l'approccio adottato permette di minimizzare le interferenze tra i due domini.



(a) Alimentazione Sicurezza 2D.



(b) Alimentazione Sicurezza 3D.

Figura 6.5: Confronto tra i modelli di alimentazione di sicurezza 2D e 3D.

Per quanto concerne le regole di tracciamento generali (design rules), si è scelto di utilizzare tracce con una larghezza di 15 mils per il passaggio dei segnali e per le reti a bassa potenza, adottando invece tracce da 30 mils per i percorsi soggetti a correnti

maggiori. Tuttavia, nella gestione delle effettive reti di potenza e di alimentazione, si è preferito bypassare l'uso delle singole piste a favore di ampi poligoni di rame interconnessi tramite vie (vias). Questo metodo, ampiamente visibile nei collegamenti diretti ai piani interni di massa e dei 3V3D, massimizza la sezione di passaggio della corrente, riduce l'induttanza parassita e migliora la dissipazione termica dei componenti.

6.3 Gambe del CSI: Dispositivi di Potenza e Gate Driver

Come illustrato nella trattazione degli schematici, ciascuna gamba del convertitore è costituita da due dispositivi GaN monolitici a quattro quadranti e da quattro rispettivi gate driver. Questa architettura comporta l'utilizzo di un elevato numero di componenti per singola fase, richiedendo uno spazio su scheda considerevole. Per sopperire a tale richiesta di spazio, si è optato per una distribuzione strategica dei componenti su entrambe le facce esterne del circuito stampato. Nello specifico, i dispositivi GaN e la circuiteria logica dei gate driver sono stati collocati sul Bottom Layer, mentre sul Top Layer, in esatta corrispondenza geometrica dei Gate Driver sono stati posizionati i circuiti delle relative alimentazioni isolate ed fra le fasi i condensatori di disaccoppiamento. Questa disposizione tridimensionale permette non solo di dimezzare l'ingombro superficiale, ma anche di mantenere la barriera di isolamento galvanico estremamente compatta, minimizzando le distanze fisiche tra i domini e abbattendo drasticamente le induttanze parassite delle maglie di commutazione. Essendo questa la sezione di potenza del convertitore, soggetta a tensione e potenza elevate, i collegamenti non sono stati realizzati utilizzando solo piste. Le connessioni principali dei bus in continua, come le linee V_{DC+} e V_{DC-} , sono state sbrogliate impiegando ampi poligoni di rame, trasferendo il segnale tra i vari layer mediante poligoni e vie. La medesima tecnica a poligoni è stata adottata per l'instradamento dei segnali di comando dai gate driver ai terminali di gate dei dispositivi di potenza, nonché per i collegamenti ai vari riferimenti di massa e alle alimentazioni di potenza. A livello di impostazione delle regole di progetto (Design Rules), per tutti i poligoni afferenti a questa sezione è stata forzata la regola di connessione "direct contact". Questa scelta, pur richiedendo profili di saldatura più aggressivi, risulta fondamentale in alta potenza per massimizzare la sezione conduttiva e agevolare il trasferimento termico verso i layer interni. Parallelamente, per garantire la massima affidabilità in presenza di alte tensioni, è stata impostata una regola di clearance specifica e maggiorata per definire le distanze minime di isolamento tra i poligoni adiacenti e le vie. Tutte le scelte di posizionamento e instradamento appena descritte sono visibili nella rappresentazione 2D del layout mostrata in Figura 6.6, che mostra nel dettaglio lo sviluppo delle singole gambe dell'inverter.

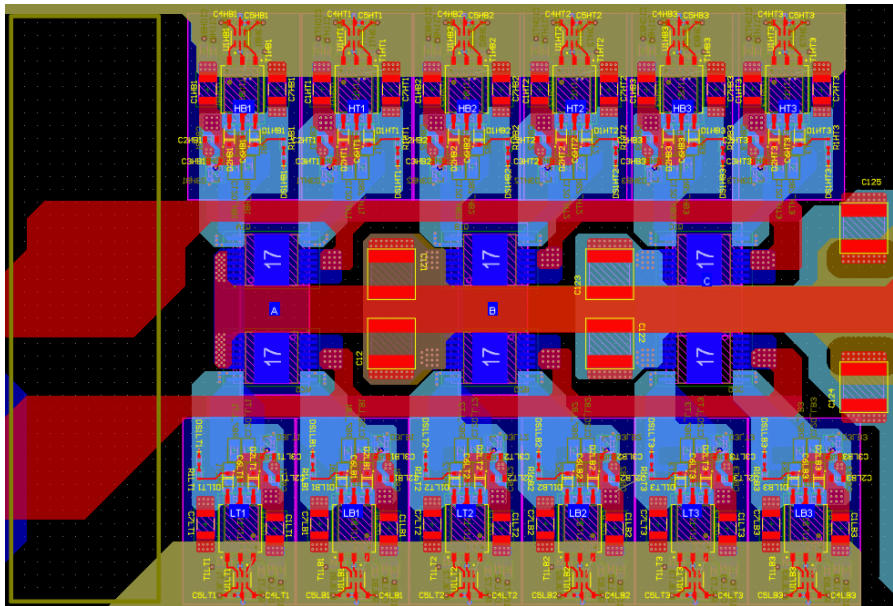


Figura 6.6: Gambe del CSI 2D.

L'efficacia della ripartizione tridimensionale su due diversi layer è pienamente apprezzabile nelle visualizzazioni 3D della scheda, fornite separatamente per le due facce esterne. In particolare, la Figura 6.7 illustra il Bottom Layer, sul quale sono alloggiati i dispositivi di potenza GaN e la circuiteria logica dei gate driver.

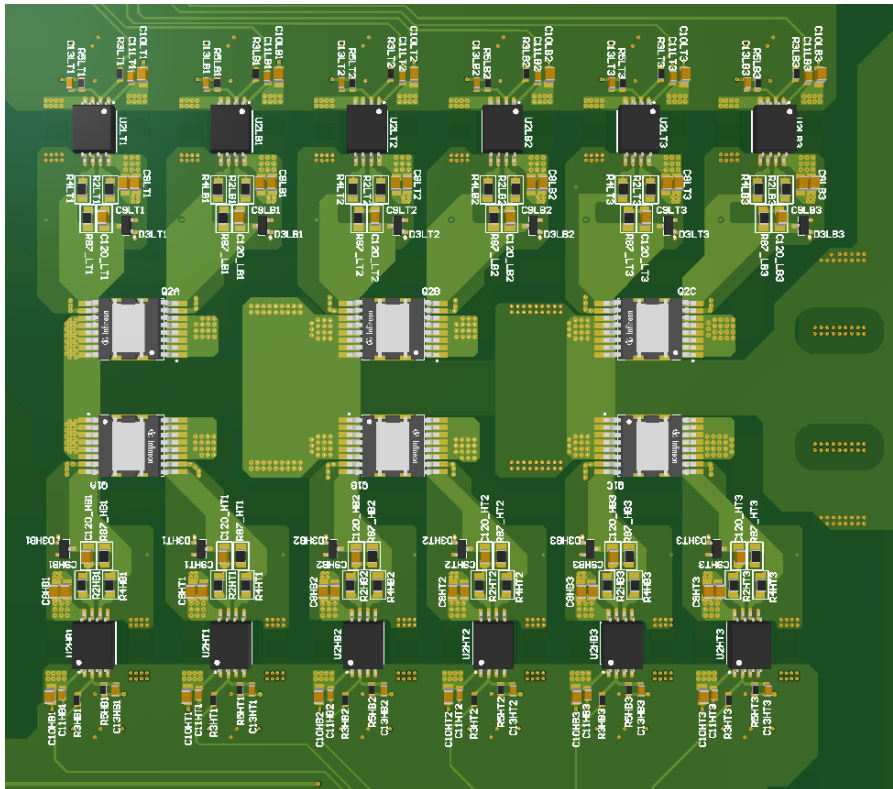


Figura 6.7: Gambe del CSI 3D.

Viceversa, la Figura 6.8 mostra il Top Layer, dedicato strategicamente al posizionamento dei condensatori di disaccoppiamento e delle relative alimentazioni isolate. Questa configurazione permette di osservare in modo evidente la specularità del montaggio tra i due livelli e la conseguente ottimizzazione degli ingombri a disposizione.

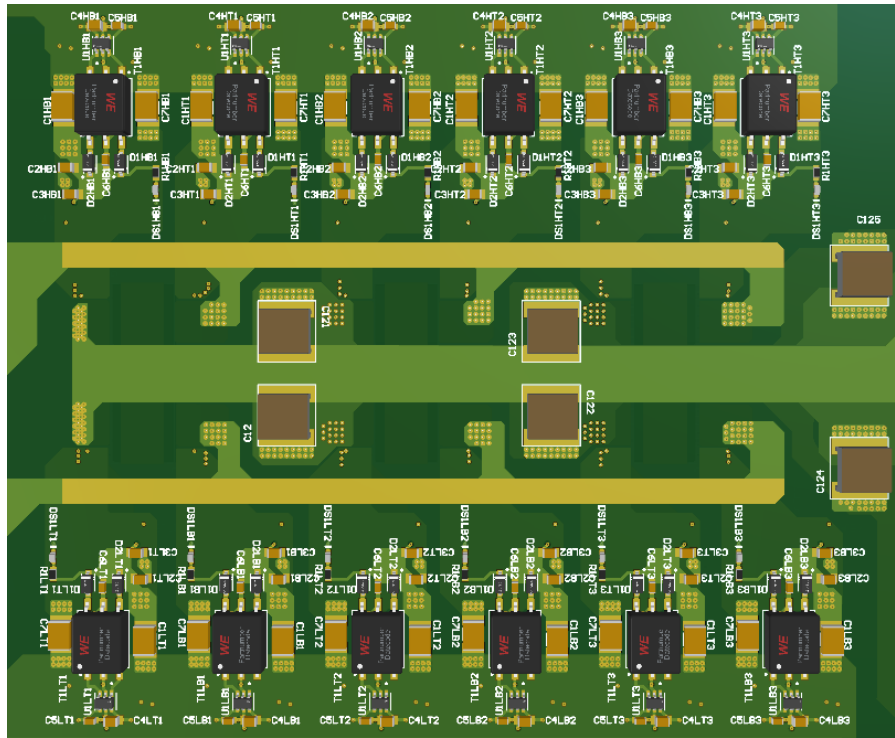


Figura 6.8: Gambe del CSI 3D.

6.4 Microcontrollore (MCU)

Considerando l'elevato numero di segnali da gestire, la fase di sbroglio di questo blocco ha rappresentato lo snodo più complesso dell'intera progettazione. Funendo da fulcro della parte logica, il componente deve infatti interfacciarsi con la quasi totalità dei sottosistemi presenti sulla scheda: dai segnali di comando diretti ai gate driver, fino alle letture analogiche dei sensori e alle linee di comunicazione. Questa elevata densità di interconnessioni ha richiesto una pianificazione rigorosa fin dallo inizio dei lavori sul PCB.

Durante la disposizione spaziale dei componenti, la priorità assoluta è stata assegnata allo oscillatore che si occupa del clock del microcontrollore il quale andava posizionato il più vicino possibile ai pin dedicati. Minimizzare la lunghezza di queste tracce è un requisito stringente per preservare l'integrità del segnale ad alta frequenza, prevenire sfasamenti indesiderati e limitare la suscettibilità ai disturbi elettromagnetici irradiati dalle adiacenti sezioni di potenza.

Altrettanta cura è stata riservata alla stabilizzazione delle reti di alimentazione e alla gestione dei percorsi di ritorno. Nei pressi di ogni pin di alimentazione a 3,3 V sono stati collocati i rispettivi condensatori di bypass: la prossimità fisica tra la capacità e il pin dedicato è fondamentale per minimizzare l'induttanza parassita della pista. In

ottica analogica, per assicurare un riferimento solido e privo di fluttuazioni, i collegamenti verso Ground (GND) sono stati realizzati inserendo delle vie di connessione diretta nelle immediate vicinanze dei rispettivi pin del microcontrollore, riducendo al minimo la lunghezza del percorso superficiale.

Il risultato di questa ottimizzazione geometrica e dell'intricata rete di interconnessioni è apprezzabile nella vista 2D del layout, riportata in Figura 6.9, la quale evidenzia la densità di sbroglio attorno all'integrato. La relativa controparte tridimensionale, visibile in Figura 6.10, permette invece di osservare la compattezza del blocco logico e l'effettivo accostamento dei componenti critici, come il clock e le capacità di filtro, al corpo centrale del dispositivo.

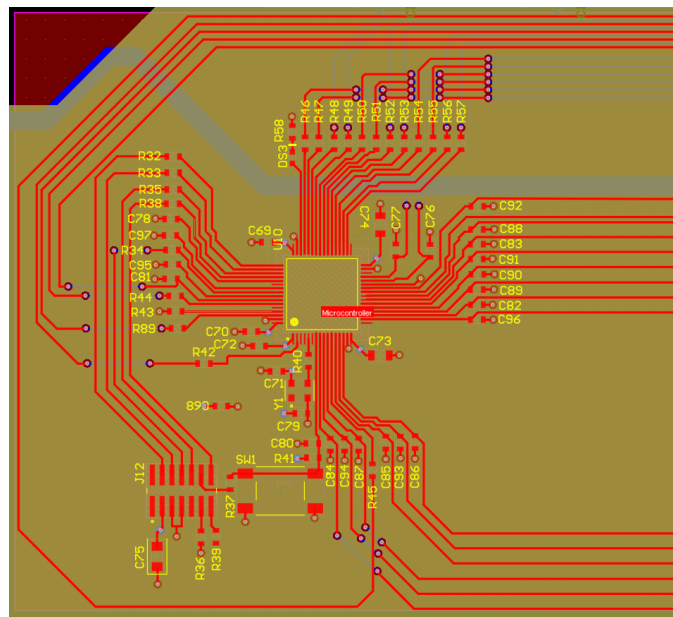


Figura 6.9: Microcontrollore 2D.

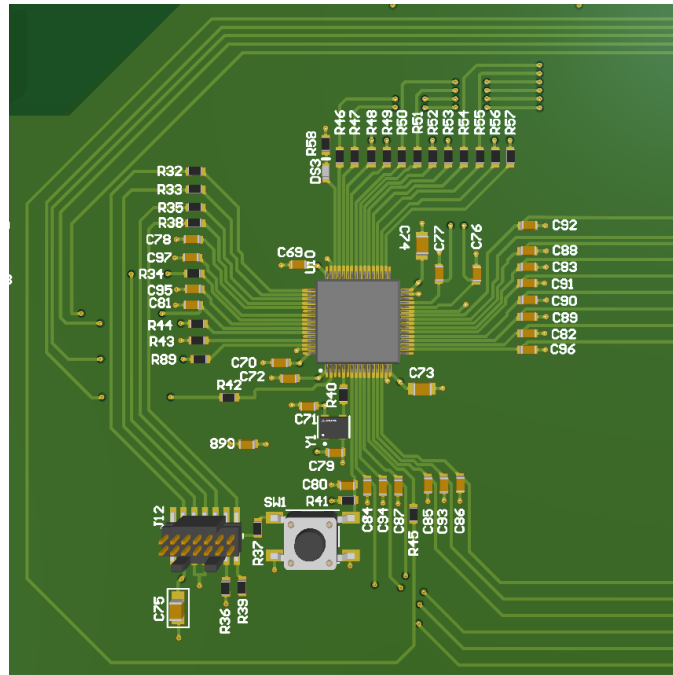


Figura 6.10: Microcontrollore 3D.

6.5 Interfaccia di Comunicazione (CAN)

La progettazione del circuito stampato ha previsto inoltre l'integrazione dell'interfaccia di comunicazione CAN (Controller Area Network), un sottosistema cruciale per interconnettere il convertitore con l'ambiente esterno, consentendo la gestione bidirezionale dei dati, la ricezione dei comandi operativi e il monitoraggio diagnostico in tempo reale. Per ottimizzare gli spazi, è stato collocato strategicamente al di sopra della circuiteria dei gate driver, trovandosi di fatto nelle immediate vicinanze dei dispositivi di potenza. Nonostante questa prossimità alle aree soggette ad alte tensioni e rapide commutazioni, l'integrità del segnale è stata garantita adottando specifiche accortezze di instradamento per l'intera catena di comunicazione. I segnali logici CAN_TX e CAN_RX, diretti dal microcontrollore al CAN, sono stati sbrogliati mantenendo percorsi quanto più corti e diretti possibile. L'uscita dal CAN verso il connettore esterno avviene invece tramite le reti CAN_H e CAN_L, le quali sono state sbrogliate rigorosamente come coppia differenziale. Questo approccio metodologico risulta fondamentale per assicurare un'elevata immunità ai disturbi elettromagnetici (EMI) e garantire un'ottimale reiezione del rumore di modo comune, requisito critico per un segnale che deve abbandonare la scheda e viaggiare verso l'esterno. L'impostazione pratica di tale sbroglio è ben visibile nella rappresentazione 2D del layout (Figura 6.11), in cui è possibile apprezzare il rigoroso parallelismo e la vicinanza costante delle due tracce differenziali in uscita dal CAN, caratteristiche geometriche necessarie per calibrare l'impedenza caratteristica della linea.

Dalla medesima schermata si osserva inoltre l'organizzazione estremamente compatta della zona: l'integrato è posizionato a ridosso del connettore di uscita, con i relativi condensatori di disaccoppiamento e i componenti di filtro collocati a minima distanza dai pin. La resa della disposizione, che evidenzia l'ingombro dei connettori e la vicinanza alla sottostante sezione di pilotaggio, è infine apprezzabile nella visualizzazione 3D riportata in Figura 6.12.

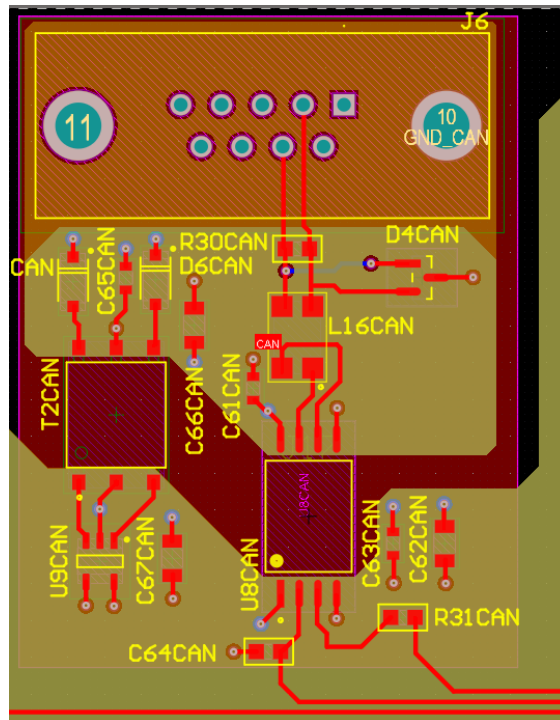


Figura 6.11: CAN 2D.

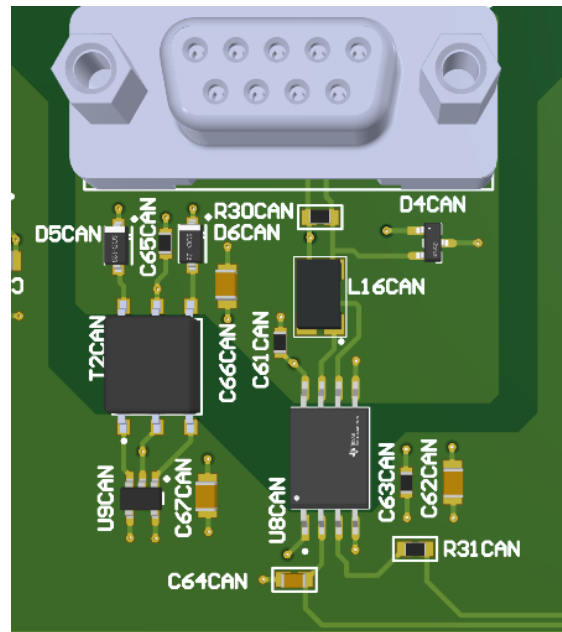


Figura 6.12: CAN 3D.

6.6 Circuiti di Sicurezza (Safety)

L'ultima sezione del circuito stampato analizzata in questo capitolo è dedicata ai circuiti di sicurezza ed emergenza. Questo stadio riveste un ruolo fondamentale per l'affidabilità del sistema, avendo il compito di gestire le segnalazioni di fault e pilotare i dispositivi di sezionamento, garantendo un intervento tempestivo in caso di anomalie di funzionamento del convertitore.

Il blocco si articola principalmente attorno all'impiego di Photo FET e alla circuiteria dedicata all'azionamento del contattore. Dal punto di vista dello sbroglio, in questa specifica area del layout si è mantenuta la piena continuità dei piani interni dedicati al riferimento di massa (GND) e all'alimentazione digitale (3V3D), che si estendono quasi integralmente sulla superficie della scheda. Questa configurazione permette di fornire ai componenti di sicurezza un'alimentazione estremamente stabile e percorsi di ritorno a bassissima impedenza, assicurando la corretta propagazione dei segnali di emergenza diretti al microcontrollore.

Particolare attenzione è stata prestata al dimensionamento delle connessioni di potenza del blocco. Le piste destinate al pilotaggio della bobina del contattore sono state sbrogliate adottando una larghezza adeguata a sopportare senza surriscaldamenti i transitori di corrente richiesti durante l'attivazione elettromeccanica del dispositivo.

La disposizione geometrica di questi elementi e il loro instradamento sono illustrati nella vista 2D del layout (Figura 6.13), in cui è possibile osservare il tracciamento dei segnali di comando e i collegamenti solidi verso i piani di massa e alimentazione

tramite l'ausilio di vie. La visualizzazione tridimensionale (Figura 6.14) offre infine una chiara prospettiva sugli ingombri volumetrici della sezione, permettendo di valutare il posizionamento dei Photo FET e dei connettori rispetto al resto dell'assemblaggio.

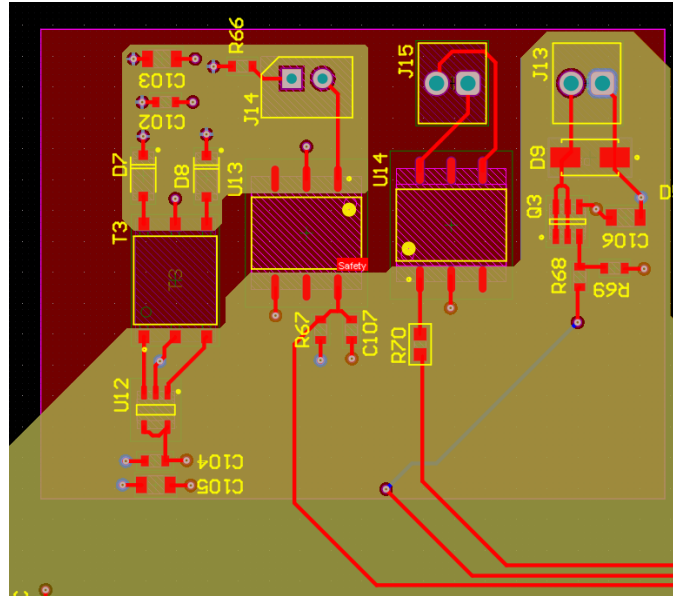


Figura 6.13: Safety 2D.

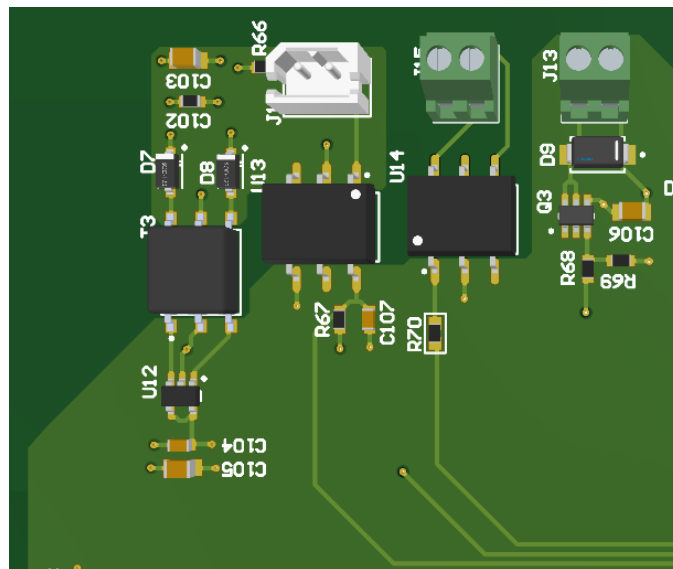


Figura 6.14: Safety 2D.

Capitolo 7

Conclusione

Il presente lavoro di tesi ha avuto l'obiettivo di progettare e dimensionare lo stadio di potenza di un CSI destinato all'impiego in un On-Board Charger (OBC) non isolato per veicoli elettrici. Lo scopo principale è stato ottimizzare l'efficienza e la compattezza del sistema di ricarica, rispondendo alle stringenti esigenze del settore automotive in termini di riduzione di pesi, ingombri e costi.

Per raggiungere tali traguardi, l'attività si è articolata attraverso un flusso di progettazione: dall'analisi teorica e simulativa della topologia, passando per la validazione termica, fino alla sintesi hardware e allo sbroglio degli schematici e del circuito stampato (PCB). L'impiego di dispositivi monolitici a quattro quadranti in tecnologia GaN, ha richiesto l'adozione di metodologie di calcolo e di layout specifiche.

I principali risultati ottenuti e i contributi apportati da questo elaborato possono essere così sintetizzati:

- **Analisi e stima delle prestazioni:** Attraverso modelli sviluppati in ambiente PLECS, è stata validata l'architettura CSI, stimando le perdite di conduzione e commutazione. L'analisi ha evidenziato un'efficienza nominale del sistema pari al 97,59%, ponendo le basi per futuri miglioramenti.
- **Dimensionamento e validazione termica:** Sulla base dei profili di perdita, è stato progettato un sistema di dissipazione dedicato. Le simulazioni fluidodinamiche (CFD) in SolidWorks hanno dimostrato l'efficacia del sistema di ventilazione, capace di mantenere la temperatura di giunzione dei dispositivi GaN entro i 125 °C, garantendo un margine di sicurezza rispetto al limite critico di 150 °C.
- **Progettazione hardware gerarchica:** È stato sviluppato l'intero schematico in Altium Designer mediante un approccio modulare e gerarchico, definendo rigorosamente le interfacce tra lo stadio di potenza, le reti ausiliarie, la sensoristica, le logiche di sicurezza e il microcontrollore.
- **Sbroglio ottimizzato del PCB:** La sintesi fisica è stata realizzata su una scheda multistrato a quattro livelli. Il posizionamento tridimensionale dei componenti

sui layer esterni (*Top* e *Bottom*) e l'impiego di piani interni hanno permesso di minimizzare le induttanze parassite e di garantire un'elevata immunità ai disturbi elettromagnetici (EMI).

A valle delle analisi svolte e dei risultati ottenuti, potrebbe essere interessante procedere con la realizzazione di prototipo, al fine di poter verificare direttamente nella realtà la validità delle scelte progettuali e validare sul campo i risultati ottenuti in fase di simulazione.

Bibliografia

- [1] Radu Bojoi. *Lecture 14 – Battery Chargers*. Lecture notes for the course 01UQNNC - Power Electronics for eMobility, Politecnico di Torino. Department of Energy "G. Ferraris", Power Electronics Innovation Center (PEIC). 2024.
- [2] Radu Bojoi. *Power Electronic Converters: Fundamental Principles of Static Power Conversion (Lecture 2)*. Lecture notes for the course 01UQNNC - Power Electronics for eMobility, Politecnico di Torino. Department of Energy "G. Ferraris", Power Electronics Innovation Center (PEIC). 2024.
- [3] Simone Giuffrida, Fabio Mandrile e Radu Bojoi. «Topology Comparison of GaN-based Sine-wave Inverters for 400V Electrified Vehicles». In: *Proceedings of the IEEE International*. 2024.
- [4] Neha Nain et al. «Design Aspects of Three-Phase Current-Source Converter Commutation Cells with Monolithic Bidirectional GaN Transistors». In: *2022 IEEE Energy Conversion Congress and Exposition (ECCE)*. Detroit, MI, USA: IEEE, ott. 2022, pp. 1–9.
- [5] Neha Nain et al. «Synergetic Control of Three-Phase AC-AC Current-Source Converter Employing Monolithic Bidirectional 600 V GaN Transistors». In: *2021 IEEE 22nd Workshop on Control and Modeling for Power Electronics (COMPEL)*. IEEE, 2021, pp. 1–8.
- [6] Mattia Guacci et al. «Novel Three-Phase Two-Third-Modulated Buck-Boost Current Source Inverter System Employing Dual-Gate Monolithic Bidirectional GaN e-FETs». In: *CPSS Transactions on Power Electronics and Applications 4.4* (2019), pp. 339–354.
- [7] Infineon. *IGLT65R055B2 Final datasheet*. URL: <https://www.infineon.com/part/IGLT65R055B2>.
- [8] T-Global Technology. *TG-A1250 Ultra Soft Thermal Pad - Datasheet*. URL: <https://www.tglobaltechnology.com/product/tg-a1250-ultra-soft-thermal-pad/>.
- [9] Wakefield Thermal Solutions. *394 Series Heatsink (Part No. 394-2AB) - Datasheet*. URL: <https://www.digikey.it/en/products/detail/wakefield-vette/394-2AB/340490>.

-
- [10] Sanyo Denki. *San Ace 38 9HVA type (Part No. 9HVA0312P3K001) - Datasheet*. URL: <https://www.digikey.it/it/products/detail/sanyo-denki-america-inc/9hva0312p3k001/25609053>.
- [11] Texas Instruments. *TPS563240 17-V, 3-A 1.4-MHz Synchronous Step-Down Voltage Regulator datasheet*. 2019. URL: <https://www.ti.com/product/TPS563240/part-details/TPS563240DDCR>.
- [12] Infineon. *EiceDRIVER™ 1ED31xxMC12H Compact Single-channel 5.7 kV (rms) isolated gate driver IC with active Miller clamp or separate output Datasheet*. 2021. URL: <https://www.digikey.com/en/products/detail/infineon-technologies/1ED3123MC12HXUMA1/14311657>.
- [13] EPCOS (TDK). *CeraLink Capacitor for Fast-Switching Semiconductors, B58031 Series Datasheet*. 2018. URL: <https://www.digikey.it/it/products/detail/epcos-tdk-electronics/B58031U7504M062/65589067D>.
- [14] Samtec. *FTSH Series Surface Mount Micro Header datasheet*. URL: <https://www.digikey.it/it/products/detail/samtec-inc/FTSH-107-01-F-DV-K-P-TR/6693677>.
- [15] Abracon. *ASEMP Series Ultra Miniature Pure Silicon™ Clock Oscillator Datasheet*. 2014. URL: <https://www.digikey.com/en/products/detail/abracon-llc/ASEMPC-40-000MHZ-XR-T/5232022>.
- [16] STMicroelectronics. *STM32G474xB STM32G474xC STM32G474xE Datasheet*. URL: https://www.digikey.it/it/products/detail/stmicroelectronics/STM32G474RET3/11590973?srsltid=AfmB0ooZC9_a2yAcpYkZrbBXDseJZ6dJ-5TZUNZ4E4Uwj2DqAgBzMPU3.
- [17] Texas Instruments. *ISO1042-Q1 ISO CAN Transceiver With 70-V Bus Fault Protection and Flexible Data datasheet*. URL: <https://www.ti.com/product/ISO1042-Q1/part-details/ISO1042QDWVRQ1>.
- [18] onsemi. *H11F1M, H11F2M, H11F3M, 6-Pin DIP Photo FET Optocouplers Datasheet*. URL: <https://www.digikey.it/it/products/detail/onsemi/H11F1SR2M/1793947>.
- [19] ROHM Semiconductor. *RQ6E080AJ Nch 30V 8A Small signal MOSFET Datasheet*. URL: <https://www.digikey.it/it/products/detail/rohm-semiconductor/RQ6E080AJTCR/10233318>.