

POLITECNICO DI TORINO

Laurea Magistrale in Ingegneria Elettrica
Conversione dell'Energia Elettrica



**Politecnico
di Torino**

Tesi di Laurea Magistrale

Progettazione di un Convertitore di Potenza a Bassa Tensione con Tecnologia GaN e Modulo di Controllo Integrato

Relatore

Prof. Eric Giacomo Armando

Correlatore

Prof. Fausto Stella

Candidato

Antonino Varvara

Anno Accademico 2023 - 2024

Sommario

Nel panorama dei convertitori di potenza, i dispositivi GaN per le applicazioni a bassa tensione stanno emergendo come una valida alternativa alla consolidata tecnologia al silicio. Questi dispositivi offrono prestazioni superiori in termini di perdite e densità di potenza. In particolare, l'alta velocità di commutazione combinata con basse perdite consente di ridurre le dimensioni delle componenti reattive necessarie per il funzionamento degli stadi di conversione.

Il lavoro di tesi si è concentrato sullo sviluppo e la progettazione di una piattaforma di potenza con microcontrollore integrato per il test e la verifica di diverse configurazioni di inverter a 48 V da 4 kVA. Sono stati utilizzati dispositivi GaN con driver integrato di nuova generazione, recentemente introdotti da Texas Instruments. Il convertitore proposto è controllato tramite un microcontrollore STM32G4 e può operare nelle seguenti modalità:

1. Inverter a due livelli trifase, con ciascuna fase dotata di due gambe in parallelo tramite induttori di disaccoppiamento.
2. Inverter a due livelli trifase, con ciascuna fase dotata di due gambe in configurazione interleaved con induttori accoppiati.
3. Inverter a due livelli trifase, con ciascuna fase dotata di due gambe in parallelo rigido, con possibilità di regolazione del Duty Cycle di ciascun switch per bilanciare la temperatura, monitorata individualmente.
4. Inverter a due livelli esafase.

Questa piattaforma consente la valutazione delle prestazioni e la verifica delle nuove configurazioni, dimostrando i vantaggi della tecnologia GaN nelle applicazioni a bassa tensione.

Ringraziamenti

Ci tengo a ringraziare la mia numerosa Famiglia che mi è sempre stata vicina, che mi hanno garantito di poter studiare e concludere il mio percorso universitario in serenità.

Ringrazio anche i miei Amici più cari con cui ho condiviso gioie e sofferenze, che mi hanno spronato e sostenuto tra risate e chiacchiere.

Ringrazio i Professori che mi hanno seguito nel mio percorso, dandomi la possibilità di imparare tra i banchi ed in laboratorio.

Inoltre ringrazio tutti le persone che ogni giorno mi han sopportato e supportato.

Indice

Elenco delle figure	VIII
Elenco delle tabelle	XII
1 Introduzione	1
1.1 GaN	1
1.2 Confronto con tra Dispositivi Semiconduttori	3
1.3 Strutture del Parallelo	4
1.4 Scopo della Tesi	6
2 Scelta e Implementazione dei Dispositivi GaN	7
2.1 Low Voltage GaN	7
2.2 Analisi LMG3100R017	11
2.3 Evaluation Board	19
2.3.1 Schematico	22
3 Prove sperimentali sui GaN	25
3.1 Test Evaluation Board	25
3.2 Modulazione Tramite generatore di segnali	28
3.2.1 Prove Sperimentali	29
3.3 Modulazione Tramite Codice di Controllo	34
3.3.1 Nucleo Board STM	34
3.3.2 Prove Sperimentali	47
3.4 Test Texas	60
3.4.1 Scheda di Sviluppo	60
3.4.2 Risultati dei Test	61
4 Struttura del convertitore	64
4.1 Confronto con la vecchia scheda	65
4.2 Controllo tramite la Temperatura	69
4.2.1 Sistema di Acquisizione delle Misure	70
4.2.2 Circuito di Misura	72

4.3	Definizione Struttura di Potenza	76
4.3.1	GaN	76
4.3.2	Condensatori per il <i>DC-Link</i>	78
4.3.3	Induttore	80
4.3.4	Misura di Corrente	82
4.3.5	Operazionale	87
4.4	Definizione struttura di Controllo	90
4.4.1	MCU	90
5	Design del convertitore	96
5.1	Struttura del PCB	98
5.1.1	Area di Potenza	99
5.1.2	Area di Condizionamento di Temperatura	105
5.1.3	Area di Condizionamento di Corrente	107
5.1.4	Area del <i>DC-Link</i>	109
5.1.5	Aree Isolate	113
5.1.6	Area Microcontrollore	115
5.1.7	Sistema di Raffreddamento	123
6	Conclusioni	126
6.1	Possibili Sviluppi	129

Elenco delle figure

1.1	Stratificazione del GaN FET [14]	2
1.2	Mappatura dei Dispositivi di Potenza in funzione a Potenza e Frequenza [15]	3
1.3	Rappresentazioni delle Strutture in Parallelo [19]	5
2.1	Soluzioni Low Voltage fornite da Nexperia	7
2.2	Soluzioni Low Voltage fornite da EPC	8
2.3	Soluzioni Low Voltage fornite da Texas Instrument	9
2.4	Funzione dei pin [10]	11
2.5	Allocazione dei pin [10]	11
2.6	Schema Generale delle Connessioni [10]	12
2.7	Schema Funzionale Interno [10]	13
2.8	Elementi per una Corretta Connessione al Heatsink [6]	15
2.9	Connessione con Heatsink [6]	15
2.10	Esempio di Connessione per Realizzare un convertitore Buck [10]	16
2.11	Tabella di Verità per Comando dei GaN [10]	16
2.12	Esempio di Connessione per PCB [10]	17
2.13	Misure dei Ritardi di Propagazione e Mismatch [10]	18
2.14	Evaluation Board [7]	19
2.15	Induttore di Uscita dell'Evaluation Board	19
2.16	Parte Superiore Evaluation Board [7]	20
2.17	Componenti Soperti dal Heatsink [7]	20
2.18	Parte Inferiore della Scheda [7]	21
2.19	Schematico Parte di Potenza [7]	22
2.20	Schematico Parte di Segnale [7]	23
2.21	Interventi sulla Evaluation Board per il Comando Indipendente [7]	24
3.1	Test Point	26
3.2	Generatori di Funzioni Rigol DG4062 [18]	28
3.3	Oscilloscopio della Teledyne LeCroy WaveSurfer 3024z [13]	28
3.4	Tempo di Propagazione del Segnali tra i due GaN	29

3.5	Dead Time Nulla tra i due GaN	29
3.6	Connessione per Misura in Tensione a Vuoto	30
3.7	Misura tensione a Vuoto con Duty al 50 %	31
3.8	Circuito per Erogazione di Corrente	32
3.9	Traccia con Erogazione di Corrente	32
3.10	Nucleo Board STM32G474RE da 64 pin [22]	34
3.11	Schermata Funzionamento HRTIM [20]	37
3.12	Schermata Funzionamento HRTIM [23]	38
3.13	Rappresentazione Funzionamento Counter HRTIM [20]	39
3.14	Schermata Interfaccia Configurazione Pin	40
3.15	Schermata Configurazione <i>Master Timer</i>	41
3.16	Schermata Configurazione Timer A, Pt. 1	41
3.17	Schermata Configurazione Timer A, Pt. 2	42
3.18	Schermata Indicativa File Generati	42
3.19	Schermata Codice Configurazione HRTIM	43
3.20	Schermata Codice Passaggio di Stato	44
3.21	Schermata Codice Stato <i>ERROR</i>	44
3.22	Schermata Codice Stato <i>START</i>	45
3.23	Dente di sega e <i>Compare</i> [20]	46
3.24	Evaluation Board con Elettrolitici	47
3.25	Evaluation Board Connessa alla Nucleo	48
3.26	Pin e configurazione della Nucleo Board [22]	48
3.27	Circuito per il Comando Tramite Nucleo	49
3.28	Misura 0 A a Carico Alto	50
3.29	Misura 0.5 A a carico Alto	51
3.30	Misura 5 A a Carico Basso	52
3.31	Misura 5 A a Carico Alto	53
3.32	Misura 20 A a Carico Alto	54
3.33	Esempio di misura con Termo Camera Testo 882	55
3.34	Confronto Correnti e Frequenze di Alimentazione	59
3.35	Convertitore Buck per il Test dei GaN [9]	60
3.36	Confronto Rendimenti con Tensioni e Modulazioni Differenti [8]	61
3.37	Focus Confronto Prestazioni a Basso Carico [8]	62
3.38	Focus Confronto Prestazioni a Alto Carico [8]	62
3.39	Confronto Prestazioni con Tensioni e Modulazioni Differenti [8]	63
4.1	Inverter HBM	64
4.2	Gamba d’Inverter Realizzata con MOSFET	66
4.3	Gamba d’Inverter Realizzata con GaN	66

4.4	Famiglia delle PTC Selezionate [4]	70
4.5	Stratificazione Orientativa del PCB	71
4.6	Allocazione delle PTC	71
4.7	Circuito connessione PTC a Resistenza di Polarizzazione	72
4.8	Circuito Connessione PTC al Operazionale	73
4.9	Modello <i>Spice</i> del Circuito di Condizionamento	74
4.10	Risultato del Condizionamento della Misura di Temperatura	75
4.11	Connessioni Elettriche del GaN	76
4.12	Condensatore Elettrolitico della KEMET [12]	78
4.13	Esplosione del Condensatore Elettrolitico [12]	79
4.14	Connettore in Ingresso Lato Potenza [3]	79
4.15	Modello dell'Induttore XAL1010-221 [2]	81
4.16	Andamento dell'Induttanza al Variare della Corrente [2]	81
4.17	Sensore di Corrente ACS72981LLRATR-100B5 [1]	82
4.18	Sensibilità in Funzione della Temperatura [1]	83
4.19	Errore in Funzione della Temperatura [1]	84
4.20	Circuito Tipico per la Misura [1]	84
4.21	Collegamento Elettrico per la Misura	85
4.22	Circuito di Condizionamento della Misura	85
4.23	Modello <i>Spice</i> del Condizionamento della Misura	86
4.24	Risultato del Condizionamento della Misura di Corrente	87
4.25	Operazionale MCP6489T-E/ST [24]	88
4.26	Diposizione Pin Operazionale [24]	88
4.27	Versione del Microcontrollore STM32G474VET6 da 100 pin [21]	90
4.28	Ambiente di sviluppo <i>STM32CubeIDE</i> Pt. 1	91
4.29	Ambiente di sviluppo <i>STM32CubeIDE</i> Pt. 2	92
4.30	Ambiente di sviluppo <i>STM32CubeIDE</i> Pt. 3	93
4.31	Ambiente di sviluppo <i>STM32CubeIDE</i> Pt. 4	94
4.32	Ambiente di sviluppo <i>STM32CubeIDE</i> Pt. 5	95
5.1	Schermata del Design Tramite Altium	96
5.2	Rappresentazione Tridimensionale del PCB Realizzato	98
5.3	Schematico Connessioni GaN	99
5.4	Schematico Connessioni Condizionamento Temperatura	100
5.5	Schematico del Circuito di Condizionamento della Corrente	101
5.6	Posizionamento e Connessioni Dispositivi GaN	101
5.7	Zoom delle Connessioni GaN	102
5.8	Vista 3D dell'Altezza dei Componenti e dei GaN	103
5.9	Zoom Posizionamento Componenti e Piste Sensore di Corrente	104

5.10	Vista 3D dell'Intera Gamba	104
5.11	Posizionamento Componenti Condizionamento di Temperatura	105
5.12	Vista Tridimensionale del Circuito di Condizionamento	106
5.13	Posizionamento del Circuito di Condizionamento	107
5.14	Dichiarazioni Potenziali dei Pin e Bias	108
5.15	Visualizzazione Tridimensionale del Circuito di Condizionamento	109
5.16	Schematico Connessione <i>DC-link</i>	110
5.17	Posizionamento dei Componenti del <i>DC-link</i>	110
5.18	Flowchart delle Alimentazioni	111
5.19	<i>Buck Converter</i> per Generazione del Potenziale 3.3V	112
5.20	Visione Tridimensionale dei Componenti del <i>DC-link</i>	112
5.21	Schematico Connessione al Connettore HRTIM SYNC	113
5.22	Posizionamento del Connettore HRTIM	114
5.23	Vista Tridimensionale del Connettore HRTIM	114
5.24	Schematico della parte A e C del Microcontrollore	115
5.25	Schematico della Parte B del Microcontrollore	116
5.26	Schematico Parte dei Filtri del Microcontrollore	117
5.27	Schematico del <i>MAIN</i> Relativo al Microcontrollore	118
5.28	Posizionamento del Microcontrollore	119
5.29	Zoom Posizionamento Filtro RC per il Microcontrollore	120
5.30	Zoom Disposizione Comandi Gambe A e B	121
5.31	Zoom Disposizione dei Componenti della Parte Inferiore	121
5.32	Visione Tridimensionale del Micro e i suoi Componenti	122
5.33	Visione Tridimensionale del Sistema di Raffreddamento	123
5.34	Visione Tridimensionale del Sistema di Raffreddamento sui Componenti	124
5.35	Zoom del Sistema di Raffreddamento sui Componenti	125
6.1	Visione Tridimensionale del Retro della Scheda	127
6.2	Preventivo Tramite Eurocircuits	128
6.3	Configurazione Stratificazione da Eurocircuits	129

Elenco delle tabelle

3.1	Condizioni di Misure	56
3.2	Valori di temperatura puntuali stimati	56
3.3	Misure e stime per $f_{SW} = 100kHz$	57
3.4	Misure e stime per $f_{SW} = 200kHz$	57
3.5	Misure e stime per $f_{SW} = 500kHz$	58

Capitolo 1

Introduzione

1.1 GaN

I transistor al nitruro di gallio (GaN) rappresentano una tecnologia avanzata e in rapida evoluzione nel campo dei dispositivi a semiconduttore, caratterizzati da ottime proprietà elettriche che ne consentono l'utilizzo in una vasta gamma di applicazioni avanzate. Questo capitolo fornisce una panoramica tecnica dei transistor GaN, evidenziandone le principali proprietà, i vantaggi, le applicazioni e le sfide attuali.

Proprietà del GaN

Il nitruro di gallio è un materiale semiconduttore con un Wide Band Gap (WBG) -cioè l'energia necessaria per far passare un elettrone dalla banda di valenza alla banda di conduzione- di circa 3,4 eV, significativamente più elevata rispetto al silicio, che ha una band gap di 1,1 eV. Il GaN presenta una mobilità degli elettroni molto elevata, che permette velocità di commutazione rapide e riduce le perdite di commutazione. La buona conduttività termica del GaN migliora ulteriormente la gestione del calore nei dispositivi, contribuendo a mantenere prestazioni elevate e stabili. Queste caratteristiche portano anche ad una riduzione delle dimensioni del componente quindi ad un aumento della densità di potenza.

Tipologie

Sono presenti diverse tipologie di GaN, tra quelli più comuni si possono trovare i HEMT (High Electron Mobility Transistor) e i FET (Field-Effect Transistor). Entrambi i GaN FET e gli HEMT sono utilizzati in applicazioni ad alta frequenza e ad alta potenza, l'HEMT è una variazione specifica del GaN FET progettata per massimizzare la mobilità degli elettroni e le prestazioni in applicazioni innovative.

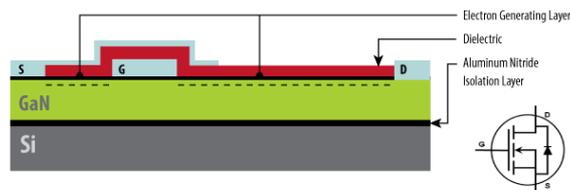


Figura 1.1: Stratificazione del GaN FET [14]

Sfide e Soluzioni

Nonostante i numerosi vantaggi, l'implementazione dei transistor GaN presenta anche alcune sfide. Una delle principali problematiche è la ridotta tensione di threshold, che potrebbe portare a un'accensione o spegnimento indesiderato del componente in caso di errori di comando o disturbi. Inoltre, l'elevata frequenza di switching comporta un maggiore sforzo per il PCB (soprattutto per quanto riguarda i disturbi EMI), in particolare per una elevata derivata di tensione (dv/dt) e quindi una corrente di modo comune.

L'elevata potenza termica dissipata in componenti sempre più piccoli pone ulteriori sfide nella gestione del calore. Tuttavia, sono stati sviluppati vari approcci per affrontare queste problematiche, come l'uso di substrati avanzati con migliore conduttività termica, tecniche di packaging innovative e soluzioni di raffreddamento più efficienti.

Un altro aspetto cruciale è l'affidabilità a lungo termine dei dispositivi GaN, che richiede studi approfonditi e rigorosi test di qualificazione per garantire prestazioni stabili e durature in condizioni operative severe.

Applicazioni

I transistor GaN trovano applicazione in numerosi settori grazie alle loro caratteristiche uniche. Tra le principali applicazioni si includono:

- Convertitori DC-DC ad Alta Frequenza: Utilizzati in telecomunicazioni, automotive, elettronica di consumo e sistemi di alimentazione industriale.
- Inverter per Veicoli Elettrici: Essenziali per convertire la corrente continua della batteria in corrente alternata per il motore elettrico, migliorando l'efficienza e riducendo le dimensioni del sistema.
- Alimentatori ad Alta Efficienza: Impiegati in laptop, server e apparecchiature elettroniche per ridurre le perdite di energia.
- Convertitori per Energia Rinnovabile: Utilizzati in sistemi fotovoltaici e turbine eoliche per massimizzare l'efficienza di conversione dell'energia.

- Apparecchiature Mediche: Essenziali per ultrasuoni ad alta potenza e dispositivi di imaging medico, dove l'efficienza e la precisione sono cruciali.

In sintesi, i transistor GaN offrono notevoli vantaggi in termini di efficienza energetica e prestazioni, rendendoli ideali per una vasta gamma di applicazioni avanzate. Tuttavia, ci sono ancora sfide da affrontare per massimizzare il loro potenziale e ridurre i costi, richiedendo un continuo sviluppo tecnologico e innovazioni nel design dei dispositivi e nelle tecniche di produzione.

1.2 Confronto con tra Dispositivi Semiconduttori

Per comprendere meglio i vantaggi dei transistor GaN, è utile confrontarli con altri dispositivi semiconduttori come MOSFET, IGBT e SiC.

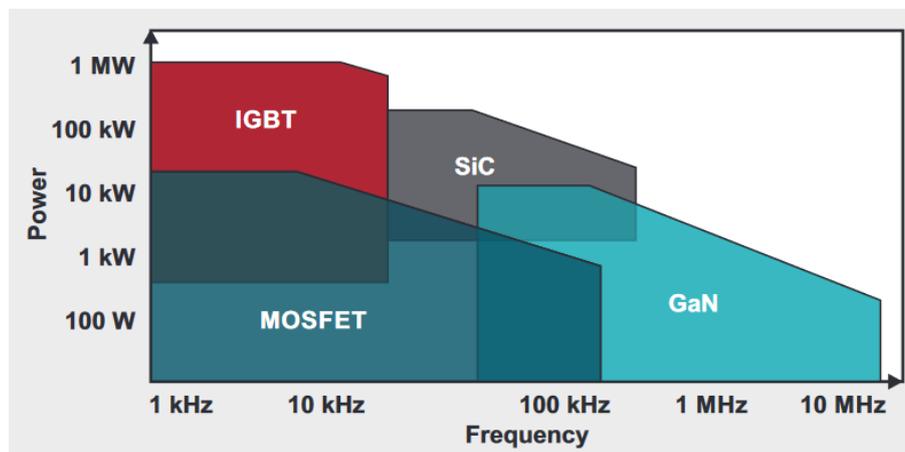


Figura 1.2: Mappatura dei Dispositivi di Potenza in funzione a Potenza e Frequenza [15]

- MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor):
 - Applicazioni: Utilizzati prevalentemente in applicazioni a bassa potenza e bassa frequenza.
 - Vantaggi: Bassi costi e facilità di integrazione nei circuiti.
 - Limiti: Efficienza e capacità di commutazione inferiori rispetto ai dispositivi GaN.
- IGBT (Insulated Gate Bipolar Transistor):
 - Applicazioni: Ideali per applicazioni ad alta potenza e bassa frequenza, come i convertitori di potenza industriali e gli inverter per motori.
 - Vantaggi: Alta capacità di gestire correnti elevate.

- Limiti: Frequenza di commutazione inferiore e maggiori perdite rispetto ai dispositivi GaN.
- SiC (Silicon Carbide):
 - Applicazioni: Utilizzati in applicazioni ad alta potenza e media frequenza, come i convertitori di potenza e i sistemi di alimentazione per veicoli elettrici.
 - Vantaggi: Alta efficienza e capacità di operare a temperature elevate.
 - Limiti: Costi superiori rispetto ai dispositivi al silicio, ma simili ai GaN in alcune applicazioni.

Il grafico nella Figura 1.2 illustra chiaramente come i dispositivi GaN eccellano in applicazioni ad alta frequenza, offrendo una combinazione unica di media potenza e alta frequenza di commutazione, superando le capacità di MOSFET, IGBT e SiC in determinate aree.

1.3 Strutture del Parallelo

Attualmente le applicazioni dove vengono utilizzati i GaN sono per sistemi di media potenza, anche se sono presenti componenti da 650V le correnti che riescono a gestire rimangono relativamente basse, intorno ai 50A. L'impiego di dispositivi GaN in parallelo rappresenta una soluzione efficace per aumentare la potenza dei convertitori, mantenendo al contempo elevate efficienze e riducendo le dimensioni complessive dei sistemi. Questa sezione esplora le motivazioni, le tecniche e le sfide dell'utilizzo dei transistor GaN in configurazioni parallele.

Motivazioni per l'Utilizzo in Parallelo

L'utilizzo di dispositivi GaN in parallelo offre diversi vantaggi, tra cui:

- Aumento della Potenza Totale: Collegando più dispositivi in parallelo, è possibile gestire correnti maggiori, aumentando così la potenza totale del convertitore.
- Riduzione delle Perdite: Distribuendo la corrente su più dispositivi, si riducono le perdite di conduzione e di commutazione per singolo transistor, migliorando l'efficienza complessiva.
- Migliore Gestione Termica: La dissipazione termica può essere più facilmente gestita distribuendo il calore generato su più dispositivi, riducendo il rischio di surriscaldamento.

- Affidabilità: L'utilizzo di più dispositivi in parallelo può aumentare la ridondanza del sistema, migliorando l'affidabilità operativa.

Realizzare un parallelo implica diverse sfide soprattutto per quanto riguarda il *mismatch* tra i dispositivi, questo si potrebbe ripercuotere in una errata suddivisione della corrente sui dispositivi che ne potrebbe compromettere il funzionamento.

Tipi di Configurazioni Parallele

Quando si collegano dispositivi GaN in parallelo, esistono due configurazioni principali: il parallelo "secco" e il parallelo con induttanze di bilanciamento. Rispettivamente la Figura (a) e (b) dell'immagine 1.3.

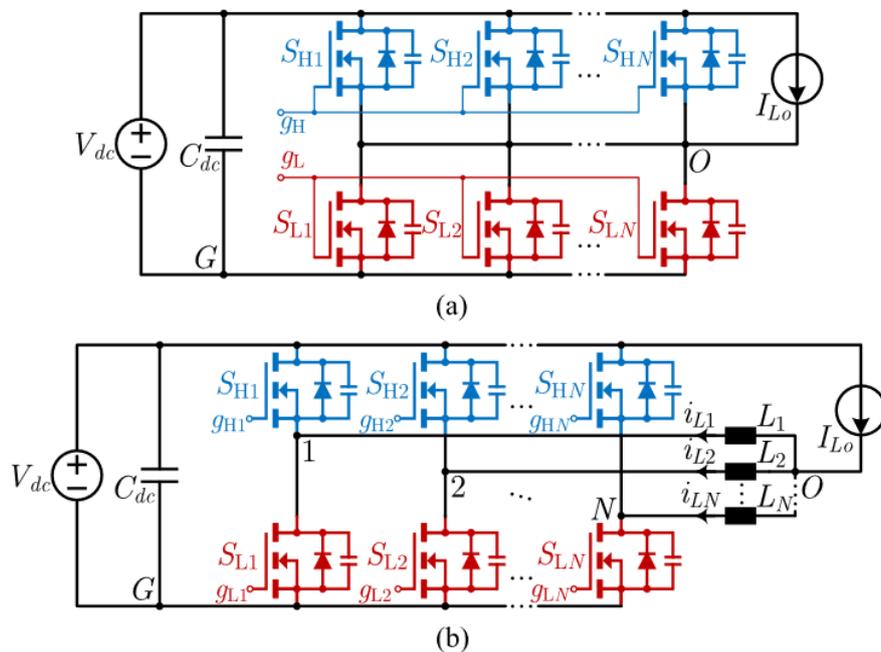


Figura 1.3: Rappresentazioni delle Strutture in Parallelo [19]

Nella prima configurazione, i dispositivi GaN sono collegati direttamente in parallelo senza l'uso di induttanze che potrebbero smorzare il *mismatch*. Questa configurazione è semplice e riduce al minimo i componenti aggiuntivi nel circuito, ma il *mismatch* è un fenomeno provocato da:

- Le differenze intrinseche nei parametri dei dispositivi, come la tensione di soglia e la resistenza di conduzione, le quali possono portare a un disallineamento nella condivisione della corrente, causando un sovraccarico di alcuni dispositivi.
- Differenze nei Tempi di Commutazione, anche piccoli disallineamenti nei tempi di commutazione possono provocare picchi di corrente non bilanciati, con conseguente aumento delle perdite di commutazione.

In alternativa per mitigare i problemi di bilanciamento della corrente, si possono inserire induttanze in serie con ciascun dispositivo GaN. Queste induttanze, note come induttanze di bilanciamento, aiutano a:

- Smorzare i Mismatches: Le induttanze di bilanciamento aiutano a compensare le differenze nei parametri dei dispositivi, migliorando la condivisione della corrente tra i transistor.
- Ridurre i Picchi di Corrente: Le induttanze possono assorbire le differenze nei tempi di commutazione, riducendo i picchi di corrente e migliorando l'affidabilità del sistema.

Le induttanze di bilanciamento aggiungono complessità e costi al circuito, ma possono significativamente migliorare la robustezza e la durata dei dispositivi in parallelo.

1.4 Scopo della Tesi

I convertitori GaN con una struttura in parallelo e induttanze di bilanciamento sono già stati ampiamente studiati e sviluppati. Tuttavia, lo scopo innovativo di questa tesi è introdurre un nuovo approccio al bilanciamento dei dispositivi. Le tecniche più comunemente utilizzate fino ad oggi includono il bilanciamento della corrente e la sincronizzazione del comando dei Gate. In questo progetto, si propone di implementare un **Bilanciamento in Temperatura dei dispositivi GaN**.

In particolare, l'obiettivo è progettare un convertitore *Low Voltage - High Current* che permetta l'acquisizione della temperatura di ciascun dispositivo di potenza, in modo da poterli monitorare accuratamente. Una volta ottenuta la temperatura di ogni componente, sarà possibile implementare un codice di controllo che bilanci le correnti gestite da ciascun dispositivo, compensando i duty cycle delle diverse gambe del convertitore.

La realizzazione di un design che soddisfi questi requisiti, mantenendo al contempo una struttura compatta e includendo la possibilità di comunicazioni esterne, rappresenta una delle principali sfide affrontate in questa tesi. Nei capitoli successivi verranno presentati i componenti scelti per soddisfare tali requisiti. Inoltre, saranno descritti i test sperimentali condotti sui componenti e il design della scheda.

Capitolo 2

Scelta e Implementazione dei Dispositivi GaN

2.1 Low Voltage GaN

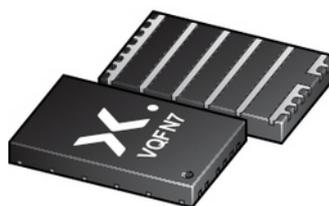
Il panorama dei dispositivi di potenza è in continua evoluzione, con un numero crescente di produttori che si specializzano nella realizzazione di nuovi transistor al nitruro di gallio (GaN) con prestazioni sempre più avanzate. Per quanto riguarda i dispositivi GaN a bassa tensione, il mercato offre una vasta gamma di opzioni adatte a diverse applicazioni. Per quello che è lo scopo di questa Tesi, quindi progettare un convertitore *Low Voltage*, le possibili soluzioni sono numerose. Ci si è concentrati principalmente su tre possibili produttori: Nexperia, EPC e Texas Instrument.

Nexperia

La prima elencata fornisce due alternative:



(a) GAN3R2-100CBE [16]



(b) GANE3R9-150QBA [17]

Figura 2.1: Soluzioni Low Voltage fornite da Nexperia

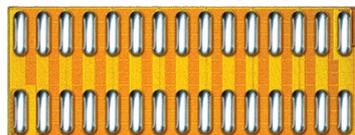
Entrambe queste soluzioni potrebbero essere utilizzate per l'applicazione. Si specificano, rispettivamente, le loro principali caratteristiche:

- | | |
|------------------------------|------------------------------|
| • Tensione nominale 100 V | • Tensione nominale 100 V |
| • Corrente Nominale 60 A | • Corrente Nominale 100 A |
| • $R_{DS,ON}$ 2.4 m Ω | • $R_{DS,ON}$ 3.2 m Ω |
| • Dimensioni 2.13x3.5 mm | • Dimensioni 6x4 mm |

Sebbene queste caratteristiche possano garantire prestazioni soddisfacenti per il sistema da realizzare, è importante considerare alcune limitazioni. Il primo componente, nonostante offra prestazioni di alto livello, è soggetto a una corrente limitata. Ciò potrebbe influenzare l'efficienza complessiva del sistema, poiché è comune evitare di non superare la metà della corrente massima indicata nel datasheet. D'altro canto, il secondo componente offre uno spettro di corrente maggiore, consentendo una maggiore flessibilità nell'utilizzo.

EPC

EPC rappresenta una delle aziende con la più ampia gamma di opzioni disponibili per i dispositivi GaN commerciali, specialmente all'interno della famiglia *Low Voltage*. In particolare, tra le varie opzioni disponibili, alcuni modelli potrebbero meglio soddisfare le caratteristiche desiderate, quali:



(a) EPC2022 [5]



(b) EPC2302 [6]

Figura 2.2: Soluzioni Low Voltage fornite da EPC

Anche in questo caso si specificano le loro principali caratteristiche, rispettivamente:

- | | |
|------------------------------|------------------------------|
| • Tensione nominale 100 V | • Tensione nominale 100 V |
| • Corrente Nominale 101 A | • Corrente Nominale 90 A |
| • $R_{DS,ON}$ 1.4 m Ω | • $R_{DS,ON}$ 3.2 m Ω |
| • Dimensioni 3x5 mm | • Dimensioni 6x2.3 mm |

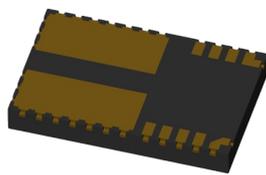
Nel contesto di questo scenario, le specifiche elettriche di entrambi i dispositivi potrebbero garantire un eccellente funzionamento del convertitore. Tuttavia,

una valutazione più approfondita potrebbe portare alla scelta del primo dispositivo, poiché offre una corrente nominale superiore e una resistenza di conduzione inferiore, riducendo così le perdite in conduzione. D'altra parte, il secondo dispositivo offre prestazioni e sicurezze superiori nel controllo del Gate, grazie alla presenza di un Kelvin Source e di un pad termico nella parte superiore del componente. Questo ultimo aspetto è particolarmente vantaggioso per la dissipazione del calore, ma richiede l'uso di un isolante elettrico e termico, come un TIM (Thermal Interface Material), per garantire un corretto funzionamento.

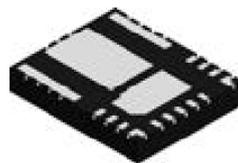
Texas Instrument

Le opzioni offerte da Texas Instruments devono essere valutate da un'altra prospettiva. In questo contesto, il componente viene integrato all'interno di un circuito, dove il *case* oltre a contenere il GaN ospita anche altri componenti. Il problema principale riguarda la limitata disponibilità: Texas Instruments sta concentrando la propria produzione sui GaN ad alta tensione, mentre per i GaN a bassa tensione sono disponibili solo due soluzioni, di cui una sola ufficialmente in commercio. La prima proposta è un componente che al suo interno ha già integrato al suo interno un Gate Drive, un circuito high side level shifter -quest'ultimo si occupa di adattare il segnale di controllo da un livello di tensione basso (come 0 volt) a un livello di tensione più alto (come il potenziale positivo dell'alimentazione); questo consente al segnale di controllo di pilotare correttamente il carico- ed un circuito di Bootstrap. La seconda proposta è una soluzione che include due GaN in una configurazione Half-Bridge, cioè una gamba d'inverter oltre al Gate driver. Entrambi i piccoli package includono sia componenti di potenza che di segnale.

I componenti in questione sono:



(a) LMG3100R017 [10]



(b) LMG2100R044 [11]

Figura 2.3: Soluzioni Low Voltage fornite da Texas Instrument

Per quanto riguarda le prestazioni, si possono riassumere in:

- Tensione nominale 90 V
- Corrente Nominale 97 A
- $R_{DS,ON}$ 1.7 m Ω
- Dimensioni 4x6.5 mm
- Tensione nominale 100 V
- Corrente Nominale 35 A
- $R_{DS,ON}$ 4.3 m Ω
- Dimensioni 4.5x5.5 mm

Tra i due componenti, il secondo tende a essere escluso a causa della sua bassa corrente nominale. Sebbene questo problema possa essere risolto utilizzando un elevato numero di componenti in parallelo, ciò comporterebbe una complessità e un costo elevato del PCB, a causa della necessità di gestire l'induttanza relativa di compensazione. Per questi motivi, il secondo componente viene escluso dalle possibili soluzioni.

La prima alternativa è oggettivamente quella che implicherebbe il minor numero di componentistica esterna alla parte di potenza, inoltre i livelli di potenza che può gestire insieme al basso valore di resistenza di ON , lo rendono il candidato migliore tra quelli di Texas e quelli delle altre aziende proposte.

Questo componente d'altro canto non è ancora disponibile per il mercato, ma solo in via di sviluppo. É quindi scarsa la documentazione sulle prestazioni del dispositivo. Si ritiene necessario, per il design del convertitore, fare dei test sperimentali. Questi sono stati eseguiti e i risultati sono proposti nel capitolo 3, eseguiti tramite una *Evaluation Board* della Texas. Nei capitoli che seguono verranno approfondite le caratteristiche del dispositivo selezionato, della sua scheda della Texas e le relative prove.

2.2 Analisi LMG3100R017

Il componente di potenza selezionato è il primo proposto da Texas Instruments. Come già accennato, è stato scelto per la sua compattezza e per l'integrazione della componentistica elettronica necessaria al funzionamento del GaN in uno spazio molto contenuto. Oltre al driver, il dispositivo include un level shifter integrato e un circuito di bootstrap, consentendo una connessione diretta a un secondo componente. Questo rende possibile la realizzazione di un Half-Bridge in modo molto semplice, con un ingombro ridotto.

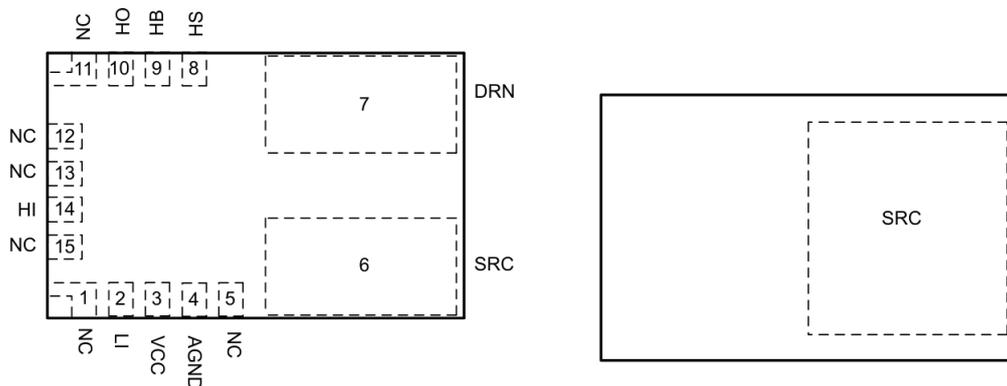
In basso è mostrata una tabella che spiega gli acronimi utilizzati e delle immagini che rendono visibile l'allocazione dei pin del componente.

NAME	PIN		I/O ⁽¹⁾	DESCRIPTION
		NO.		
NC	1, 5, 11–13, 15	—	Not connected internally. Leave floating.	
LI	2	I	Low-side gate driver control input.	
VCC	3	P	5V device power supply.	
AGND	4	G	Analog ground.	
SRC	6	I/O	Source of GaN FET. Internally connected to AGND.	
DRN	7	I/O	Drain of GaN FET.	
HS	8	P	Bootstrap voltage ground reference.	
HB	9	P	High-side gate driver bootstrap rail with HS as the ground reference.	
HO	10	O	Level shifted high-side gate driver control input.	
HI	14	I	High-side gate driver control input.	

(1) I = Input, O = Output, G = Ground, P = Power

Figura 2.4: Funzione dei pin [10]

In basso abbiamo invece l'allocazione di questi pin:



(a) Parte inferiore

(b) Parte superiore

Figura 2.5: Allocazione dei pin [10]

Connessioni Interne

Internamente, il case del componente ospita vari elementi, come indicato in precedenza e come si denota dall'immagine 2.6 in basso. Facendo riferimento alla tabella degli acronimi, si può notare che sulla sinistra dell'immagine si trovano le connessioni relative ai segnali di controllo Low e High side del Gate driver (**LI** e **HI**). Sono presenti due porte dedicate per la connessione in configurazione da gamba d'inverter, cioè i segnali di controllo relativi al comando del dispositivo alto e basso. Il singolo comando di Gate può essere inviato separatamente al dispositivo alto e a quello basso nel caso in cui si voglia ridurre al minimo il ritardo nella propagazione del segnale di comando, nel caso di questo dispositivo di 35 ns . Se però il dispositivo dev'essere comandato singolarmente si deve utilizzare il solo pin **LI**, indipendentemente se sia il GaN basso o alto di una gamba d'inverter. Per quanto riguarda i pin posti in alto, questi sono riservati alle connessioni con il componente alto della gamba. Il primo pin da sinistra è relativo a Level Shifter, mentre il secondo e il terzo pin sono associati al circuito di Bootstrap. Sulla destra sono presenti i due pin di potenza connessi al GaN. Come evidenziato nell'immagine 2.5, questi pin sono più grandi per permettere il passaggio di una maggiore quantità di corrente. Il comando di questo componente proviene dal Gate Driver ma non è un pin a cui si può accedere esternamente, si possono denotare maggiori informazioni relative a questa connessione dalla figura in basso 2.6. In basso invece si trovano i due pin relativi all'alimentazione del componente e al Ground Analogico (**AGND**).

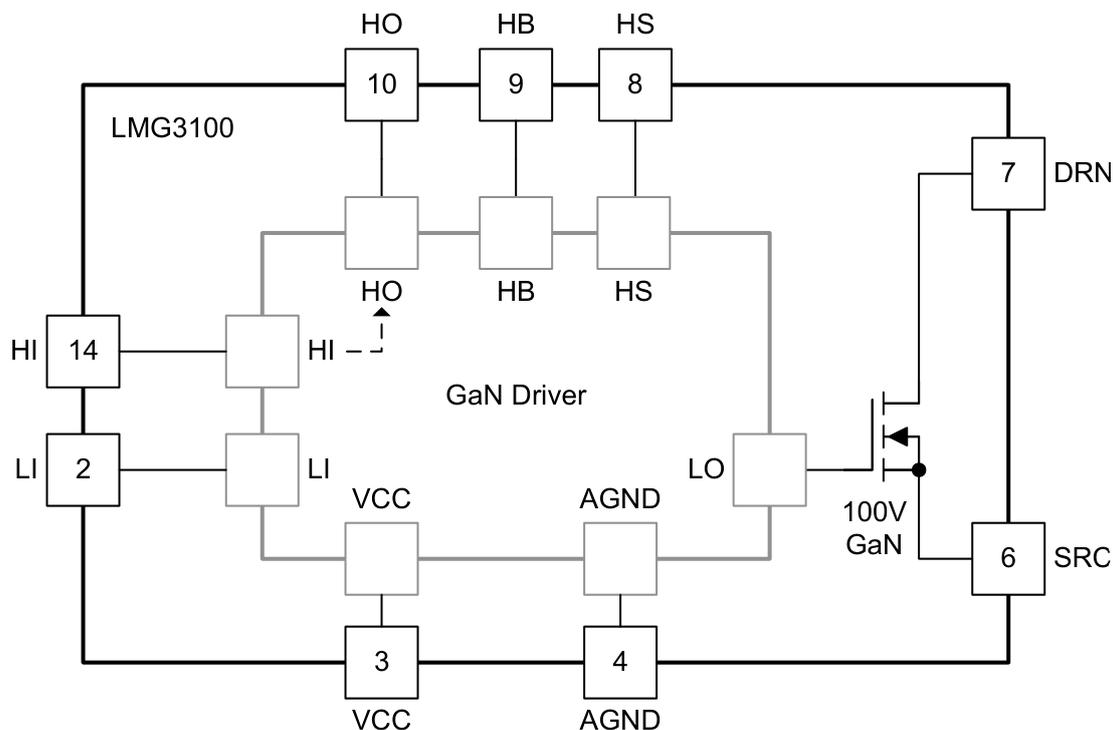


Figura 2.6: Schema Generale delle Connessioni [10]

Per un'analisi più dettagliata dei componenti presenti dentro il componente si deve far riferimento all'immagine riportata in basso 2.7. In particolare dentro il GaN Driver nella figura 2.6, si vede una piccola freccia tratteggiata, il segnale proveniente dal pin **HI** viene inviato al **HO**, cioè il pin dedicato al componente alto. Questo pin è di Output, cioè è un segnale che il componente da in uscita per il riferimento del circuito di bootstrap.

In basso sono presenti le connessioni interne del circuito (figura 2.7), dove il segnale **LI** passa attraverso delle porte logiche. La prima è una porta *NOT* che nega il segnale in ingresso, seguita da una porta *AND* che emette un segnale solo se il sistema di **UVLO** garantisce il funzionamento. Queste connessioni consentono di controllare in modo sicuro l'accensione o lo spegnimento del componente. Il comando di Gate del GaN di potenza è gestito attraverso altri due GaN di minore potenza, tutti di tipo Enhancement, uno a canale *n* e uno a canale *p*. Questo schema garantisce che, in assenza del segnale di uscita dalla porta *AND*, il GaN collegato alla V_{CC} si apra, portando il segnale di gate del GaN di potenza allo stesso valore del **AGND**.

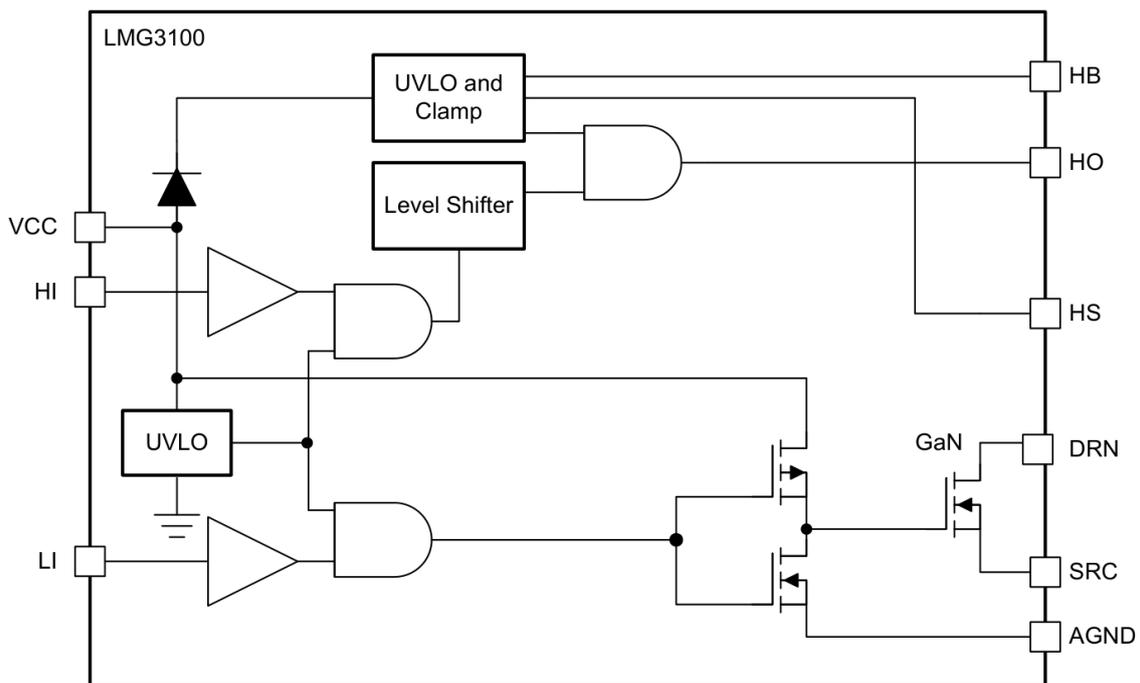


Figura 2.7: Schema Funzionale Interno [10]

Il segnale **HI**, utilizzato per il comando del dispositivo alto, segue un percorso simile, passando attraverso una porta *NOT* e una porta *AND*, insieme al segnale del **UVLO**. Successivamente, il segnale attraversa una seconda porta *AND* con un segnale derivato dal blocco **UVLO and Clamp**, assicurando ulteriormente la sicurezza operativa.

L'unico elemento di cui ancora non è stato detto nulla è il **Level Shifter**. Il

circuito di livellamento è l'interfaccia dall'input high-side **HI** allo stadio di high-side driver, che è riferito al nodo di commutazione (**HS**). Il livellamento consente il controllo dell'uscita del driver del Gate del GaN High-side, che è riferita al pin **HS** e offre un'eccellente matching temporale con il driver Low-side.

Circuito di Bootstrap Integrato con Clamp e Blocco UVLO

Il circuito di **Bootstrap** integrato con **Clamp**, offre una protezione essenziale per i dispositivi GaN, impedendo che la tensione di pilotaggio del Gate lato alto superi la tensione massima Gate-Source ($V_{gs} = 5.4\text{ V}$) senza necessità di circuiti esterni aggiuntivi. Questo approccio semplifica il design del circuito, riducendo la complessità e migliorando l'affidabilità complessiva del sistema.

Il driver integrato è dotato di un blocco per sottotensione (**UVLO**) presente sia sulla linea di alimentazione V_{DD} che sulla linea di Bootstrap (**HB-HS**). Quando la tensione di V_{CC} scende sotto la soglia di 3.8 V, il dispositivo ignora i segnali **HI** e **LI**, prevenendo l'accensione parziale dei FET GaN. Se la tensione V_{CC} è insufficiente, l'UVLO forza attivamente i Gate dei FET GaN del dispositivo alto e basso a un livello basso, garantendo una protezione aggiuntiva. Inoltre, quando la tensione di Bootstrap HB-HS scende sotto la soglia di 3.2 V, solo il Gate del FET GaN lato alto viene portato a livello basso. Queste soglie di UVLO hanno un'isteresi di 200 mV per evitare oscillazioni indesiderate e accensioni spurie causate da picchi di tensione.

Sistema di Raffreddamento

Come si denota dalla seconda immagine 2.5, in particolare la parte (b), questo dispositivo ha un pad termico nella parte superiore, questo lo rende un dispositivo *Top-side cooled*. questo pad termico, chiamato anche *die*, cioè un collegamento elettrico al terminale del Source, per un riferimento sul significato di Drain e Source si può far riferimento alla figura 1.1. Questo collegamento elettrico permette di poter asportare dal componente più facilmente il calore rispetto ad un case dove non sarebbe presente. La connessione con il dissipatore (chiamato Heatsink nell'immagine sottostante) è realizzata tramite un Thermal Interface Material (TIM), come menzionato in precedenza. L'immagine proposta mostra un sistema di raffreddamento esemplificativo, che offre un'idea della connessione:

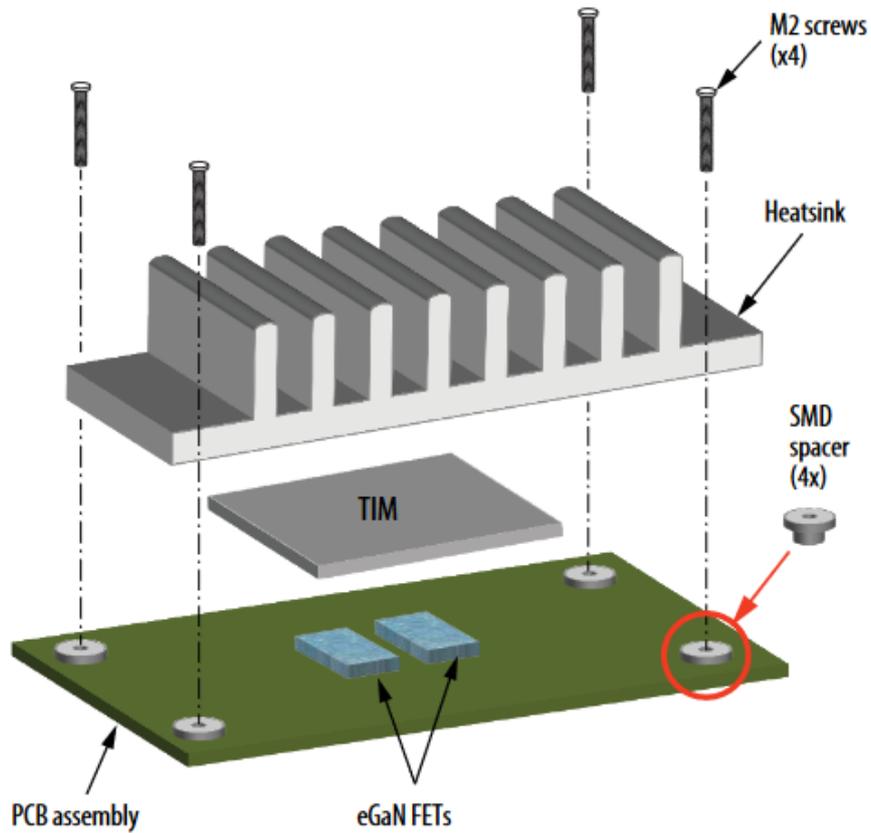


Figura 2.8: Elementi per una Corretta Connessione al Heatsink [6]

Lo strato di TIM usato non deve essere eccessivo, perché nonostante il materiale utilizzato sia conduttivo a livello termico (ed isolante a livello elettrico), ha una conduttività minore rispetto a quella dei metalli del Drain e del Heatsink. Volendo vedere la connessione di profilo si vedrebbe:

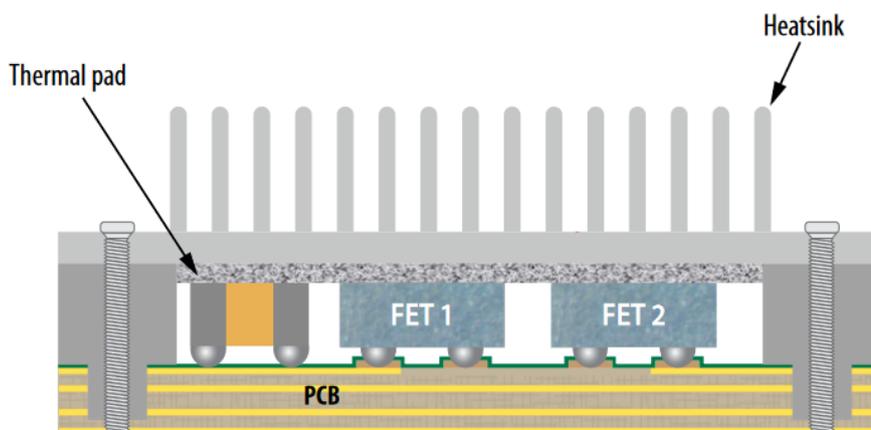


Figura 2.9: Connessione con Heatsink [6]

Esempio d'Applicazione

In basso è mostrato un' esempio di connessione tra due dispositivi per realizzare un convertitore Buck.

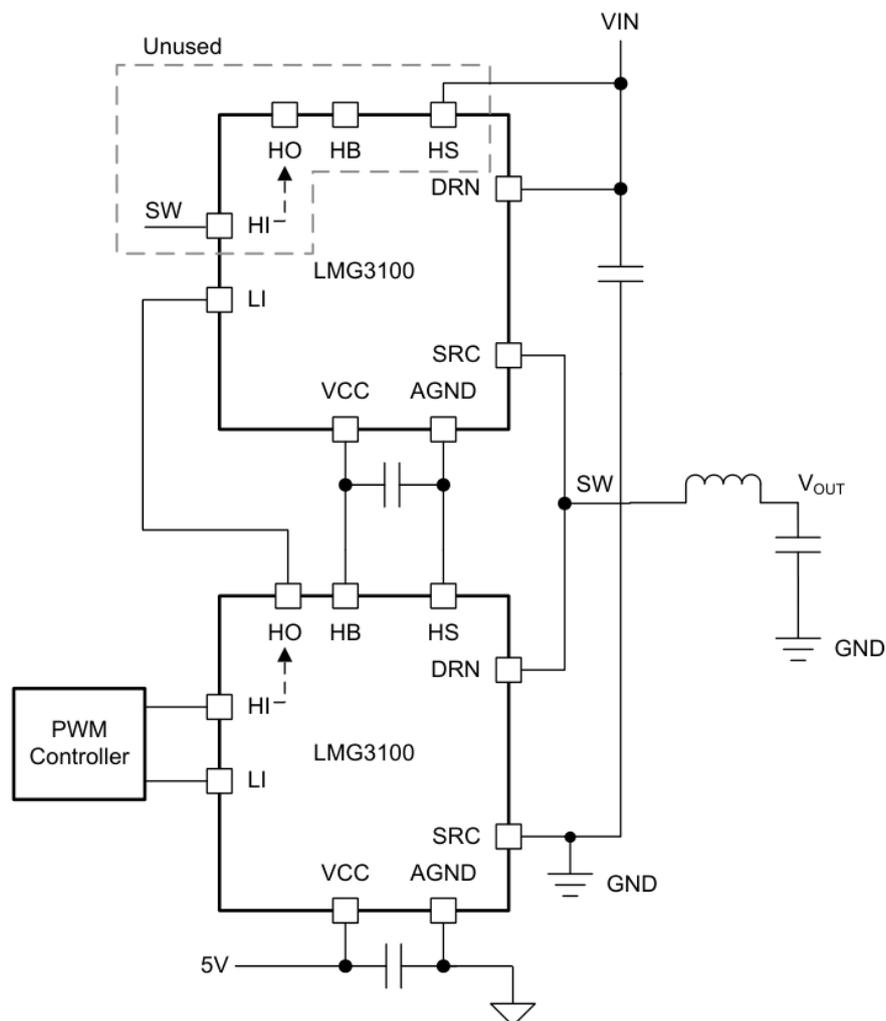


Figura 2.10: Esempio di Connessione per Realizzare un convertitore Buck [10]

Come si può vedere dall'immagine 2.10, il segnale di comando per entrambi i componenti è gestito dal GaN basso. Il segnale per il comando di quello alto viene inviato dalla porta **HO** e viene ricevuta da quella **LI**. Il comando del Gate Driver dei componenti lo si può vedere riassumere in una tabella di verità, quella che si vede in basso.

HI	LI	HIGH-SIDE GaN FET	LOW-SIDE GaN FET	SW
L	L	OFF	OFF	Hi-Z
L	H	OFF	ON	PGND
H	L	ON	OFF	VIN
H	H	ON	ON	---

Figura 2.11: Tabella di Verità per Comando dei GaN [10]

Con il segnale **L** si intende un livello basso (Low), mentre con **H** si indica un livello alto (High). Il termine **PGND** si riferisce al Ground di potenza, connessione tra **SCR** ed il simbolo di **GND** (o terra). Infine, **Hi-Z** si riferisce alla condizione di alta impedenza, cioè entrambi i dispositivi sono aperti.

Nella prima situazione della tabella di verità, entrambi i componenti sono aperti, il punto di commutazione (**SW**) è ad alta impedenza. Nel secondo caso, con il dispositivo alto aperto e quello basso chiuso, il **SW** è connesso al Ground di potenza. Nel terzo caso, che è l'opposto del precedente, **SW** è connesso a *VIN*. Nell'ultima situazione, si verifica un cortocircuito, o più precisamente, l'ingresso è cortocircuitato, quindi il punto **SW** non è connesso a nulla.

Se dovessimo vedere come si potrebbero connettere su di un PCB, un esempio potrebbe essere quello riportato in basso



Figura 2.12: Esempio di Connessione per PCB [10]

Questo riportato è soltanto un esempio della possibile connessione e realizzazione del PCB riportata nel Datasheet del componente, non è da considerarsi una scelta obbligatoria.

Mismatch

Un'elemento abbastanza importante da dover considerare per configurazioni come quelle che vengono proposte in questa tesi e per un design come si propone in questo sistema è il **Mismatch**. Il Mismatch tra due componenti si ripercuote principalmente su una disequilibrata distribuzione della corrente tra i due dispositivi. Ciò è dovuto ad un mancato match tra due dispositivi che sarebbero dovuti commutare simultaneamente. Questo fenomeno è riconducibile a diversi fenomeni. Ma in generale riferisce alle discrepanze nei tempi di accensione e spegnimento dinamici dovute alle differenze inevitabili nei tempi di ritardo del Gate, nella tensione di soglia ($V_{gs,th}$), nella transconduttanza (g_{fs}), nella temperatura di giunzione (T_j), nella resistenza del Gate (R_g), e nelle capacità e induttanze parassite. Queste variazioni possono influire sulle prestazioni e sull'affidabilità dei dispositivi semiconduttori di potenza collegati in parallelo. La Texas propone dei circuiti di testing per valutare il ritardo nella propagazione del segnale di Gate e del Mismatch dei loro componenti

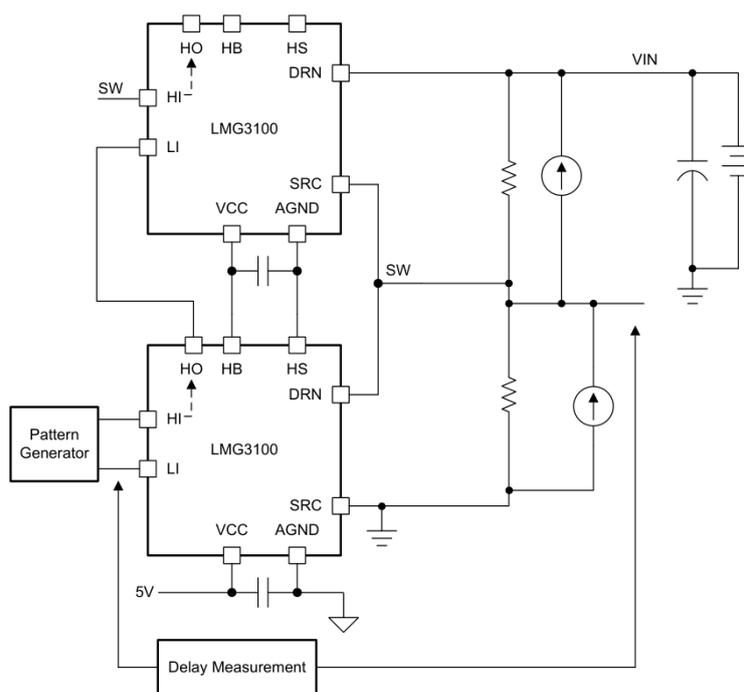


Figura 2.13: Misure dei Ritardi di Propagazione e Mismatch [10]

Il datasheet fornisce comunque dei valori tipici e dei valori massimi di ritardo, chiamati t_{MON} per il tempo di ritardo tra **LI** High e **HI** Low ed ancora t_{MOFF} per **LI** Low e **HI** High. Texas dichiara che i valori tipici sono di 25 ns e valori massimi di 40 ns . Il problema del Mismatching è arginabile in diversi modi, sia a livello software che Hardware, nei capitoli che seguono si propone una soluzione Hardware, l'uso di un'induttanza in uscita alla gamba. dal punto di vista software si può agire sui tempi morti del comando dei Gate.

2.3 Evaluation Board

In questa sezione si analizzerà la costruzione della scheda che è stata utilizzata per testare i GaN. Questa scheda monta due dei GaN di cui si è ampiamente parlato nel capitolo precedente. Questo sistema garantisce la possibilità di poter valutare le prestazioni in commutazione e il livello di sovraccaricabilità del componente. La configurazione più utilizzata è quella è da convertitore Buck.

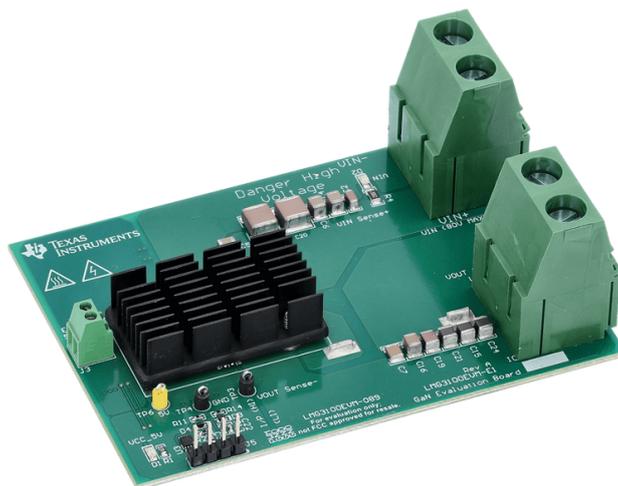


Figura 2.14: Evaluation Board [7]

In alto è presente una foto della della scheda che monta due connettori di potenza, uno per l'ingresso ed uno per l'uscita in potenza (quelli in verde sulla destra). In ingresso si garantisce una tensione operativa di 80 V , per quanto riguarda la corrente si considera un limite di potenza di 1600 W , quindi ricavabile tramite formule inverse. Ma per essere più conservativi è necessario valutare la corrente di saturazione dell'induttore posto in uscita alla gamba. nell'immagine posta in basso è presente l'induttore montato nella parte posteriore della scheda. Questo ha una corrente nominale di 47.5 A ed una di saturazione di 56 A . É comunque buona norma prendere un margine da questi valori: il datasheet suggerisce di di utilizzare una corrente operativa di 40 A .

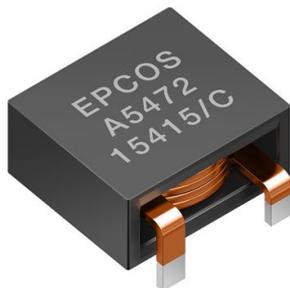


Figura 2.15: Induttore di Uscita dell'Evaluation Board

Su di questa Board è possibile eseguire un codice di controllo in Open-Loop, dato che non monta alcuna misura della corrente. Questo non permette un'implementazione di un codice di controllo con retroazione, ma comunque ci da la possibilità di poter valutare le prestazioni in *Hard-Switching*. Per quanto riguarda una migliore visione della disposizione dei componenti si mostrano le due immagini sottostanti che danno l'idea di come la scheda è stata realizzata:

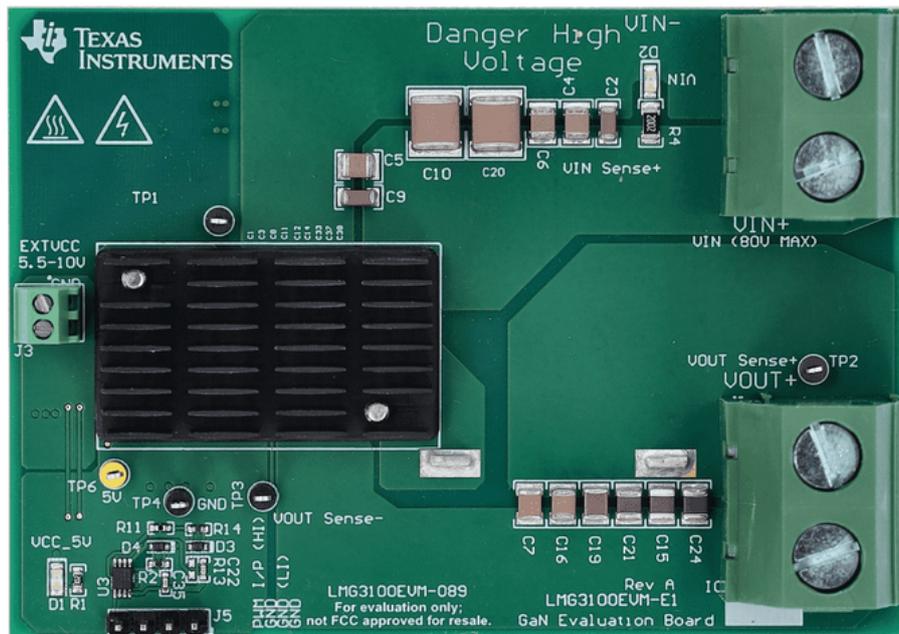


Figura 2.16: Parte Superiore Evaluation Board [7]

Volendo descrivere i componenti presenti su questa Board, partendo dall'ingresso in alta tensione (**VIN-** e **VIN+**) subito dopo il connettore viene realizzato un *DC-Link* composto da diversi condensatori ceramici in parallelo. Sotto il dissipatore di calore nero sono presenti i componenti di potenza. L'immagine 2.17 del PCB riportata fornisce un'idea della posizione dei componenti.

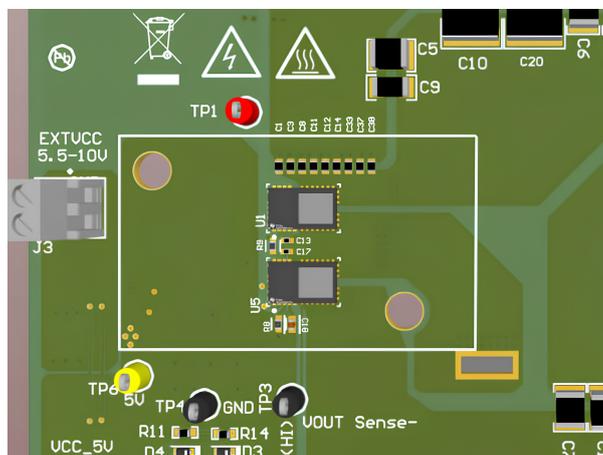


Figura 2.17: Componenti Soperti dal Heatsink [7]

All'interno del rettangolo bianco, si trovano i due dispositivi di potenza. In questo stesso rettangolo sono presenti anche i condensatori di *Decoupling*, che permettono di collegare localmente **VIN-** e **VIN+**. Questi condensatori sono essenziali per garantire la stabilità della tensione, migliorare le prestazioni dinamiche e ridurre il rumore. In uscita dai due dispositivi di potenza, nel nodo di commutazione (precedentemente chiamato nodo **SW**), è connesso uno dei capi dell'induttanza, visibile nell'angolo in basso a destra fuori dal rettangolo bianco. La seconda estremità dell'induttore è situata in prossimità del connettore di uscita (dove si intravede **VOUT+**). Anche in questo punto sono inseriti dei condensatori di *Decoupling* tra l'uscita dell'induttore e il riferimento del connettore di uscita. Quest'ultimo può essere riferito a **VIN+** o, più comunemente, a **VIN-**, come effettivamente è realizzato nel PCB. Per quanto riguarda il segnale di comando dei Gate, è dedicato il connettore Header a quattro pin, situato in basso a sinistra dell'immagine 2.16. La scheda dispone di un circuito di condizionamento del segnale che arriva ai Gate, consentendo due tipologie di comando. Nella prossima sezione verrà approfondito lo schema elettrico e il funzionamento. Inoltre sono anche presenti tre Test Point, uno per verificare l'alimentazione dei componenti, uno per la **VOUT-** ed uno è il Ground. Per l'alimentazione dei componenti, è presente un circuito nella parte posteriore della scheda che genera una tensione stabile di 5 V, visibile nell'immagine 2.16. Questo è reso possibile tramite un *LDO* (cioè un regolatore lineare) che accetta tensioni da un minimo di 5.5 V ad un massimo di 10 V. Il circuito di cui si fa riferimento è quello che nell'immagine 2.18 si trova sulla parte destra, cioè molto vicino al connettore di ingresso per l'alimentazione della scheda. Nella parte inferiore sono anche inseriti la maggior parte dei Test Point, e sono relativi ai comandi di Gate e al punto **SW**.



Figura 2.18: Parte Inferiore della Scheda [7]

2.3.1 Schematico

In questa sezione si affronta l'analisi dello schematico della scheda. Partendo dalla figura 2.19, si osserva nell'angolo in alto a sinistra il connettore di ingresso per la potenza, identificato come *J1*. Successivamente, si trovano i condensatori della *DC-Link* ed un LED che verifica la presenza di tensione al connettore. I condensatori dal *C1* al *C38*, sono tutti quelli relativi al Decoupling (cioè quelli posti sotto Heatsink).

Il connettore *J3*, quello relativo al 5 V per l'alimentazione dei GaN, è collegato al *LDO* (*U2*) tramite dei condensatori di Decoupling. L'uscita di questo regolatore è collegata al pin **VCC** del GaN inferiore. L'alimentazione del connettore alto è fornita tramite i pin **HB** e **HS** come illustrato precedentemente nell'immagine 2.10. L'unica differenza che il pin **HS** del GaN superiore viene connesso al punto **SW**. Questo accorgimento garantisce che l'alimentazione del circuito di **Bootstrap** sia allo stesso potenziale, evitando accensioni indesiderate.

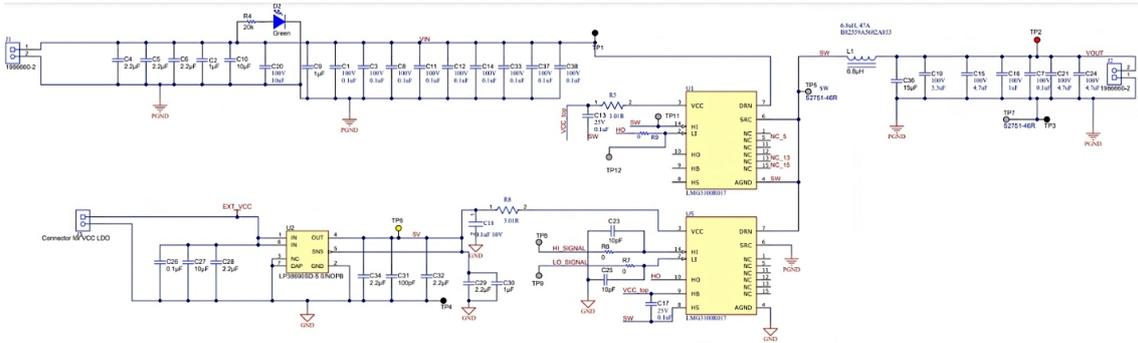


Figura 2.19: Schematico Parte di Potenza [7]

L'uscita dei componenti di potenza passa attraverso l'induttore e i condensatori di Decoupling, menzionati precedentemente. La connessione del *GND* di potenza non è immediatamente visibile, ma si può notare che i condensatori della *DC-Link* condividono lo stesso *GND* del **SCR** del GaN inferiore e delle capacità di Decoupling situate nelle uscite di potenza.

Per quanto riguarda le connessioni per i segnali di comando dei gate, questi arrivano al GaN inferiore e, attraverso un piccolo filtro RC, entrano nei pin dedicati **LI** e **HI**. Questi pin non sono direttamente collegati al connettore Header menzionato in precedenza, poiché sono gestiti da un altro circuito, visibile in basso nell'immagine 2.20. Il comando viene poi trasferito al GaN superiore tramite il pin **HO** del dispositivo inferiore e ricevuto dal dispositivo superiore nel pin **HI**.

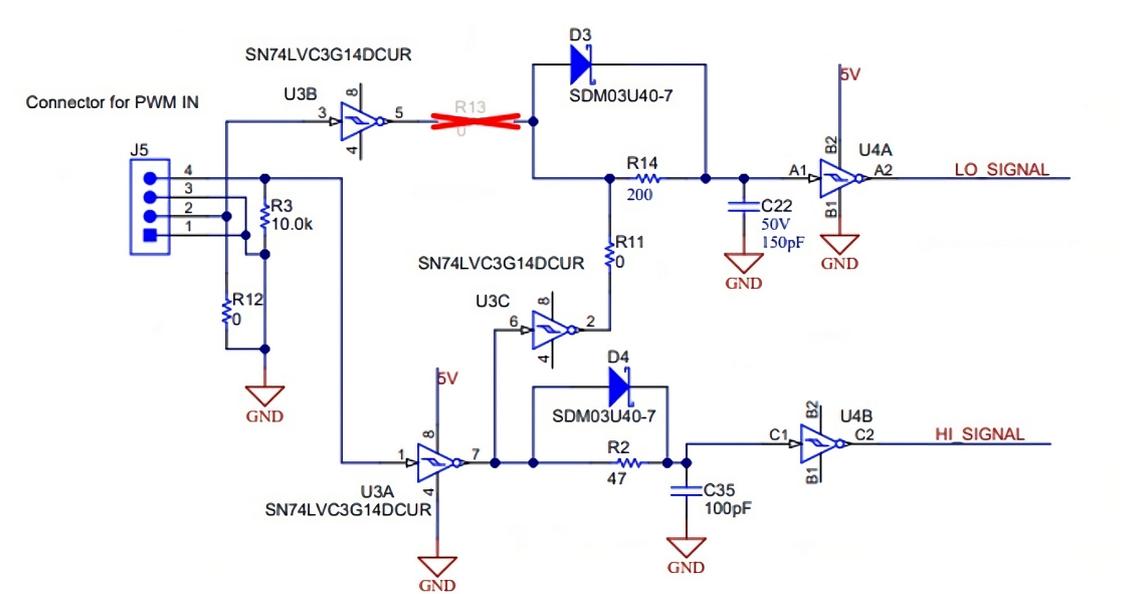


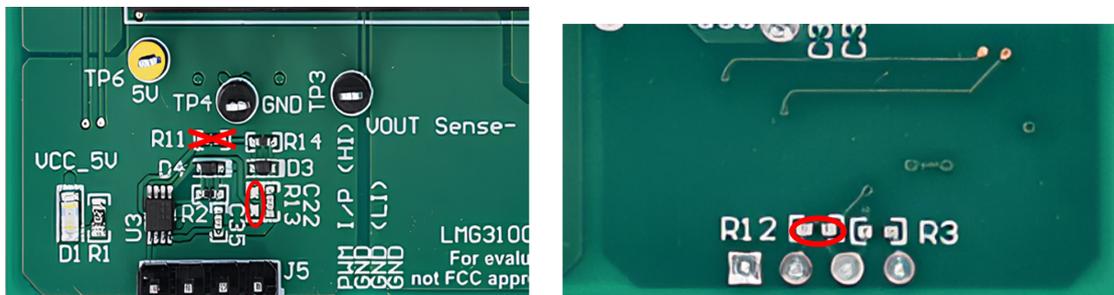
Figura 2.20: Schematico Parte di Segnale [7]

Nella figura in alto è presente il circuito che gestisce il segnale di comando dei GaN in due possibili configurazioni. La configurazione mostrata permette di iniettare un solo segnale *PWM* con un *Duty Cycle* desiderato. Ad esempio, questa configurazione può essere utilizzata quando il segnale è generato da un generatore di funzioni, con un segnale ad onda quadra tra $0V$ e $5V$. In questo caso i pin del connettore che riceve la modulazione è il pin 4, ovvero il pin più a sinistra nell'immagine 2.16. Gli altri tre pin sono tutti di *GND*. Anche nell'immagine 2.16 sono visibili le indicazioni sulla scheda su come utilizzare i pin in questa configurazione. Questo sistema permette di controllare entrambi i GaN generando un unico segnale di controllo *PWM*. Il segnale *PWM* passa attraverso un *Trigger Schmitt invertente* (componente diviso in tre parti cioè *U3A-B-C*), che gestisce il segnale per il comando del pin GaN basso ed alto.

Commutazione Indipendente

Una seconda possibilità è quella di fornire due segnali *PWM* indipendenti per i due dispositivi. Tuttavia, per poter utilizzare il sistema in questa configurazione, è necessario intervenire a livello hardware, ovvero eseguire operazioni di saldatura dei componenti, per eliminare e creare nuove piste di comunicazione. Questi interventi vengono effettuati, sia sulla parte anteriore che su quella posteriore della scheda, sui componenti posizionati poco sopra il connettore *J5*, visibili nell'immagine 2.21 (a). Per eliminare la pista che fornisce il segnale dal pin 7 al pin 6 del *Trigger Schmitt*, disaccoppiando così i due comandi di gamba, è necessario rimuovere la resistenza *R11*. Questo è reso possibile dissaldando la resistenza *R11*, indicata con una X rossa nella figura (a) dell'immagine 2.21. Inoltre, si necessita di posizionare una resistenza

da 0Ω per $R13$, che nello schematico risulta non montata (la x rossa allungata, segnalando al costruttore la necessità di realizzare delle piazzole e i collegamenti ma non la presenza del componente). Infine, nella parte posteriore della scheda, è necessario sostituire la $R12$, cambiandola (dissaldandola e risaldandola) con una resistenza da 0Ω ad una di $10k\Omega$.



(a) Parte Frontale

(b) Parte Posteriore

Figura 2.21: Interventi sulla Evaluation Board per il Comando Indipendente [7]

Per questo tipo di comando dei Gate, è necessario fornire due segnali *PWM* al pin 4 ed al pin 2 del connettore, come si può intuire seguendo i collegamenti dallo schematico con le nuove modifiche. Il segnale fornito al pin 4 è relativo ed esclusivo per il controllo del GaN alto. Il segnale al pin 2, adesso collegato a *GND* tramite una resistenza da $10k\Omega$ e connesso tramite una resistenza da 0Ω al diodo $D3$ e alla $R14$, è dedicato al controllo del GaN inferiore. È importante sottolineare che entrambi i segnali sono sempre gestiti dal GaN inferiore. In questa modalità di funzionamento, è cruciale prestare particolare attenzione ai segnali di controllo per evitare una condizione di *shoot-through*, ovvero una situazione in cui entrambi i dispositivi GaN sono chiusi contemporaneamente, causando un cortocircuito. Quando si utilizza il dispositivo lato basso per effettuare il level shift del segnale **HI** per controllare il FET lato alto, viene aggiunto un ritardo di propagazione di $35ns$ al segnale per il dispositivo alto. Questo ritardo deve essere considerato durante la programmazione esterna del *Dead Time*.

Capitolo 3

Prove sperimentali sui GaN

3.1 Test Evaluation Board

Per sviluppare una scheda di potenza su di un componente di potenza che on si conosce, è fondamentale comprendere le prestazioni e il comportamento del componente stesso. Nel caso specifico, il componente GaN selezionato è stato rilasciato solo recentemente e non è ancora disponibile in commercio. Di conseguenza, la documentazione e i riferimenti sulle sue prestazioni sono limitati. Pertanto, si rende necessario uno studio del suo comportamento utilizzando la Evaluation Board, di cui discusso nel capitolo precedente il 2.3.

Come precedentemente menzionato, esistono due modalità principali di comando dei dispositivi di potenza. La prima modalità prevede l'utilizzo di un singolo segnale *PWM* che viene gestito dal circuito di condizionamento e che viene diviso tramite un *Trigger Schmitt* tra il segnale della parte della gamba alta e quella bassa.

La seconda modalità prevede l'invio di due segnali *PWM* separati e indipendenti, che vengono gestiti individualmente. In questo caso, per ottenere una regolazione più precisa, è utile impiegare un codice di controllo, eseguito tramite un Microcontrollore. Questo codice è stato sviluppato per verificare in modo più accurato le prestazioni operative dei componenti GaN. Tuttavia, l'implementazione di tale codice richiede l'uso di Timer specifici, che consentono una gestione temporale precisa dei segnali.

In questo capitolo, verranno esaminate in dettaglio tutte queste tematiche. Saranno presentati i risultati delle prove effettuate, fornendo una panoramica completa delle prestazioni e del comportamento del componente GaN in diverse condizioni operative. Queste analisi consentiranno di acquisire una comprensione approfondita delle capacità del componente, fornendo così una base solida per lo sviluppo della scheda di potenza.

Procedura di *Power-UP*

Per avviare la commutazione dei componenti, e quindi applicare tensione e far fluire corrente nei dispositivi GaN, è necessario seguire una procedura specifica, quella di *Power-Up*). Questa procedura, delineata nel datasheet dell'Evaluation Board, garantisce che il sistema funzioni in sicurezza quindi che i dispositivi ricevano la corretta alimentazione.

Innanzitutto, è necessario alimentare la scheda attraverso il connettore *J3*, che fornisce l'alimentazione di $5V$ dei GaN. Questo connettore supporta un range di tensione in ingresso compreso tra i $5.5V$ ed i $10V$. La regolazione precisa della tensione per i GaN, viene poi effettuata da un regolatore lineare (*LDO*). Una volta che la tensione è correttamente stabilizzata, un diodo presente nella parte inferiore della scheda, il LED *D1*, si illumina per indicare il corretto dell'alimentazione. Questo diodo non viene riportato negli schematici che si sono visti in precedenza, ma si può facilmente notare dall'immagine (a) della figura 2.21.

Dopo aver verificato che il LED *D1* si accenda correttamente, indicando che la scheda è alimentata in modo appropriato, è possibile procedere con l'invio di un segnale *PWM* ai dispositivi GaN. Indipendentemente dalla modalità scelta per inviare il comando ai GaN, è altamente consigliato monitorare i segnali *PWM* utilizzando i Test Point predisposti sulla scheda. Questo monitoraggio è cruciale per garantire che i segnali siano correttamente ricevuti e interpretati dai dispositivi, assicurando così il corretto funzionamento dell'intero sistema. In particolare, si devono utilizzare i Test Point *TP8* e *TP9*, che corrispondono rispettivamente ai segnali inviati ai pin **LI** e **HI** del GaN basso. Questi test point permettono di osservare in dettaglio i segnali *PWM* e di verificare che essi rispettino i parametri desiderati, come la frequenza e il *Duty Cycle*.

Nell'immagine 2.18, alcuni dei Test Point utilizzati sono rappresentati come due cerchi dorati (visti frontalmente) situati sulla parte destra della scheda. Questi punti di test sono strategicamente posizionati per facilitare il processo di monitoraggio. Di seguito, viene riprodotta un'immagine che mostra chiaramente uno di questi test point, offrendo una visione più dettagliata per una corretta identificazione.



Figura 3.1: Test Point

Utilizzando un oscilloscopio, è possibile collegarsi ai Test Point *TP8* e *TP9* per visualizzare i segnali *PWM* in tempo reale. Questa operazione è fondamentale per verificare che il segnale generato rispetti le specifiche progettuali e non presenti anomalie come rumori indesiderati o distorsioni. Tale verifica consente di apportare eventuali correzioni tempestive e di ottimizzare il comportamento del circuito.

Se si desidera verificare il funzionamento del GaN alto, si può seguire una procedura analoga a quella descritta per il GaN basso. Si verifica quindi la tensione al Test Point *TP11*, corrispondente al segnale inviato dal pin **HO** del GaN basso per il comando dell'alto, al pin **LI**.

Per osservare il Dead Time implementato a livello hardware, è possibile analizzare le transizioni tra le due commutazioni, ovvero da chiuso-basso – aperto-alto → chiuso-alto – aperto-basso, viceversa non vedremo i 35 ns , ciò è possibile mediante un'analisi incrociata dei due segnali di Gate. Questo può essere eseguito verificando le tensioni sui Test Point *TP9* e *TP11*.

Il Datasheet specifica anche un range di funzionamento in frequenza, con una frequenza di switching minima di 100 kHz e una massima di 5 MHz . È importante notare che all'aumentare della frequenza di commutazione, aumenta anche la potenza persa dovuta a queste commutazioni. Di conseguenza, ciò comporta una limitazione sulla potenza che può essere gestita a determinate frequenze, a meno di adottare opportune misure per il controllo termico del componente. Il problema si presenta poiché questa scheda ed anche il componente non hanno dei sistemi di monitoraggio della temperatura quindi non è possibile implementare una limitazione software per eventuali sovrattemperature.

Fornitura Alimentazione

Superata la fase di accensione e verifica delle commutazioni si può procedere con la fornitura di tensione lato alta tensione, cioè si può fornendo tensione al connettore *J1*. La tensione che viene consigliata dal datasheet è una tensione compresa tra $10\text{ V} \div 80\text{ V}$. Se l'alimentazione fornita è corretta si illuminerà il LED *D2*, visibile nello schematico e nell'immagine 2.16 è posizionato in alto a destra. Per monitorare la tensione in ingresso, è possibile utilizzare il Test Point *TP1*. Per controllare la tensione in uscita, si possono utilizzare sia il Test Point *TP2* che il Test Point *TP3*, tutti e tre situati nella parte superiore della scheda.

3.2 Modulazione Tramite generatore di segnali

Come preannunciato, è necessario fornire e ricevere segnali provenienti dalla scheda. Pertanto, si richiede l'uso di strumentazione adeguata, come un generatore di segnali o un microcontrollore per l'emissione dei segnali, e un oscilloscopio per la loro lettura.

Strumenti Utilizzati

Per realizzare questo tipo di prove si è fatto uso di un generatore di segnali della Rigol, quello proposto nella figura in basso.



Figura 3.2: Generatori di Funzioni Rigol DG4062 [18]

Questo strumento permette di generare un onda quadra tra 0 V e 5 V , il quale simula un segnale di comando per come viene richiesto da datasheet per il segnale di comando dei componenti. Questo può generare sino a due segnali contemporaneamente e a range di frequenza che coprono dal l'ordine del Hz a quello delle decine di MHz , quindi va bene per i test che si vuole svolgere. Il modello utilizzato, visibile nella figura in basso, permette di generare una vasta gamma di forme d'onda, includendo segnali PWM con frequenze e Duty Cycle variabili. Per quanto riguarda la lettura dei segnali si è fatto uso di un oscilloscopio, ed in particolare è stato usato quello della Teledyne LeCroy, il modello è:



Figura 3.3: Oscilloscopio della Teledyne LeCroy WaveSurfer 3024z [13]

3.2.1 Prove Sperimentali

Tra le prime prove che sono state fatte si è voluto misurare l'effettiva distanza tra le commutazioni dei due dispositivi, quindi verificare le transizioni dei segnali di comando.

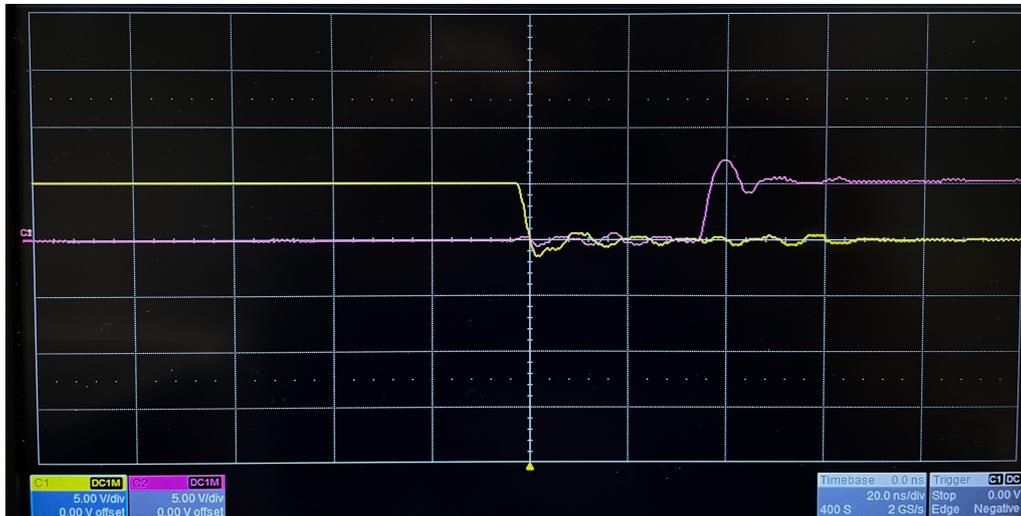


Figura 3.4: Tempo di Propagazione del Segnali tra i due GaN

La scala temporale, riportata in basso a destra nell'immagine 3.4, indica che ogni divisione rappresenta 20 ns , mentre la scala sulla sinistra mostra che ogni divisione corrisponde a 5 V . I due segnali visualizzati rappresentano le commutazioni che arrivano ai pin del dispositivo basso. In particolare, viene fornito un segnale *PWM* al pin 4, con il riferimento (*GND*) al pin 1, costituito da un'onda quadra con ampiezza compresa tra 0 e 5 V . Questo segnale *PWM* viene suddiviso per generare un comando per il dispositivo basso (traccia in giallo) e uno per il dispositivo alto (traccia in rosa).

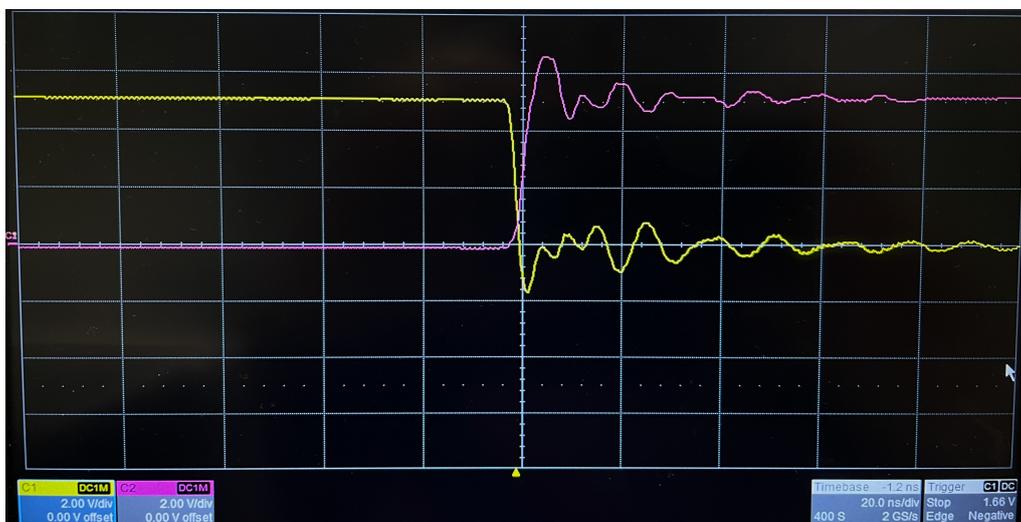


Figura 3.5: Dead Time Nullo tra i due GaN

La differenza tra le due tracce misurate nella prima e nella seconda immagine risiede nel tempo morto. Nel primo caso, il tempo di propagazione del segnale è generato a livello hardware ed è esattamente di 35 ns , come discusso in precedenza. Nel secondo caso, invece, il tempo morto è assente dato che la prima è la transizione "chiuso basso \rightarrow chiuso alto".

Successivamente, si è voluto testare la commutazione della tensione a vuoto per verificare che essa avvenga correttamente e che il *Duty Cycle* scelto dal generatore di segnali venga eseguito in modo corretto. Per fare ciò, è stato necessario utilizzare un secondo alimentatore per fornire tensione anche al lato di potenza, oltre a quello di alimentazione. Di seguito è riportato il collegamento realizzato:

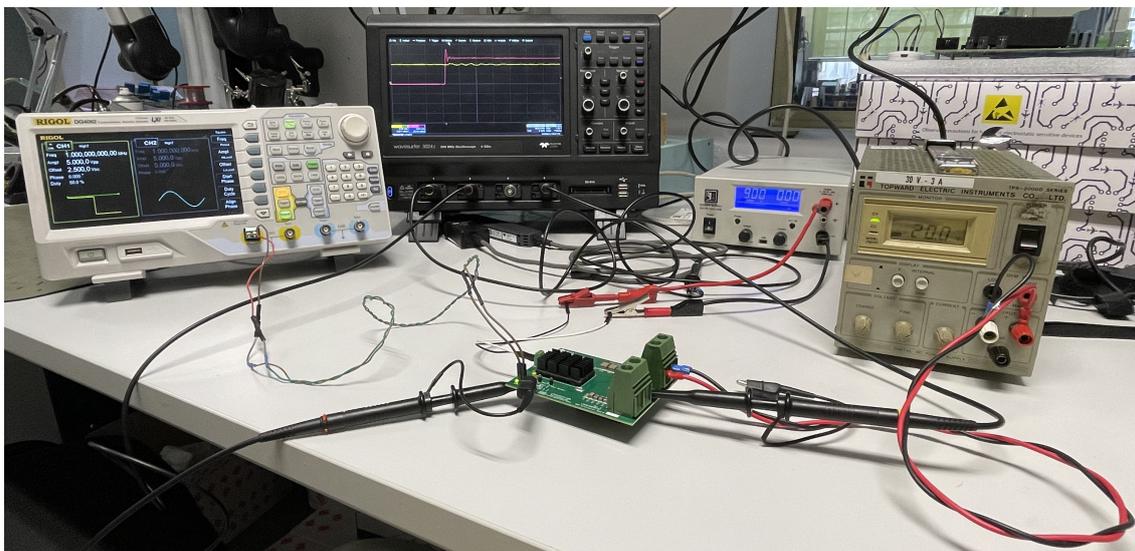


Figura 3.6: Connessione per Misura in Tensione a Vuoto

Sulla sinistra è presente il generatore di segnali, la cui uscita è collegata al connettore *J5*, che gestisce il segnale *PWM*. Al centro si trova l'oscilloscopio, che mostra la misura di una commutazione e la tensione di uscita rilevata al Test Point *TP2*. Sulla destra, si vedono i due generatori di tensione: a sinistra quello utilizzato per l'alimentazione dei dispositivi, e a destra quello impiegato per la parte di potenza (successivamente invertiti per via delle limitazioni di corrente, gestite in modo più accurato dal primo). In basso invece è presente l'Evaluation Board.

Dall'immagine non è immediatamente evidente, ma in questo caso si stava testando i GaN con una frequenza di switching pari a 1 MHz e con un *Duty Cycle* del 50%. Ciò significa che la tensione in uscita sarà la metà di quella in ingresso. La tensione in ingresso in questo test è pari a 20 V , quindi ci si aspetterebbe una tensione in uscita di 10 V , che è esattamente quanto misurato al Test Point *TP2*.

In basso è riportata una commutazione relativa a quest'ultima condizione di studio appena descritta:

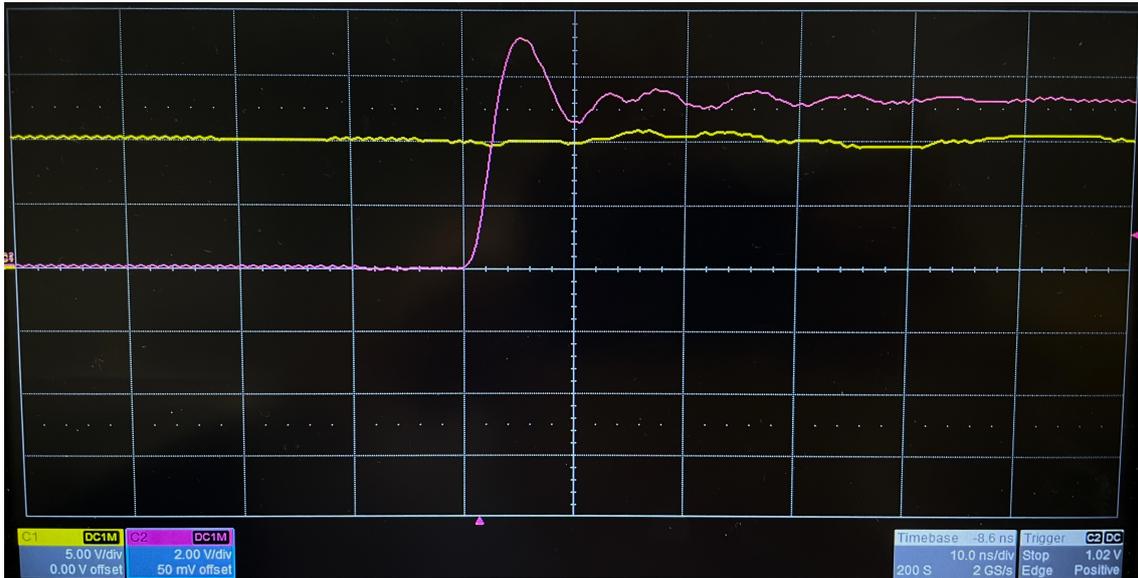


Figura 3.7: Misura tensione a Vuoto con Duty al 50 %

Si può notare la presenza di un leggero *ringing* anche sulla traccia della tensione in uscita (traccia in giallo), ossia un'oscillazione indesiderata, generata dalla commutazione del componente. Tuttavia, tale oscillazione è trascurabile sia per l'ampiezza del fenomeno che per l'arco temporale in cui si verifica. È importante notare la diversa scala tra la traccia rosa e quella gialla: la prima ha una scala di 5 V/div ed è relativa alla misura di tensione in uscita, mentre la seconda ha una scala di 2.5 V/div ed è relativa al segnale di comando del Gate. Queste differenze di scala sono state scelte per evidenziare la presenza di *ringing* su entrambe le tracce.

Assicuratosi che il sistema funzioni correttamente e sia in grado di fornire la tensione desiderata in uscita, si è proceduto a effettuare un test erogando corrente. Come carico si è scelto di inserirne uno puramente resistivo, cioè un reostato regolabile. In basso è presente un'immagine simile a 3.6, ma con i due alimentatori invertiti. Inoltre, mentre nel primo circuito la pinza amperometrica era visibile sotto l'oscilloscopio, in questa configurazione la pinza è posizionata sul cavo di uscita per misurare la corrente che attraversa il carico, anche se non è visibile nella figura 3.8.

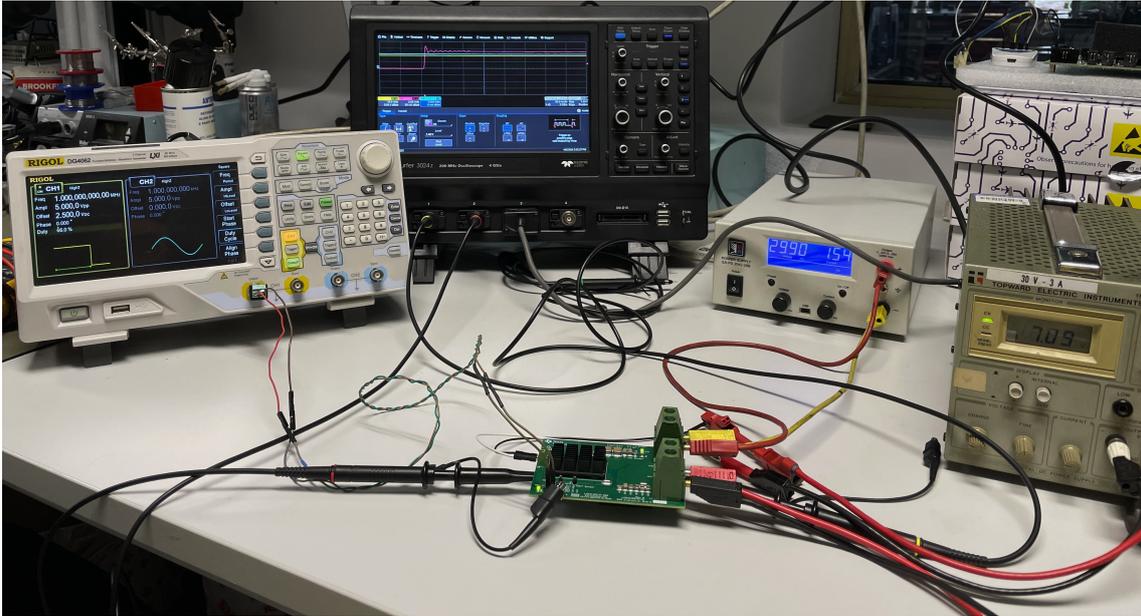


Figura 3.8: Circuito per Erogazione di Corrente

Si osserva che l'alimentatore più a destra dia una tensione di 7 V, mentre quello più interno fornisce una tensione al lato di potenza di circa 30 V ed una corrente di 1.5 A. Per poter erogare una tensione di 20 V è stato necessario impostare un Duty del 66%. Infatti, dal generatore di segnale si nota che la frequenza di commutazione è mantenuta a 1 MHz ma il Duty è del 66%.

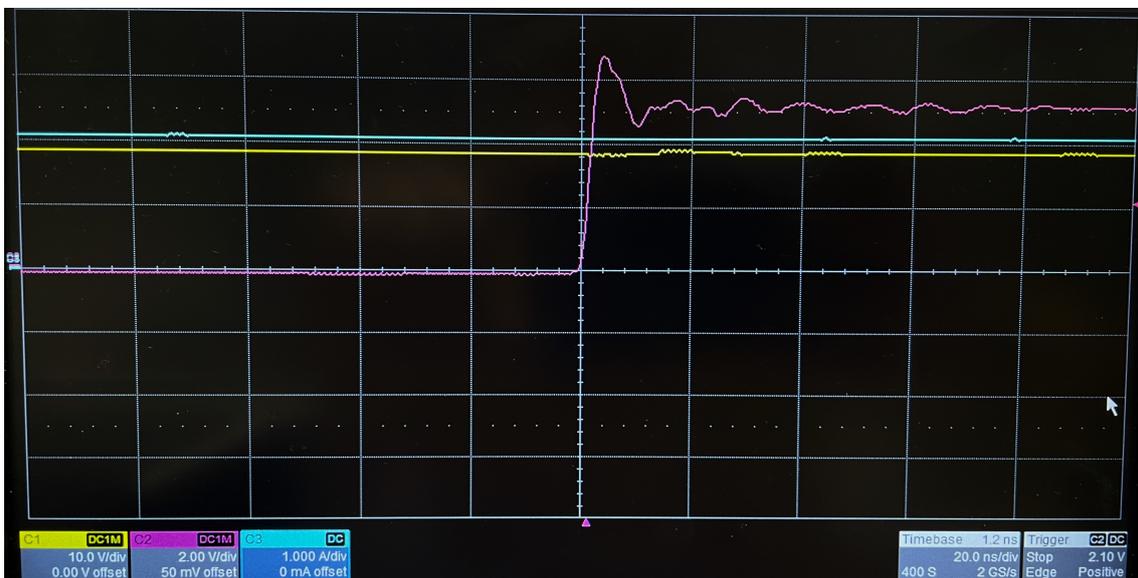


Figura 3.9: Traccia con Erogazione di Corrente

Le tracce misurate dall'oscilloscopio in questo caso sono tre. La prima in giallo (con una scala di 10 V/div) è rappresentativa della tensione in uscita al carico, la quale risulta essere poco sotto il valore di 20 V. La seconda traccia, quella in rosa è sempre una delle due tensioni di comando dei Gate. Mentre in azzurro si ha la

mura di corrente effettuata con la pinza amperometrica, la scala in questo caso è di $1 A/div$, per cui adesso sul carico stiamo erogando poco più di due ampere di corrente.

Quest'ultima traccia è abbastanza piatta grazie alla presenza dell'induttore in uscita di dimensioni notevoli. La carica magnetica accumulata dall'induttore è sufficiente a garantire una continuità nella corrente anche durante la commutazione, configurandosi così in modalità di conduzione continua *CCM* (*Continuous Conduction Mode*). In questa modalità, la corrente non raggiunge mai il valore nullo durante le commutazioni.

Rispetto alle precedenti immagini, dove la scala tempi era più ridotta, qui il fenomeno di ringing osservato precedentemente sulla tensione di uscita sembra attenuato, anche alla presenza di un carico un uscita. Si potrebbe affermare che la scala temporale ridotta evidenzi meno questo fenomeno, ma anche la presenza del carico contribuisce a migliorare le prestazioni del sistema.

3.3 Modulazione Tramite Codice di Controllo

In questo capitolo si affronta la commutazione dei componenti in modo indipendente per i due GaN. Questo è possibile solo dopo aver completato le operazioni di saldatura e dissaldatura sui componenti della scheda, come spiegato già nel capitolo precedente, cioè nella sezione *Commutazione Indipendente* (vale a dire la 2.3.1). Per lavorare con questo tipo di sistema è necessaria una generazione dei segnali *PWM* abbastanza precisa e sicura. Un modo efficace per generare questi segnali è utilizzare una Nucleo Board, una scheda che integra tutti i sistemi di comunicazione e un microcontrollore capace di trasmettere e ricevere segnali dall'esterno.

3.3.1 Nucleo Board STM

La Nucleo scelta per far commutare questi GaN è quella della ST Microelectronics, in particolare si è scelto la nucleo che si propone nella figura in basso:

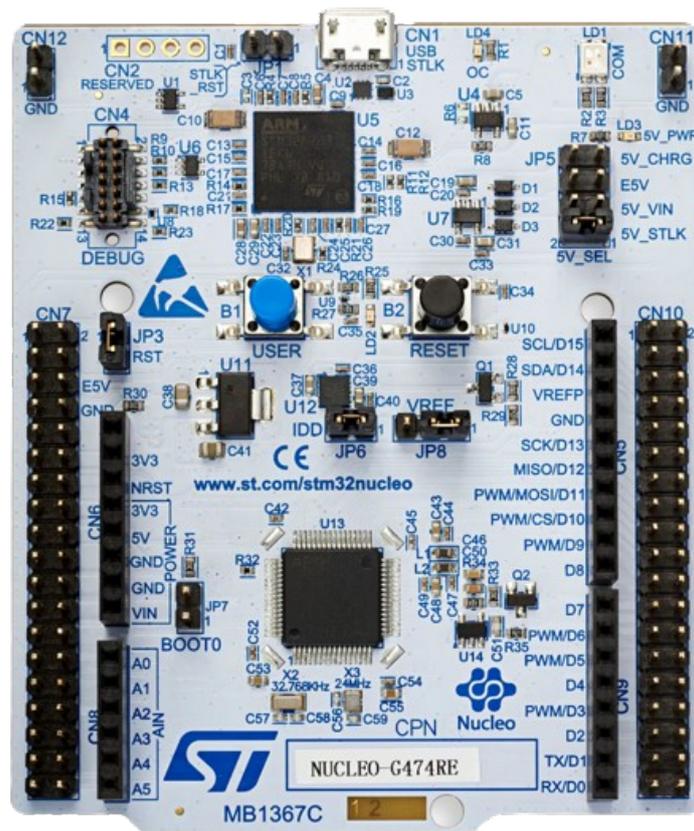


Figura 3.10: Nucleo Board STM32G474RE da 64 pin [22]

La Board è composta da diversi componenti e connettori. Nella parte superiore si può distinguere un'area dedicata alla comunicazione, cioè quella che dall'altro si arresta ai due bottoni. In quest'area si trova un Microcontrollore dedicato alla sola comunicazione con l'esterno tramite una porta *micro-USB*. Scendendo sono

presenti due bottoni, uno riservato al *RESET* del Micro, considerabile come un bottone di emergenza per la scheda, ed in blu invece si ha il bottone *USER* utile per interagire con la scheda dall'esterno. Il componente *U13* è il Microcontrollore di nostro interesse, quello che genera i segnali di comando dei due GaN. Questi segnali vengono portati all'esterno della scheda tramite gli Header che sono presenti sui lati della scheda (i *CN7* e *CN10*).

Di principale interesse è il Microcontrollore montato sulla scheda e le due prestazioni in frequenza. Il Micro in questione fa parte della famiglia del *G4* con un processore Cortex M4, della scheda in questione si utilizzerà una piccolissima percentuale delle sue potenzialità, dato che si sfrutteranno soltanto due pin per l'uscita dei segnali e uno dei timer di cui è dotato. Il timer in questione è uno dei motivi principali della scelta di questa famiglia di Microcontrollori, nello specifico si fa riferimento al **HRTIM**, di cui si parla più approfonditamente nella prossima sezione.

HRTIM

L'acronimo **HRTIM** sta a significare *High-Resolution Timer*, cioè un timer ad alta risoluzione. Questo Timer è una caratteristica avanzata presente in alcune famiglie di microcontrollori STM32 di STMicroelectronics. Progettato per applicazioni che richiedono un controllo preciso e ad alta frequenza, l'HRTIM offre una serie di funzionalità che lo rendono ideale per settori come il controllo motore, i convertitori di potenza e i sistemi di commutazione. L'HRTIM è un modulo timer estremamente flessibile e potente, capace di gestire segnali di temporizzazione con una risoluzione molto elevata. La sua capacità di operare con una risoluzione dell'ordine delle centinaia di picosecondi permette di generare e controllare segnali PWM con un'accuratezza eccezionale, migliorando l'efficienza e la performance complessiva del sistema. L'HRTIM è composto da diversi sotto-moduli che cooperano per fornire una funzionalità completa di temporizzazione e controllo:

1. Unità di Temporizzazione

- L'unità di temporizzazione è il cuore dell'HRTIM. Questa unità include contatori ad alta risoluzione che possono essere configurati per operare a diverse frequenze e risoluzioni. La presenza di contatori multipli permette di gestire diversi canali in modo indipendente o sincronizzato.

2. Moduli PWM

- Ogni modulo PWM è responsabile della generazione dei segnali PWM. Questi moduli possono essere configurati per produrre segnali con diversi Duty Cycle e frequenze, permettendo un controllo preciso e flessibile.

3. Interfacce di Comunicazione

- L'HRTIM è dotato di interfacce di comunicazione che permettono al microcontrollore di inviare e ricevere segnali di controllo e feedback. Queste interfacce facilitano l'integrazione dell'HRTIM con altri componenti del sistema.

4. Unità di sincronizzazione

- La sincronizzazione è fondamentale per il funzionamento coordinato dei diversi moduli dell'HRTIM. L'unità di sincronizzazione gestisce gli eventi e le interrupt, assicurando che tutti i componenti operino in modo coerente.

L'HRTIM offre una serie di opzioni avanzate di configurazione che permettono di adattarlo all'applicazione. L'HRTIM supporta la modalità di commutazione indipendente, che consente il controllo separato di più uscite *PWM*. Questa modalità è particolarmente utile in applicazioni che richiedono un controllo preciso e distinto di diversi canali. Inoltre, l'HRTIM include la modalità di sincronizzazione, che permette di coordinare i segnali tra vari moduli, anche esterni alla scheda.

Un'altra caratteristica avanzata dell'HRTIM riguarda la gestione delle interrupt. È possibile configurarle (le interrupt) per gestire eventi critici, assegnando loro diverse priorità. Questo consente al sistema di rispondere in modo appropriato e tempestivo ai vari tipi di eventi, migliorando la reattività e l'affidabilità complessiva del sistema.

Per migliorare ulteriormente la qualità dei segnali generati, l'HRTIM offre opzioni di filtraggio. Questi filtri sono progettati per ridurre il rumore e le interferenze, assicurando che i segnali *PWM* siano il più possibile puliti e precisi. Questo è particolarmente importante in applicazioni dove la qualità del segnale è cruciale per le prestazioni del sistema.

L'HRTIM rappresenta una soluzione potente e versatile per le applicazioni che richiedono un controllo temporale ad alta precisione. Grazie alla sua alta risoluzione, flessibilità operativa e capacità di integrazione con altre periferiche, l'HRTIM si rivela uno strumento indispensabile per migliorare l'efficienza e la performance di sistemi complessi. Sebbene la sua implementazione richieda una conoscenza approfondita delle sue funzionalità, essa offre vantaggi significativi in termini di precisione e controllo, contribuendo a realizzare sistemi avanzati e altamente performanti.

Per dare un'idea di come questo timer funzioni si può iniziare guardando l'immagine proposta sotto:

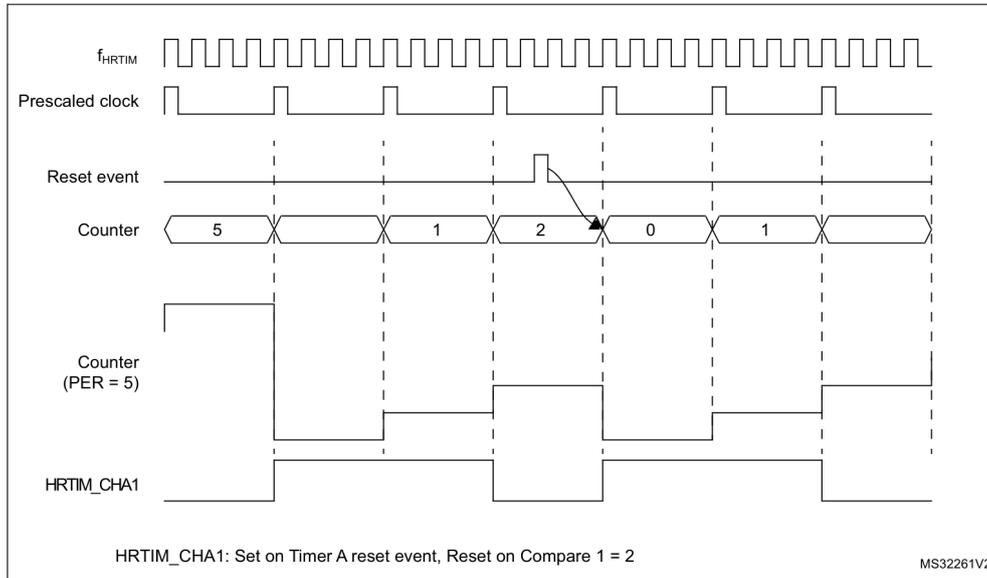


Figura 3.11: Scherma Funzionamento HRTIM [20]

Per descrivere gli elementi presenti nell'immagine, partiamo dall'alto. Il primo elemento è f_{HRTIM} , ossia la frequenza operativa del timer. Questa frequenza rappresenta la minima unità di tempo discreta che possiamo visualizzare. Nel nostro sistema, il timer funziona a una frequenza di 170 MHz , che corrisponde a un intervallo di circa 5.8 ns . Questo significa che ogni tick del timer avviene ogni 5.8 nanosecondi, fornendo una risoluzione temporale molto fine.

Il secondo elemento è il *Prescaled clock*. Questo permette di dividere il clock principale in più parti, riducendo la frequenza operativa. Ciò è utile quando non è necessaria una precisione temporale così elevata. Ad esempio, se abbiamo bisogno di una frequenza inferiore per sincronizzare eventi a intervalli di tempo più lunghi, possiamo usare un prescaler per adattare il clock alle nostre esigenze specifiche.

Il *Counter* è la componente che tiene traccia del numero di eventi, contando quante volte il *Prescaled clock* ha dato un tick, cioè il counter incrementa ogni volta che il prescaled clock genera un segnale.

Il *Reset event* è l'evento che azzerà il *Counter*. Questo può essere configurato per accadere a intervalli specifici o in risposta a determinati segnali esterni, garantendo che il conteggio riparta da zero in modo controllato.

Nel caso specifico dell'immagine, il segnale di output, denominato *HRTIM_CHA1* è alto solo per segnali che sono compresi tra 0 e 1. Al di fuori di questo intervallo, il segnale di output è nullo. L'immagine proposta in basso chiarisce ulteriormente il motivo di questo comportamento del segnale di output.

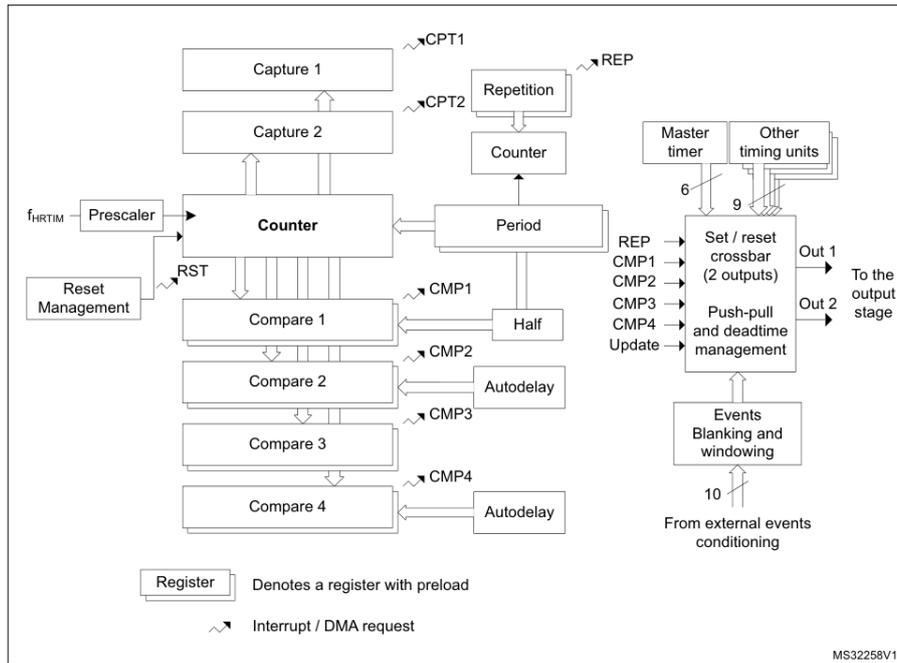


Figura 3.12: Scherma Funzionamento HRTIM [23]

In questa figura sulla sinistra è presente è da considerarsi come ingresso il timer f_{HRTIM} , il quale passa per il *Prescaler*. Questo valore prescalato viene poi passato al *Counter* che da il suo riferimento ai diversi comparatori (*Compare 1...4*). Questi comparatori confrontano il valore del counter con un valore preimpostato e, quando questi valori coincidono, generano un segnale di uscita. La modalità di confronto e la generazione del segnale possono essere configurate in fase di setup, permettendo di adattare il comportamento del sistema alle esigenze specifiche dell'applicazione. I comparatori in generale in uscita forniscono il segnale $CMP1...4$. Quest'ultimo viene condizionato e passando per altri condizionamenti prima di dare un output. Uno degli elementi chiave in quest'ultima fase è il *Dead Time*, che introduce un ritardo per evitare che i segnali di commutazione causino cortocircuiti nei circuiti di potenza. Dopo aver attraversato questi stadi di condizionamento, il segnale finale viene generato come valore di Output.

L'immagine chiarisce visivamente il flusso del segnale dall'ingresso del timer f_{HRTIM} , attraverso il prescaler e il counter, fino ai comparatori e ai condizionamenti finali, illustrando come ogni fase contribuisca alla generazione del segnale di uscita.

Un elemento che non è stato ancora menzionato è l'utilizzo del conteggio del timer. Per questo timer particolare, viene utilizzata la modalità a dente di sega, come mostrato nella figura della pagina seguente.

Il dente di sega, ovvero il *Counter*, viene confrontato con il valore *Compare*, generando un segnale in cui il valore di *Compare* è maggiore di quello del *Counter*. Il primo canale produce un'uscita pari al risultato del confronto, mentre il secondo

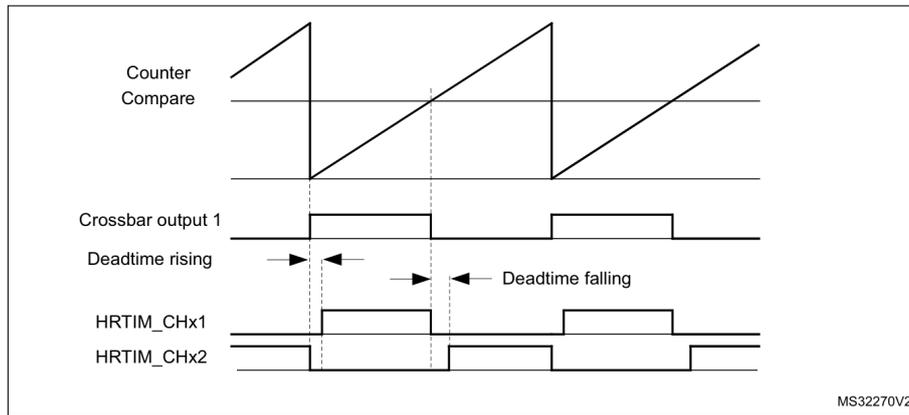


Figura 3.13: Rappresentazione Funzionamento Counter HRTIM [20]

canale genera il suo complementare. In questo contesto, vengono aggiunti due diversi segnali di *Dead Time* sia per il primo che per il secondo canale. Naturalmente quello proposto solo di un esempio; analogamente, l'aggiunta di un differente *Dead Time* è da considerarsi un esempio.

Configurazione Nucleo Board

Uno dei modi più efficaci per programmare i pin e scrivere codice per la Nucleo Board è utilizzare STM32CubeIDE, il programma fornito da STMicroelectronics. STM32CubeIDE è una suite di sviluppo integrata (IDE) che offre una soluzione completa per la programmazione e il *Debug* dei Microcontrollori STM32. Questo programma, essendo open source, è disponibile gratuitamente per gli sviluppatori.

STM32CubeIDE presenta un'interfaccia utente semplice e intuitiva, che facilita l'accesso alle varie funzionalità del programma. È possibile configurare i pin, scrivere codice, compilare e caricare programmi sul microcontrollore con estrema facilità. Uno dei punti di forza di STM32CubeIDE è la sua integrazione con STM32CubeMX, uno strumento grafico che consente di configurare e generare il codice di inizializzazione del microcontrollore. Questa integrazione permette di impostare i parametri hardware, come i pin e le periferiche, attraverso un'interfaccia grafica, generando automaticamente il codice necessario per l'inizializzazione. Il programma supporta la programmazione e il *debugging* tramite *ST-Link*, un'interfaccia hardware che consente di comunicare direttamente con il microcontrollore. Questo permette agli sviluppatori di caricare il codice e di eseguire operazioni di *Debug* in modo semplice e rapido. Inoltre, è possibile programmare la Nucleo Board direttamente tramite USB, senza necessità di hardware aggiuntivo. Questo rende il processo di sviluppo più semplice e accessibile, permettendo di iniziare a programmare immediatamente dopo aver collegato la scheda al computer. Gli strumenti di *debugging* avanzati inclusi nel programma permettono di analizzare il comportamento del codice in tempo

reale. Si ha la possibilità di impostare Breakpoint, eseguire il codice passo-passo e monitorare le variabili, facilitando l'identificazione e la risoluzione dei bug. L'IDE supporta diversi linguaggi di programmazione, tra cui C e C++.

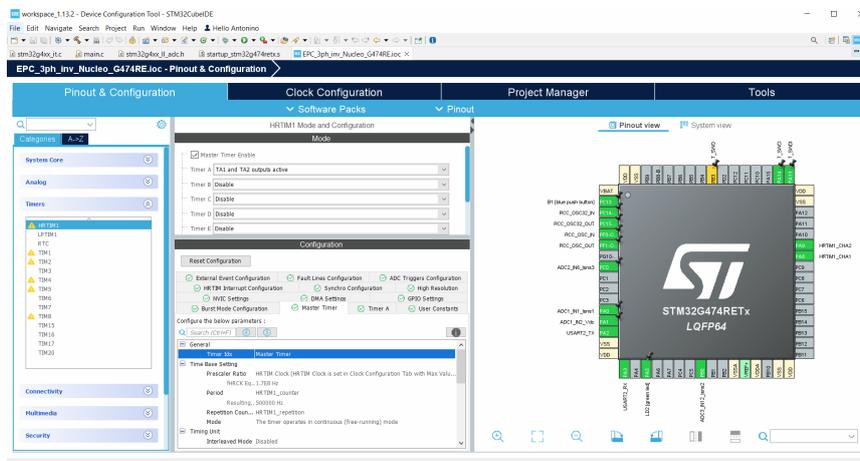


Figura 3.14: Schermata Interfaccia Configurazione Pin

Sulla destra dell'immagine 3.14 è presente una rappresentazione del microcontrollore, con la quale è possibile interagire per modificare le configurazioni dei pin. Un singolo pin può essere configurato per svolgere diverse funzioni: può essere utilizzato come ingresso o uscita, come timer, convertitore o comparatore (ovviamente non tutti i pin possono svolgere tutte le possibili funzioni). Il principale vantaggio di questo programma risiede nella possibilità di selezionare il tipo di pin osservando fisicamente la sua posizione e configurarlo direttamente dalla schermata sulla sinistra. Questa interfaccia intuitiva rende il processo di programmazione del microcontrollore molto più semplice e rapido.

sempre in questa immagine sono visibili le impostazioni relative all'HRTIM, che possono sembrare piuttosto complesse. Tuttavia, grazie al supporto del Datasheet e del Reference Manual, la comprensione delle varie e possibili configurazioni risulta facilitata. Questi documenti forniscono dettagliate informazioni tecniche che aiutano a navigare tra le molteplici opzioni di configurazione, rendendo il lavoro con l'HRTIM più gestibile.

La combinazione di una rappresentazione visiva del microcontrollore e delle dettagliate risorse di documentazione permette agli sviluppatori di configurare e ottimizzare i pin e le funzionalità del microcontrollore in modo efficiente, migliorando sia la precisione che la velocità del processo di sviluppo.

Nella destra dell'immagine 3.15 è presente un ingrandimento dei pin selezionati come pin di uscita dell'HRTIM. A sinistra, invece, si trovano le impostazioni del Master Timer, che rappresentano le configurazioni generali di questo timer. In questa sezione si ritrovano parte delle configurazioni mostrate in precedenza, cioè il modo in cui viene utilizzato il *Prescaler* in base al valore di frequenza equivalente

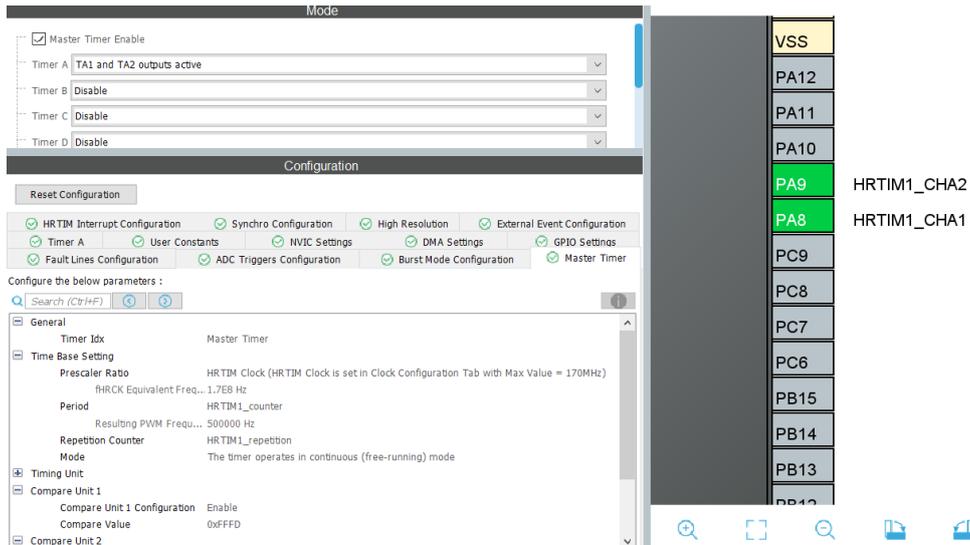


Figura 3.15: Schermata Configurazione *Master Timer*

che in questo caso è di $1.7E8\text{ Hz} = 170\text{ MHz}$. Invece il periodo viene passato dall'esterno come costante (in particolare dal *User Constants*). In questo caso, la frequenza desiderata per la commutazione è di 500 kHz , un parametro specifico per uno dei test che verranno mostrati successivamente. Si notano in fondo alla lista i due *Compare Unit*, questi fanno riferimento ad un valore, in questo caso viene scelto il fondo scala.

Nella figura che segue si vede nello specifico parte delle possibili impostazioni che riguardano i singoli time, cioè i timer che vanno dalla *A...F*.

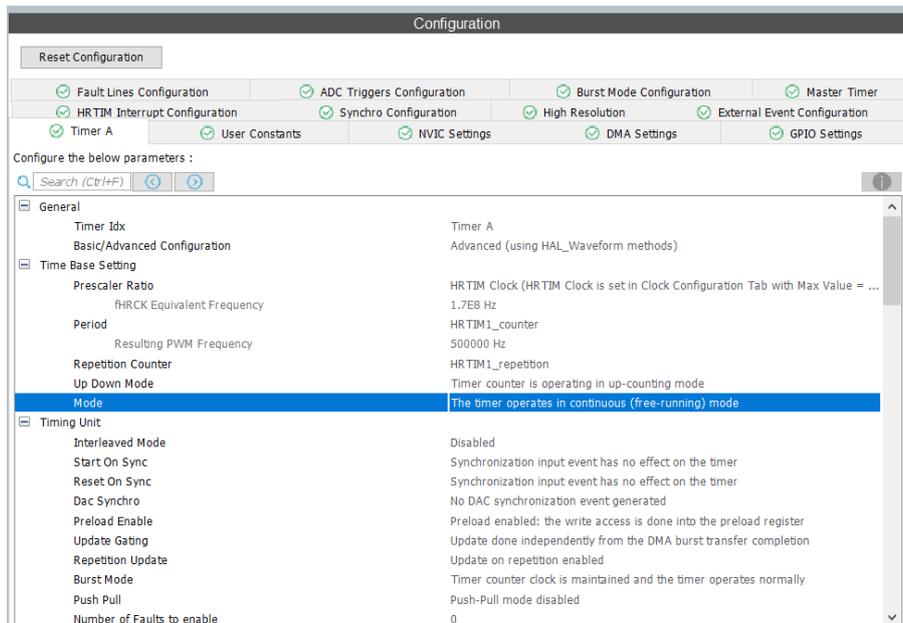


Figura 3.16: Schermata Configurazione Timer A, Pt. 1

Sotto si riportano ancora alcune possibili configurazioni, nello specifico si attengono le configurazioni del Dead Timer

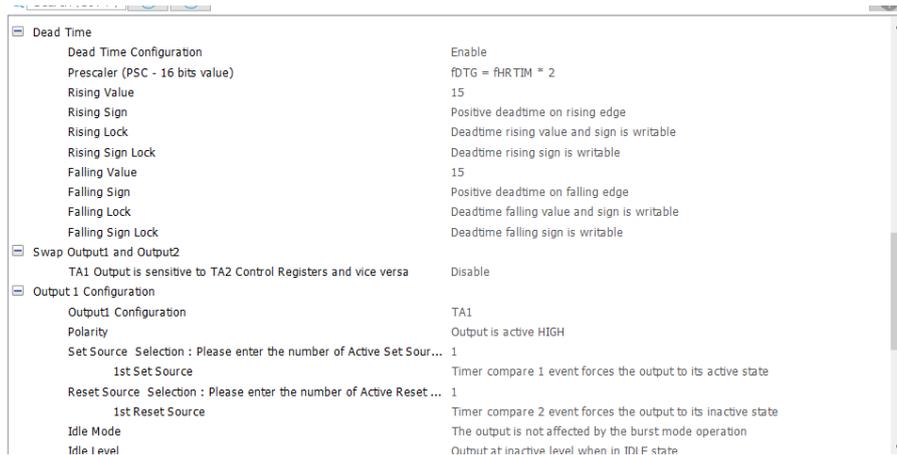


Figura 3.17: Schermata Configurazione Timer A, Pt. 2

Da quest'ultima immagine si può vedere come è possibile dare delle impostazioni specifiche al segnale di output. Inoltre queste tipologie di configurazioni sono differenti per ogni output, cioè quelle che diamo al *CHA1* possono essere diverse da quelle date al *CHA2*. Oltre alle impostazioni del Timer vanno configurati anche i pin relativi al bottone *USER*, Watchdog Timer, NVIC, etc...

Codice di Controllo

Una volta concluse le fasi di configurazione dei pin vengono automaticamente generati dei codici C, relativi alla programmazione e configurazione dei pin del Micro e un file dove può essere inserito il codice di controllo. In realtà il codice di controllo potrebbe essere inserito in diverse parti del gruppo di file generati, ma solitamente viene inserito nel file, quello con desinenza *.it.c* cioè il file che viene eseguito ogni interrupt. In basso si ha una rappresentazione delle cartelle e dei file che vengono creati automaticamente

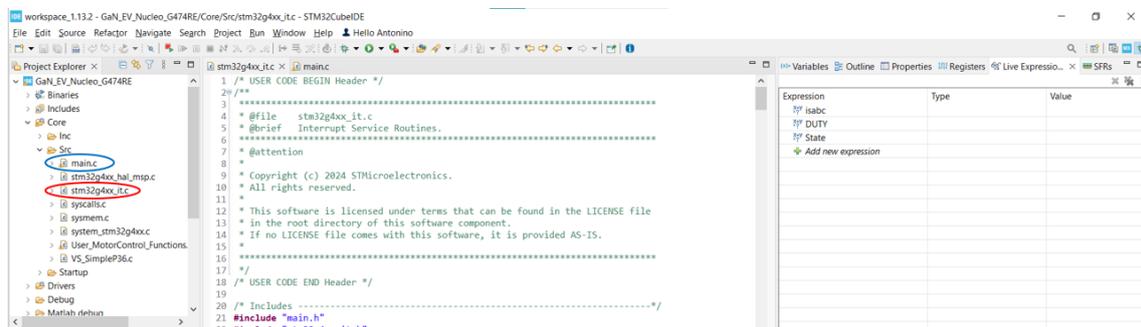


Figura 3.18: Schermata Indicativa File Generati

Viene cerchiato in blu il nome del file relativo a tutte le impostazioni dei pin e le configurazioni del sistema, mentre in rosso vi è il file che è relativo al codice di controllo del sistema. Inoltre in questa schermata di vedono a destra anche due

variabili utilizzate all'interno del codice per controllarne lo stato. In basso, invece, vi è parte del codice di configurazione che il programma scrive in autonomia, riducendo notevolmente il lavoro di scrittura del codice. Si consideri che il codice si estende sino alla riga 585 ed è relativo alla sola configurazione del HRTIM.

```

423  */
424  static void MX_HRTIM1_Init(void)
425  {
426  {
427  /* USER CODE BEGIN HRTIM1_Init 0 */
428
429  /* USER CODE END HRTIM1_Init 0 */
430
431  HRTIM_ADCTriggerCfgTypeDef pADCTriggerCfg = {0};
432  HRTIM_TimeBaseCfgTypeDef pTimeBaseCfg = {0};
433  HRTIM_TimerCfgTypeDef pTimerCfg = {0};
434  HRTIM_CompareCfgTypeDef pCompareCfg = {0};
435  HRTIM_TimerCtlTypeDef pTimerCtl = {0};
436  HRTIM_DeadTimeCfgTypeDef pDeadTimeCfg = {0};
437  HRTIM_OutputCfgTypeDef pOutputCfg = {0};
438
439  /* USER CODE BEGIN HRTIM1_Init 1 */
440
441  /* USER CODE END HRTIM1_Init 1 */
442  hrtim1.Instance = HRTIM1;
443  hrtim1.Init.HRTIMInterruptRequests = HRTIM_IT_NONE;
444  hrtim1.Init.SyncOptions = HRTIM_SYNCOPTION_NONE;
445  if (HAL_HRTIM1_Init(&hrtim1) != HAL_OK)
446  {
447    Error_Handler();
448  }
449  if (HAL_HRTIM1_DLLCalibrationStart(&hrtim1, HRTIM1_CALIBRATIONRATE_3) != HAL_OK)
450  {
451    Error_Handler();
452  }
453  if (HAL_HRTIM1_PollForDLLCalibration(&hrtim1, 10) != HAL_OK)
454  {
455    Error_Handler();
456  }
457  pADCTriggerCfg.UpdateSource = HRTIM_ADCTRIGGERUPDATE_MASTER;
458  pADCTriggerCfg.Trigger = HRTIM_ADCTRIGGEREVENT13_TIMER_A_PERIOD;
459  if (HAL_HRTIM1_ADCTriggerConfig(&hrtim1, HRTIM1_ADCTRIGGER_1, &pADCTriggerCfg) != HAL_OK)
460  {
461    Error_Handler();
462  }
463  if (HAL_HRTIM1_ADCPostScalerConfig(&hrtim1, HRTIM1_ADCTRIGGER_1, 0x0) != HAL_OK)
464  {
465    Error_Handler();
466  }
467  pADCTriggerCfg.Trigger = HRTIM_ADCTRIGGEREVENT24_TIMER_A_PERIOD;
468  if (HAL_HRTIM1_ADCTriggerConfig(&hrtim1, HRTIM1_ADCTRIGGER_2, &pADCTriggerCfg) != HAL_OK)
469  {
470    Error_Handler();
471  }

```

Figura 3.19: Schermata Codice Configurazione HRTIM

Parlando invece del codice di controllo, è buona norma dividere il file in più parti in modo di ridurre il tempo d'esecuzione dell'*ISR* (Interrupt Service Routine). Questa divisione dei file viene fatta per agevolare la anche la risoluzione di eventuali Bug ed anche per inclusione alcune funzioni che vengono anche usate anche in questo controllo, l'inclusione di parte di questi file si intravedono nella figura 3.18). Tra questi file inclusi si ha: il file delle variabili di sistema (cioè quel file in cui vengono dichiarate le variabili che vengono successivamente utilizzate per il codice di controllo), il file delle strutture delle variabili (dove vengono definite anche le strutture di come possono essere scritte alcune tipologie di variabili), quello delle funzioni utilizzate, etc...

Per comodità alcune variabili che vengono utilizzate temporaneamente possono comunque essere definite dentro il codice di controllo stesso. Per esempio è così per la variabile *DUTY* che si vedrà in seguito. Essendo comunque un codice scritto in C, le variabili quando vengono dichiarate devono essere definite per tipologia.

Il codice utilizzato per il controllo del sistema segue l'iter dello *State Machine*, cioè della macchina a stati. Questa configurazione permette di poter lavorare in sicurezza e passare da uno stato di lavoro ad un altro in modo controllato e sicuro. Per esempio si vedrà che per passare dallo stato di *ERROR* a quello di *START* è necessaria la condizione per cui la variabile *Go* sia diversa da zero. Quest'ultima si

è deciso che sia diversa da zero solo nel caso in cui viene premuto il pulsante blu, cioè il pulsante *USER*.

```

262
263
264
265 // Read Button State
266 if(((GPIOC->IDR)& (1<<13))==0 && Go_flag==1){
267     Go = 1.0f; // Go Button
268     Go_flag=0;
269 }
270 else Go = 0.0f;
271 if ((GPIOC->IDR)& (1<<13)) Go_flag=1;
272

```

Figura 3.20: Schermata Codice Passaggio di Stato

Il codice proposto sopra permette quindi di portare ad 1 a 0 e viceversa, la variabile *Go*, questo è possibile tramite una doppia funzione *if*. Come condizione per il cambio di stato da 0.0f (il valore di 0 per cui viene definito una variabile float) a 1.0f, c'è un *and* logico rappresentato dal " && ". Questo *and* stabilisce un passaggio dentro l'*if* solo nel caso in cui entrambe le condizioni siano vere, nel primo caso si verifica se il pulsante *USER* sia stato premuto, cioè si controlla il registro *IDR* (Input Data Register) nella posizione relativa al pin scelto per il pulsante (in questo caso vincolato dalle scelte progettuali della scheda. mentre la seconda condizione è un flag che permette di tenere conto del fatto che il pulsante sia stato premuto una sola volta, cioè se il pulsante dovesse essere premuto per più iterazioni del *ISR* allora non rientriamo dentro l'*if*. Se la condizione non è rispettata rientriamo dentro l'*else* portando a 0 il *Go*.

```

274 switch(State){
275
276 case ERROR:
277
278     HRTIM1->sCommonRegs.OENR |= (3 << 0) | (3<<2) | (3<<6); // Enable output 1 & 2 timer A
279     DUTY = 0.0f;
280
281     if (Go){
282         State=START;
283
284         Go=0;
285     }
286
287     break;

```

Figura 3.21: Schermata Codice Stato *ERROR*

Il codice quando viene eseguito la prima volta o quando viene premuto il bottone di *RESET*, cioè si riporta il sistema a come se fosse eseguito per la prima volta, entra nello stato di *ERROR*. In questo vengono eseguite delle righe di codice fondamentali per poter iniziare a commutare. In particolare è presente alla riga 278, il codice relativo all'attivazione dell'output del timer. poco più in basso invece è presente la parte relativa al passaggio allo stato *START* eseguito anche questa volta tramite un

semplice `if`. Quindi se il bottone non viene premuto il controllo rimane nello stato di errore e non viene generato alcun segnale di comando per i due dispositivi.

Nel momento in cui viene premuto il pulsante, il codice presente nell'immagine 3.20 cambia il valore della variabile `Go`, quindi una volta entrato dentro lo `Switch` e dentro l'`ERROR` il valore dello `State` non sarà più quello dell'`ERROR` ma dello `START`.

```

288     case START:
289
290         duty_abc.a = DUTY;
291
292         if (duty_abc.a<0.0001) duty_abc.a=0;
293         if (duty_abc.a>=0.999)
294             {
295                 HRTIM1->sTimerxRegs[0].CMP1xR=0;
296                 HRTIM1->sTimerxRegs[0].CMP2xR=0xFF7;// never reset
297             }
298         else
299             {
300                 half_period=duty_abc.a*TIMER_A_ARR_Value_half;
301
302                 HRTIM1->sTimerxRegs[0].CMP1xR=(uint32_t)(TIMER_A_ARR_Value_half-half_period);
303                 HRTIM1->sTimerxRegs[0].CMP2xR=(uint32_t)(TIMER_A_ARR_Value_half+half_period);
304             }
305
306     }

```

Figura 3.22: Schermata Codice Stato *START*

In questo caso, la struttura del sistema è stata progettata per una commutazione a tre gambe. Infatti, la variabile `duty_abc` contiene al suo interno tre componenti, richiamate tramite una desinenza, come ad esempio `.a`. Il *Duty Cycle* con cui opera il sistema viene passato come variabile dall'esterno, come illustrato nella figura 3.18. Il valore di `DUTY` viene inizialmente impostato a 0 e viene reimpostato a 0 ogni volta che il sistema entra nello stato di `ERROR`.

Quando si attiva la modalità di *Debug*, è possibile modificare il valore della variabile tramite la sezione dedicata. Per prevenire eventuali errori nella gestione del *Duty*, viene applicata una particolare tecnica di "saturazione". Infatti, quando il valore del *Duty* raggiunge valori vicini allo 0 o al 1, possono verificarsi errori che potrebbero compromettere le funzionalità del sistema. Per questo motivo, i valori vengono saturati in modo specifico per evitare tali problemi.

Nel primo caso, il primo `if` azzerà i valori che, seppur vicini, non sono esattamente 0.0f. Il secondo `if` si riferisce alla situazione in cui ci si avvicina al valore unitario. È qui che si generano i valori di confronto, ovvero quelli dei blocchi *Compare* presenti nell'immagine 3.12. In particolare, nel secondo dei due casi proposto il confronto avviene con il valore nullo, il che significa che durante il confronto l'output del blocco *Compare* sarà sempre maggiore di zero per il GaN alto e viceversa per il basso. Il secondo caso, invece, il confronto avviene con il valore di fondo scala, valore mostrato nella parte inferiore dell'immagine 3.15, in questo caso il valore di comando del dispositivo alto del dispositivo non sarà mai maggiore di zero.

Nel caso in cui non si verifichino le condizioni precedentemente descritte, il valore di *DUTY* viene prima moltiplicato per la metà del valore della forma d'onda a triangolo. Questa operazione è necessaria poiché l'*HRTIM* utilizza timer a dente di sega, come evidenziato nella figura 3.13. Pertanto, trattiamo il sistema come se fosse basato su una forma d'onda triangolare, ma adattiamo il calcolo del *Duty* per un sistema a dente di sega.

In dettaglio, consideriamo la metà del periodo della forma d'onda a triangolo, definita come `TIMER_ARR_Value_half`. Questo valore viene moltiplicato per il *Duty*, ottenendo il valore `half_period`. Il risultato di questa moltiplicazione rappresenta la quota del dente di sega con cui vogliamo confrontarci.

Infine, per generare il segnale di comparazione per il GaN alto, sottraiamo `half_period` dalla metà del periodo della forma d'onda a triangolo. Questo sposta la linea tratteggiata, indicata come *Compare 1*, come mostrata nella figura sottostante.

Nel caso in cui il valore del *Duty* si avvicini a 1, la linea di confronto *Compare 1* si abbassa, incrementando il valore di `HRTIM_CHA1`. Questo è l'opposto di quanto illustrato nella figura 3.13, in cui il valore in output è diverso da zero solo quando *Compare 1* è maggiore del dente di sega. Analogamente, ma con segno opposto, avviene per `HRTIM_CHA2`, relativo al segnale del comando del dispositivo basso.

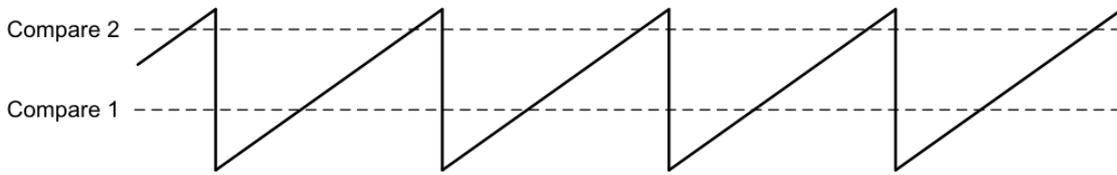


Figura 3.23: Dente di sega e *Compare* [20]

Successivamente, forniamo ai comparatori i due valori del *Duty* in formato esadecimale. Questa operazione è necessaria per garantire che i valori siano compatibili con il funzionamento dei comparatori stessi, che lavorano con timer a dente di sega. Questi due ultimi segnali sono quelli che vengono inviati comando ai due Gate Driver per l'accensione e lo spegnimento dei GaN.

3.3.2 Prove Sperimentali

Per questo sistema, si è deciso di adottare precauzioni aggiuntive rispetto alla precedente configurazione, inserendo dei condensatori elettrolitici all'ingresso del lato alta tensione. Queste precauzioni permettono di stabilizzare la tensione in modo più accurato rispetto al solo gruppo di condensatori ceramici. Nella figura sottostante viene mostrata la configurazione con i due condensatori elettrolitici.

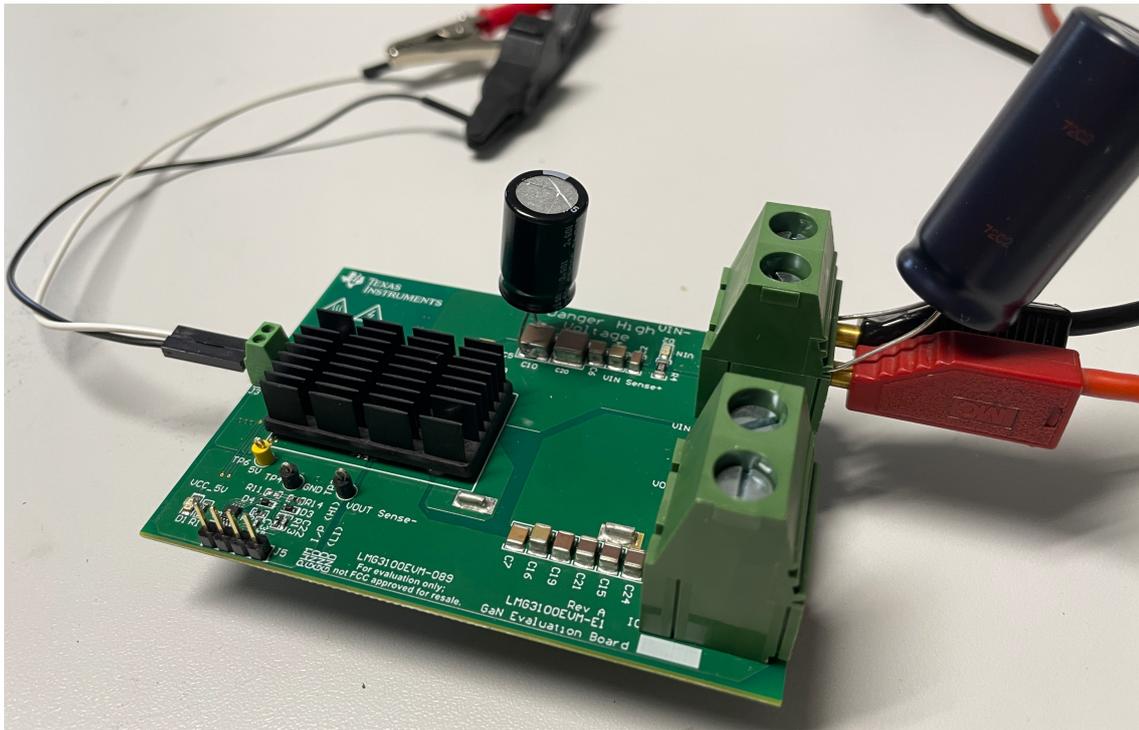


Figura 3.24: Evaluation Board con Elettrolitici

Il condensatore più piccolo in dimensioni è stato saldato per comodità, su di un condensatore ceramico, inserendolo in parallelo. Quello più grande, invece, è collegato esternamente tramite una connessione alla morsettiere. Entrambi i condensatori sono da 50 V, mentre per quanto riguarda le loro capacità sono differenti. Il primo di cui si è parlato è da $470 \mu F$, mentre il secondo è da $2200 \mu F$. È importante notare che questi due condensatori devono essere inseriti nel circuito con la polarità corretta, poiché consentono il passaggio della tensione solo in una direzione.

Per quanto riguarda invece la connessione con la Nucleo, in basso viene mostrata la soluzione adottata. Nell'immagine non è rappresentata esattamente la Nucleo utilizzata, ma la struttura illustrata è identica a quella effettivamente impiegata per le prove.

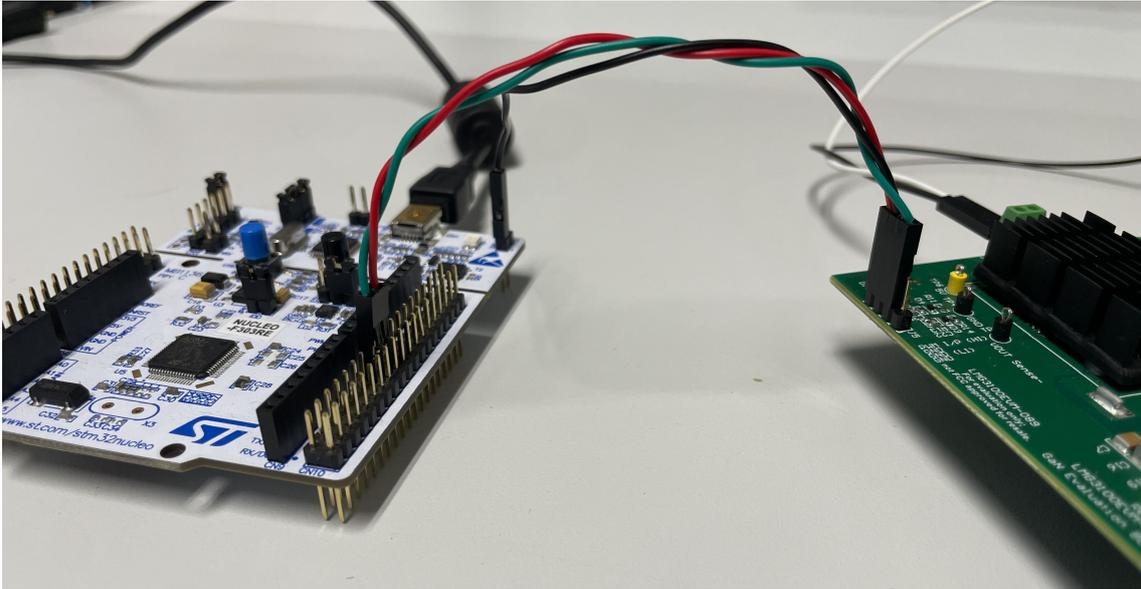


Figura 3.25: Evaluation Board Connessa alla Nucleo

Per la connessione è stato realizzato un connettore a tre fili, in cui il cavo rosso e il cavo verde sono utilizzati rispettivamente per il comando del dispositivo alto e per il dispositivo basso. Il cavo nero, invece, è il riferimento di Ground. Sulla Evaluation Board vengono utilizzati rispettivamente i pin 4, 2 e 3 del connettore *J5*. Per la scheda Nucleo, viene utilizzato il connettore *CN10*. Di seguito sono mostrati due immagini relative ai pin della Nucleo e alle possibili configurazioni degli stessi.

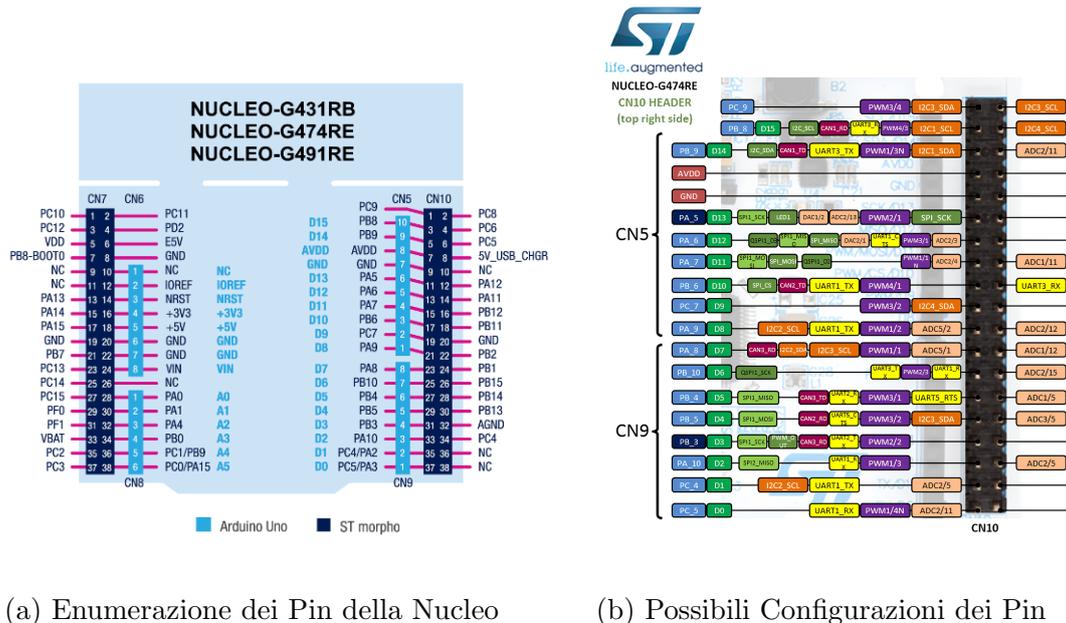


Figura 3.26: Pin e configurazione della Nucleo Board [22]

Come illustrato nell'immagine 3.15, i pin relativi al comando dei due GaN sono: per il dispositivo alto, il pin *PA8*, e per il dispositivo basso, il pin *PA9*. Secondo le

immagini sopra riportate, gli Header relativi a queste connessioni al microcontrollore si trovano nel connettore *CN10*. Nella figura (b), è possibile vedere le possibili funzioni dei pin del microcontrollore connessi a questo connettore.

Inoltre, si cerca di mantenere la connessione tra la Nucleo e la Evaluation Board il più corta possibile, principalmente per ridurre i disturbi che possono sorgere da una connessione di questo tipo. Un secondo metodo per attenuare questi disturbi consiste nel twistare i cavi, ovvero intrecciarli, per migliorare la stabilità e ridurre le interferenze elettromagnetiche.

Di seguito è mostrata una configurazione del circuito comandato dalla Nucleo Board. In particolare, questa immagine cattura il momento in cui era in corso il test in temperatura, che verrà descritto successivamente.

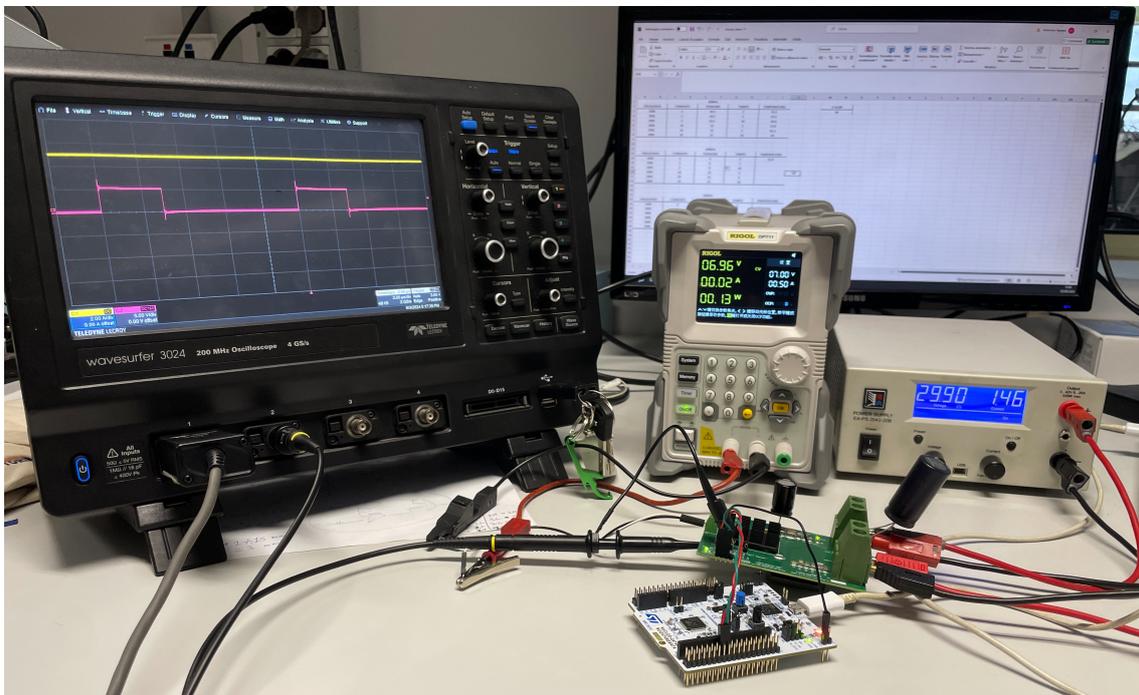


Figura 3.27: Circuito per il Comando Tramite Nucleo

Con questo circuito sono stati eseguiti diversi test con varie correnti. In particolare, è stato studiato il sistema con correnti che vanno da zero (quindi a vuoto) fino a raggiungere i 20 A. Inoltre, il sistema è stato testato in configurazione Buck in due modalità differenti, utilizzando come punto di riferimento del carico il punto **SW** e collegandolo sia a **VIN+** che a **VIN-**.

Il carico può essere collegato tra il punto medio dei due dispositivi di potenza (**SW**) e il punto della tensione negativa o positiva. Nel primo caso, il carico viene chiamato *carico basso*, mentre nel secondo caso viene definito *carico alto*.

Risultati Prove in Corrente

Si inizia con le misure a vuoto:

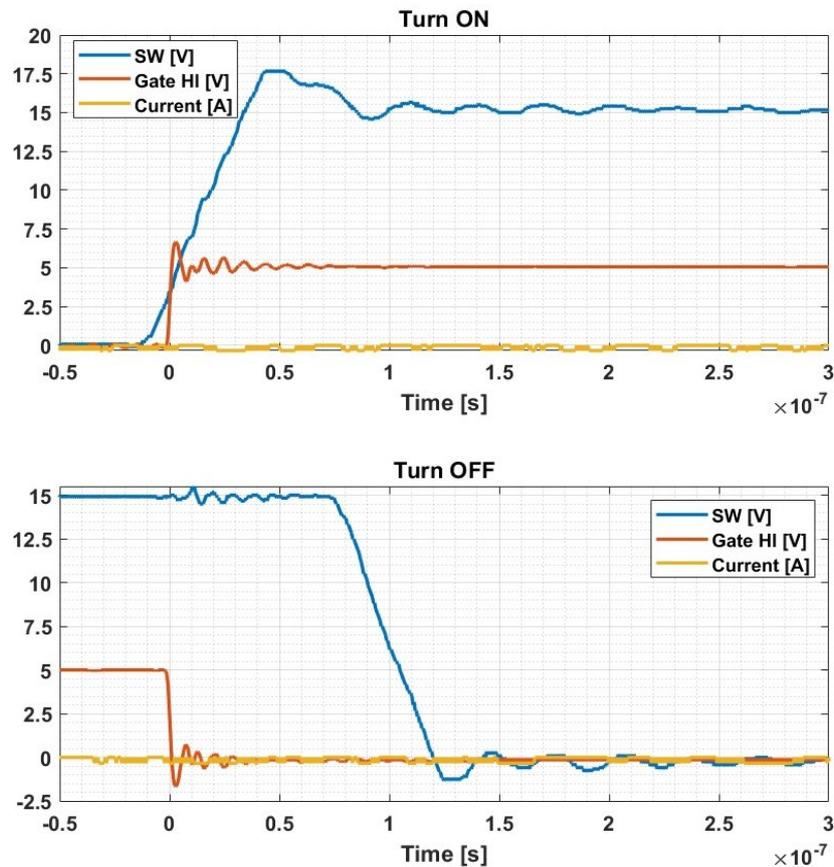


Figura 3.28: Misura 0 A a Carico Alto

In questa figura si distinguono tre tracce di colore differente. La traccia blu rappresenta la tensione misurata nel punto di uscita della gamba, cioè nel nodo di *Switching*, il punto **SW**. La traccia arancione indica la tensione del comando di Gate del dispositivo. In questo caso, si sta mostrando il comando di Gate del dispositivo alto, chiaramente visibile dalla transizione di spegnimento, dato che il comando di Gate viene dato nell'istante 0, mentre la chiusura viene eseguita con un ritardo di circa $85 \div 90 \text{ ns}$. La traccia gialla, relativa alla corrente sul carico, conferma che attualmente si è in una condizione di vuoto. Le transizioni della tensione avvengono in circa 50 ns . Inoltre, si notano piccoli ringing ridotti sul segnale di comando che si propagano anche sulla tensione in blu, dovuti appunto al segnale di comando. La commutazione porta a delle piccole sovraelongazioni che vengono rapidamente smorzate in entrambe le transizioni.

Si prosegue con le transizioni a corrente ridotta con carico alto, in questo caso si passa a 0.5 A

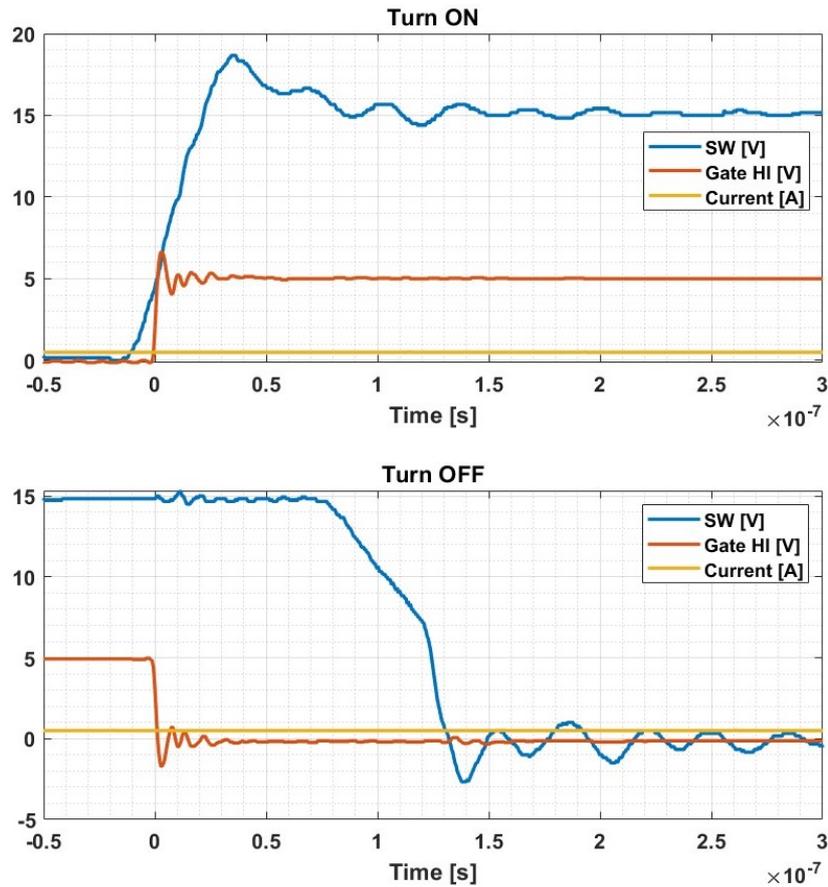


Figura 3.29: Misura 0.5 A a carico Alto

La differenza rispetto ai grafici precedenti si nota principalmente in tre aspetti. Il primo è la corrente, rappresentata in giallo, che è passata da un valore nullo a 0.5 A. Il secondo aspetto riguarda un incremento della sovraelongazione durante l'accensione e lo spegnimento del dispositivo. Il terzo aspetto concerne la derivata di tensione durante la commutazione di spegnimento, rallentata in questo caso a causa del diodo di ricircolo del dispositivo alto che si è già chiuso (ma la tensione non è ancora riuscita a scendere del tutto). Questo diodo deve condurre la corrente nel circuito per mantenere la corrente sul carico, ed è lui che mantiene la tensione più alta.

La misura di 5 A con il carico basso.

La figura mostra la dinamica di accensione e spegnimento del dispositivo alto. Si può affermare che quella mostrata in figura rappresenti ancora l'accensione del dispositivo alto, deducibile dalla transizione di tensione. Si fa riferimento al tempo che intercorre tra il comando di Gate e la variazione di tensione. In particolare, si osserva come avviene il comando di tensione di Gate e come la tensione di commutazione, traccia blu (SW), si innalzi verso la tensione V_{IN+} . Questo tempo, nelle prove con la Nucleo, corrisponde al tempo di propagazione (i 35 ns di cui si è già discusso ampiamente in precedenza) con l'aggiunta del tempo morto (impostato a

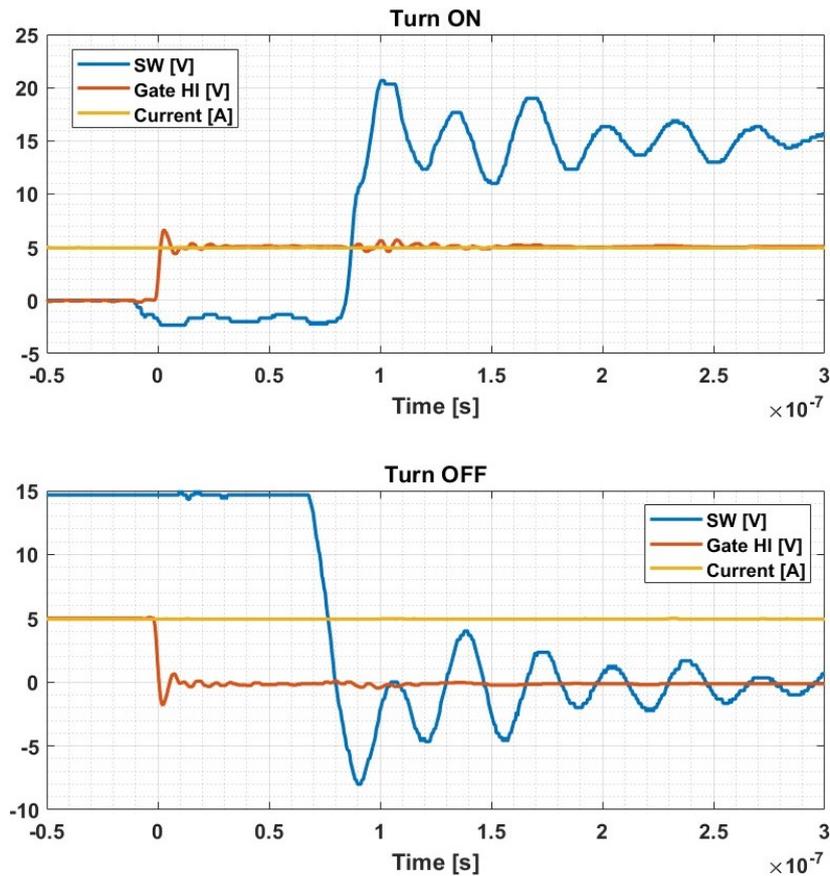


Figura 3.30: Misura 5 A a Carico Basso

50 ns dal codice). Difatti il tempo che impiega la tensione a raggiungere il suo valore di regime (sia V_{IN+} o $0V$) è di circa $85 \div 90 ns$. In questa prova la tensione di uscita che si regolava per ottenere i 5 A era pari a 15 V, come si vede dalla traccia blu all'inizio della fase di *Turn OFF*.

Durante la fase di *Turn ON*, quando il sistema inizia a chiudere il dispositivo alto, il diodo interno (Body Diode), in questo caso, del dispositivo basso inizia a condurre. Di conseguenza, il punto di tensione passa da $0V$ a un valore leggermente inferiore. Per i GaN questo diodo è particolarmente problematico, dato che è una caduta di tensione non trascurabile.

In basso segue con la misura di 5 A con il carico alto.

In questo caso, la caduta di tensione dovuta al ricircolo del diodo interno si percepisce nella fase di spegnimento e non in quella di accensione del componente. dato che il ricircolo della tensione in questo caso avviene sul dispositivo alto e non su quello basso. Questa condizione, come nel primo caso, non comporta un ritardo nella commutazione, ma provoca un incremento della derivata di tensione. Ma il fenomeno è più breve dato che il tempo morto che abbiamo tra le due tipologie di commutazione è differente (in questo secondo caso si hanno i soli 50 ns). In questo caso, la tensione necessaria per far circolare i 5 A desiderati è di circa 25 V, poiché la

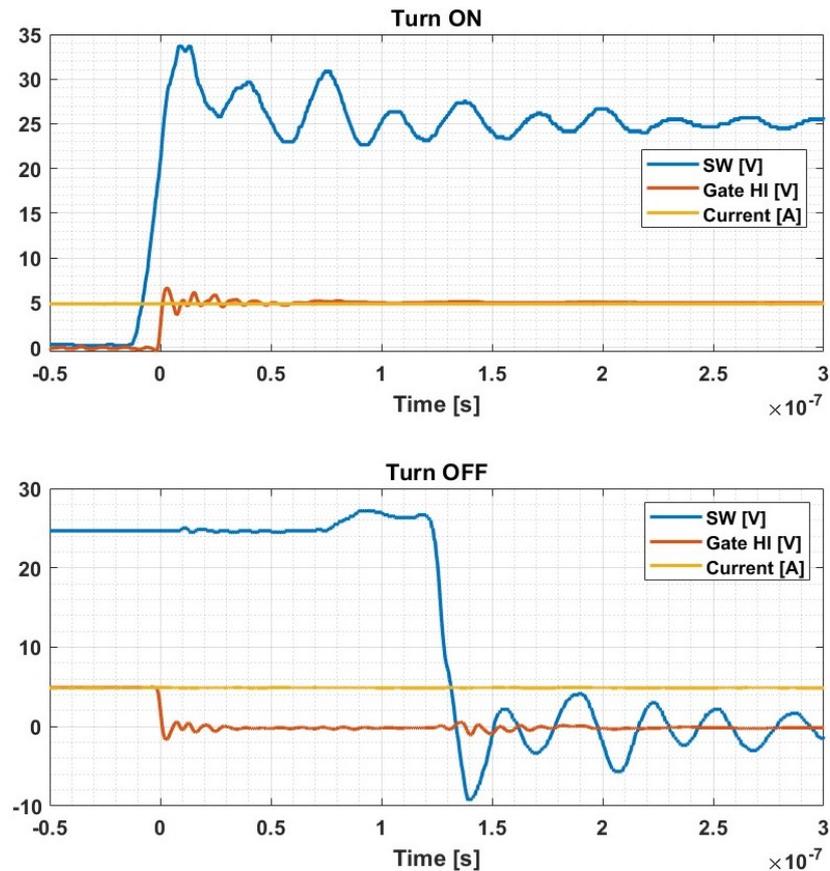


Figura 3.31: Misura 5 A a Carico Alto

resistenza del reostato è più alta rispetto alla situazione precedente. La traccia blu, nella fase di *Turn OFF* ha un'oscillazione in frequenza ed ampiezza molto più ridotta rispetto agli altri esempi. La differenza di tensione d'alimentazione del carico, non comporta grandi differenze nel comportamento dei componenti. La corrente che circola nel circuito in entrambi i casi, data la grande induttanza presente in uscita e l'elevata frequenza di commutazione, rimane costante in ogni punto di lavoro e non subisce l'influenza delle commutazioni. Durante la misura, si possono osservare alcuni impercettibili salti, attribuibili a possibili errori di misura dello strumento.

Non vengono mostrate le commutazioni per la corrente dei 10 A solamente perché non si hanno visibilmente delle differenze rispetto alle commutazioni precedentemente mostrate. Si preferisce, invece, portare all'attenzione le commutazioni con la circolazione dei 20 A.

In basso si propone la commutazione del carico Alto.

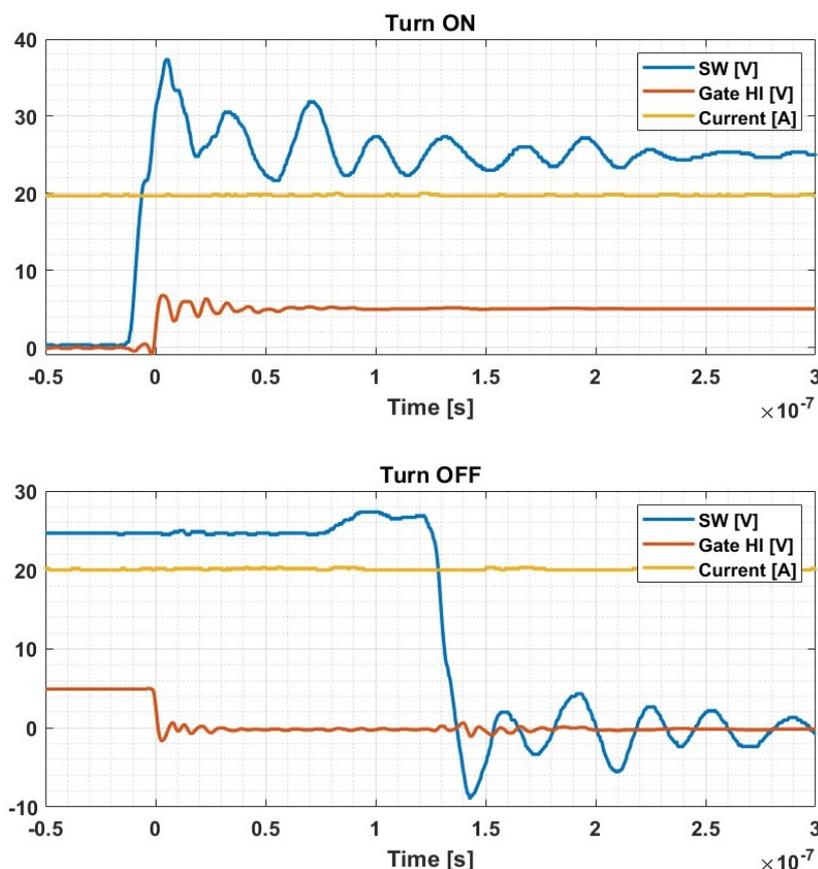


Figura 3.32: Misura 20 A a Carico Alto

In questa immagine si vede come il comportamento del sistema rispetto all'ultima immagine, la figura 3.31, sia differente solamente per la corrente. Quest'ultima passa da un valore 5 A a quello di 20 A. Si può quindi affermare che non ci siano dei cambiamenti nel comportamento più si innalza la corrente. In basso si riporta la misura con il carico posto in basso.

Analogamente a prima le oscillazioni in frequenza, non cambiano tra gli ultimi due casi proposti, cambia un o l'oscillazione in ampiezza, poiché si stanno commutando tensioni differenti. Ma anche il comportamento del diodo interno è il medesimo.

Le oscillazioni sono così importanti solo per problemi relativi alle misurazioni eseguite, la scheda proposta in base ai punti di misurazioni non poteva garantire un collegamento ottimale con le sonde presenti in laboratorio. Per questo motivo le misure di tensione hanno un riferimento di misura non propriamente corretto, il che si ripercuote in delle misurazioni con elevate oscillazioni.

Il comportamento a carico basso è analogo a quello che si è visto con i 5 A, ci si riserva di non mostrarlo poiché l'unica differenza, sta appunto nel diverso valore di tensione, come si è visto per il carico alto.

Prove in Temperatura

Si è voluto verificare l'impatto delle perdite di switching rispetto a quelle di conduzione. A tal fine, sono state eseguite diverse prove con vari livelli di corrente e frequenze di commutazione. Il circuito utilizzato per queste prove è lo stesso descritto nella sezione precedente, visibile nell'immagine 3.27, con collegamenti più robusti e corti per garantire una connessione sicura.

Sono stati eseguiti dei calcoli preliminari puntuali per determinare il range di temperatura atteso, utilizzando formule approssimative. Queste formule non mirano a fornire un valore preciso, ma piuttosto a fornire un'idea della temperatura che il sistema potrebbe raggiungere in base alle possibili condizioni d'uso. Le misurazioni sono state effettuate tramite una Termo Camera, con la temperatura misurata direttamente sul dissipatore di calore.

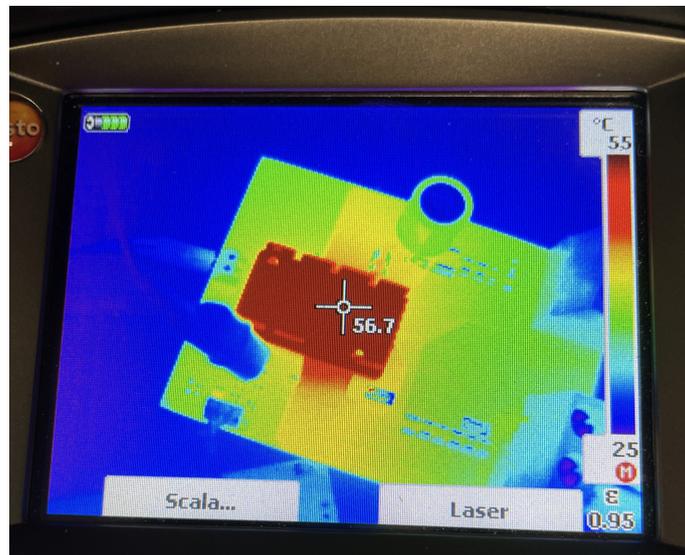


Figura 3.33: Esempio di misura con Termo Camera Testo 882

Per effettuare questi calcoli, sono state considerate le resistenze termiche dei componenti del sistema, facendo riferimento alla figura 2.9. La resistenza termica del GaN è quella dal terminale di potenza alla pasta termica isolante (TIM) a $3 K/W$, come indicato nel datasheet del componente. È stata presa in considerazione anche la resistenza termica del TIM, pari a $8 W/mK$, dove m rappresenta lo spessore del TIM (nel caso del sistema, $1 mm$). In ultimo anche la resistenza termica del dissipatore verso l'ambiente, come riportato nel datasheet, è di circa $2 K/W$, senza la presenza di aria forzata. Complessivamente, la resistenza termica totale dalla giunzione all'ambiente è di circa $5 K/W$, il TIM contribuisce minimamente alla resistenza totale.

Le potenze dissipate considerate sono due: quelle per conduzione e per commutazione. Per le prime, è necessario considerare la resistenza di *ON* tra il *Drain* e il *Source* (quella del canale di conduzione) e della corrente che scorre nel componente

al quadrato. Per un'analisi preliminare, si assume che la resistenza di conduzione non vari con la temperatura, sebbene questa sia un'assunzione non realistica. Per le perdite per commutazione, invece, è essenziale considerare il tempo di salita e di discesa della tensione durante la commutazione (circa $50 ns$), insieme alla corrente che scorre durante la condizione e alla frequenza di commutazione.

Per studiare il comportamento del sistema, è stato deciso di seguire un approccio sperimentale secondo la procedura descritta di seguito:

Misura in:			
Tempo [min]	2	5	10
Frequenza [kHz]	100	200	500
Corrente [A]	5	10	

Tabella 3.1: Condizioni di Misure

Sono state condotte tre serie di prove, ciascuna comprendente tre misurazioni per prova. Ogni serie ha una specifica frequenza di commutazione, come indicato nella tabella. All'interno di ciascuna serie, sono state eseguite sei misurazioni: le prime tre con una corrente di $5 A$ e le altre tre con una corrente di $10 A$. In totale, sono state effettuate diciotto misurazioni di temperatura. Le misurazioni di temperatura sono state fatte in tre momenti differenti: dopo 2 minuti dall'accensione, dopo 5 minuti e dopo 10 minuti.

I calcoli delle temperature puntuali sono stati effettuati assumendo una temperatura di riposo di circa $30^{\circ}C$.

$f_{SW} = 100kHz$				
Corrente [A]	P_{cond} [W]	P_{comm} [W]	P_{TOT} [W]	Temperatura [$^{\circ}C$]
5	0.055	0.675	0.73	33.6
10	0.22	1.35	1.57	38

$f_{SW} = 200kHz$				
Corrente [A]	P_{cond} [W]	P_{comm} [W]	P_{TOT} [W]	Temperatura [$^{\circ}C$]
5	0.055	1.35	1.405	37
10	0.22	2.7	2.92	44.6

$f_{SW} = 500kHz$				
Corrente [A]	P_{cond} [W]	P_{comm} [W]	P_{TOT} [W]	Temperatura [$^{\circ}C$]
5	0.055	3.38	3.43	47
10	0.22	6.75	6.97	64.5

Tabella 3.2: Valori di temperatura puntuali stimati

Queste stime di temperatura sono utilizzate per valutare, in base alla potenza dissipata, una stima della temperatura dell'Heatsink. Utilizzando questo stesso

principio, si potrebbe teoricamente risalire alla temperatura di giunzione del GaN. Tuttavia, sia nel caso diretto che in quello inverso, si tratta sempre di stime approssimative e non dei valori reali. Per determinare la temperatura di giunzione (T_j) di un componente partendo dalla temperatura dell'Heatsink (T_{hs}), è necessario considerare le resistenze termiche intermedie e la dissipazione totale di potenza (P_{TOT}). La reazione che può darci un'idea della temperatura di giunzione è:

$$T_j = T_{hs} + P_{TOT} \cdot (R_{th,hs} + R_{th,TIM} + R_{th,JC}) \quad (3.1)$$

Nelle tabelle che seguono vengono riportate le misure di temperatura che effettuate in laboratorio con la Termo Camera. Inoltre al disotto di queste misure viene anche riportata la stima della temperatura di giunzione.

$f_{SW} = 100kHz$			
Corrente [A]	5		
Tempo [min]	2	5	10
Temp Heatsink T_{hs} [$^{\circ}C$]	31.5	32.8	33
Temp Junction T_j [$^{\circ}C$]	35.2	36.5	36.7
Corrente [A]	10		
Tempo [min]	2	5	10
Temp Heatsink T_{hs} [$^{\circ}C$]	35.8	37.5	39.1
Temp Junction T_j [$^{\circ}C$]	43.7	45.4	47.0

Tabella 3.3: Misure e stime per $f_{SW} = 100kHz$

Dalla tabella 3.2 si nota come le perdite che il sistema generi, per una frequenza di $f_{SW} = 100kHz$, sono relativamente basse rispetto alle altre due tipologie di frequenze. Confrontando le misure reali con le stime che sono state fatte con i valori puntuali, si può affermare che quest'ultime siano abbastanza accurate.

$f_{SW} = 200kHz$			
Corrente [A]	5		
Tempo [min]	2	5	10
Temp Heatsink T_{hs} [$^{\circ}C$]	31.5	33.5	34.8
Temp Junction T_j [$^{\circ}C$]	38.5	40.5	41.8
Corrente [A]	10		
Tempo [min]	2	5	10
Temp Heatsink T_{hs} [$^{\circ}C$]	37.8	41.1	43
Temp Junction T_j [$^{\circ}C$]	52.4	55.7	57.6

Tabella 3.4: Misure e stime per $f_{SW} = 200kHz$

In questo caso, come evidenziato anche dalla tabella 3.2, le potenze per commutazione risultano raddoppiate rispetto alla prova precedente. Di conseguenza, la potenza dissipata è quasi il doppio rispetto alla prova precedente, portando a un aumento delle temperature misurate e stimate sull'Heatsink. Un confronto numerico tra questi valori porta a dire che: in questo caso le stime sono meno accurate rispetto al caso precedente, dato che ci si discosta di più dalle misure reali.

$f_{SW} = 500kHz$			
Corrente [A]	5		
Tempo [min]	2	5	10
Temp Heatsink T_{hs} [$^{\circ}C$]	43	45.5	46.5
Temp Junction T_j [$^{\circ}C$]	60.2	62.7	63.7
Corrente [A]	10		
Tempo [min]	2	5	10
Temp Heatsink T_{hs} [$^{\circ}C$]	51	56.7	61.2
Temp Junction T_j [$^{\circ}C$]	85.9	91.6	96.1

Tabella 3.5: Misure e stime per $f_{SW} = 500kHz$

Nel caso di un sistema con una $f_{SW} = 500kHz$ le perdite per commutazione generato dal sistema sono cinque volte rispetto alle perdite nel primo caso, da come si può vedere dai valori in tabella 3.2. Mentre rispetto ai misurati quelli calcolati non si discostano tanto dalla realtà nel caso dei 5 A meno nel caso dei 10 A. Si vuole invece attenzionare la differenza di temperatura sul Heatsink di questa prova rispetto a quella fatta a $f_{SW} = 100kHz$. In questo caso si misurano oltre $20^{\circ}C$, ed è tutto dovuto alle perdite per switching, dato che si considerano costanti quelle per conduzione. Questo test ci fa capire come andare troppo in alto con la frequenza di commutazione deve essere supportato da un sistema di raffreddamento adeguato, dato che la temperatura di giunzione ad una corrente di 10 A è già quasi intorno al centinaio di gradi. Considerando che il limite termico della giunzione è di $150^{\circ}C$, e mettendo in conto che il sistema non era a regime termico (come si può dedurre dall'immagine in basso) il sistema di raffreddamento usato per questo sistema è sottodimensionato per altre frequenze ed alte correnti.

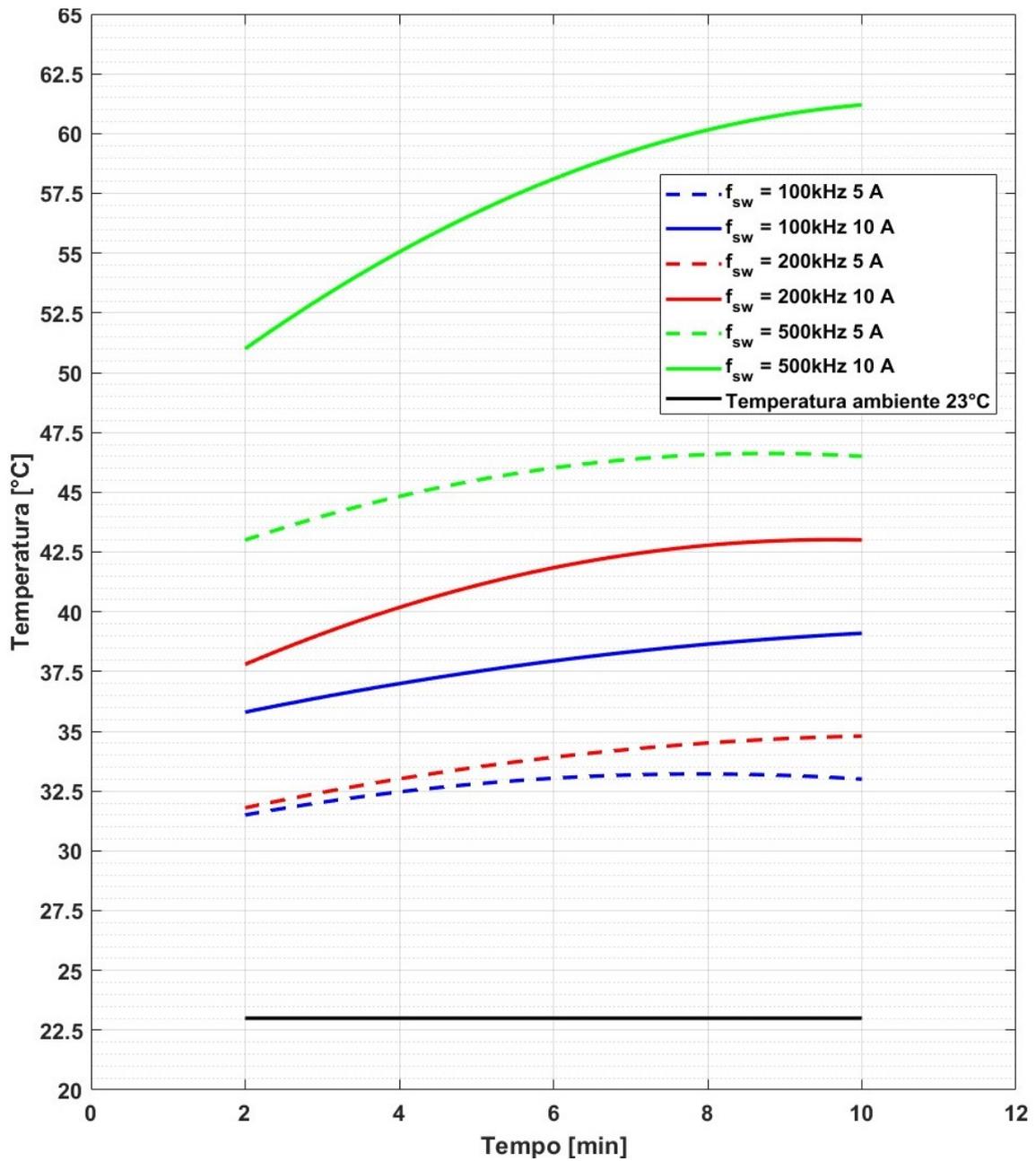


Figura 3.34: Confronto Correnti e Frequenze di Alimentazione

3.4 Test Texas

La Texas ha eseguito dei test che misurano le prestazioni del componente, utilizzando però un sistema ed una scheda differente da quella che si è utilizzata per Test eseguiti in questo capitolo. I risultati che si riportano, dell'efficienza e delle perdite del dispositivo, sono da considerarsi orientativi e danno un riferimento per un dimensionamento.

3.4.1 Scheda di Sviluppo

L'immagine proposta in basso è relativa alla scheda in cui sono stati inseriti i GaN di cui si è ampiamente parlato. Questa scheda è progettata per realizzare un sistema bifase tramite in *interleaved*, realizzando così un convertitore Buck sincrono. Il sistema è in grado di accettare tensioni comprese nel range di $24 \div 60 V$ con una tensione nominale di $48 V$, con una tensione di uscita fissa a $5 V$. La corrente nominale di questo dispositivo è di $30 A$, ma riesce a gestire dei picchi di corrente di $60 A$.

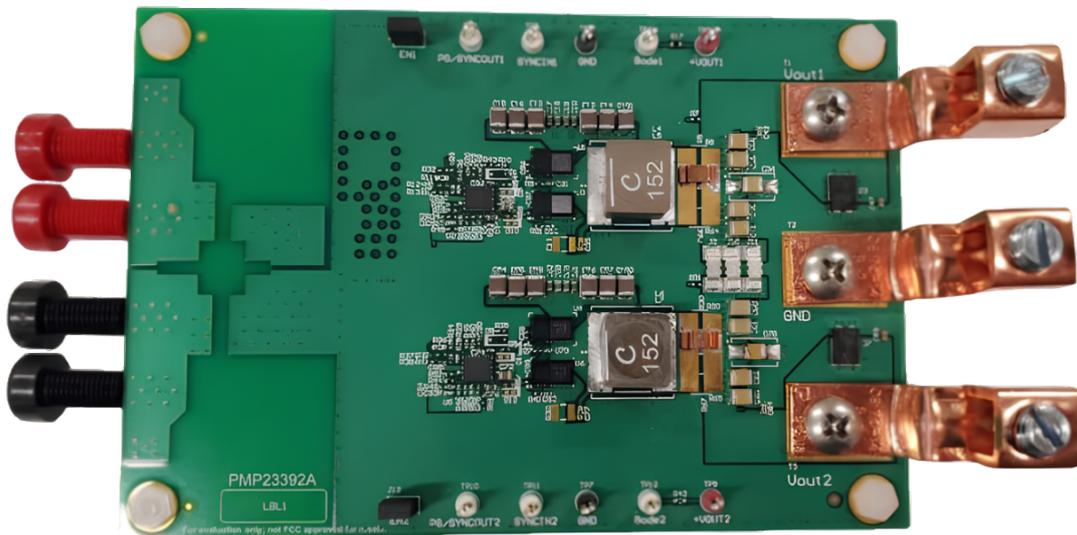


Figura 3.35: Convertitore Buck per il Test dei GaN [9]

Questo sistema che viene mostrato in figura non è un convertitore realizzato come un parallelo di gambe, ma appunto uno stadio di *interleaved*. Questo comporta che una gamba lavora quando l'altra è in uno stato d'interdizione. le due gambe hanno in uscita un'induttore per smorzare le oscillazioni in corrente e limitare i possibili mismatch.

3.4.2 Risultati dei Test

Per i test di cui si riportano i risultati, si commuta ad una frequenza di 300 kHz per fase, mentre la tensione di alimentazione varia durante i vari test. Inoltre vengono utilizzate due tecniche di modulazione differenti, una chiamata *Pulse Frequency Modulation* (PFM), una tecnica che utilizza una frequenza variabile durante la modulazione del segnale. Si specifica che: la durata degli impulsi rimane costante, ma la loro frequenza aumenta o diminuisce in base al carico. Mentre la seconda FPWM si può interpretare come una Pulse Width Modulation (PWM) che si adatta anch'essa al carico che gli si viene sottoposto.

Si riportano i grafici presenti sul report dei test della Texas

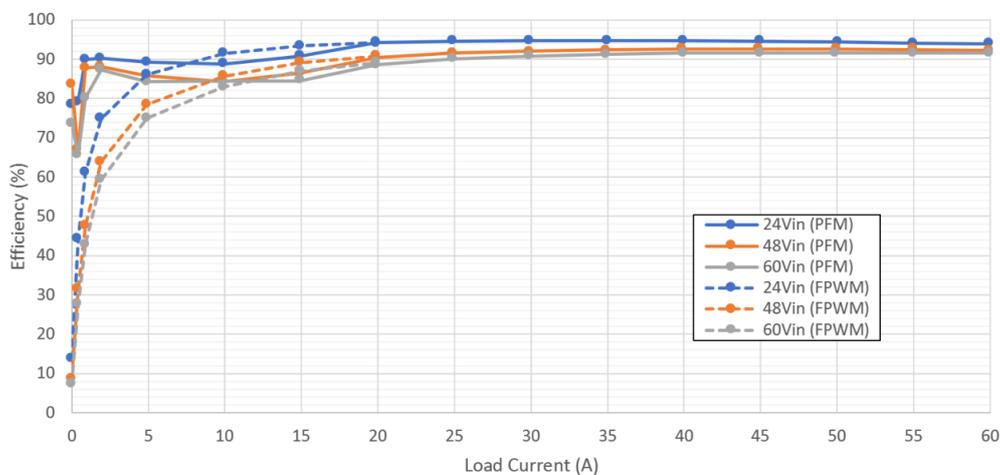


Figura 3.36: Confronto Rendimenti con Tensioni e Modulazioni Differenti [8]

L'analisi comparativa delle due tecniche di modulazione, basata su dati sperimentali, evidenzia che la modulazione FPWM (Frequency PWM) offre un significativo vantaggio in termini di efficienza a carichi bassi rispetto alla PFM. Nel grafico di figura 3.36, che riporta l'efficienza in funzione della corrente di carico per tensioni di ingresso di 24 V , 48 V e 60 V , è evidente come la FPWM mantenga un'efficienza superiore nei pressi di 0 A rispetto alla PFM. Si riporta in basso un ingrandimento delle prestazioni che si hanno a bassi carichi, evidenziando come le modulazioni tramite PFM siano migliori grazie alla variazione d'ampiezza nei segnali d'impulso.

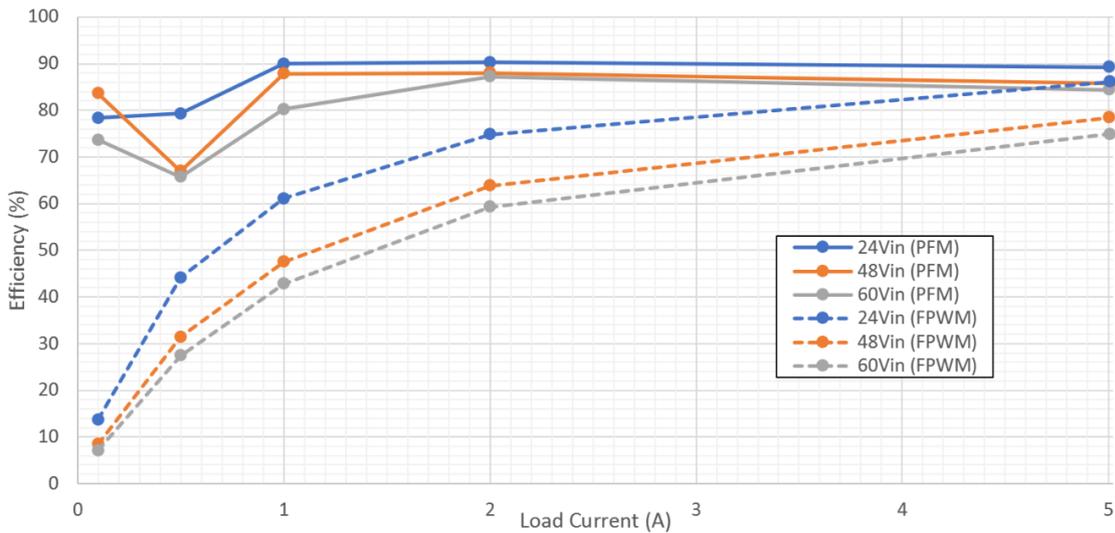


Figura 3.37: Focus Confronto Prestazioni a Basso Carico [8]

Le prestazioni che si verificano con un carico maggiore ai 20 A sono praticante le stesse per entrambe le modulazioni, ma per avere un focus sulle prestazione ad alta corrente si attenziona invece il grafico sottostante.

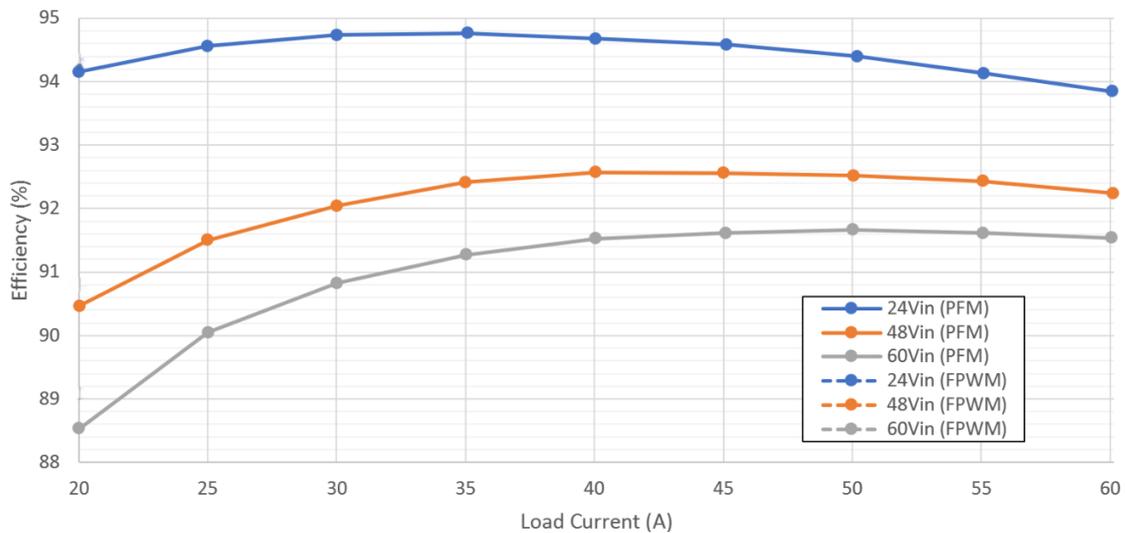


Figura 3.38: Focus Confronto Prestazioni a Alto Carico [8]

Il massimo dell'efficienza viene raggiunta per un carico intorno al valore nominale per la tensione più bassa, mentre si sposta più per un carico alto più si innalza la tensione.

Le curve di efficienza per le diverse tensioni di ingresso mostrano un andamento simile per entrambe le tecniche di modulazione. Tuttavia, si nota una leggera tendenza verso un'efficienza inferiore per le tensioni di ingresso più alte, dovute ad un'incremento delle perdite di commutazione. Questo confuta parte dei quello che era stato detto per l'incidenza delle perdite per commutazione rispetto a quelle per

conduzione. Questo aspetto deve essere tenuto in considerazione nella progettazione del convertitore, in quanto può influenzare la scelta della tecnica di modulazione in relazione alla specifica applicazione e alle condizioni operative.

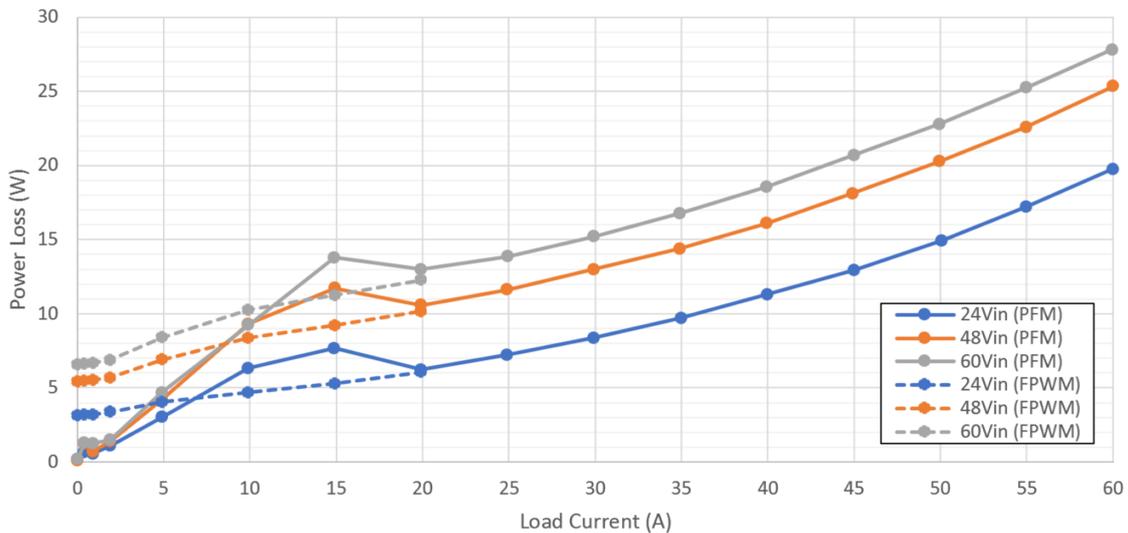


Figura 3.39: Confronto Prestazioni con Tensioni e Modulazioni Differenti [8]

Nel grafico riportato sopra si denotano invece le perdite del sistema con le diverse tensioni di alimentazione e con le due tecniche di modulazione, al variare della corrente di carico. È più evidente per le linee tratteggiate come l'andamento delle perdite sia un incrocio tra le due perdite (conduzione e commutazione), cioè nel caso delle perdite per conduzione abbiamo un andamento di tipo quadratico, mentre nel caso delle perdite per commutazione l'andamento è di tipo lineare. Queste due perdite incidono in modo differente, le prime incidono in modo minoritario rispetto alle seconde, lo si denota da quanto la curva più lineare che parabolica. Se si volesse trovare un'equazione polinomiale si potrebbe con certezza affermare che l'incidenza delle perdite per conduzione è di un ordine inferiore rispetto a quelle per conduzione.

Capitolo 4

Struttura del convertitore

La struttura di questo convertitore riprende quella di una scheda già realizzata e testata di un inverter trifase per il controllo motore. Questa scheda è stata utilizzata nel banchetto prova della HBM. In basso vi si riporta una foto della scheda:

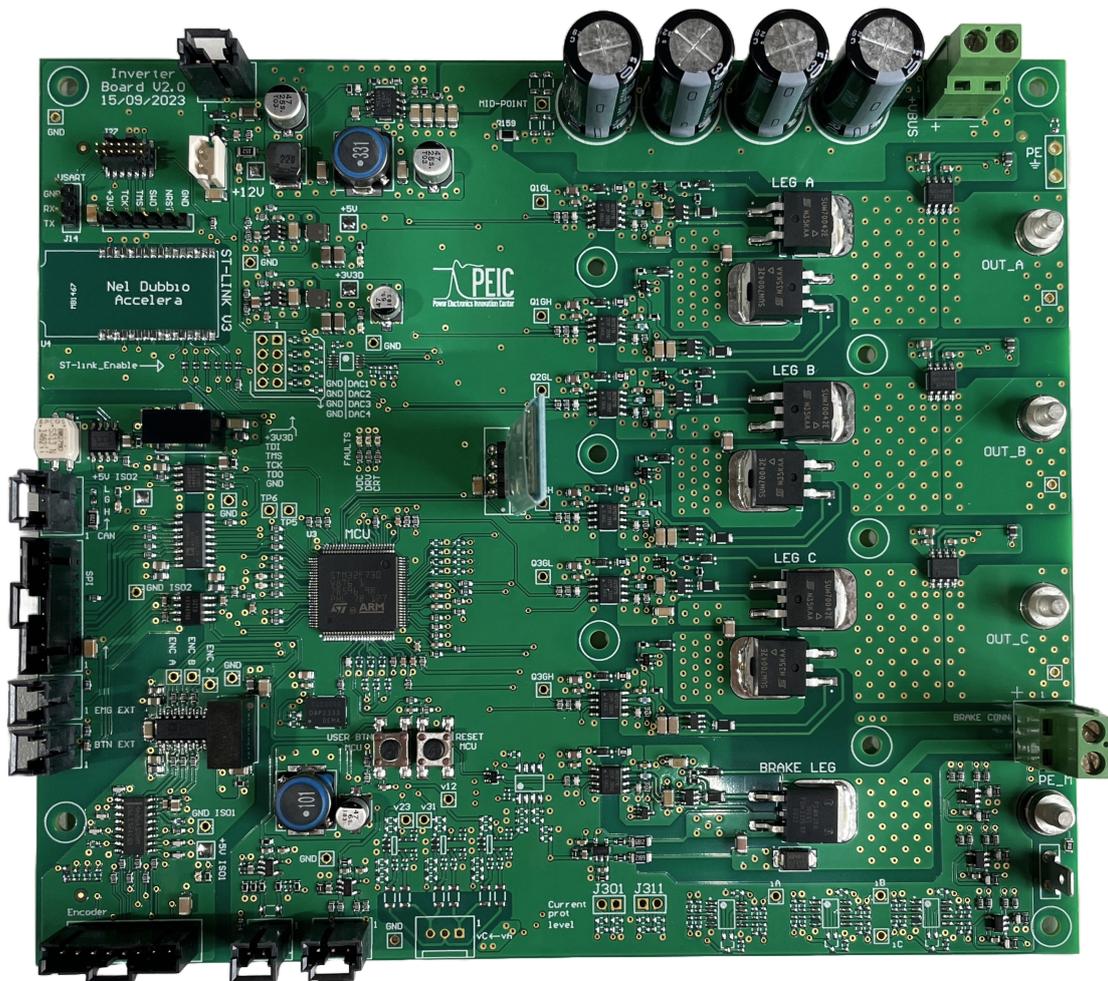


Figura 4.1: Inverter HBM

La struttura di questo convertitore è composta da diverse parti, che si possono

suddividere in due sezioni principali: una di potenza, situata sulla destra, dove si trovano i dispositivi di potenza, e una di segnale e comando, situata sulla sinistra. Nella parte alta si trovano i condensatori di *DC-Link* (i quattro elettrolitici in alto a destra). Scendendo verso il basso, si incontrano le tre gambe dell'inverter (dove sono presenti i tre nomi *LEG A, B, C*), realizzate con due MOSFET e dotate di un sensore di corrente per gamba (alla loro destra). L'ultimo MOSFET in basso è dedicato al sistema di sicurezza, chiamato gamba freno (*Brake leg*).

Nella parte di comando sulla sinistra, isolati, si trovano le comunicazioni CAN e SPI, mentre più in alto ci sono quelle per *ST-Link*. In basso, ci sono gli ingressi per le misure di Encoder, Temperatura e coppia, oltre a una predisposizione per le misurazioni delle tensioni concatenate. L'intero sistema è gestito da un microcontrollore a 64 pin della famiglia F7 di STMicroelectronics, posto nel cuore della scheda. Spicca in altezza al centro della scheda, il modulo di comunicazione bluetooth.

4.1 Confronto con la vecchia scheda

Parte di Potenza

La struttura del GaN selezionato permette di ridurre notevolmente l'ingombro della parte di potenza. Considerando che le parti di comando non sono più necessarie, dato che i Gate Driver sono integrati all'interno del componente, insieme ai sistemi di **UVLO**, *Level Shifter* e *Voltage Clamp* (come descritto nel capitolo 2.2), si ottiene un notevole risparmio di spazio sulla scheda. L'assenza di questi componenti esterni, insieme ai relativi filtri e connessioni, libera spazio prezioso. Per questo motivo, si è deciso di aumentare la densità di potenza realizzando un convertitore a sei fasi, le quali possono essere collegate in parallelo per creare diversi sistemi: un sistema trifase (collegando in parallelo due gambe alla volta), un sistema bifase (collegando tre gambe in parallelo per volta) o un sistema monofase (collegando in parallelo tutte le gambe). Per dare un'idea dell'ingombro delle due configurazioni, in basso vengono riportate due immagini: una relativa alla gamba realizzata con i MOSFET e l'altra con i GaN.

In questa prima immagine (la 4.2), sulla sinistra, a cavallo delle due aree rosse, si possono vedere i due Gate driver. Questi ricevono i segnali di comando provenienti dal microcontrollore (chiamati *Q1G1* e *Q1GH*) e, essendo isolati, trasmettono il segnale alla parte destra, mantenendo un isolamento tra il comando e la parte di potenza. Si può delineare la struttura del MOSFET leggendo i nomi sulle aree rosse accese sulla destra, distinguendo: il Gate come *QG_LA*, il Drain come *I_IN1* e il Source come *-VBUS*. Questo per quanto concerne il dispositivo basso della gamba,

2.5 è possibile intuirne i collegamenti. Successivamente saranno però analizzati in dettaglio.

Nella prima figura, quella con i MOSFET, le misure dell'ingombro sono meno visibili, ma per realizzare il comando del dispositivo e includendo lo stesso si occupa uno spazio di circa $53 \times 32.5 \text{ mm}$, equivalente a circa 17 cm^2 . Nella seconda immagine, le misure sono più evidenti: l'ingombro è di circa $11 \times 21.5 \text{ mm}$, che corrisponde a circa 2.3 cm^2 . La differenza tra i due ingombri è notevole, con un rapporto di circa 7 volte minore per i GaN, pur mantenendo una potenza comparabile (in VA), poiché siamo sullo stesso ordine di grandezza.

L'integrazione di tutti i componenti di comando e sicurezza nei GaN permette di includere più gambe nello stesso spazio che si utilizzava in precedenza. Pertanto, nella vecchia configurazione in una lunghezza di 100 mm ci sono tre gambe, ora ce ne sono il doppio. Questo sistema ha quindi la capacità di gestire potenze almeno il doppio rispetto alla scheda precedente.

Inoltre, la scheda visibile nella figura 4.1 non monta alcun induttore in uscita dalla gamba, poiché è progettata per utilizzare come induttori gli avvolgimenti della macchina elettrica a cui verrà collegata. Pertanto, se si volesse utilizzare la scheda in figura in una delle configurazioni precedentemente menzionate, si otterrebbe una configurazione di parallelo "secco", con tutte le problematiche dei Mismatch.

Inoltre si dovessero montare degli induttori su questa scheda per attenuare i picchi di corrente, sarebbe necessario utilizzare induttori molto grandi, poiché i MOSFET hanno frequenze di commutazione e prestazioni dinamiche molto inferiori rispetto ai GaN. Successivamente si vedrà quanto può incidere la velocità di un dispositivo nel calcolo dell'induttore e delle capacità di *DC-Link*. Di conseguenza, sarebbe necessario un induttore notevolmente più grande anche in termini di dimensioni meccaniche rispetto a quello richiesto per i GaN.

Per quanto riguarda la generazione delle perdite, il MOSFET si comporta in modo differente rispetto ai GaN. Il dispositivo utilizzato ha, in pratica, il doppio delle perdite per conduzione rispetto al GaN, ma le perdite per switching sono di un ordine di grandezza più piccole, dato che operano a frequenze ridotte. Pertanto, la ripartizione delle perdite cambia.

Microcontrollore

Come si è detto e come verrà ribadito successivamente, una delle differenze più importanti rispetto alla scheda già realizzata è l'uso del nuovo microcontrollore. Questo elemento è fondamentale per il funzionamento del convertitore, poiché consente di regolare vari sistemi essenziali.

Per questo progetto si è scelto di mantenere un modello di convertitore simile a quello precedente, basandosi principalmente sull'idea di modificare la struttura

di potenza. Questi aggiornamenti causano delle modifiche al codice di controllo, il numero maggiore di componenti di potenza sulla scheda, oltre alla necessità di gestire frequenze di commutazione più alte, oltre ad un numero maggiore di ADC, è stato necessario utilizzare un Microcontrollore con più pin e appartenente a una famiglia differente rispetto a quello presente sulla scheda originale.

In questo caso, le principali necessità per la scelta di un nuovo microcontrollore sono riducibili a pochi criteri essenziali: la disponibilità di un Hard-Resolution Timer (HRTIM), la presenza di almeno quattro o cinque ADC con svariati canali, e un numero di pin adeguato per soddisfare queste ingenti esigenze di I/O del sistema. A queste specifiche si aggiungevano anche i requisiti per le comunicazioni CAN e SPI, che il microcontrollore deve supportare.

Differenze di Potenza

Nella precedente configurazione, il sistema della scheda gestiva una potenza limitata a circa 2.5

, kW , senza superare le temperature critiche sui componenti e, quindi, senza necessità di un sistema di raffreddamento aggiuntivo. Tuttavia, nel nuovo convertitore, è essenziale l'uso di TIM (Thermal Interface Material) e di un dissipatore per garantire il corretto funzionamento del Pad termico situato sulla parte superiore del componente (oltre ad evitare di lasciare senza isolamento un potenziale elettrico). Questo approccio di raffreddamento "forzato" consente però di aumentare significativamente la capacità di carico del sistema, spingendolo a gestire potenze almeno doppie rispetto a quelle precedenti, espressamente in kW .

Con l'aumento della potenza da gestire, mantenendo la tensione di lavoro a 48 V, si pongono diverse sfide legate alla gestione dell'aumento di corrente nel sistema. Questa decisione implica che diversi elementi della nuova scheda devono essere cambiati, Iniziando dal connettore di ingresso deve essere progettato per supportare una potenza più elevata rispetto alla configurazione precedente. Il condensatore di DC-link, anch'esso di tipo elettrolitico, è tra gli elementi maggiormente sollecitati, essendo fondamentale per la stabilità del sistema a alta potenza. Inoltre, il sensore di corrente deve ora coprire un range più ampio di correnti per garantire misurazioni accurate e affidabili.

Questi adattamenti sono cruciali per assicurare che il sistema sia in grado di operare in modo sicuro ed efficiente sotto carichi più elevati, mantenendo al contempo la stabilità della tensione di 48 V. Inoltre ci deve essere un'integrazione con i componenti elettronici capaci di gestire queste nuove condizioni operative, questo è essenziale per garantire prestazioni affidabili e durature del convertitore in tutte le sue applicazioni.

4.2 Controllo tramite la Temperatura

Una delle sfide principali che si è voluto affrontare su questa scheda è l'implementazione di un codice di controllo in grado di bilanciare termicamente i dispositivi GaN. Questo bilanciamento comporta la risoluzione di diverse problematiche all'interno della scheda. La prima di queste è la corretta acquisizione della misura di temperatura effettiva del dispositivo. Poiché non è possibile misurare direttamente la temperatura della giunzione, e il case del GaN non include alcun sensore interno per la temperatura, diventa necessaria una misurazione esterna della stessa.

Codice di Controllo

Il codice di controllo, come appena detto, ha l'obiettivo di includere un bilanciamento dei dispositivi in temperatura. Questa è una delle specifiche che vuole contraddistinguere questo convertitore.

Attualmente, questo tipo di controllo è di tipo sperimentale. All'interno del laboratorio PEIC si sta sviluppando un sistema che possa garantire questo bilanciamento. L'idea è di compensare i Duty Cycle delle varie gambe, considerando un anello di controllo di temperatura. Si misura la temperatura dei dispositivi delle gambe del convertitore, considerando le misure dei dispositivi di potenza posizionati in punti confrontabili, ovvero misure di tutti i dispositivi bassi o tutti quelli alti. Altrimenti, il confronto non avrebbe senso.

Posizionati i sensori di temperatura sul dispositivo, o comunque una volta acquisita la temperatura, questa entra in un sistema di controllo ad anello chiuso. Per la chiusura dell'anello, si potrebbero considerare diverse casistiche.

Una possibilità è riferirsi a una temperatura massima di funzionamento, utilizzando quindi un valore costante di riferimento. Una seconda possibilità è basarsi sulla temperatura di uno dei dispositivi e compensare i Duty Cycle tramite un regolatore **PI**. La variazione dei Duty Cycle degli altri dispositivi viene effettuata in funzione dell'errore generato dalla differenza di temperatura tra il dispositivo in esame e quello di riferimento. Si applica quindi un offset al valore del Duty Cycle determinato dal controllo (sia un controllo in corrente o in coppia), in modo da limitare la dissipazione del calore sul singolo dispositivo.

In questo modo, i dispositivi avranno un bilanciamento termico che permette loro di gestire al meglio la potenza del sistema, limitando le perdite dovute alla scompenso dei parametri di funzionamento.

Purtroppo essendo una tecnica in pieno sviluppo non è possibile fornire dettagliate informazioni sul suo funzionamento, ma l'idea su cui questo controllo si basa sulle descrizioni appena fatte.

4.2.1 Sistema di Acquisizione delle Misure

Per creare una scheda che includesse tutte le misure necessarie, evitando l'inserimento di termocoppie (elementi che solitamente vengono montati esternamente alla scheda) e per permettere al microcontrollore di gestire la misura in modo più semplice, si è preferito utilizzare un termistore PTC (Positive Temperature Coefficient). Questo tipo di resistenza varia notevolmente il suo valore in funzione della temperatura a cui è sottoposta. Si è scelto di utilizzare un termistore di tipo PTC per la sua eccellente stabilità e linearità nel variare il valore di resistenza con il cambiamento della temperatura. Il termistore PTC selezionato è di tipo SMD (Surface Mounted Device) e viene riportato qui sotto:



Figura 4.4: Famiglia delle PTC Selezionate [4]

Quella riportata sopra è un'immagine della famiglia di termistori selezionati, realizzati in diversi package. Per il convertitore è stato scelto il package 0603, quindi il modello della PTC è il TFPT0603L1000FM. In particolare, si è scelto di utilizzare una PTC 100, ovvero un modello che raggiunge una resistenza di $100\ \Omega$ a una temperatura di $25\ ^\circ C$. Oltre alla scelta del valore di resistenza, è importante selezionare anche la tolleranza, che indica quanto la resistenza effettiva può variare rispetto al valore dichiarato.

Posizionamento del Componente

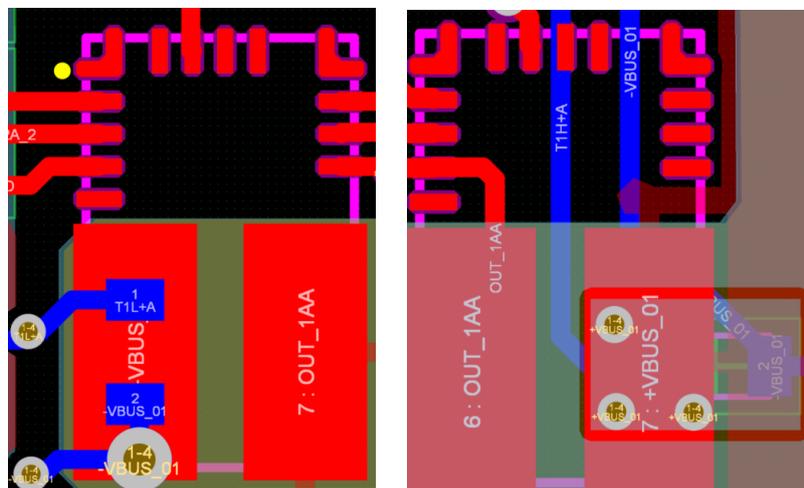
Per realizzare la struttura di misura per valutare la temperatura del singolo componente, è stato progettato un circuito particolare, sia per il riferimento elettrico a cui la resistenza è collegata, sia per il metodo con cui si cerca di trasferire il calore dal componente alla resistenza (soprattutto per la misura della temperatura del dispositivo alto). Partendo da quest'ultimo si vuole far notare che la superficie superiore del componente non può essere utilizzata per la misura (a causa della necessità inserire il TIM e l'Heatsink), questa quindi deve essere effettuata al di sotto del componente. Il problema consiste nel riuscire a trasferire il calore del componente dallo strato superiore della scheda a quello inferiore. Per il processo di produzione

di queste schede, vengono creati diversi strati (*Layer*), in questo caso quattro. Cioè vengono alternati strati di rame a strati di isolamenti elettrici.

#	Name	Type	Thickness	#	Thru 1:4
	Top Overlay	Overlay			
	Top Solder	Solder Mask	0.01016mm		
1	Top Layer	Signal	0.03556mm	1	
	Dielectric 1	Core	0.254mm		
2	Signal Layer 1	Signal	0.036mm	2	
	Dielectric 3	Prepreg	0.127mm		
3	Signal Layer 2	Signal	0.036mm	3	
	Dielectric 2	Core	0.254mm		
4	Bottom Layer	Signal	0.03556mm	4	
	Bottom Solder	Solder Mask	0.01016mm		
	Bottom Overlay	Overlay			

Figura 4.5: Stratificazione Orientativa del PCB

Considerando che il componente di potenza si trova sulla parte superiore, si è pensato di creare un pad termico nel Layer precedente a quello dove è montata la PTC, denominato *Signal Layer 2*. Questo Pad è elettricamente connesso, tramite un bias (visibile nella parte destra dell'immagine 4.5), al Drain del GaN superiore. Per il termistore del GaN inferiore, invece, non ci sono problemi di riferimento, poiché viene posizionato direttamente al Source, senza necessità di creare un Pad termico specifico. I termistori vengono quindi posizionati come mostrato nella figura 5.14.



(a) PTC GaN Basso

(b) PTC GaN Alto con Pad termico

Figura 4.6: Allocazione delle PTC

Nella figura (b) è rappresentato il GaN superiore. Si può vedere in azzurro il *Signal Layer 2* e un piccolo rettangolo azzurro distaccato dal resto dell'area: questo è il Pad termico realizzato con lo stesso potenziale del *+VBUS* (mentre il resto dell'area è al potenziale negativo). Dentro questa piccola area azzurra in

basso, si intravede il termistore posizionato nel *Bottom Layer*. I collegamenti del termistore sono realizzate nel *Bottom Layer* e sono visibili come linee blu verticali, rispettivamente i **T1H+A** e **-VBUS**. Quest'ultimo punto non è propriamente il *-VBUS*, poiché nel circuito di condizionamento del segnale viene denominato *T1H-A*, ma fisicamente corrispondono allo stesso potenziale.

4.2.2 Circuito di Misura

Per effettuare la misura, è necessario rilevare la caduta di tensione ai capi della PTC. Pertanto, si alimenta una resistenza di polarizzazione al potenziale di $3.3V$. Realizzando quindi un circuito del seguente tipo:

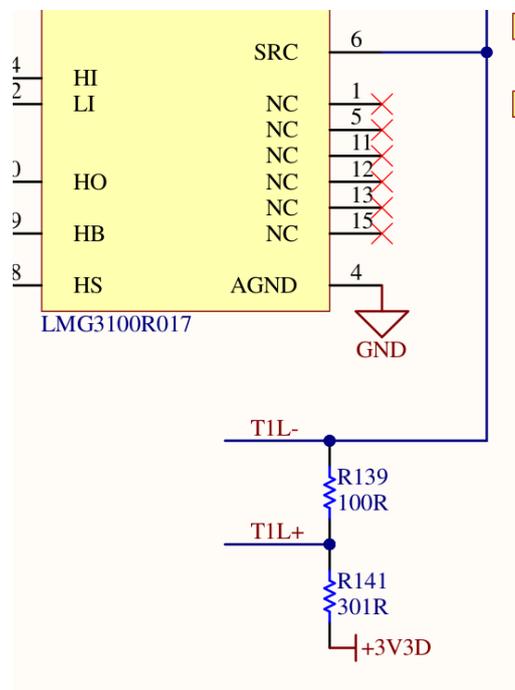


Figura 4.7: Circuito connessione PTC a Resistenza di Polarizzazione

Nella parte bassa della figura sono riportate due resistenze: quella con il valore di $100R$ è la PTC, mentre quella con il valore di $301R$ è la resistenza di polarizzazione (dove per entrambi la R è da interpretarsi come il simbolo Ω). Quest'ultima è selezionata in funzione della corrente che si vuole far circolare nel circuito; questa corrente non deve essere troppo elevata per evitare il surriscaldamento della PTC, quindi apportare un'alterazione della misura. Le due estremità della PTC, denominate rispettivamente *T1L+* e *T1L-*, rappresentano le misure di tensione effettuate ai capi della PTC. La caduta di tensione viene quindi inviata a un circuito di condizionamento, che tramite un amplificatore operazionale, fornisce in uscita il valore letto dal microcontrollore.

Di ogni elemento GaN viene quindi misurata la sua temperatura, per ogni gamba viene utilizzato un operazionale dato che ne usiamo uno a due canali, ma questo comporta che il totale delle misure si temperatura dei componenti corrispondono a dodici. Questa è una delle ragioni per cui il Microcontrollore scelto sia da 100 pin. Inoltre, è importante considerare la quantità di ADC (Analog to Digital Converter) e dei loro canali, necessari per convertire i segnali ricevuti.

Per quanto riguarda il circuito dell'amplificatore operazionale, si fa riferimento alla figura in basso:

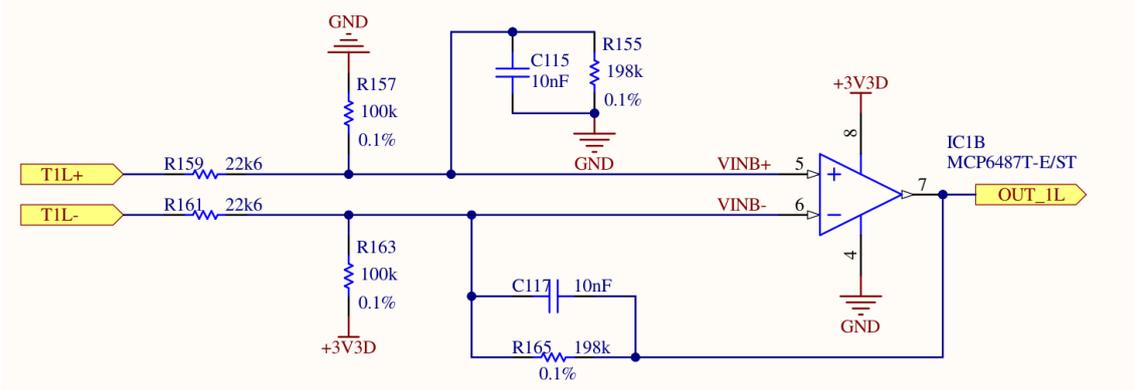


Figura 4.8: Circuito Connessione PTC al Operazionale

Sulla sinistra dell'immagine si trovano i due ingressi in tensione provenienti dalla misura ai capi della PTC. Il circuito realizzato è di tipo non invertente, quindi la misura di tensione viene condizionata ma non invertita. Questo circuito permette di misurare temperature comprese tra 0°C e 150°C , dove la PTC assume rispettivamente valori di resistenza di $90\ \Omega$ e $160\ \Omega$. Ciò implica che all'interno del circuito scorrono due correnti diverse, quindi le tensioni minima e massima che si possono misurare ai capi della PTC sono valutabili tramite un partitore di tensione:

$$V_{PTC} = V_{Alimentazione} \cdot \frac{R_{PTC}}{R_{PTC} + R_{Polariz}} \quad (4.1)$$

$$V_{MIN,0^{\circ}\text{C}} = 0.759\ \text{V}$$

$$V_{MAX,150^{\circ}\text{C}} = 1.415\ \text{V}$$

$$\Delta V = V_{MAX,150^{\circ}\text{C}} - V_{MIN,0^{\circ}\text{C}} = 0.386\ \text{V}$$

Questi due valori sono quelli su cui si deve basare il dimensionamento del guadagno e dell'*Offset*. La struttura proposta, mostrata nella figura 4.8, e i valori delle resistenze e dei condensatori corrispondono a quelli scelti per il convertitore. Il dimensionamento è iniziato analizzando il valore di *Gain* ideale:

$$Gain_{Ideale} = \frac{V_{Alimentazione}}{\Delta V} = 8.55 = \frac{R_{Ingresso}}{R_{Feedback}} \quad (4.2)$$

Questo guadagno ideale deve essere però adattato a un caso reale, ovvero devono essere scelte resistenze e condensatori che siano esistenti in commercio e standard (evitando costi esageratamente inutili), tenendo conto anche delle tolleranze (quelle scelte sono da 0.1%). Le due resistenze inserite nella formula corrispondono alla resistenza di ingresso (la $R159$ e $R161$) e a quella che fornisce la retroazione del segnale ($R165$). Si sceglie quindi di dimensionarle selezionando una delle due e adattando la seconda tramite una formula inversa, alle possibili scelte del mercato. Per questo sistema e questi valori, si è scelto di fissare la resistenza di feedback a $198\text{ k}\Omega$ (sempre con la tolleranza definita in precedenza). Di conseguenza, la resistenza d'ingresso che si adatta al guadagno ideale è di circa $23.2\text{ k}\Omega$, mentre la resistenza standard più vicina a quella calcolata è di $22.6\text{ k}\Omega$, quindi il valore di guadagno sarà leggermente più alto di quello ideale. Per quanto riguarda il dimensionamento del circuito di *Offset*, si deve utilizzare una formula inversa, proposta di seguito:

$$R_{Offset} = \frac{3.3}{V_{MIN,0^{\circ}C} \cdot Gain} \cdot R_{Feedback} = 101\text{ k}\Omega \quad (4.3)$$

Anche in questo caso, la resistenza deve essere selezionata tra quelle standard; è stata scelta una resistenza da $100\text{ k}\Omega$. Il circuito realizzato è stato testato tramite un modello *Spice* per verificarne le prestazioni. Il modello è riportato qui sotto:

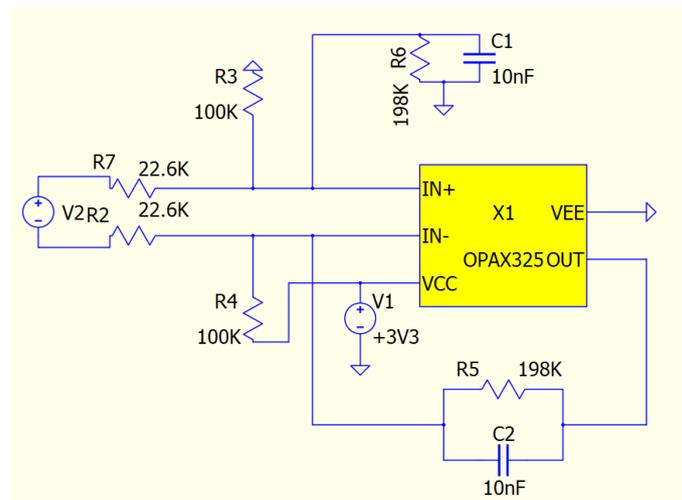


Figura 4.9: Modello *Spice* del Circuito di Condizionamento

Variando il valore di $V2$, si simulano diversi valori di caduta di tensione della PTC, permettendo così di verificare se il sistema studiato funzioni correttamente. In questo modo si può verificare che una caduta di tensione corrispondente a una temperatura di $0^{\circ}C$ fornisca al microcontrollore una tensione molto vicina a 0 V . Analogamente, una caduta di tensione relativa a una temperatura di $150^{\circ}C$ deve corrispondere a una tensione fornita al microcontrollore molto prossima a 3.3 V . Si tenga conto che l'operazionale che si è utilizzato per la simulazione è uno di quelli

che si sarebbe potuto scegliere e non è quello che è stato selezionato. Il grafico mostrato rappresenta le misure eseguite sul circuito *Spice*, visibile nella figura 4.10.

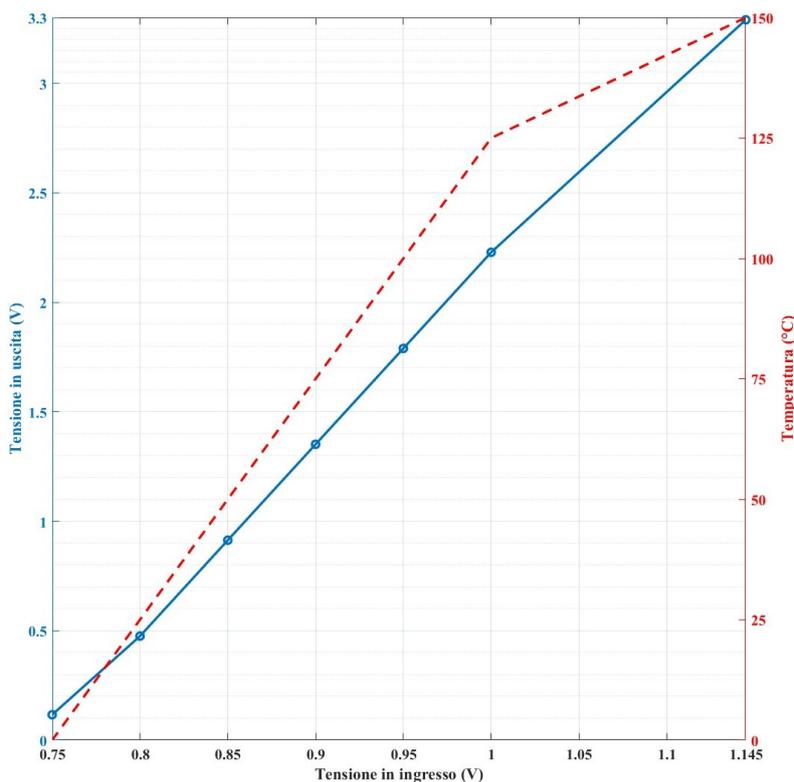


Figura 4.10: Risultato del Condizionamento della Misura di Temperatura

L'andamento della tensione in uscita dall'operazionale, cioè quella in ingresso al microcontrollore, risulta molto lineare. Sulla destra è mostrato l'andamento della temperatura nel range desiderato. Gli estremi di temperatura sono coperti dai valori minimo e massimo di tensione del microcontrollore, sfruttando al massimo la scala di risoluzione dell'ADC.

Grazie a questo sistema di acquisizione e al circuito di condizionamento, la misura della temperatura dovrebbe risultare molto accurata.

Un elemento non ancora considerato è la banda con cui il sistema viene filtrato. Le due capacità poste in parallelo alle due resistenze di feedback compongono un filtro RC . Queste capacità vengono scelte in modo da ottenere una banda intorno al centinaio di Hz , poiché la misura riguarda il campo termico e la variazione della temperatura è un fenomeno relativamente lento rispetto ai fenomeni elettrici. Per ottenere questa banda, è stata scelta una capacità ceramica di 10 nF , che garantisce una banda pari a:

$$BandWidth = \frac{1}{2\pi \cdot R \cdot C} \cong 80Hz \quad (4.4)$$

Per l'operazionale non è stato ancora fornito alcun dettaglio, ma nella prossima sezione verranno approfondite le sue funzionalità e specifiche.

4.3 Definizione Struttura di Potenza

Della struttura della parte di potenza si era già discusso in precedenza. In questa sezione vengono approfonditi i dettagli della progettazione e la scelta dei componenti per definire la struttura.

Inizialmente, per le motivazioni elencate in precedenza sull'ingombro della gamba, si era deciso di sostituire una gamba d'inverter con due gambe in parallelo. Ogni gamba sarebbe comunque stata dotata di un'induttanza per smorzare eventuali spike di corrente, attenuando i problemi di Mismatch. Successivamente, si è pensato di dividere le tre gambe in sei gambe, dato che ogni gamba viene comandata in modo indipendente dalle altre, passando quindi da un inverter trifase ad uno esafase. Questo garantisce molta più libertà sul possibile utilizzo del convertitore e delle prestazioni che si hanno in uscita.

4.3.1 GaN

I dispositivi di potenza scelti sono quelli di cui si è già ampiamente parlato in precedenza. Pertanto, non verranno nuovamente definite le caratteristiche del componente e le motivazioni della scelta. Verranno piuttosto analizzate le connessioni di questi elementi.

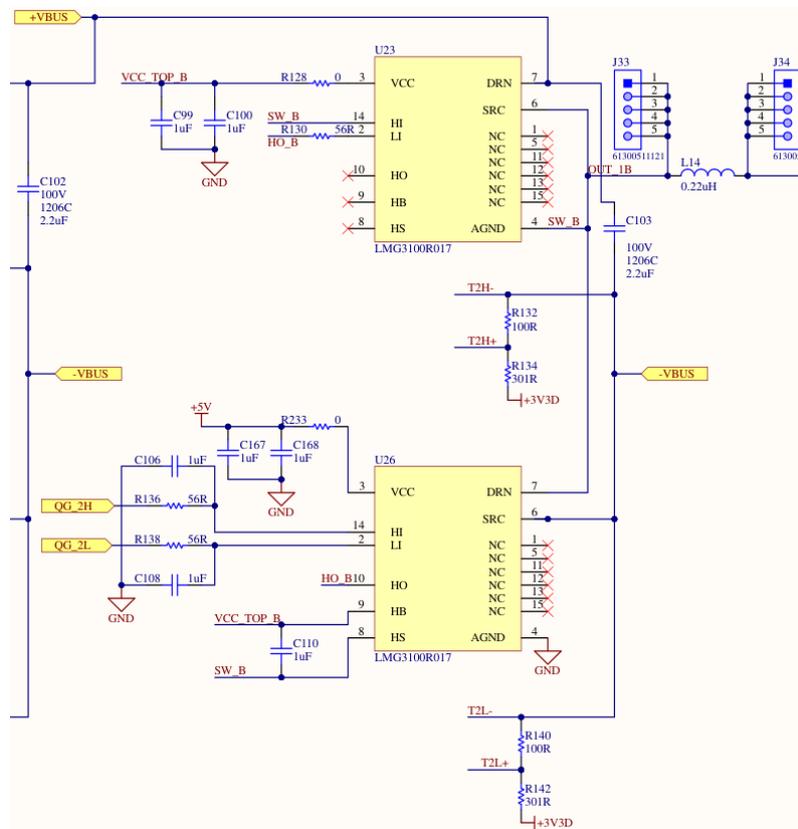


Figura 4.11: Connessioni Elettriche del GaN

I due GaN sono rappresentati da due rettangoli in giallo e da 15 pin di uscita e ingresso. Come si vede dall'immagine 4.11, il dispositivo posto in basso, a sinistra riceve i due segnali di comando in ingresso. Nell'immagine viene raffigurata la seconda gamba delle due presenti nel foglio di progettazione, quindi tutti gli elementi e le connessioni hanno come pedice un 2 o una B.

Per il dispositivo alto, il segnale di comando è chiamato *QG_2H*, mentre per il basso è il *QG_2L*. Questi segnali vengono rispettivamente inviati ai piedini **HI** e **LI**, del dispositivo basso. Il passaggio attraverso una resistenza e la presenza di un condensatore permette di creare un piccolo filtro RC in ingresso, limitando così le interferenze elettromagnetiche che potrebbero causare comandi indesiderati.

L'alimentazione del dispositivo basso viene fornita con una tensione di 5 V e vengono inseriti due condensatori di disaccoppiamento. È anche inserita una resistenza da 0 Ω; la presenza di questa resistenza è dovuta al pregresso circuito dell'Evaluation Board, dove era presente una resistenza da 3.01 Ω, giustificata per un'eventuale limitazione nella corrente di alimentazione. Per il dispositivo alto, l'alimentazione viene fornita dal pin **HB** del dispositivo basso. Anche in questo caso vengono utilizzati due condensatori di disaccoppiamento.

I punti **HI** (alto) e **HS** (basso) vengono entrambi connessi direttamente al nodo di switching, come si vede dal nome della connessione (**SW_B**). Questo è fatto per fornire un riferimento comune di tensione del circuito di Bootstrap sia per il dispositivo alto che per quello basso.

Al di sotto dei dispositivi, si trovano le due resistenze, come visto in precedenza, relative al circuito di misura della temperatura. Entrambe utilizzano lo stesso riferimento del potenziale di *-VBUS*.

I pin del GaN alto, **SRC** e **AGND**, e quello del GaN basso, **DRN**, sono tutti e tre utilizzati per creare il nodo di switching (**SW_B**). Da quest'ultimo punto parte un induttore (in figura, il *L14*), che è l'induttanza di smorzamento di cui si è parlato in precedenza. Ai capi di questo induttore ci sono due connettori (Header da cinque pin) inseriti per poter bypassare l'induttore (successivamente viene approfondita la ragione della presenza di questi connettori).

La connessione a *+VBUS* è esclusiva per il pin **DRN** del dispositivo alto, mentre quella a *-VBUS* è esclusiva per il pin **SRC** del dispositivo basso. Questi due potenziali sono connessi tramite una capacità di Decoupling.

I restanti pin dei GaN non connessi, sono quindi indicati come non utilizzati e segnalati con una piccola x rossa su ciascuno di essi.

4.3.2 Condensatori per il *DC-Link*

Questo è uno degli elementi che si è dovuto cambiare per via dell'incremento delle correnti in ingresso. Quello che più include su queste capacità è la corrente in RMS.

Il dimensionamento di queste capacità deve essere fatto tenendo conto di quanto si vuole tenere stabile la tensione stabile intorno ai 48 V. Cioè la quantità di carica che questi condensatori riescono a raggiungere garantisce un margine di regolazione della tensione d'ingresso. Vale a dire che in funzione alla capacità totale che si raggiunge (in funzione alla combinazione di serie e parallelo delle capacità) la tensione d'alimentazione può variare (durante il funzionamento) in un intorno di valori rispetto al valore che è presente sul connettore d'ingresso, il range entro cui varia viene chiamato ΔV_{DC} . Il valore necessario a garantire questo intorno si valuta essendo nota la corrente RMS (circa 56 A, per un sistema con una corrente di 40 A) e la frequenza di switching, si può utilizzare la formula proposta sotto:

$$C = \frac{I_{RMS}}{\Delta V_{DC} \cdot f_{SW}} \quad (4.5)$$

Questo è il valore di capacità è quella necessaria per poter garantire il valore di ΔV_{DC} scelto, questa viene mantenuta in questo intorno grazie alla carica elettrostatica accumulata durante la fase di conduzione del dispositivo. In particolare si è scelto di mantenere un ΔV_{DC} pari al 10% della tensione di alimentazione (cioè ci si prendere un margine di $\pm 4.8 V$). Questo valore di capacità si riduce all'aumentare della frequenza di switching, dato che il tempo per cui le capacità devono fornire la loro energia per mantenere la tensione al valore voluto è minore (dato che è minore il tempo per cui deve fornire la carica).



Figura 4.12: Condensatore Elettrolitico della KEMET [12]

Per le scelte fatte si necessita al massimo di una capacità di 580 μF . Ma si sceglie utilizzare quattro capacità da 370 μF in parallelo, per cui il valore totale del *DC-Link* sarà di circa 1 mF, in questo modo il ΔV_{DC} è minore di mezzo Volt a 20 kHz e inferiore al decimo di volt nel caso di una frequenza di 100 kHz.

Il condensatore scelto per creare il *DC-Link* l'elemento nell'immagine 4.12, di tipo elettrolitico. Questo condensatore appartiene ad una famiglia di condensatori ibridi della KEMET, particolari per la loro costruzione e i materiali utilizzati. La tensione di utilizzo garantita è di 63 V , superiore a quella di normale funzionamento. Inoltre questa garantisce una corrente RMS molto alta, poco superiore ai 30 A nel caso di una frequenza di 100 kHz e con una temperatura di funzionamento di $80\text{ }^\circ\text{C}$. Il sistema quindi risulta notevolmente sovradimensionato in corrente e capacità, questo garantisce un notevole margine di sicurezza e di funzionamento a lungo termine.

In basso vi si riporta un'immagine della costruzione del dispositivo:

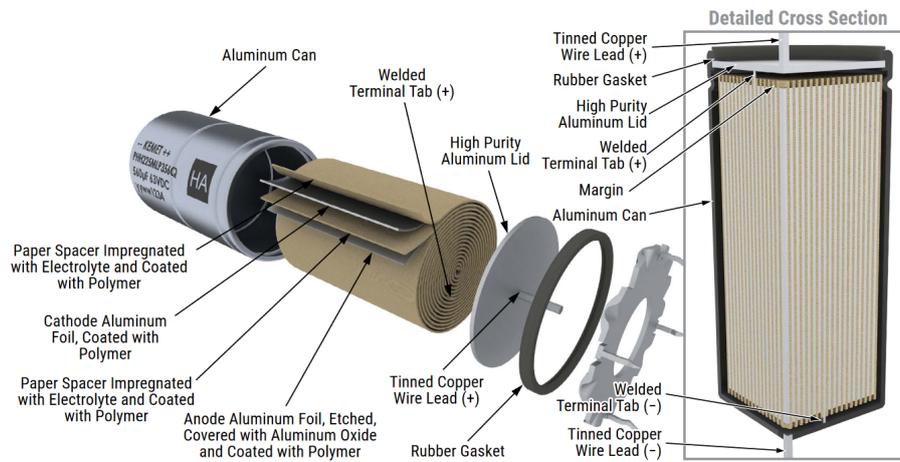


Figura 4.13: Esploso del Condensatore Elettrolitico [12]

Queste capacità vengono collegate il più vicine possibili al connettore di potenza posto in altro a destra, prendendo il posto delle capacità presenti nell'immagine 4.1.

Connettore

Come detto in precedenza, un altro elemento che deve essere cambiato è il connettore di potenza, quello relativo all'ingresso della tensione da 48 V . Le necessità del cambio sono le stesse del condensatore. Si è scelto di utilizzare il dispositivo che si riporta in basso.



Figura 4.14: Connettore in Ingresso Lato Potenza [3]

Questo riesce a supportare una tensione esageratamente più alta rispetto a quella d'alimentazione, dato che è classificato per una tensione di 690 V . Ma questo componente è stato scelto più che altro per la corrente che riesce a tenere, dato che il datasheet riporta una corrente nominale di circa 80 A , oltre alla grandezza dei cavi che riesce a far entrare all'interno del connettore. Dato che più è elevata la corrente maggiore sarà la grandezza del cavo da utilizzare. Se ogni gamba dovesse lavorare ad una corrente nominale di 40 A il connettore è dimensionato in modo corretto per le diverse configurazioni.

4.3.3 Induttore

L'induttore di compensazione, di cui abbiamo discusso ampiamente in precedenza, assicura una maggiore sicurezza nell'utilizzo dei componenti di potenza. Deve essere dimensionato considerando due fattori principali: il ΔI_{carico} , ovvero il margine di corrente accettabile, e il possibile ritardo tra il parallelo delle gambe, chiamato in precedenza "Mismatch". Questo ritardo può essere ipotizzato inferiore a 20 ns , ma per i calcoli viene considerato pari a tale valore (per garantire un margine di sicurezza).

Per valutare un valore indicativo d'induttanza da utilizzare si può utilizzare la seguente formula:

$$L = \frac{V_{Alimentazione} \cdot t_{Mismatch}}{\Delta I_{Load}} \quad (4.6)$$

In modo analogo alla capacità, l'induttore accumula energia magnetica. Questa energia viene rilasciata quando si verifica un ritardo tra i dispositivi collegati in parallelo, permettendo di smorzare parte della corrente che altrimenti verrebbe gestita da un singolo componente.

Per coprire un ritardo (Mismatch) di 20 ns e avere un margine di corrente pari al 10% della corrente nominale di 40 A , è necessario utilizzare un induttore di 240 nH .

L'induttore scelto è della Coilcraft, appartenente alla famiglia degli induttori schermati, progettati per non interferire con i componenti circostanti. L'induttore specifico selezionato è il seguente:

Questo induttore è leggermente più piccolo rispetto al valore calcolato, con un valore nominale di 220 nH . Questo implica un range maggiore di corrente accettabile ($> 10\%$). È stato scelto questo componente per diverse ragioni, tra cui la sua notevole compattezza con dimensioni di $11.3 \times 9.5 \times 10\text{ mm}$.

Un altro fattore determinante è la sua capacità di gestire la corrente RMS, che raggiunge i 55.5 A a una temperatura di 40°C , con una corrente di saturazione a circa 99 A . Queste caratteristiche in termini di corrente e dimensioni sono due dei



Figura 4.15: Modello dell'Induttore XAL1010-221 [2]

motivi principali della scelta. Inoltre, è di notevole importanza la stabilità dell'induttore al variare della corrente, come indicato nel grafico che mostra l'andamento dell'induttanza.

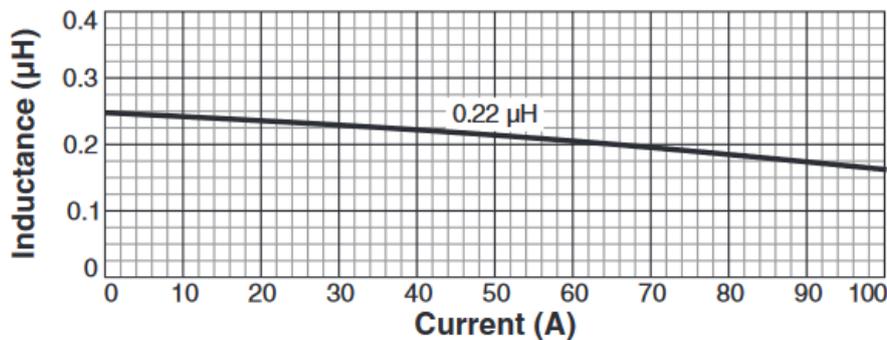


Figura 4.16: Andamento dell'Induttanza al Variare della Corrente [2]

Considerando che il valore dell'induttanza effettiva è intorno a 225 nH alla corrente nominale della gamba, l'induttanza tende ad aumentare al ridursi della corrente. Questo significa che a carichi bassi, l'induttanza è più elevata, il che rende la corrente più stabile poiché il ΔI_{Load} si riduce. Al contrario, quando la corrente supera quella nominale, l'induttanza diminuisce, quindi il ΔI_{Load} aumenta.

In precedenza si è discusso degli Header che potrebbero essere utilizzati per bypassare l'induttore. L'idea di base di questa scelta è di predisporre una connessione per una scheda supplementare che potrebbe essere collegata tramite questi connettori. Questa scheda aggiuntiva sarebbe dedicata allo studio di un sistema di induttori accoppiati, dove gli induttori delle varie fasi sono collegati tra loro. L'accoppiamento degli induttori di queste fasi consentirebbe regolazioni molto particolari per il controllo della tensione in uscita e potrebbe conferire al sistema una stabilità migliorata. In particolare si fa riferimento alle strutture per convertitore in configurazione interleaved.

Attualmente, questa board non è stata ancora progettata ma è stata solo considerata in una fase preliminare, pertanto questo argomento non sarà trattato nella presente tesi.

4.3.4 Misura di Corrente

Anche per la misura in corrente è stato necessario modificare la struttura di acquisizione e di condizionamento del segnale, data la maggiore corrente che il sistema deve gestire.

Per il nuovo sistema, è stato considerato un range di misura compreso tra $\pm 70 A$. L'ampliamento del range di misura ha comportato il cambiamento del sensore di corrente, che consente l'acquisizione della corrente. È stato preferito montare un sensore che fosse anch'esso un componente SMD, in modo da poter essere montato direttamente sulla scheda senza particolari strutture. Questa scelta è stata possibile grazie al fatto che la misura della corrente non è troppo elevata.

Per il sensore ci si è affidati ad Allegro, scegliendo un modello della famiglia dei sensori ad effetto Hall lineari. In particolare, si fa riferimento al modello proposto in basso:

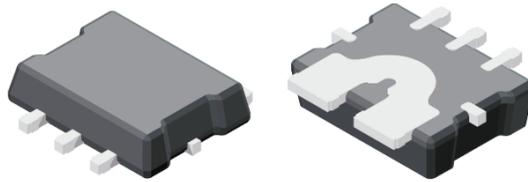


Figura 4.17: Sensore di Corrente ACS72981LLRATR-100B5 [1]

Questo sensore consente di acquisire correnti sia in continua che in alternata con una banda molto ampia, fino a $250 kHz$, rendendolo particolarmente adatto per il controllo dei motori. Il suo tempo di risposta inferiore ai $2 \mu s$ lo rende ideale anche come riferimento per il controllo di sovracorrenti e per l'implementazione di misure di sicurezza.

Il dispositivo selezionato è quello illustrato nella figura 4.17, caratterizzato da un range di misura di $\pm 100 A$ e alimentato a $5 V$. Grazie alla sua capacità di operare in un ampio range di temperature, da -40 a $150 ^\circ C$, questo modello garantisce un'alta affidabilità in diverse condizioni di utilizzo.

Il sensore, anche se tarato per una misura nel range di $\pm 100 A$, è in grado di sopportare correnti che possono superare di tre volte il valore nominale per un limitato periodo di tempo, a seconda della temperatura ambiente. Questa capacità è cruciale in situazioni di emergenza come cortocircuiti, che ovviamente devono essere evitati a tutti i costi.

Considerando una resistenza di conduzione del dispositivo tipicamente di $200 \mu\Omega$ ed una corrente di funzionamento di $50 A$, la potenza dissipata sarebbe di circa $0.5 W$. Tenendo conto che la resistenza termica del componente verso l'ambiente è di $18 ^\circ C/W$ e considerando una temperatura ambiente di $30 ^\circ C$, la temperatura

raggiunta dal componente sarebbe di circa 40°C , quindi non lavora a temperature critiche, non si necessita di un raffreddamento dedicato.

Anche questo tipo di sensore ha un valore di rumore in uscita, misurato in unità diverse rispetto a quello dei circuiti operazionali. Il rumore di questo sensore è relativamente basso rispetto ad altri sensori con prestazioni comparabili.

Uno degli indici più importanti di un sensore di questo tipo è la *Sensitività*, che rappresenta la tensione in uscita in relazione alla corrente misurata. Per questo sensore, con il range di misura e con alimentazione scelta, la sensitività è di $20 \times V_{CC}/5$, la cui unità di misura è $[mV/A]$. Questa formula tiene conto delle possibili variazioni rispetto alla tensione di alimentazione standard di $5V$. Ma se l'alimentazione dei dispositivi si ritiene stabile e costante, si può considerare una condizione di lavoro lineare per cui si ha: $20 mV/A$. Questo significa che ogni Ampere che il sensore misura si ha in uscita un incremento o una riduzione di $20 mV$. Questa misura è tipicamente affetta da un errore percentuale di $\pm 2.3\%$.

Il produttore fornisce anche informazioni sulla variazione della sensitività in funzione della temperatura, presentate in un grafico è utile attenzionarlo per ottenere misurazioni più accurate.

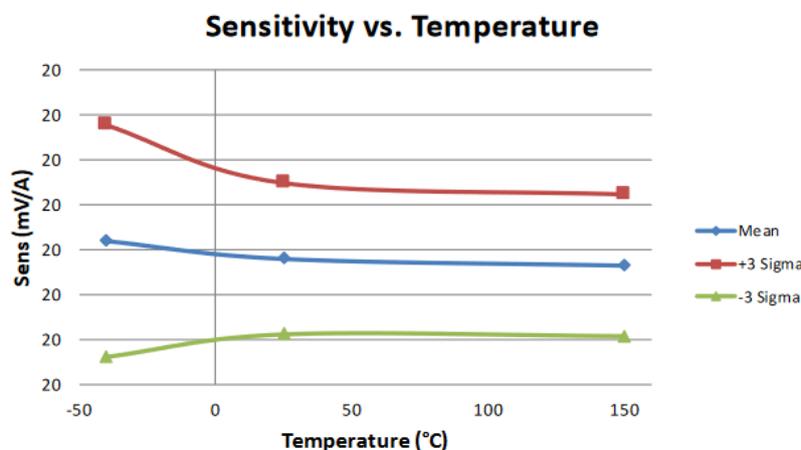


Figura 4.18: Sensitività in Funzione della Temperatura [1]

Nonostante le variazioni di temperatura, è possibile affermare che il sensore continua a fornire misurazioni abbastanza accurate. Lo si può dire dato che l'asse delle rimane sempre sul numero 20, questo significa che i vari livelli sono comunque un ordine di grandezza sotto l'unità (probabilmente intorno al $0.1 mV/A$), per cui si stima una variazione al massimo compresa tra $\pm 0.3 mV/A$.

Un altro aspetto da considerare è il grafico dell'errore totale in output, che mostra la media percentuale piuttosto bassa. Questo assicura un funzionamento ottimale, specialmente se si aggiunge un filtro digitale per ulteriormente migliorare la precisione delle misurazioni.

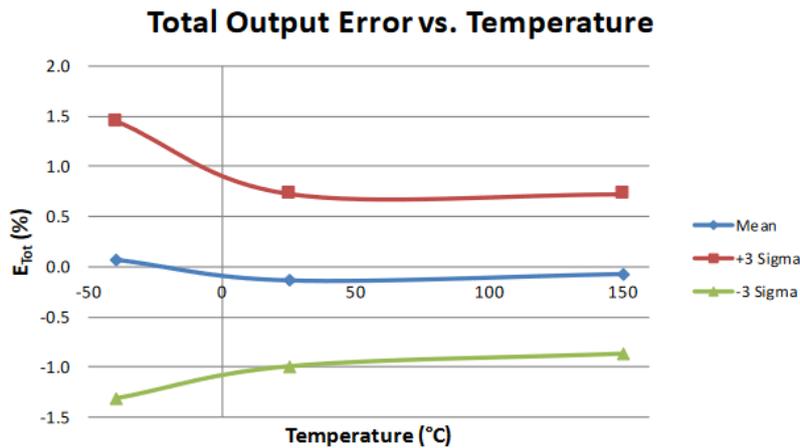


Figura 4.19: Errore in Funzione della Temperatura [1]

Considerando il valore di sensitività abbastanza stabile anche in funzione della temperatura si può dimensionare il circuito di condizionamento del segnale in uscita dal sensore.

Il costruttore indica un tipo di circuito ideale di collegamento per l'acquisizione delle misure di corrente, mostrato nella figura 4.20. Questa illustra i pin del sensore collegati a delle capacità consigliate per ottimizzare l'acquisizione dei dati. In questo schema, è raccomandato utilizzare una capacità C_L di 1 nF , l'altra invece è da $1\text{ }\mu\text{F}$ già scritta in figura.

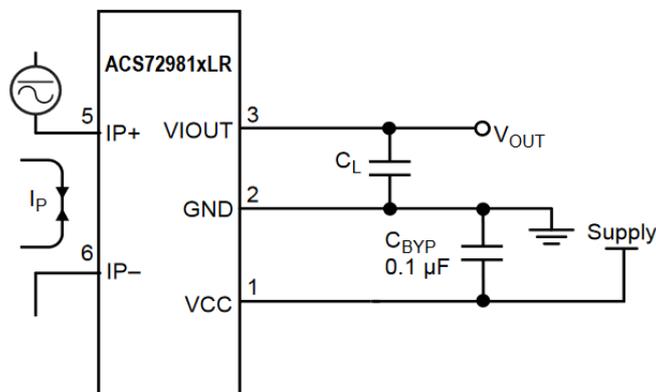


Figura 4.20: Circuito Tipico per la Misura [1]

I pin utilizzati per il passaggio della corrente da misurare sono chiamati **IP+** e **IP-**, mentre il pin di alimentazione è il pin 1, denominato **VCC**. Il pin di riferimento a terra è il pin 2; è consigliato l'utilizzo di un condensatore di disaccoppiamento tra questo pin e quello di alimentazione. Il pin dedicato all'uscita del valore di corrente misurata è il pin **VIOUT**; anche per questo pin è consigliato l'uso di un condensatore di disaccoppiamento (il C_L).

Il Sensore viene inserito a valle dell'induttore di compensazione, in basso vi si mostra il collegamento elettrico alla parte di potenza.

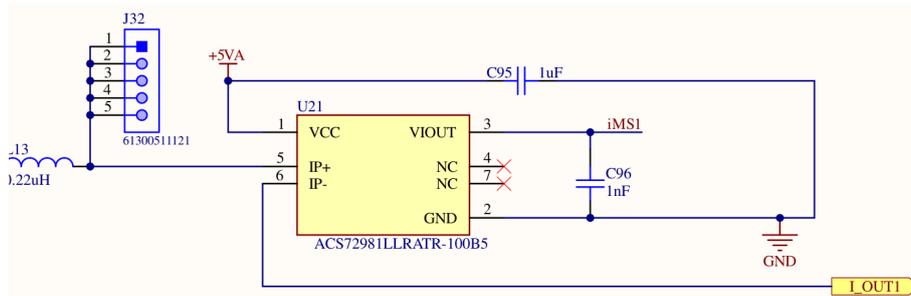


Figura 4.21: Collegamento Elettrico per la Misura

Sulla sinistra si vede parte dell'induttore a valle del nodo di switching della gamba A, che prosegue il suo percorso entrando nel pin $IP+$. In uscita dal sensore, la parte di potenza va verso il connettore d'uscita, situato in un altro foglio di lavoro I_OUT1 . Come già detto, il sensore viene alimentato con una tensione di $5V$, e tra l'alimentazione e il riferimento di Ground è presente un condensatore di disaccoppiamento. La misura viene inviata a un circuito di condizionamento, che non si trova in questo foglio di progetto ma è riportato in basso. Anche questo circuito è dotato in uscita di un condensatore di Decoupling.

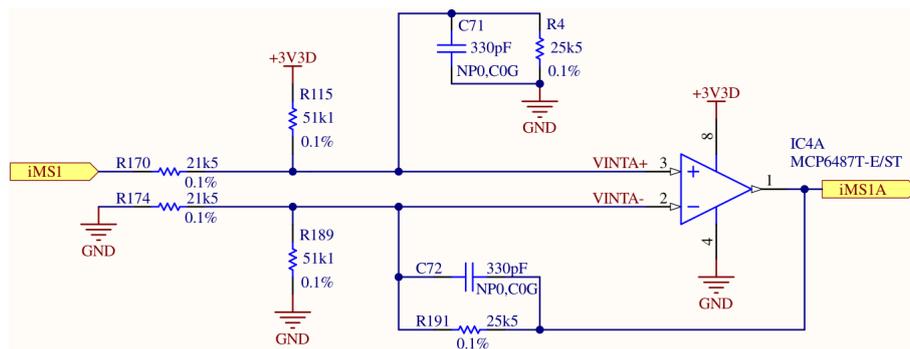


Figura 4.22: Circuito di Condizionamento della Misura

Il circuito proposto è differente rispetto a quello che si è visto per la misura di temperatura (in figura 4.8). La differenza sostanzialmente sta nel tipo di misura che si riceve in ingresso. Nel precedente caso si tratta di una misura di tipo differenziale, in questo caso il segnale in uscita dal sensore è singolo. Anche in questo caso viene utilizzato un circuito di condizionamento non invertente, ma il riferimento delle tensioni per regolare l'offset è applicato in modo inverso rispetto al circuito per la temperatura.

In questo caso si vorrebbe che la misura in corrente di $+70A$ corrisponda ad una tensione fornita al Microcontrollore più prossima possibile a $+3.3V$, ed analogamente per una corrente di $-70A$ la tensione al Micro di circa $0V$. Il valore di tensione che fornisce il sensore di misura nel caso di una corrente misurata di $-70A$ è di $-1.4V$ (ricordando la sensibilità di $20mV/A$), il valore restituito nel caso della misura della corrente di $+70A$ è lo stesso di prima ma cambiato di segno. Per cui in

questo caso il $\Delta V = 2.8 V$. Per il circuito in questione però i calcoli vanno eseguiti in modo "opposto" rispetto al caso della temperatura. In questo caso si avrà:

$$Gain_{Ideale} = \frac{\Delta V}{V_{alimentazione}} = \frac{R_{Input}}{R_{Feedback}} = 0.8485 \quad (4.7)$$

Viene in questo caso selezionata una resistenza standard d'ingresso di $21.5 k\Omega$, che corrispondono ad una resistenza di feedback di circa $25.34 k\Omega$. La resistenza standard più vicina a quella calcolata è di $25.5 k\Omega$, il che comporta una riduzione del guadagno ad un valore di $Gain = 0.843$, ma si ritiene abbastanza vicino a quello ideale.

Per calcolare la resistenza di Offset, in questo caso si utilizza la seguente formula:

$$R_{Offset} = \frac{V_{Alimentazione}}{\Delta V} \cdot Gain \cdot R_{Feedback} = 50.7 k\Omega \quad (4.8)$$

Dalla formula si nota come in questo caso il guadagno non sia a denominato ma a numeratore. Il valore più prossimo a quello che si è calcolato è quello di una resistenza da $51.1 k\Omega$

Anche questa volta si è deciso di fare un modello *Spice* del circuito

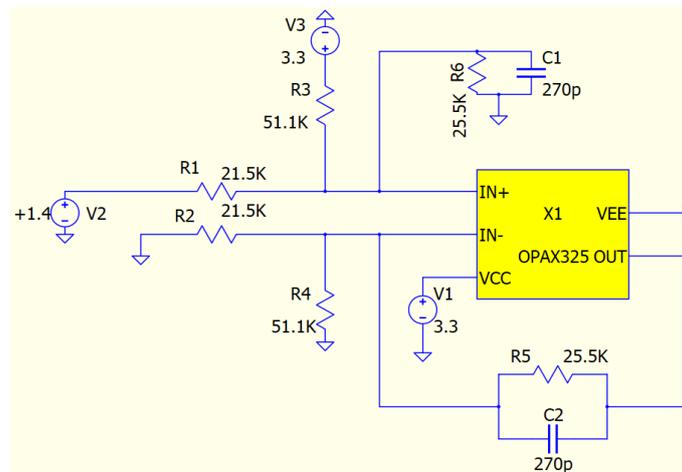


Figura 4.23: Modello *Spice* del Condizionamento della Misura

Questo modello consente di valutare, tramite un generatore di tensione simulato in ingresso, quale tensione viene prodotta in uscita all'operazionale. L'operazionale utilizzato è lo stesso del modello precedente. Come si notare la struttura è differente rispetto a quella della misura in temperatura. Tramite questo modello è possibile risalire all'andamento della tensione fornita al Micro rispetto alla corrente misurata dal sensore.

Di seguito è presente il grafico (analogamente al modello per la misura di temperatura) con due assi delle ordinate: quello a sinistra rappresenta la tensione fornita al microcontrollore, mentre quello a destra mostra l'andamento della corrente misurata. L'asse delle ascisse indica la misura di tensione nel range $\pm 1.4, V$.

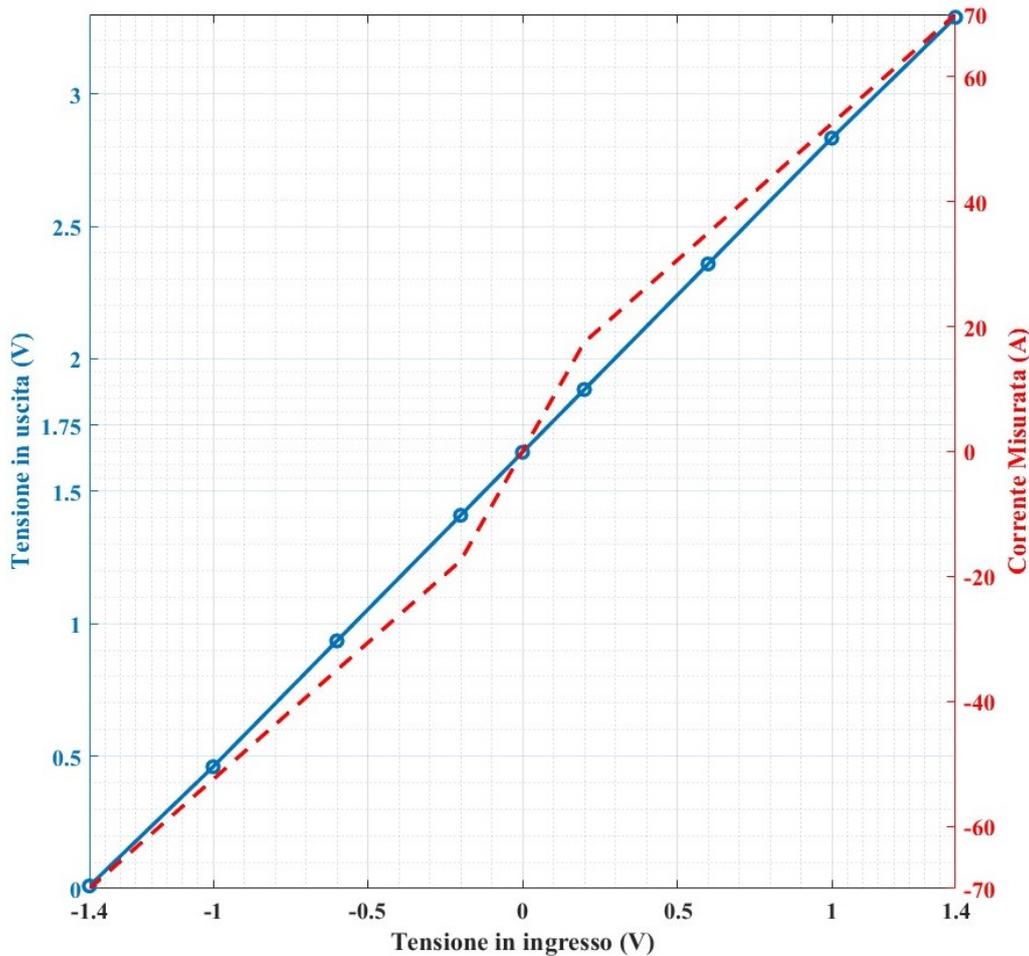


Figura 4.24: Risultato del Condizionamento della Misura di Corrente

Anche se non è immediatamente evidente, per una misura di corrente di 0 A , l'ingresso in tensione al circuito di condizionamento è di 0 V . Questo corrisponde esattamente alla metà della scala di misura, ovvero una tensione di 1.649 V .

Un ulteriore elemento da tenere presente è la banda di frequenza del feedback. Per questo circuito, sono state scelte capacità progettate appositamente per mantenere una capacità molto stabile nelle diverse condizioni di utilizzo e ambientali (le specifiche si vedono nell'immagine 4.22). L'obiettivo era di ottenere una banda di feedback di 20 kHz . La banda ottenuta con i componenti scelti è di 19 kHz , ma la si può ancora considerare accettabile.

4.3.5 Operazionale

Si è preferito scegliere un elemento capace di gestire due canali, permettendo di ridurre l'ingombro del sistema di misura. I due canali consentono di avere un operazionale per ogni coppia di GaN, quindi il condizionamento del componente superiore e dell'inferiore di una gamba viene eseguito da un unico operazionale. Nello specifico, il dispositivo è quello riportato nell'immagine 4.25.



Figura 4.25: Operazionale MCP6489T-E/ST [24]

Il componente selezionato è della Microchip Technology. Il modello mostrato in figura è un operazionale con quattro canali, dotato di 14 pin. Tuttavia, il modello selezionato per il sistema con due canali che ha un numero di pin ridotto a 8.

Ogni canale ha due ingressi e un'uscita, quindi i due canali occupano 6 pin, mentre gli altri due sono riservati all'alimentazione e al riferimento di Ground. La disposizione dei pin è mostrata qui sotto:

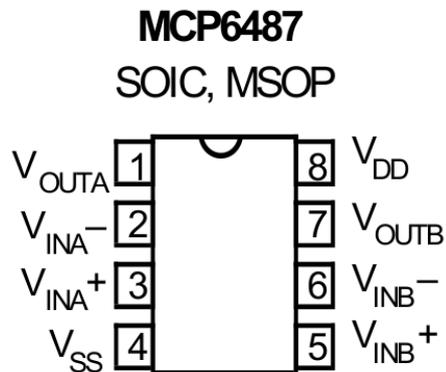


Figura 4.26: Disposizione Pin Operazionale [24]

Questo componente è stato selezionato per via delle sue caratteristiche, in particolare per il suo elevato *Common Mode Rejection Ratio* (CMRR), ovvero la reiezione del modo comune. Il CMRR è la capacità di un dispositivo di sopprimere segnali comuni a entrambi gli ingressi (noti come segnali di modo comune) rispetto al segnale differenziale desiderato. Quanto più alto è questo indice, tanto meglio l'operazionale è in grado di isolare e amplificare correttamente il segnale differenziale desiderato. Questo valore dipende dalle caratteristiche di tensione di alimentazione del sistema e dal range di tensione del segnale differenziale. Il valore tipico di questo componente, con un'alimentazione di $V_{DD} = 5V$ e con un segnale differenziale compreso

tra $V_{CM} = -0.1 \div 4.1 V$, garantisce un CMRR di 125 dB. Ma per il sistema dimensionato (ed anche per come di vede nella figura 4.8 ed anche la 4.22) si è preferito alimentarli ad una tensione di 3.3 V, dato che le prestazioni per questo valore di alimentazione non si riducono eccessivamente.

Un secondo elemento di notevole importanza è il *Rail-to-Rail Input/Output*, che garantisce che la tensione in ingresso possa essere riportata in uscita.

Oltre a queste caratteristiche fondamentali, questo componente supporta una tensione di alimentazione minima di 1.8 V, il che significa che potrebbe essere alimentato anche con una tensione di 3.3 V (quella che viene scelta). Il componente è dotato di protezioni contro i disturbi elettromagnetici (EMI). Inoltre, la banda di funzionamento del componente è di 10 MHz, permettendo un ampio range di acquisizione dei valori in frequenza. Infine, un elemento che garantisce un buon funzionamento è la densità di rumore di tensione di ingresso; questo indice dovrebbe essere il più basso possibile. Ciò è particolarmente importante in applicazioni dove i segnali sono molto piccoli (come nei sensori), poiché il rumore introdotto dall'operazionale può facilmente sovrastare il segnale utile. Un operazionale con una bassa densità di rumore di tensione di ingresso è essenziale per mantenere l'integrità del segnale. Sebbene questo indice non sia tra i più bassi rispetto ad altri componenti con prestazioni simili, si è dato particolare peso al CMRR, che è tra i migliori sul mercato, anche confrontando i prezzi.

Quello che si vede nelle figure 4.8 e 4.22 sono una parte dell'operazionale. Il sistema viene rappresentato in due parti: una parte A (nell'immagine 4.22) e una parte B (caso della figura 4.8). Difatti nell'ultimo caso i pin che vengono utilizzati sono il 5 e il 6 per il segnale in input, che corrispondono rispettivamente, nella figura 4.26, ai pin V_{INB+} e V_{INB-} (equivalenti ai $T1L+$ e $T1L-$), mentre l'output è sul pin 7 (il V_{OUTB}). Gli altri due pin utilizzati sono quelli dell'alimentazione e del riferimento di Ground, rispettivamente i pin 8 e 4. Analogamente, la parte A nella figura 4.22 vengono usati come ingressi i pin 3 e 2, come output il pin 1.

4.4 Definizione struttura di Controllo

Come detto in precedenza la parte di controllo è quella sulla sinistra della scheda. In questo paragrafo verranno principalmente evidenziate le novità sul microcontrollore e su quelle che osno le sue configurazioni.

4.4.1 MCU

In parte si è già discusso del motivo per cui si è presentata la necessità di un nuovo microcontrollore. Ma queste ragioni si possono riassumere in: la necessità di un timer ad alta risoluzione (HRTIM), il bisogno di un numero maggiore di ADC ed un numero di pin più elevato rispetto al precedente (da 64 pin).

Uno dei possibili Microcontrollori che soddisfa queste richieste è quello della STMicroelectronics, ci si riferisce ad un modello della famiglia G4. In basso vi si riporta un'immagine del modello:



Figura 4.27: Versione del Microcontrollore STM32G474VET6 da 100 pin [21]

Al cuore di questo microcontrollore si trova una CPU Arm Cortex-M4 a 32 bit, in grado di raggiungere frequenze fino a 170 MHz e offrendo un'alta efficienza con 213 DMIPS (misura le prestazioni di un processore eseguendo il benchmark Dhrystone, che valuta la velocità di esecuzione di Million Instructions Per Second). Il microcontrollore opera con una gamma di tensione di alimentazione VDD e $VDDA$ che va da 1.71 V a 3.6 V , in questo caso l'elemento si alimenta con una tensione di 3.3 V . La gestione degli I/O (Input e Output) è notevole, con fino a 107 I/O veloci, molti dei quali compatibili con tensioni di 5 V . Include un controller DMA (Direct Access Memory) a 16 canali e una matrice di interconnessione.

La memoria interna include 512 Kbytes di Flash con supporto ECC, 96 Kbytes di SRAM e un'area di memoria sicura. Supporta anche interfacce per memorie esterne come SRAM, PSRAM, NOR e NAND attraverso un'interfaccia FSMC, e una interfaccia Quad-SPI. Queste non sono necessarie nel caso analizzato, dato che non si necessita di una memoria più grande di quella fornita se si ottimizza bene il codice di controllo.

Uno dei punti di forza sono i cinque ADC a 12 bit, con risoluzione fino a 16 bit e un tempo di conversione di $0.25\ \mu\text{s}$, e 7 DAC a 12 bit. Per le operazioni analogiche, sono presenti 7 comparatori Rail-to-Rail, 6 amplificatori operazionali e un buffer di riferimento di tensione interno. Questi operazionali interni non garantiscono sempre un condizionamento molto efficiente, per cui si preferisce agire esternamente.

I timer sono una componente cruciale, con un totale di 17 timer tra cui un HRTIM ad alta risoluzione, timer avanzati per il controllo dei motori, timer di watchdog per un controllo di corretta esecuzione del ISR. Per quanto riguarda il HRTIM, si vuole aggiungere che è composto da 6 contatori a 16 bit con una risoluzione di $184\ \text{ps}$ (picosecondi), capace di generare fino a 12 segnali PWM. È ideale per applicazioni che richiedono precisione temporale elevata, come quella della tesi.

Le comunicazioni sono supportate da una varietà di interfacce: 3 controller FD-CAN, 4 I2C, 5 USART/UART, una LPUART, 4 SPI con interfacce I2S, una interfaccia audio seriale (SAI), una interfaccia USB 2.0 e un controller USB Type-C™.

Queste elencate sono solo le principali caratteristiche, non si era nel dettaglio di tutte le possibili configurazioni, ma si evidenzieranno solo alcune delle principali caratteristiche utilizzate.

Allocazione dei Pin

L'iter di progettazione della parte di controllo vede come primo passo quello della designazione dei pin dal programma *STM32CubeIDE*. L'immagine in basso è rappresentativa dell'ambiente di sviluppo per la configurazione dei pin, del Micro selezionato. In particolare si vede uno dei quattro lati del componente (quello destro), quello relativo principalmente alla fornitura dei segnali di Gate. Si nota anche come un lato abbia 25 pin, quindi il numero di pin totale è di 100. Ogni pin è stato rinominato in modo da far capire a chi legge direttamente qual è il ruolo di quel pin.

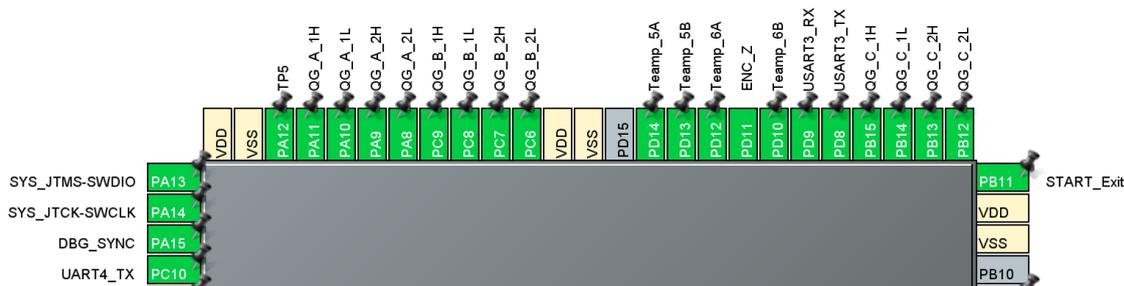


Figura 4.28: Ambiente di sviluppo *STM32CubeIDE* Pt. 1

I primi pin che bisogna configurare sono quelli del comando dei GaN, relativi quindi al timer HRTIM. Come si vede da questo lato del controllore si hanno prevalentemente i segnali di comando dei Gate, ad i primi quattro dal pin **PA8** al **PA11** sono relativi ai segnali dei primi quattro GaN, quelli che se venissero messe

due gambe in parallelo si potrebbe chiamare la gamba A (che prendono il nome di $QG_A_1H...2L$ dove H è il comando alto e L il basso). Analogamente per i pin che vanno dal **PC6** al **PC9**, si hanno le configurazioni della gamba B (loro prendono il nome di $QG_B_1H...2L$), mentre più in basso dal pin **PB12** al pin **PB15** quelli della C (analogamente saranno i $QG_C_1H...2L$). Le impostazioni della scheda sono state ideate inizialmente per un sistema trifase, motivo per cui si ha la gamba: A, B e C.

In questa figura si possono anche identificare tre coppie di pin legate alle alimentazioni. Si fa riferimento ai pin **VDD** e **VSS**, il primo è il punto che viene posto a 3.3V, mentre il secondo è relativo al riferimento di Ground.

Si possono notare altri due elementi di notevole importanza in questa parte del Micro, due pin relativi ai segnali di input ed output della *USART3*, usato per il Debug esterno. Inoltre è presente la tacca si zero dell'encoder, in particolare questo Micro ha un timer che è specifico per i segnali ricevuti dall'Encoder. Mentre il **PA12** viene utilizzato per il Debug della scheda a cui viene connesso un Test Point.

Sono anche presenti quattro misure della temperatura, per queste misure si è preferito utilizzare una nomenclatura diversa. Per ogni gamba si ha uno dei due elementi con il pedice A (per il GaN alto) ed uno con il pedice B (per il GaN basso).

Di questo lato del Micro vengono quindi utilizzati 12 pin per il comando dei componenti, quindi sono configurati come timer HRTIM. Un pin viene utilizzato come GPIO (General Purpose Input Output) quello assegnato con il nome di *TP5* analogo al *TP6* visto prima. Altri due pin vengono utilizzato per la comunicazione tramite USART, quattro invece ne vengono utilizzati come ADC per le misure in corrente ed altri quattro per le alimentazioni. Su questo lato del Micro rimane scoperto soltanto un Pin.

Per quanto riguarda i pin nella parte bassa del microcontrollore, in basso vi si rappresenta la configurazione dei pin.

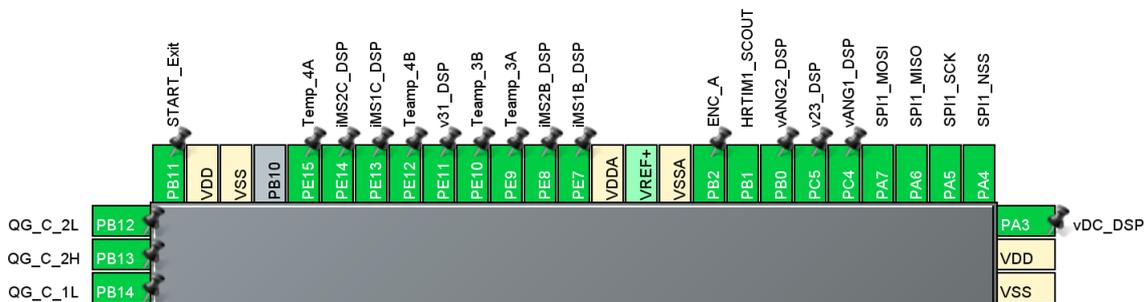


Figura 4.29: Ambiente di sviluppo *STM32CubeIDE* Pt. 2

In questa immagine invece vi si presentano le misure delle correnti delle gambe B e delle gambe C, i nomi utilizzati per rappresentare queste acquisizioni è *iMS1B_DSP* e analogamente per la gamba 2 e le due gambe C. Vengono utilizzati

ADC i primi canali per le misure in corrente, solitamente posizionati su piste che hanno delle velocità maggiori rispetto ad altri canali (ad esempio l'ADC2 ha 14 canali). Parlando sempre di ADC sono presenti alcuni pin dedicati ancora alla misura della temperatura in questo caso (essendo con il pedice 3 e pedice 4) saranno le misure fatte sulle gambe B. Vi sono ancora le misure sulle due tensioni concatenate (la tensione $v31$ e quella $v23$) e le due misure provenienti dall'esterno della scheda ($vANG1/2_DSP$). Queste ultime due sono relative a due misure esterne che nella vecchia scheda erano relative una alla misura della temperatura del motore mentre il secondo alla misura che proveniva dal torsionometro. Il pin posto più a sinistra, il **PB11**, viene invece definito come Input ed è riservato ad un segnale che proviene dal bottone dell'utente. Sono ancora presenti diversi pin dedicati alla comunicazione con l'esterno, quelli della *SPI1*, comunicazione realizzata da quattro pin (**PA4...7**). Un altro pin di comunicazione è quello relativo al timer HRTIM, ed è uno dei due pin di sincronizzazione. Quest'ultimo è stato settato come una delle caratteristiche di questo timer, la quale permette (tramite due pin, uno di input ed uno di output) la sincronizzazione con altri timer che son al di fuori di quello relativo al Micro. Si ha quindi la possibilità di utilizzare più schede in parallelo ed avere dei sistemi sincronizzati di Timer. In questo caso il pin **PB1** è relativo al segnale di Output, il nome assegnato a questo pin è il *HRTIM1_SCOUT*. Parlando ancora di timer, vi è riservato un pin alla misura dell'encoder A, al pin **PB2**.

Le alimentazioni su questo lato del Micro sono di due tipologie differenti. Una è la medesima vista per la parte destra del controllore, mentre su questo lato è anche presente un'alimentazione di tipo analogica, diversa da quella digitale. Questa alimentazione è la medesima dei riferimenti di tensione e dei condizionamenti dei segnali che provengo dalle misure di $vANG1/2_DSP$. Questa alimentazione è relativa ai pin **VDDA** e **VSSA**. Anche a queste alimentazioni vengono poste delle capacità di Decoupling. Il pin che viene chiamato **VREF+** è direttamente connesso alla tensione di alimentazione (la 3.3 V digitale).

In questi due lati appena visti su 25 pin disponibili sono stati utilizzati 24 pin, c'è quindi una densità di utilizzo molto elevata.

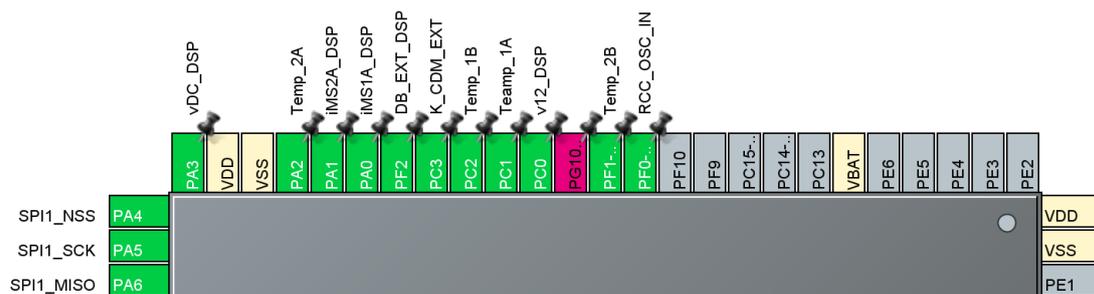


Figura 4.30: Ambiente di sviluppo *STM32CubeIDE* Pt. 3

Quella Mostrata in alto è la parte sinistra della scheda.

In questo lato vengono utilizzati circa la metà dei pin disponibili. In questo caso vengono utilizzate due ADC per le misure di corrente, le misure delle gambe A, le *Temp_1A...2B*. Altri due ADC sono riservati invece alle misure di temperatura della gamba A (**PC1/2**) ed altri due per le misure delle tensioni. Una della due tensioni è l'ultima delle tre tensioni concatenate, cioè la *v12*, mentre la seconda è quella relativa alla tensione al *DC-Link* chiamata *vDC* a cui è riservato il pin più a sinistra (**PA3**).

Vengono invece Configurati dei pin diversi da quelli visti sino ad adesso. Il pin **PF2** chiamato *DB_EXT_DSP*, è utilizzato per uno dei segnali del *SPI*. Viene però definito come un GPIO di Output, infatti non è propriamente un pin del *SPI* ma viene utilizzato per il Debug di questo sistema di comunicazione. Mentre il pin **PC3** chiamato come *K_CDM_EXT* viene invece utilizzato anch'esso come GPIO ma di input, questo perché viene considerato per la ricezione di un segnale dall'esterno, in precedenza utilizzato nel codice come input per un interrupt particolare chiamata dall'esterno. Il pin **PG10** è riservato per il segnale *NRST*, utilizzato per la comunicazione verso l'esterno per il *ST-Link*. Questo è di un colore diverso dalle altre solamente perché di default è configurato come *NRST* ma è possibile configurarlo in altri modalità, per cui deve essere bloccato in questa configurazione. Il pin **PF0** viene utilizzato come ingresso dall'oscillatore al quarzo, il quale ci da un riferimento su di una specifica frequenza. Oscillatore che viene direttamente saldato sulla Board.

Anche per questo lato del Micro si ha un riferimento di tensione alla 3.3 V digitale, ed inoltre si ha un pin di riferimento chiamato **VBAT** anch'esso alimentato alla stessa tensione 3.3 V digitale.

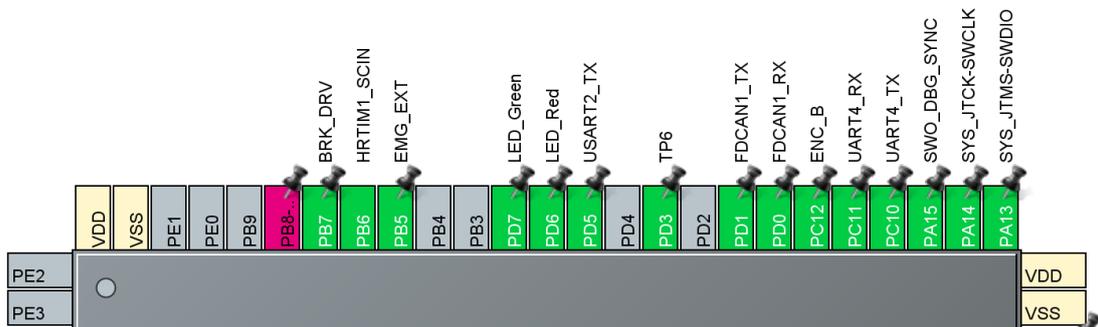


Figura 4.31: Ambiente di sviluppo *STM32CubeIDE* Pt. 4

Quello riportato sopra è invece il lato alto del Microcontrollore.

In questa parte si ha un pin il **PB7** riservato per il comando della gamba freno, di cui non si è parlato sino ad adesso, dato che è rimasta la medesima rispetto alla precedente scheda (utilizza un MOSFET di potenza per fare un clamp della

tensione in eccesso al *DC-Link*). Questo pin è configurato come un normale timer che utilizza un comando PWM in output (il pin prende il nome di *BRK_DRV*). Sempre parlando dei timer è presente il secondo pin per la sincronizzazione dei Micro esterni, il *HRTIM_SCIN* appunto relativo al segnale in input e fissato al pin **PB6**. Un altro elemento dei Timer, è l'ultimo pin relativo alla misura del segnale dell'encoder (il *ENC_B*) riservato al pin **PC12**.

Al pin **PB5** vi è un GPIO in input, utilizzato per un sistema di sicurezza esterno, ci si riferisce ad un pulsante di emergenza. Altri due GPIO in questo caso di output sono relativi ai led, di due colorazioni diverse, utilizzabili per il Debug del sistema, rispettivamente ai pin **PD6/7**. Un ultimo GPIO utilizzato per il Debug è quello relativo al *TP6*, in cui appunto viene montato in uscita un Test Point. Un pin particolare anch'esso da tenere bloccato è il pin di BOOT, ci si riferisce al pin **PB8**, questo viene collegato tramite una resistenza a Ground.

Per quanto riguarda le comunicazioni vengono utilizzati diversi pin. Tra questi si hanno i due relativi alla comunicazione CAN, i pin **PD0/1**, ovviamente uno utilizzato per il segnale in uscita (*FDCAN1_TX*) ed uno per i segnali in ingresso (quello con il pedice *_RX*). Vengono anche definita un'altra USART, che è predisposta per la comunicazione tramite Bluetooth, nel caso in cui il modulo venga montato. Questi due pin sono stati configurati nel **PC10/11**. Sempre per la comunicazione per *ST-Link*, quelli che vengono solitamente chiamati *SWCLK* e il *SWDIO*. Sempre per il debug della comunicazione è stato definito il pin **PA15**, chiamato *SWO_DBG_SYNC*.

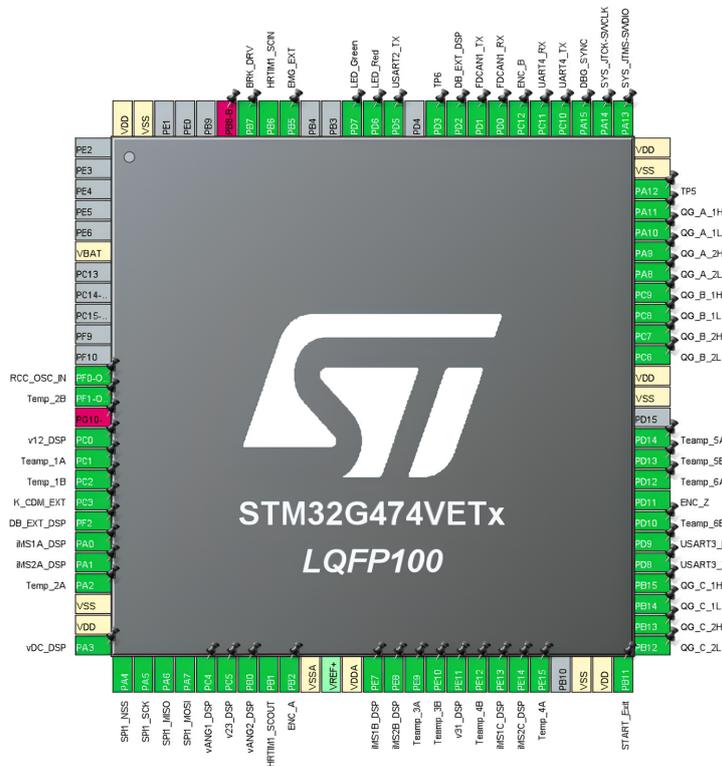


Figura 4.32: Ambiente di sviluppo *STM32CubeIDE* Pt. 5

Capitolo 5

Design del convertitore

Il Design del convertitore viene realizzato mediante l'uso di un software dedicato alla progettazione e al design di Board. Si è vista un'anticipazione del programma nell'immagine 5.14. In particolare ci si riferisce al programma Altium Designer.

Altium Designer è un software avanzato per la progettazione di circuiti stampati (PCB) ampiamente utilizzato nel settore dell'elettronica e di quella di potenza. Il software integra diverse funzionalità che coprono tutto il ciclo di vita del progetto elettronico, dalla concezione iniziale alla produzione.

L'interfaccia intuitiva permette di creare e gestire facilmente diagrammi circuitali dettagliati nel modulo di progettazione schematica. Una volta verificati gli schemi, si può passare al layout del PCB, dove Altium offre strumenti per il posizionamento preciso dei componenti e il routing delle tracce elettriche, supportando schede a più strati e garantendo la conformità agli standard industriali.

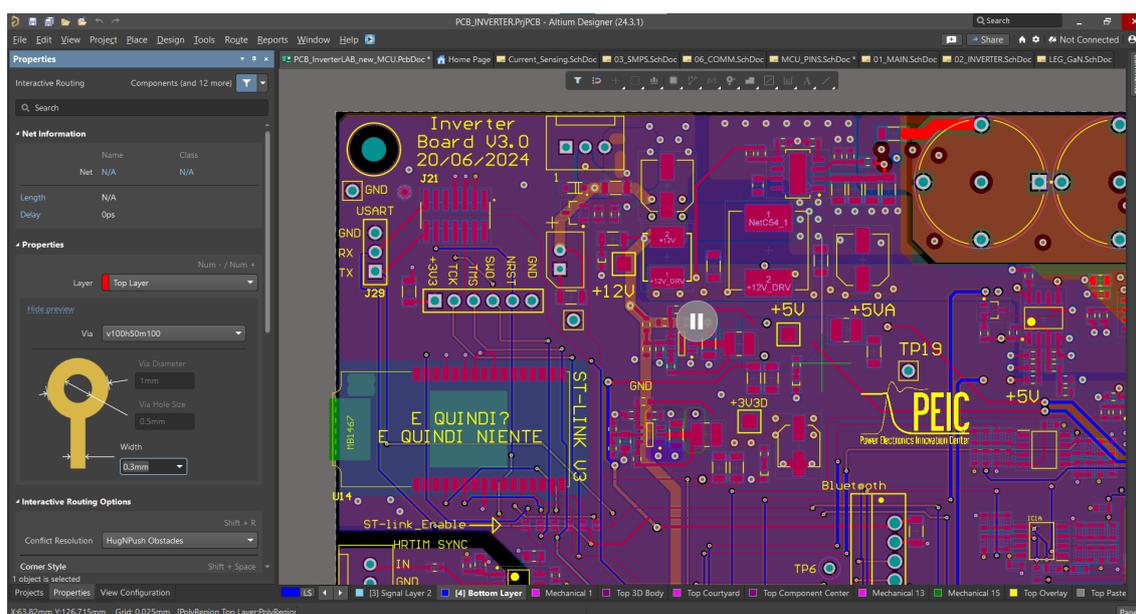


Figura 5.1: Schermata del Design Tramite Altium

Il programma include anche funzionalità di simulazione e analisi per verificare il comportamento del circuito prima della realizzazione fisica, riducendo il rischio di errori. Inoltre, il software offre strumenti di gestione delle librerie, che fornisce un database centralizzato per componenti elettronici, modelli 3D e simboli schematici, facilitando la gestione dei dati e la collaborazione nei team di progettazione (in questo progetto si è fatto uso di svariate librerie del PEIC). Per la produzione, Altium permette la generazione di file di produzione essenziali come i file Gerber necessari per produrre il PCB.

In sintesi, Altium Designer è una soluzione completa e integrata che supporta ogni fase del processo di sviluppo del PCB, rendendola una scelta ideale per ingegneri e progettisti elettronici.

5.1 Struttura del PCB

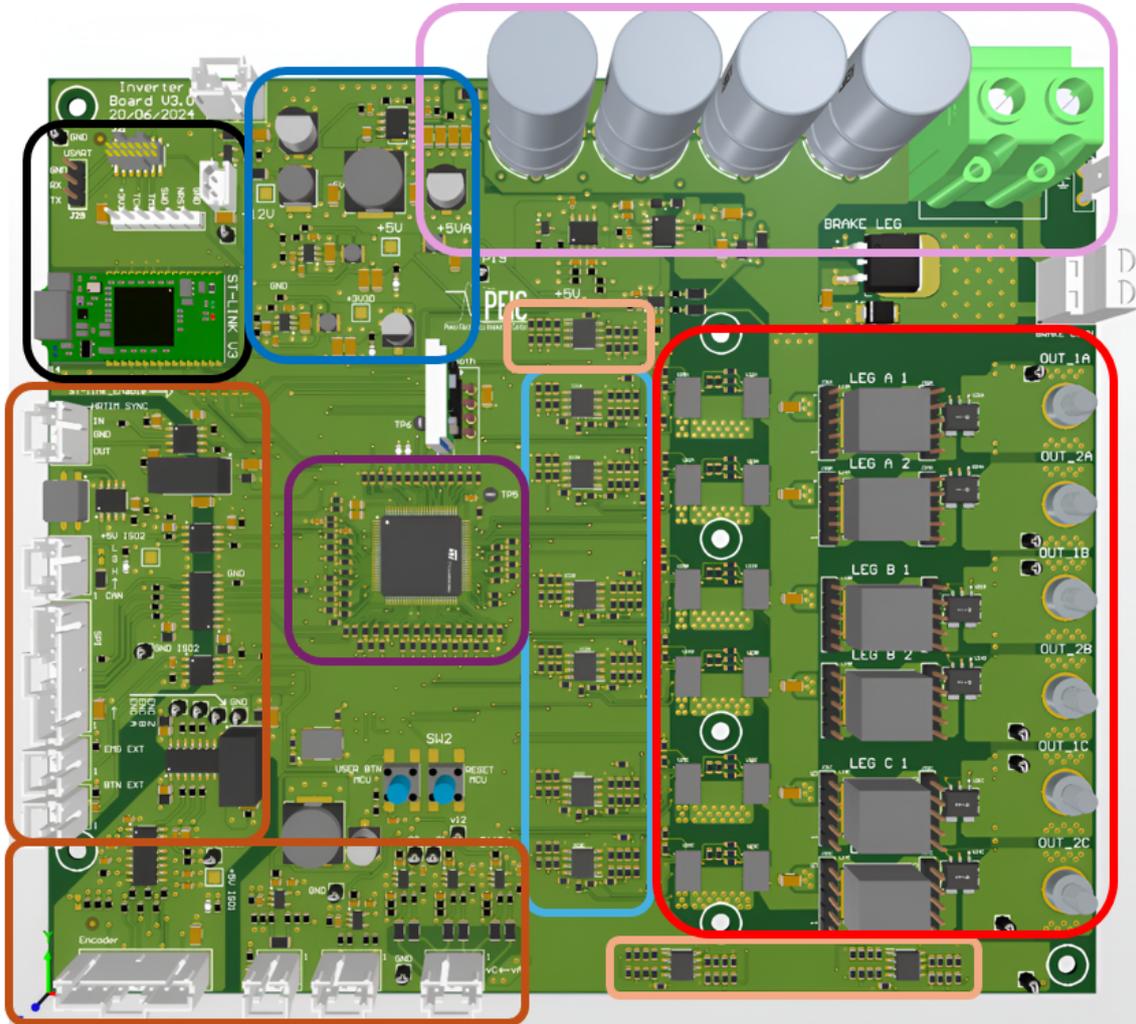


Figura 5.2: Rappresentazione Tridimensionale del PCB Realizzato

Nell'immagine 5.2 si vede un modello tridimensionale del design del PCB.

L'immagine è stata suddivisa in diverse aree, che verranno quasi tutte analizzate nel dettaglio in questo capitolo. Le diverse sezioni sono contrassegnate come segue: in rosso la parte di potenza, in azzurro il condizionamento delle misure di temperatura, in viola l'area dedicata al microcontrollore, in blu l'area dedicata alle alimentazioni, in arancione le aree dedicate ai segnali di input e output con l'esterno della scheda, in nero i componenti dedicati alla comunicazione, in arancione chiaro il condizionamento delle misure di corrente, e in viola chiaro il connettore d'ingresso e il *DC-Link*.

si hanno i segnali che andranno successivamente verso il microcontrollore. Analogamente, il rettangolo più piccolo gestisce le misure di corrente. Questo approccio viene utilizzato per necessità di spazio e per garantire la pulizia nei collegamenti.

In basso viene proposto lo schema a cui è legato il primo dei due rettangoli:

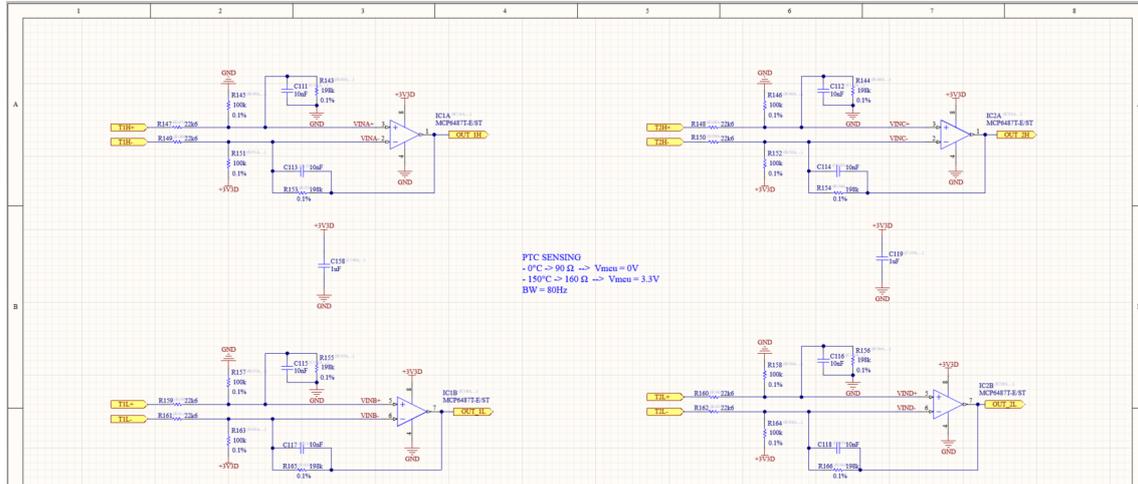


Figura 5.4: Schematico Connessioni Condizionamento Temperatura

Analogamente a prima, questo circuito era già stato mostrato in precedenza (in figura 4.8), ma qui viene fornita una panoramica completa degli elementi presenti sul foglio, includendo sia la parte A che la parte B. Come si può notare, le variabili in ingresso, rappresentate dai rettangoli gialli con la freccia connessa verso l'ingresso del circuito di condizionamento, sono le stesse viste nel foglio precedente sul lato sinistro del rettangolo. Le variabili in uscita, rappresentate dai rettangoli gialli con la freccia rivolta verso l'esterno, costituiscono invece gli output del rettangolo verde.

Vengono inoltre indicate le informazioni essenziali per utilizzare le misure fornite al microcontrollore: in blu sono riportate le informazioni di banda e tensione che vengono trasmesse al microcontrollore in funzione alla temperatura misurata.

Lo schematico della misura della corrente viene mostrato in figura 5.5.

Anche in questo caso, una parte di questo circuito era già stata mostrata nel capitolo precedente (nell'immagine 4.22). In questo schema vengono però mostrate entrambe le sezioni dell'operazionale. Inoltre, tra i due circuiti è inserita una capacità di disaccoppiamento, oltre alle informazioni sui valori in uscita in funzione della corrente misurata. Le capacità di feedback sono diverse dalle altre viste per i materiali con cui sono costruite. In particolare si specifica che le sigle *NPO* e *COG* indicano condensatori ceramici con eccellenti caratteristiche di stabilità termica e precisione. *NPO* significa "Negative-Positive Zero" e indica che la capacità del condensatore rimane costante con le variazioni di temperatura. *COG* è uno standard equivalente, che garantisce una tolleranza della capacità molto stretta e un coefficiente di temperatura della capacità pari a $0 \text{ ppm}/^\circ\text{C}$.

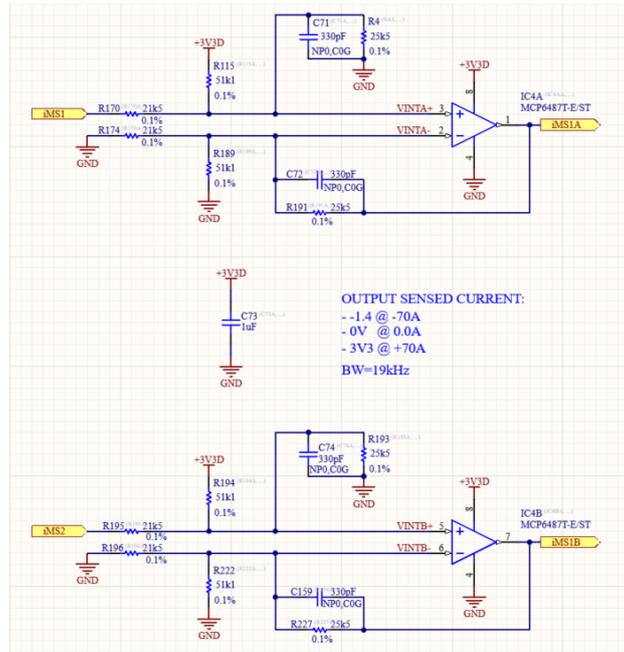


Figura 5.5: Schematico del Circuito di Condizionamento della Corrente

Posizionamento dei componenti

Una volta realizzate le connessioni elettriche, i componenti possono essere piazzati fisicamente su una scheda. Questo processo è reso molto semplice lavorando con Altium, poiché si può creare un file in cui vengono importati tutti i componenti inseriti nel foglio di lavoro e le relative connessioni. In questo file è quindi possibile piazzare i vari componenti e creare le piste di rame che li collegano.

In basso è mostrata un'immagine che evidenzia i due GaN delle gambe B in particolare.

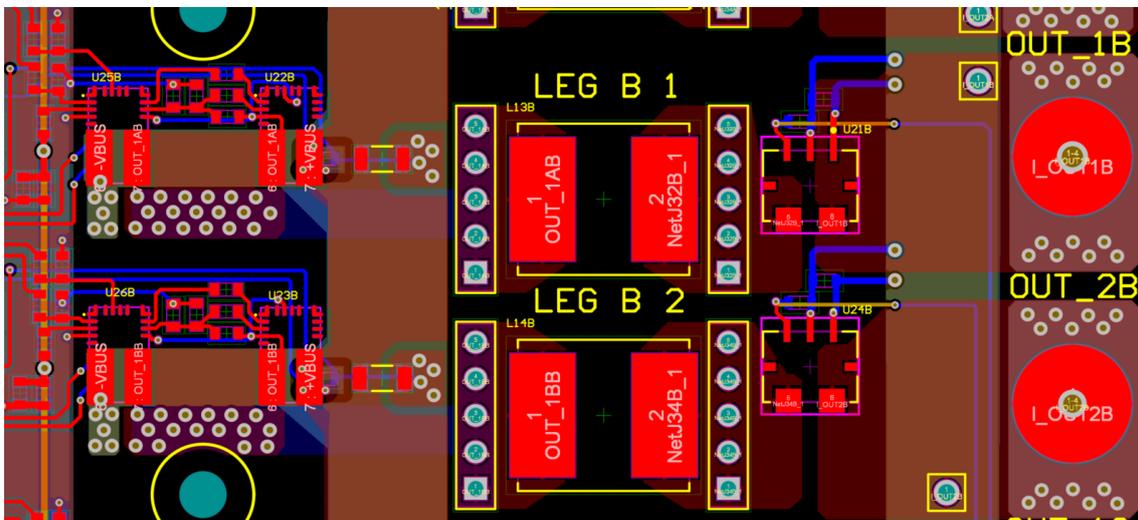


Figura 5.6: Posizionamento e Connessioni Dispositivi GaN

I due componenti sulla sinistra sono i GaN, i quali vengono mostrati più dettagliatamente nell'immagine successiva. Si possono anche distinguere gli induttori posizionati tra il nodo di switching ($OUT_1BAB/1BB$), i due Header a 5 pin che possono bypassare l'induttore, i due sensori di corrente a valle degli Header sulla destra e le due viti di connessione.

In basso viene mostrato uno zoom delle connessioni per i GaN.

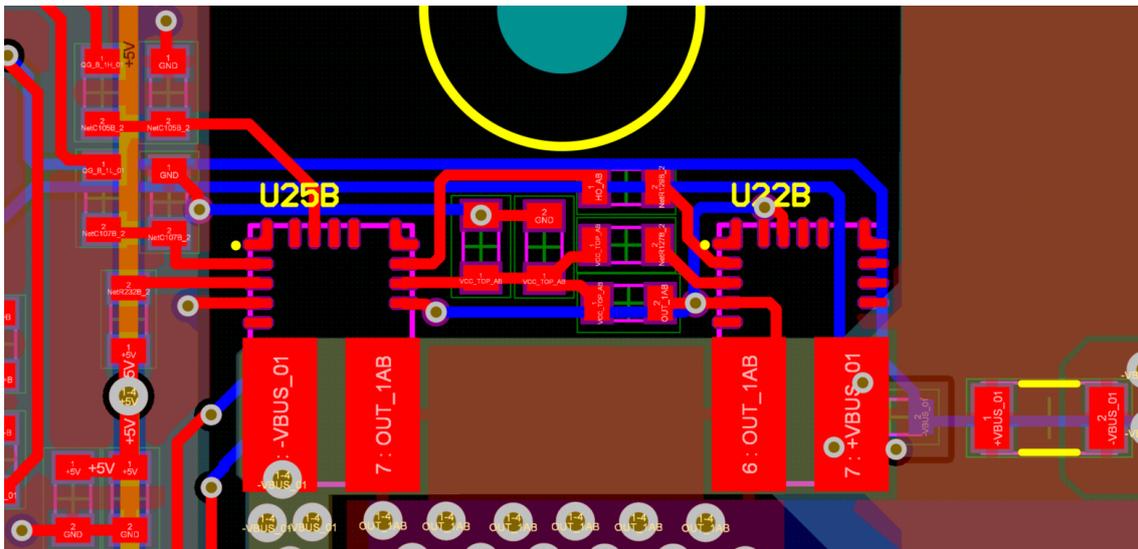


Figura 5.7: Zoom delle Connessioni GaN

In questa immagine, sulla sinistra si notano tutti gli elementi che fanno parte del circuito di comando e alimentazione. In particolare, dall'alto verso il basso, si vedono le due coppie di condensatori e resistenze dei comandi di Gate. I segnali in uscita da queste coppie vanno rispettivamente ai pin 2 e 14, chiamati **LI** e **HI** del dispositivo basso (quello a sinistra dei due). Si identifica il dispositivo di sinistra come quello basso perché il suo Drain è collegato al nodo di switching (OUT_1AB), mentre il Source è collegato al potenziale di $-VBUS$. Proseguendo verso il basso, si trova una resistenza da $0\ \Omega$ connessa tra i $+5V$ e il pin **VCC** (pin 3). Infine, si notano le due capacità di Decoupling.

Tra i due dispositivi sono stati piazzati i componenti che rendono possibili le connessioni tra i due GaN. Facendo riferimento allo schematico, si ha in uscita dal pin **HS** del dispositivo basso la connessione al pin **HI** del dispositivo alto e al **AGND**, tutti connessi al nodo di switching. Questo è reso possibile passando la connessione dal Top Layer (quello in rosso) al Bottom Layer (quello in blu) mediante tre bias, una tecnica spesso utilizzata per ottimizzare le connessioni e lo spazio. Tra il pin **HS** e il pin **HB** (del circuito di Bootstrap) vi è un condensatore che è connesso ad altri due, i condensatori relativi all'alimentazione del dispositivo alto, insieme alla resistenza da $0\ \Omega$.

Nelle due immagini sono presenti due cerchi, uno verde e uno giallo più grande, che rappresentano dei fori standard M3. Questi fori devono essere inseriti sulla board per poter montare il dissipatore per i GaN.

La capacità di Decoupling tra $+VBUS$ e $-VBUS$ è posizionata alla destra del componente alto ed è più visibile nell'immagine 5.6.

Un elemento di notevole importanza è l'altezza del componente di potenza. In precedenza è stato analizzato l'ingombro dal punto di vista della superficie occupata, ma non è stato considerato l'aspetto dell'altezza. Questo componente, oltre ad avere una piccola area di footprint, presenta un'altezza notevolmente ridotta. Il GaN, infatti, ha uno spessore di soli 0.89 mm , circa cinque volte più sottile rispetto al MOSFET montato in precedenza.

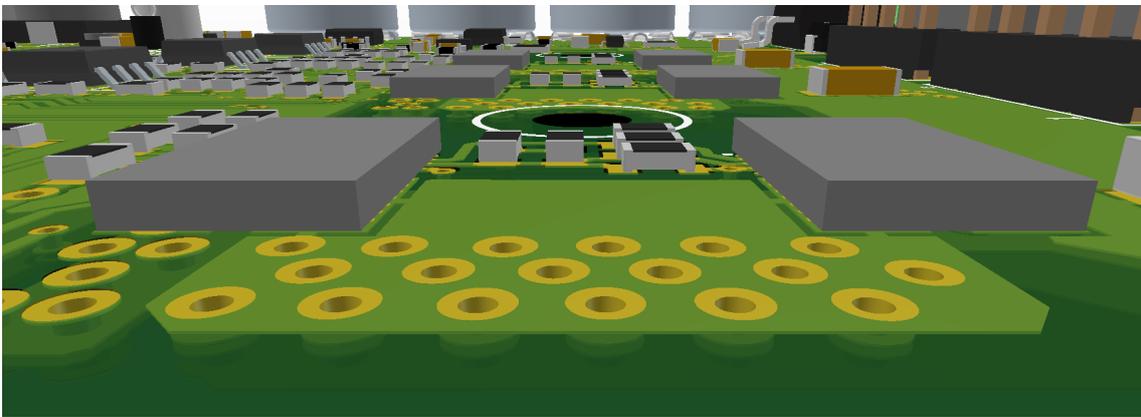


Figura 5.8: Vista 3D dell'Altezza dei Componenti e dei GaN

La ridotta altezza del componente è un grande vantaggio in termini di ingombro, ma considerando che è necessario montare un TIM (Thermal Interface Material) e un dissipatore sulla parte superiore del componente, tutti gli altri elementi attorno al GaN non possono superare l'altezza del GaN stesso. Pertanto, i componenti che devono essere utilizzati vicino al GaN devono avere un'altezza massima equivalente a quella del GaN.

Nell'immagine in basso, relativa alla vista di profilo, si può notare come tutti i componenti tra i GaN siano leggermente più bassi del GaN stesso. Da questa immagine è possibile osservare non solo l'altezza dei vari componenti, ma anche si intravede come i bias colleghino i diversi strati della scheda.

Un altro aspetto da considerare riguarda la misura di corrente. Per questo dispositivo è stato necessario inserire dei componenti nel Bottom Layer, in particolare le capacità di disaccoppiamento, mentre le connessioni ai sistemi di condizionamento del segnale passano attraverso più Layer.

Come si può vedere nell'immagine 5.9, i pad di collegamento delle due capacità sono nel colore del Bottom Layer, che è il blu. Il segnale di uscita dal sensore, chiamato *iMS2B*, passa attraverso il Layer 2, contraddistinto dal colore giallo scuro.

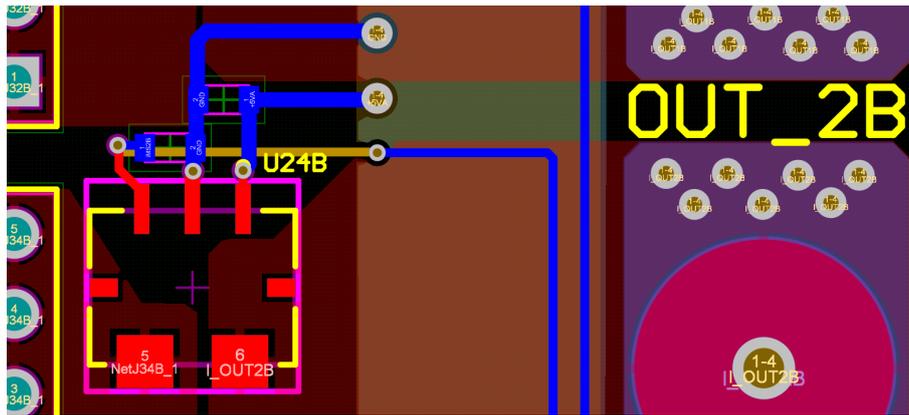


Figura 5.9: Zoom Posizionamento Componenti e Piste Sensore di Corrente

Normalmente si evita di posizionare componenti sul lato inferiore della scheda, ma in questo caso è necessario per motivi di spazio. Dai due strati visibili sulla destra, dove sono collocati i Bias, vengono fornite la tensione di alimentazione e il riferimento di Ground. Il segnale in uscita dal sensore deve comunque passare attraverso il circuito di condizionamento, che sarà trattato successivamente.

Le sei gambe, essendo collocate in parallelo e costruite in modo identico tra loro, ad eccezione delle piste dei segnali di Gate, risultano essere identiche. Si cerca di mantenere un'omogeneità tra queste gambe per garantire prestazioni più simili possibile.

Infine, viene mostrata la visione tridimensionale di una singola gamba, le altre che sono praticamente identiche.

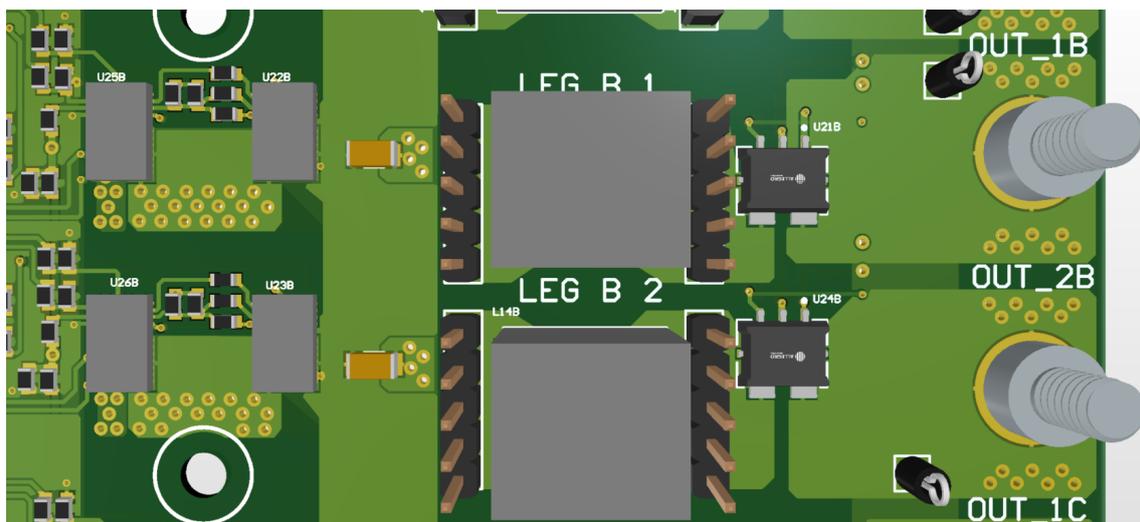


Figura 5.10: Vista 3D dell'Intera Gamba

Nella figura, i componenti resistenza e condensatore sono rappresentati entrambi da rettangoli neri, tranne in alcuni casi in cui viene utilizzato un tipo di componente particolare. È importante specificare che la maggior parte dei componenti

inseriti sono di tipo 0603, mentre quelli che non rientrano in questa categoria sono rappresentati con colori diversi.

5.1.2 Area di Condizionamento di Temperatura

Questa area nella figura 5.2 è quella delimitata in azzurro. Come già menzionato in precedenza, si utilizza un operazionale per gamba, poiché un singolo operazionale può gestire due canali diversi. Ciò consente di ridurre l'ingombro. Dall'immagine è evidente come questi elementi, insieme alle resistenze e ai condensatori del circuito di condizionamento, siano posizionati sulla sinistra della struttura della gamba.

In questo contesto, non verrà analizzato lo schema del circuito di condizionamento, poiché è già stato esaminato nell'immagine 5.4 e il suo dimensionamento è stato trattato nel capitolo precedente.

Posizionamento dei componenti

Viene invece attenzionato il posizionamento dei componenti sulla scheda.

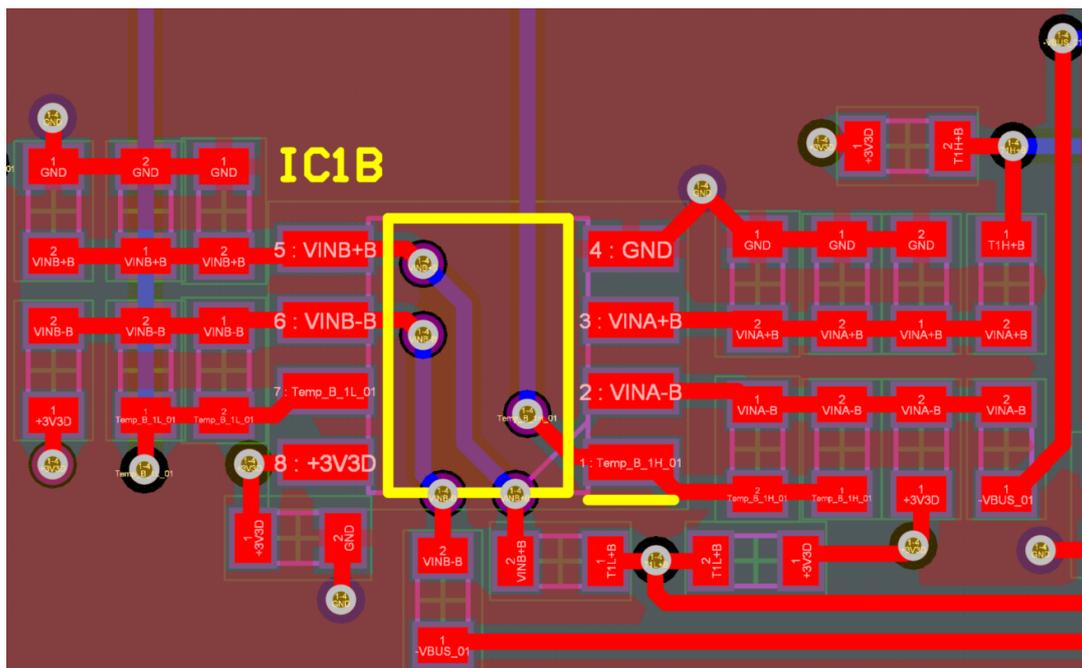


Figura 5.11: Posizionamento Componenti Condizionamento di Temperatura

Questo elemento viene posizionato, come già menzionato, alla sinistra di ogni gamba. L'operazionale viene montato a testa in giù, come si deduce dalla linea gialla orizzontale in basso a destra del componente *IC1B* (che appare bianca sul PCB). Questa scelta è preferita perché consente di indirizzare l'uscita dei segnali dall'operazionale verso il microcontrollore in modo conveniente, a seconda dell'ordine dei pin utilizzati per gestire i segnali.

Per un riferimento più dettagliato al circuito, è consigliabile fare riferimento alla figura 4.8.

Sulla destra del componente si trovano tutti i componenti relativi al condizionamento dei segnali della PTC che monitora la temperatura del GaN superiore. La resistenza posta in alto a destra è la resistenza di polarizzazione collegata tra il potenziale $3.3V$ e $T1H+B$. Questo potenziale è anche collegato alla PTC, come indicato dalla pista sul Bottom Layer. L'altro potenziale della PTC proviene dal bias situato nell'angolo in alto a destra, dichiarato come $-VBUS$ ma in realtà è il punto $T1H-B$. Questi due potenziali entrano in due componenti diversi: nelle due resistenze di input (R_{Input}) sono le prime, seguite dalle resistenze di offset (R_{Offset}). Il terzo componente da destra è la resistenza del circuito di feedback ($R_{Feedback}$), mentre il condensatore più vicino all'operazionale è anche parte del circuito di feedback. La coppia di condensatore e resistenza di retroazione sul segnale in uscita sono quelli più vicini all'operazionale nella riga orizzontale più in basso.

Nel condizionamento della misura della PTC per il componente basso, avviene un processo analogo a quello descritto per il lato destro dell'operazionale. In questo caso, i due potenziali provenienti dalla PTC vengono dal basso del componente, poiché la PTC è posizionata alla sinistra di questo circuito. Per questo motivo, si preferisce instradare le tracce sul Top Layer. I segnali vengono condizionati dalle resistenze poste nella parte inferiore del componente e poi portati ai pin dell'operazionale attraverso il Bottom Layer, sotto il componente stesso.

I due segnali di uscita sono inviati al microcontrollore tramite due tracce che inizialmente passano attraverso il Bottom Layer, seguendo la direzione verticale adottata per tutte le piste su questo strato. I collegamenti includono $Temp_B_1H_DSP$, relativo alla misura condizionata della PTC del GaN superiore, e $Temp_B_1L_DSP$, relativo alla misura del GaN inferiore.

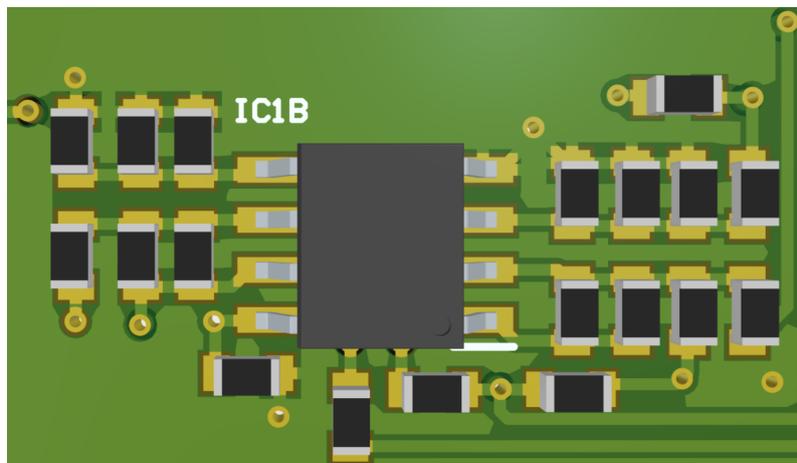


Figura 5.12: Vista Tridimensionale del Circuito di Condizionamento

In questo caso, il componente specificato è sempre quello della prima gamba B,

la cui misura viene inviata al microcontrollore sul lato destro. Successivamente verrà mostrato il posizionamento del dispositivo.

Anche in questo caso (come si vede dalla figura 5.12, non è evidente dalla figura la distinzione tra resistenze e condensatori. Il componente è montato a testa in giù, come indicato anche dal pallino nell'angolo in basso a destra, che denota il pin 1 del componente. Questo è fatto per facilitare il montaggio dei componenti dopo la realizzazione della scheda.

5.1.3 Area di Condizionamento di Corrente

I condizionamenti di queste misure sono distribuiti in due aree diverse della scheda, decisione presa in base alla posizione del microcontrollore (per la posizione degli ADC) e delle zone di potenza. Nell'area superiore si trova il condizionamento delle correnti della gamba A, mentre nella parte inferiore si trova il condizionamento delle correnti delle gambe B e C.

Come già mostrato in precedenza, lo schema della misura e del condizionamento delle correnti è rappresentato nelle figure 4.21 e 5.5, rispettivamente.

Posizionamento dei componenti

Il posizionamento dei componenti per questo tipo di condizionamento è quasi identico a quello che viene fatto per la temperatura. In basso vi si riporta la visualizzazione bidimensionale dei componenti.

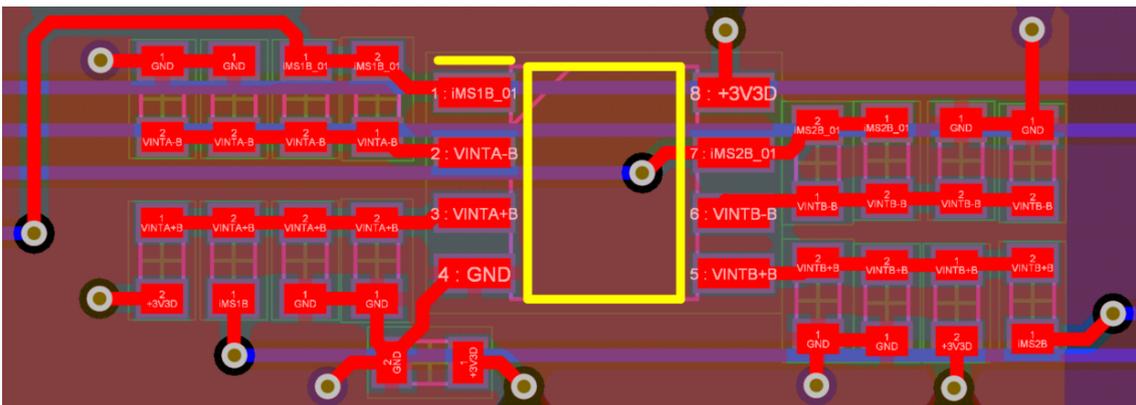


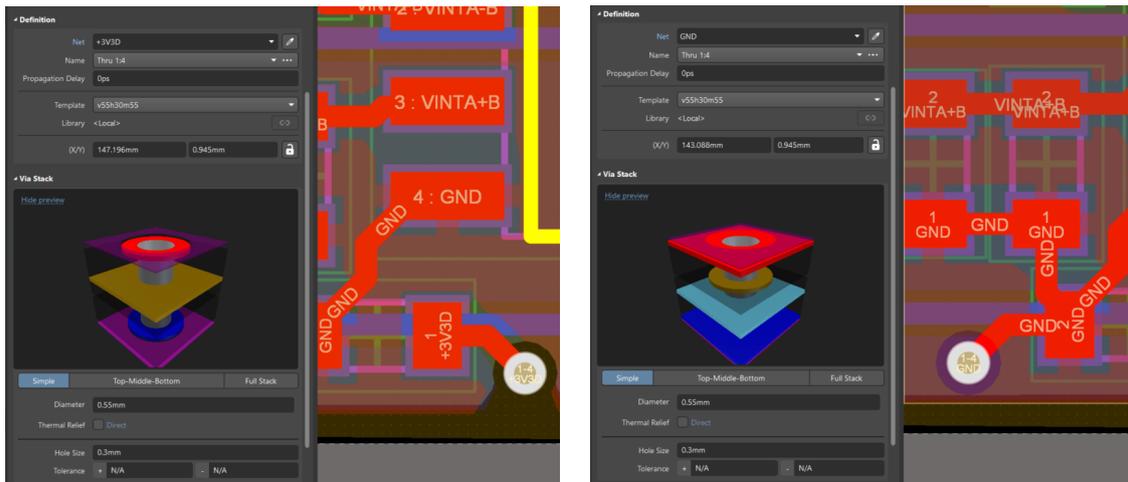
Figura 5.13: Posizionamento del Circuito di Condizionamento

In questa sezione della scheda, il posizionamento dei componenti è più orientato orizzontalmente, una scelta dettata dal fatto che lo spazio disponibile è maggiormente esteso lungo questa dimensione. Le differenze rispetto al circuito della temperatura evidenziano la flessibilità nel posizionamento dei componenti. La prima differenza significativa riguarda l'orientamento dell'operazionale, montato in modo

opposto rispetto a quello nel circuito della temperatura. Qui, il primo canale dell'operazionale è posizionato a sinistra del componente, mentre il secondo canale è a destra. Le resistenze di ingresso del canale B sono disposte verticalmente, seguendo lo stesso allineamento degli altri componenti.

Un'altra differenza rilevante è che in questo caso gli ingressi dei canali si riducono da quattro a due, dato che uno dei due ingressi è collegato a Ground. Questo è visibile nel collegamento del primo componente in alto a destra e a sinistra.

In precedenza non è stato discusso il significato della connessione tramite bias; qui di seguito sono allegate due immagini che possono chiarire meglio questo concetto.



(a) Bias Potenziale 3.3 V

(b) Bias Potenziale Ground

Figura 5.14: Dichiarazioni Potenziali dei Pin e Bias

I due bias menzionati sono quelli relativi alla connessione del condensatore di Decoupling dell'operazionale, come mostrato nella figura 5.13. Il potenziale del bias deve essere specificato al momento della progettazione, in quanto stabilisce direttamente il potenziale al quale il condensatore sarà connesso una volta posizionato sulla scheda. Nell'immagine sulla sinistra, si può vedere il bias connesso al potenziale del Layer 2, che è a 3.3 V. Il Layer giallo scuro è l'unico che stabilisce una connessione elettrica con il bias, mentre gli altri tre strati (specialmente evidente nel Layer rosso) sono separati dal bias e non formano alcun collegamento elettrico con esso.

Nell'immagine (b), il bias è connesso al potenziale di Ground, distribuito attraverso gli altri tre Layer della scheda. In questo caso, quasi tutti gli strati si sovrappongono, tranne il Layer 2 che ha un potenziale differente. Per la maggior parte dei bias utilizzati nella scheda, le dimensioni dei fori sono di 0.3 mm di diametro, mentre le dimensioni della metallizzazione sono di 0.55 mm. Si hanno dimensioni diverse per i bias che portano la tensione nelle diverse zone della scheda.

Tornando al circuito dell'operazionale, le uscite dei due operazionali sono condotte al microcontrollore tramite piste posizionate nel Bottom Layer della scheda.

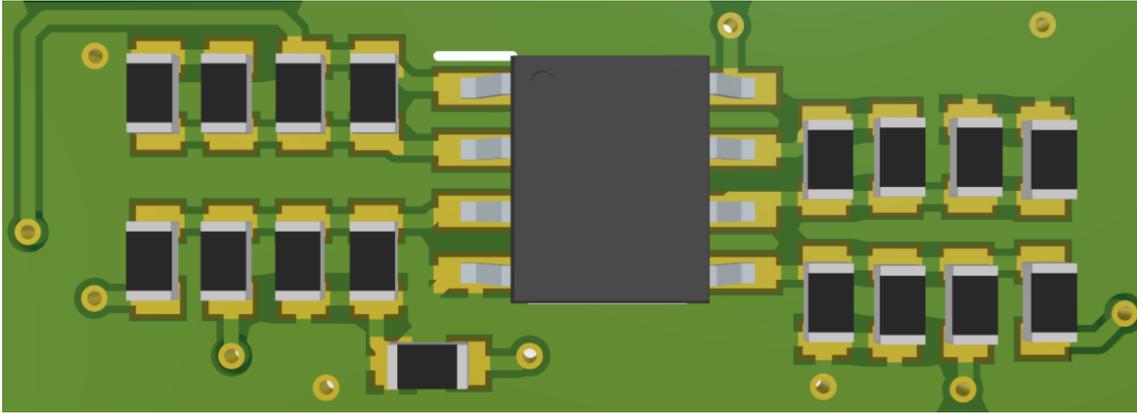


Figura 5.15: Visualizzazione Tridimensionale del Circuito di Condizionamento

Nell'ultima immagine, la differenza tra i vari Layer della scheda è evidente. Il condensatore di Decoupling, posizionato in orizzontale sotto l'operazionale, mostra chiaramente i bias relativi ai potenziali $3.3V$ e Ground.

Il bias posizionato sulla destra del condensatore è connesso al potenziale $3.3V$. È visibile una pista sul Top Layer che collega il pad elettrico del condensatore al bias. Questa pista è separata dal resto del piano di rame, creando così un collegamento elettrico solo tra il pad del condensatore e il bias al Layer con potenziale $3.3V$.

Dall'altra parte, il bias a sinistra del condensatore è connesso al potenziale di Ground. In questo caso, il pad elettrico del condensatore e il piano di rame sono praticamente già connessi elettricamente al potenziale di Ground senza la necessità di ulteriori piste specifiche sul Top Layer.

Questo approccio consente di gestire in modo efficiente e accurato le connessioni elettriche in base ai diversi potenziali dei bias e dei piani di rame presenti nei vari Layer della scheda.

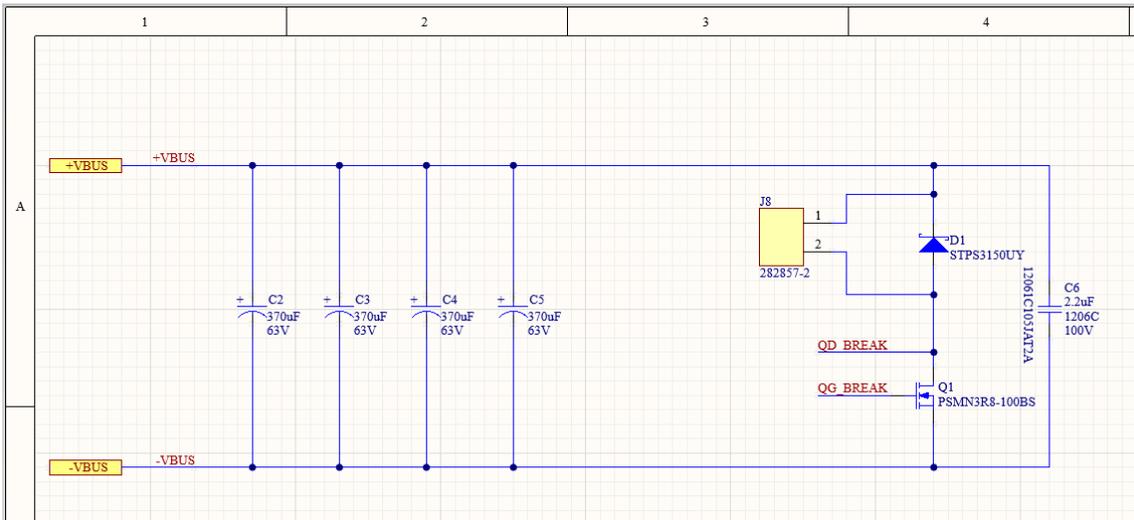
5.1.4 Area del *DC-Link*

Quest'area in viola chiaro nella figura 5.2, permette di poter mantenere stabile il più possibile la tensione che viene fornisce dal connettore in ingresso.

Schematico

Nello schematico, sono presenti le capacità del *DC-Link* e subito a destra le connessioni al sistema di sicurezza della gamba freno, visibile nell'immagine 5.16.

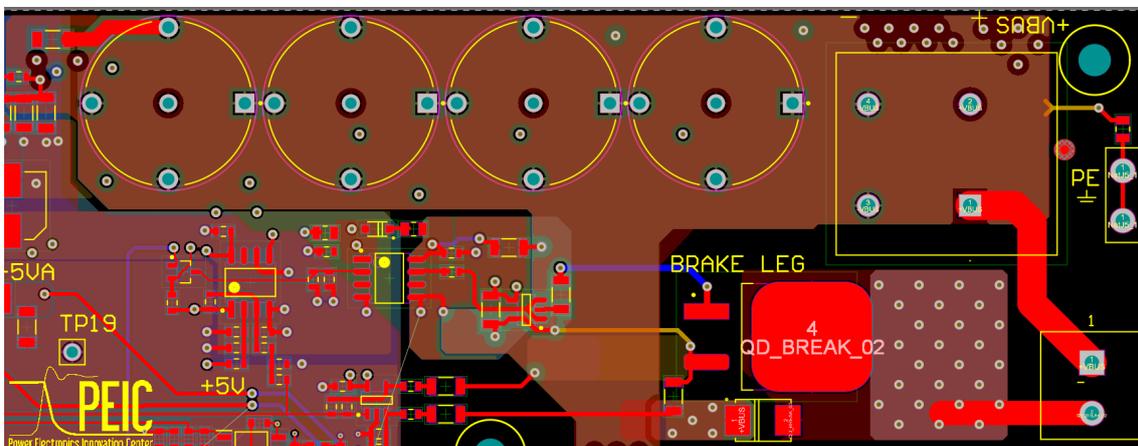
A sinistra dello schematico, sono presenti gli ingressi di tensione provenienti direttamente dal connettore di ingresso, situato su un altro foglio di lavoro. Il simbolo della capacità elettrolitica è diverso da quello delle capacità ceramiche, in quanto le prime sono polarizzate, come rappresentato nello schematico.

Figura 5.16: Schematico Connessione *DC-link*

Sulla destra, è posizionato il connettore *J8*, progettato per dissipare la tensione in eccesso dal *DC-link* attraverso una resistenza di potenza. Più in basso è rappresentato il simbolo del MOSFET, con il Drain collegato al potenziale *+VBUS* e il Source al potenziale *-VBUS*. Il Gate di questo MOSFET è controllato dal segnale *QG_BREAK*, proveniente da un altro foglio di lavoro. Questo sistema di sicurezza è stato mantenuto identico al vecchio convertitore, poiché funziona correttamente e il suo utilizzo limitato a sporadiche occasioni, non si necessita di aggiornamenti. Anche questo componente richiede una capacità di Decoupling, come indicato dall'ultimo elemento a destra, un condensatore ceramico.

Posizionamento dei componenti

Come visto in precedenza il condensatore ha una particolare costruzione con cinque pin di potenza. Il numero elevato di pin è giustificabile dall'elevata corrente RMS che il componente potrebbe gestire.

Figura 5.17: Posizionamento dei Componenti del *DC-link*

Nella figura 5.17, sono visibili i quattro condensatori a cinque pin, situati molto vicini al connettore di ingresso. Ciò che è importante notare in questa immagine è la costruzione delle poligonale. Queste strutture, di cui si è parlato poco in precedenza, rappresentano aree di rame continuo a potenziale uniforme. La poligonale mostrata in rosso chiaro, quasi trasparente, indica una regione a potenziale $+VBUS$. In questa area, sono presenti più strati di poligonali a potenziali diversi, permettendo così di distribuire il potenziale e la corrente su più livelli all'interno del sistema. Nella stessa immagine, oltre ai condensatori e al connettore, sono visibili anche la sezione del MOSFET e del controllo del Gate per il sistema di freno, la misura della tensione del *DC-link* e l'alimentazione della scheda. Per chiarire ulteriormente le alimentazioni della Board, si propone un flowchart che riepiloga in modo conciso le tensioni gestite dai vari elementi.

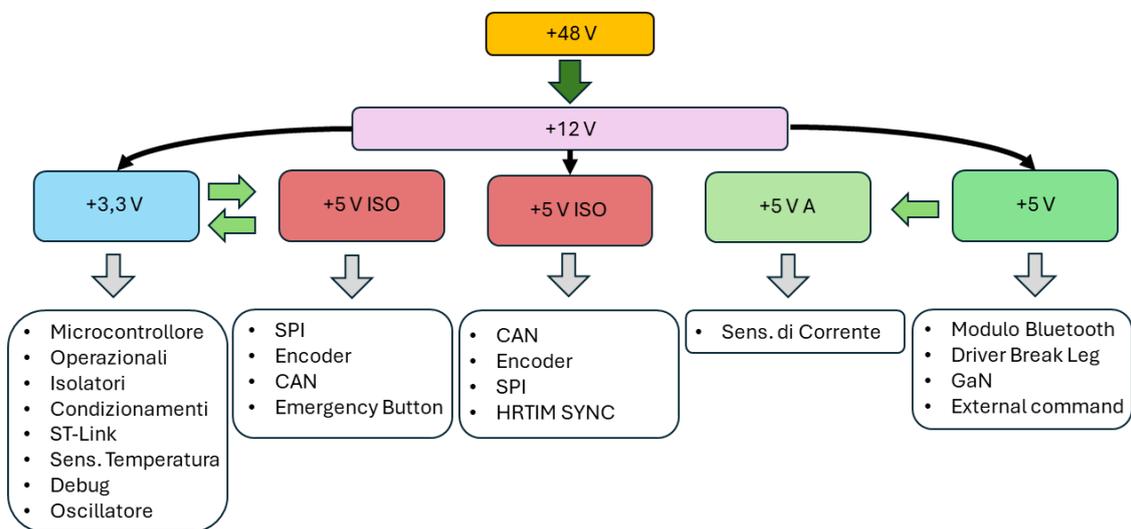


Figura 5.18: Flowchart delle Alimentazioni

Il grafico mostra come la tensione, inizialmente di 48 V nominale, venga abbassata a 12 V . Successivamente, questa tensione viene trasformata in tre differenti livelli di tensione. La prima partendo da destra è la più comune, che corrisponde ai 3.3 V . Questa tensione è essenziale per la maggior parte dei componenti e viene generata da un piccolo convertitore Buck integrato in grado di erogare fino a 2 A , sufficiente per alimentare tutti i sistemi necessari.

Nell'immagine 5.19 è presente lo schematico relativo alla riduzione in tensione dai 12 V alla tensione di 5 V .

Il *Buck converter* può fornire alimentazione solo quando un pin di abilitazione, noto come *Enable* (**EN**), è attivo, cioè fornisce tensione e corrente solo se questo pin è alimentato. Nel caso dell'alimentazione 3.3 V , il pin *Enable* è alimentato dalla tensione 5 V proveniente da un altro componente integrato, come quello mostrato

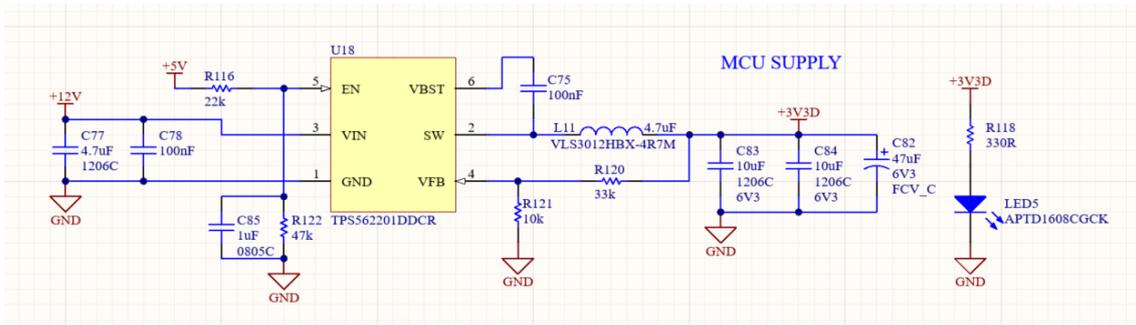


Figura 5.19: *Buck Converter* per Generazione del Potenziale 3.3 V

in figura 5.19 (nel quel però vengono utilizzati coppie di resistenze e condensatori differenti).

Gli elementi alimentati a 3.3 V devono però comunicare con quelli alimentati a 5 V *VISO*, per permettere le comunicazioni isolate tra il mondo esterno e il microcontrollore: SPI, CAN, Encoder e del pulsate d'emergenza. Queste alimentazioni sono dedicate agli isolatori per le comunicazioni tra il microcontrollore e i pin connettori posizionati sulla parte sinistra e inferiore della scheda (che verranno analizzati nella sezione successiva). Le doppie frecce nel grafico indicano uno scambio bidirezionale di informazioni (anche se nel caso dell'encoder è unidirezionale).

L'alimentazione dell'isolatore deve però avvenire anche dal alto isolato. Pertanto, è necessario garantire un'alimentazione isolata di 5 V, la quale viene fornita da due convertitori DC-DC isolati.

Le 5 V sono generate utilizzando lo stesso regolatore utilizzato per la generazione dei 3.3 V. Questa tensione viene impiegata principalmente per alimentare tutti i dispositivi GaN e il modulo Bluetooth. Inoltre, viene utilizzata per stabilizzare la tensione dei sensori di corrente attraverso l'uso di un induttore.

In basso invece vi si mostra un immagine che da un'idea del maggiore ingombro di queste nuove capacità e del nuovo connettore.



Figura 5.20: Visione Tridimensionale dei Componenti del *DC-link*

5.1.5 Aree Isolate

Le due aree isolate, che nella figura 5.2 sono riquadrate in giallo scuro, una in verticale e una in orizzontale, sono principalmente dedicate alla ricezione di segnali e alla comunicazione con l'esterno della scheda.

Nell'area isolata verticale si trovano le comunicazioni CAN e SPI, insieme alla ricezione dei segnali di un pulsante esterno dedicato all'utente e uno di emergenza e la sincronizzazione esterna dell'HRTIM. Nell'area orizzontale, invece, è incluso il connettore per la misura proveniente dall'Encoder, anch'esso isolato. In questa zona isolata sono state incluse anche le misurazioni che forniscono una tensione di $3.3V$ Analogica proveniente dall'esterno della scheda, invece della normale $3.3V$.

Schematico

Rispetto alla precedente scheda, le modifiche nelle due aree isolate sono minime. Gli unici due elementi modificati sono: il circuito di filtraggio del segnale in ingresso all'encoder, reso possibile incrementando il valore della capacità di filtro (così da garantire una maggiore robustezza dei segnali in ingresso rispetto alla vecchia scheda) e l'inserimento del connettore per la sincronizzazione del timer HRTIM.

In basso è riportato lo schematico di quest'ultimo elemento, che può essere preso come riferimento anche per le altre connessioni isolate:

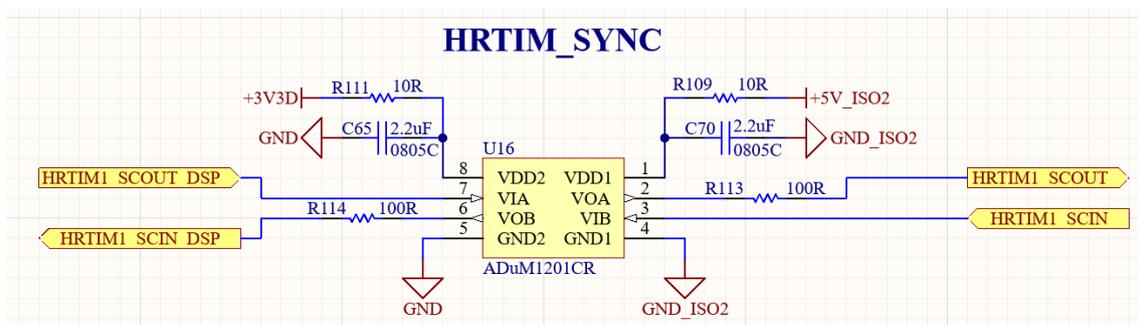


Figura 5.21: Schematico Connessione al Connettore HRTIM SYNC

Sulla parte sinistra dello schematico si trovano le porte di ingresso e uscita del segnale. In ingresso è presente una resistenza da 100Ω per garantire che il segnale non crei problemi al microcontrollore. Il componente è alimentato a sinistra con la tensione $3.3V$, la quale è filtrata tramite un circuito RC. Sulla parte destra, sempre tramite un filtro RC, viene fornita la tensione $5V$ ISO e vengono gestiti i due segnali di ingresso e uscita verso il connettore, che si trova in un altro foglio di lavoro.

Anche gli altri elementi isolati seguono uno schema simile, con la differenza che il circuito del SPI ha più pin.

Posizionamento dei componenti

L'immagine riportata in basso mostra il connettore e il relativo elemento isolato per la comunicazione, posizionati nella parte superiore dell'area isolata in verticale.

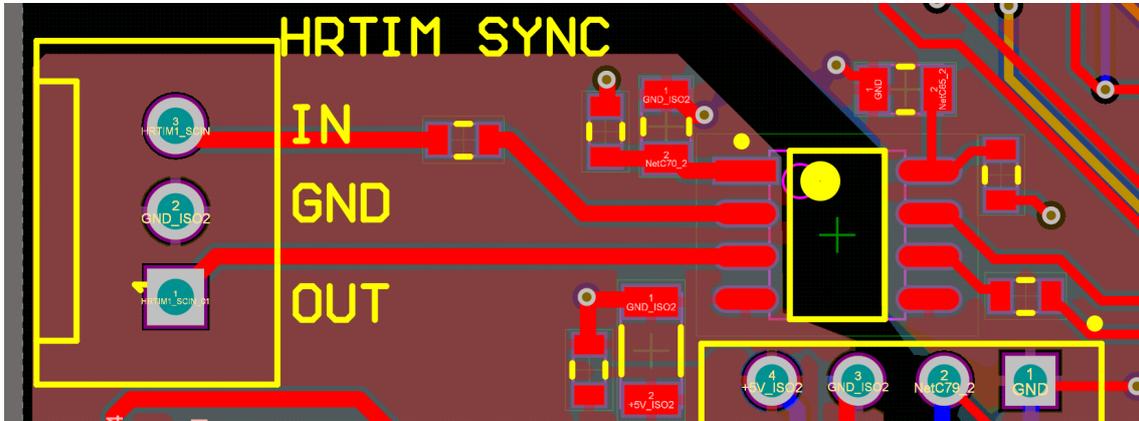


Figura 5.22: Posizionamento del Connettore HRTIM

L'isolamento dei componenti è evidente dal fatto che, attorno all'operazionale, non ci sono poligoni. In altre parole, non vi è alcuna connessione elettrica diretta tra la parte sinistra e quella destra dell'operazionale. La connessione avviene esclusivamente tramite isolamento galvanico.

Sulla sinistra si vede il connettore a tre pin a cui arrivano il pin di Input (*HRTIM1_SCIN*), il pin di uscita (*HRTIM1_SCOUT*) e il riferimento di Ground (che, in questo caso, è sempre quello isolato). Sulla destra c'è l'isolatore, che gestisce i segnali isolati a sinistra e quelli non isolati a destra, provenienti dal Microcontrollore.

Poco più in basso ci si intravedono le connessioni del *Buck Converter* che fornisce la tensione *5V ISO* ed anche il riferimento di Ground isolato.

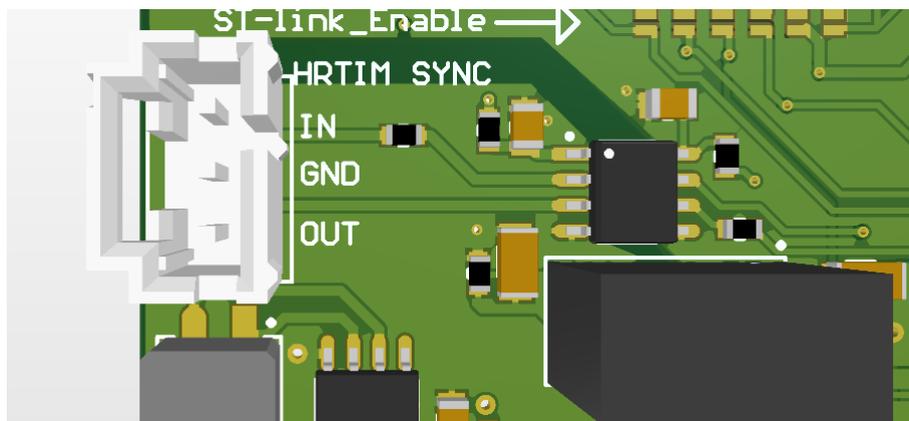


Figura 5.23: Vista Tridimensionale del Connettore HRTIM

La differenza dei colori permette di confermare che non ci sia nessuna connessione elettrica tra la parte destra e sinistra della scheda.

Non verranno mostrate le altre connessioni e connettori, poiché non hanno subito variazioni rispetto alla versione precedente.

5.1.6 Area Microcontrollore

Questa è una delle aree fondamentali della scheda, dato che rappresenta il cuore del controllo di sicurezza, comando e comunicazione del sistema. L'area interessata è quella riquadrata in viola scuro nell'immagine 5.2. In questa zona sono principalmente presenti il microcontrollore e tutti i filtri RC per le misure da acquisire in ingresso al Micro.

Il design di questa parte della scheda ha richiesto una significativa quantità di tempo, sia per quanto riguarda la progettazione dello schematico, sia, in particolare, per il posizionamento dei componenti sulla scheda e la loro connessione.

Schematico

Per quanto riguarda lo schematico, data la complessità e il numero elevato di pin, il componente è stato diviso in tre differenti sezioni. Due di queste sezioni sono principalmente relative ai pin di interazione I/O, mentre una piccola parte è dedicata interamente alle connessioni di alimentazione.

Di seguito vengono inizialmente mostrate le parti A e C del componente:

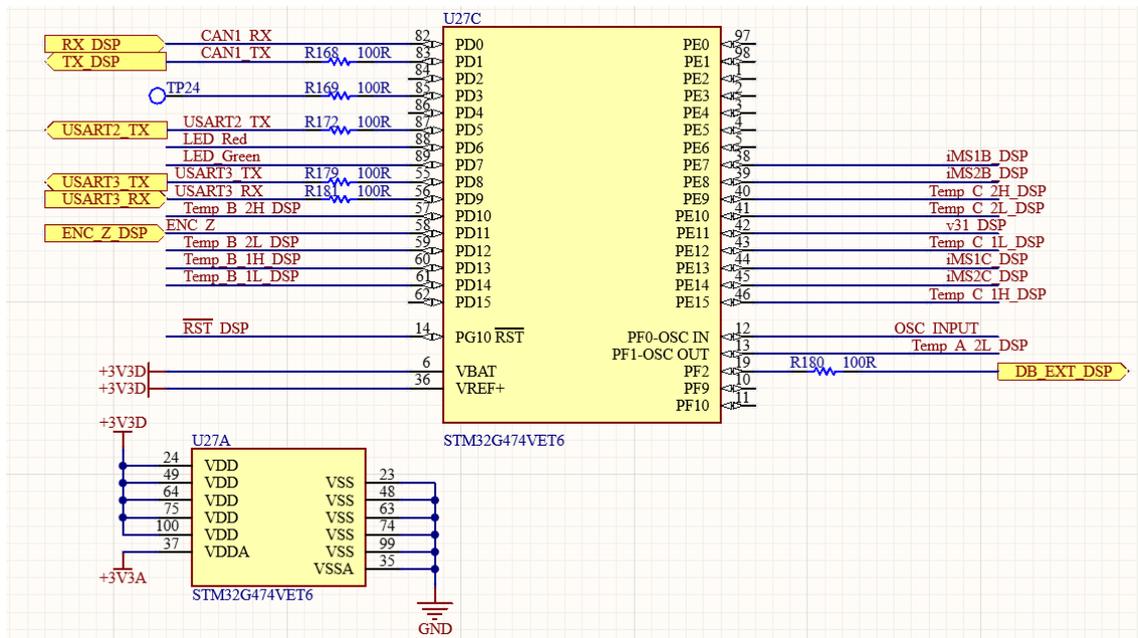


Figura 5.24: Schematico della parte A e C del Microcontrollore

La parte A gestisce l'alimentazione del componente, evidenziata dal rettangolo giallo chiaro più piccolo che contiene i pin relativi alle tensioni **VDD** e **VDDA**. È importante notare la differenza tra queste due alimentazioni: VDD è destinata alla

logica digitale della scheda, mentre VDDA fornisce tensione analogica, necessaria per i segnali proveniente dall'area "isolata".

Da un primo sguardo si nota già che essendo il dispositivo diviso in più parti non ci sia una posizione dei pin per come di era visto nel programma *STM32CUBEIde*. Questo permette di capire quanto sia comodo utilizzare prima il programma di assegnazione dei pin che assegnarli direttamente da Altium. In questo caso l'ordine dei pin viene predisposto in ordine alfabetico.

Per quanto riguarda la parte C, sulla parte sinistra si hanno alcune delle comunicazioni, come: CAN, USART 2 e 3 ed il pin NRST. Sino ad adesso non è stato specificata la differenza tra il rettangolo giallo in cui è presente il nome della variabile e semplicemente il nome della variabile stessa. Il rettangolo giallo dal programma prendere il nome di Porta. In un foglio di lavoro non può esserci più di una porta con lo stesso nome, dato che una porta è l'anello di congiunzione tra i vari fogli di lavoro. Se si dovesse premere il pulsante *alt* della tastiera e si premesse il rettangolo giallo compare una schermata che permette di vedere quale siano gli altri fogli di lavoro dove è presente quella variabile. Per utilizzare la variabile in diverse parti del foglio, è possibile fare riferimento al singolo nome chiamato del programma *NET Label*. In questo caso molte delle *NET* utilizzate in questo foglio vengono dalle uscite dei filtri RC, mostrerate successivamente. Sempre sul lato sinistro della parte C sono anche presenti i due GPIO per i due LED, insieme ad alcune delle misure di temperatura. In ultimo si hanno i riferimenti di tensione digitale del lato inferiore e sinistro del Micro (rispettivamente i pin **VREF+** e **VBAT**).

Sul lato destro invece sono presenti quasi totalmente misure provenienti dai circuiti RC, sono presenti misure di: temperatura, corrente e tensione concatenata. Nella parte bassa è anche presente l'ingresso dell'oscillatore al quarzo.

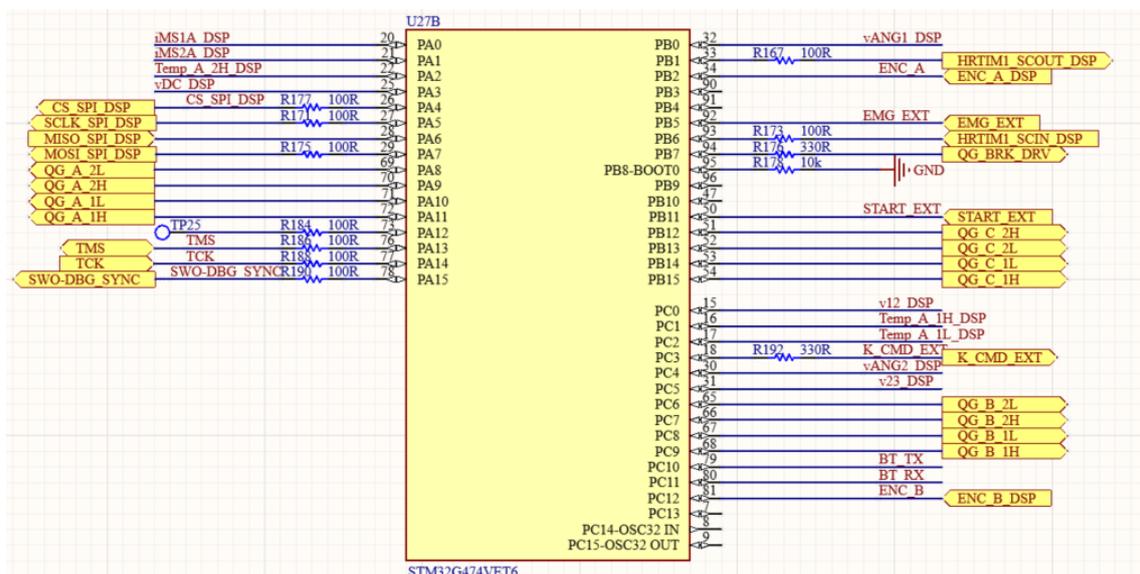


Figura 5.25: Schematico della Parte B del Microcontrollore

Nella parte B del componente sono invece presenti molte più porte e meno *NET Label*, indicando meno ingressi di misurazione. Sulla parte sinistra del rettangolo, troviamo inizialmente le misure di corrente della gamba A e la temperatura, seguita dalla misura della tensione di *DC-Link*. Escluse queste tre misurazioni, sono presenti principalmente più pin dedicati alle comunicazioni, tra cui le comunicazioni SPI e quelle per *ST-Link*. Vengono anche inviati in output i segnali della gamba A, in questi solitamente si inserisce una resistenza da $56\ \Omega$, ma la si inserisce prima del ingresso del segnale al GaN.

Analogamente, sulla parte destra del rettangolo sono presenti poche misure (si distinguono alcune temperature, le due misure esterne alla scheda e una tensione concatenata). Come già visto per la misura della tacca di zero nell'immagine precedente, i segnali provenienti da quest'area isolata non necessitano di un filtro RC e vengono quindi forniti direttamente al Microcontrollore. Lo stesso vale per i due bottoni provenienti dalla parte isolata vista nella sezione precedente, sebbene a questi venga aggiunto un condensatore di disaccoppiamento. I comandi delle altre due gambe sono distribuiti su questo lato. Inoltre, sono presenti i segnali inviati al sistema Bluetooth (che rimane invariato rispetto alla vecchia versione), configurati nella USART4.

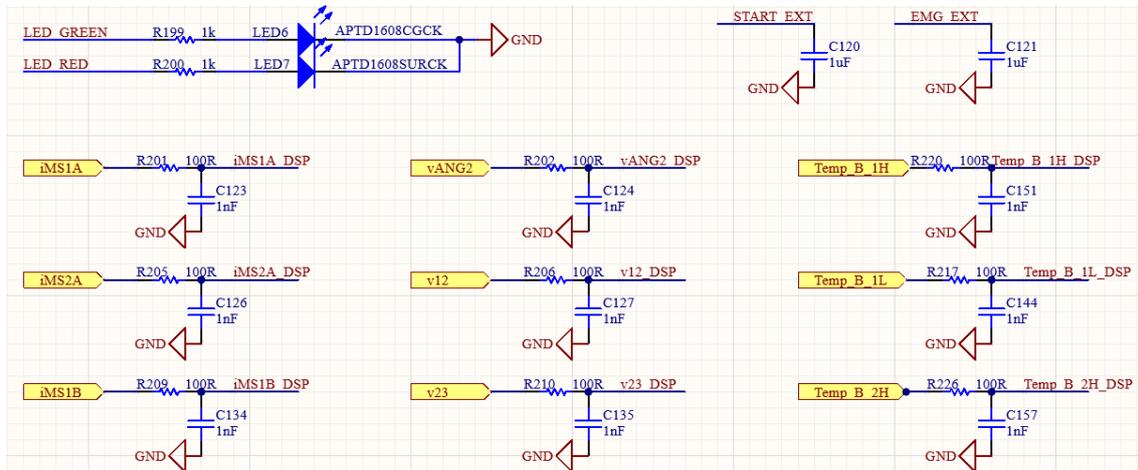


Figura 5.26: Schematico Parte dei Filtri del Microcontrollore

Nella figura 5.26 sono rappresentati parte di tutti i filtri RC utilizzati per rendere il segnale più stabile. Il segnale in ingresso proviene dal foglio di lavoro denominato *MAIN*, che sarà esaminato in dettaglio successivamente. Al di sopra sono visibili due LED utilizzati per il debug della scheda o del codice, insieme a due condensatori collegati agli ingressi dei pulsanti.

Il file *MAIN* coordina l'interazione tra i vari fogli di lavoro, creando blocchi relativi ai diversi fogli di lavoro. Un esempio è dato dal foglio illustrato nella figura 5.3, dove sono implementati blocchi per la misurazione di temperatura e corrente. In basso è presentato il blocco dedicato al microcontrollore del file *MAIN*.

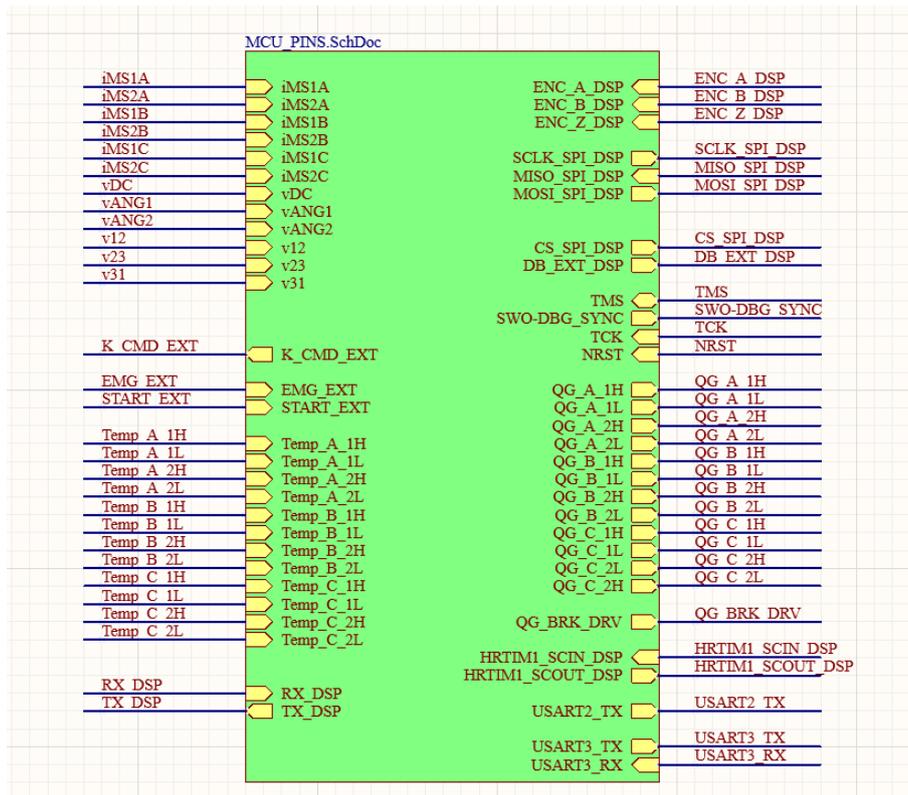


Figura 5.27: Schematico del MAIN Relativo al Microcontrollore

Il blocco verde è collegato al file il cui nome appare in alto a sinistra. È evidente che i *NET Label* tra vari ingressi e uscite corrispondono alle porte presenti nel foglio visualizzato precedentemente. Inoltre, si definisce anche la natura delle variabili, indicando se sono ingressi o uscite (verso l'interno se input, verso l'esterno nel secondo caso), ci sono casi in cui possono fungere da entrambi (come per il CAN). Questo procedimento viene seguito per i vari sistemi integrati nella Board.

Posizionamento dei componenti

Per posizionare i vari componenti, ci si riferisce all'immagine situata nella parte inferiore. La prima decisione riguarda l'orientamento del microcontrollore. Si è scelto di orientarlo con il lato destro rivolto verso i dispositivi di potenza, principalmente per ottimizzare il percorso dei comandi di Gate dei vari componenti. Questa scelta è supportata dal fatto che, come indicato nelle specifiche dei pin nell'immagine del capitolo precedente (figura 4.28), tutti i pin dei comandi di Gate sono posizionati sul lato destro del microcontrollore. Poiché tutti i componenti sono situati sul lato destro e si desidera mantenere la lunghezza delle piste il più breve possibile e renderle il più semplici possibile, questo orientamento è stato preferito.

Come si può osservare dall'immagine 5.2 e dalla nuova immagine proposta, il cerchietto (bianco nel primo caso e giallo nel secondo) è posizionato in alto a sinistra,

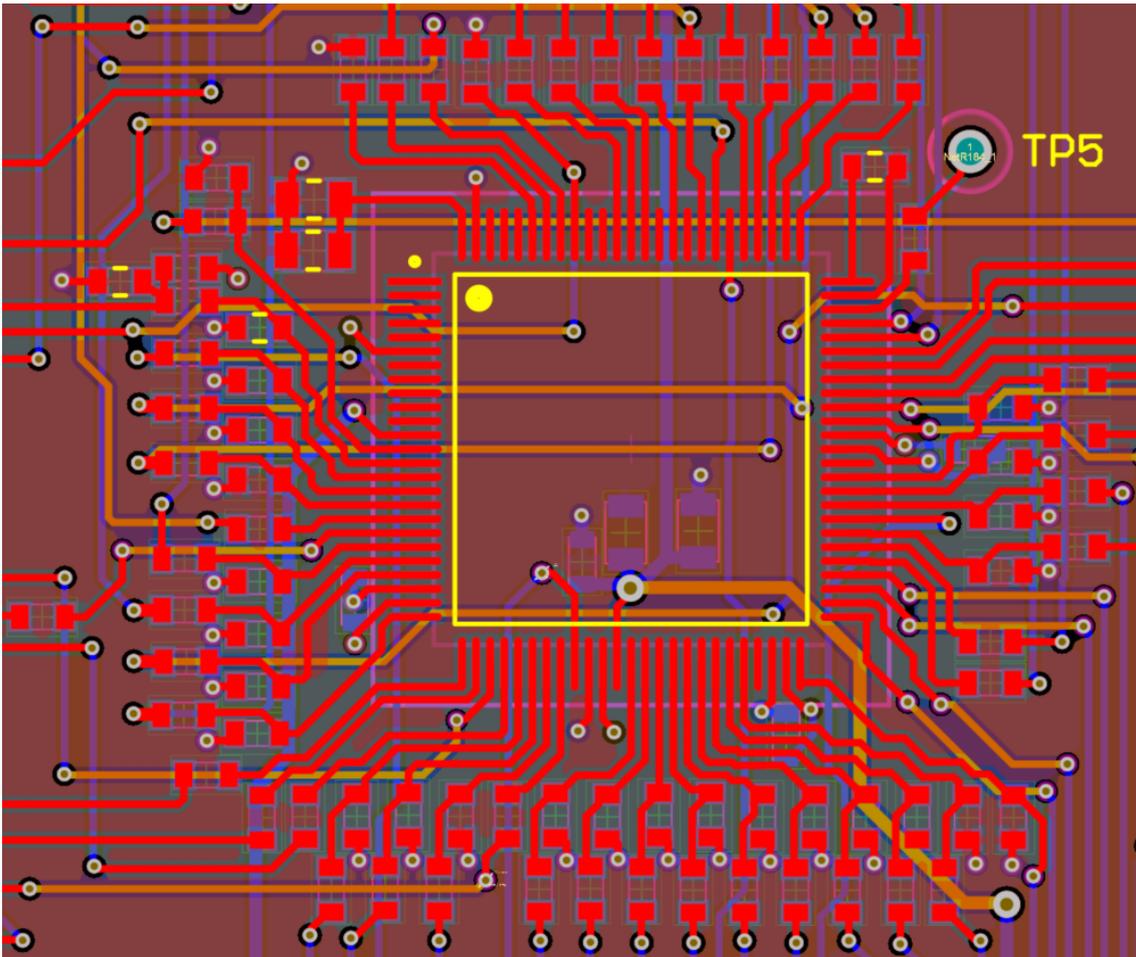


Figura 5.28: Posizionamento del Microcontrollore

il che indica il riferimento del pin 1 del componente, come già visto per l'operazionale.

Da questa vista è facile notare quanti pin sono utilizzati rispetto a quelli inutilizzati, confinati nella parte superiore sinistra del Micro. Nella parte inferiore, come evidenziato, sono presenti principalmente i collegamenti per le acquisizioni di temperatura, corrente e misure esterne, accompagnate dai relativi filtri RC. È stata scelta una disposizione dei componenti che posiziona il filtro RC il più vicino possibile al microcontrollore per garantire un segnale in ingresso robusto e stabile.

Si osserva un pattern nel posizionamento dei componenti: tipicamente, il componente più vicino al microcontrollore è un condensatore, mentre quello più esterno è una resistenza. Come mostrato nell'immagine 5.26, l'ingresso del filtro è uno dei due pin della resistenza, mentre l'altro pin è il segnale che entra nel microcontrollore, insieme a uno dei due terminali del condensatore.

In basso è disponibile uno zoom del posizionamento dei componenti per una visione più dettagliata.

Nel dettaglio dello zoom, è evidente che il bias è correlato al potenziale della misura, particolarmente per le letture provenienti dai rispettivi operazionali, seguendo

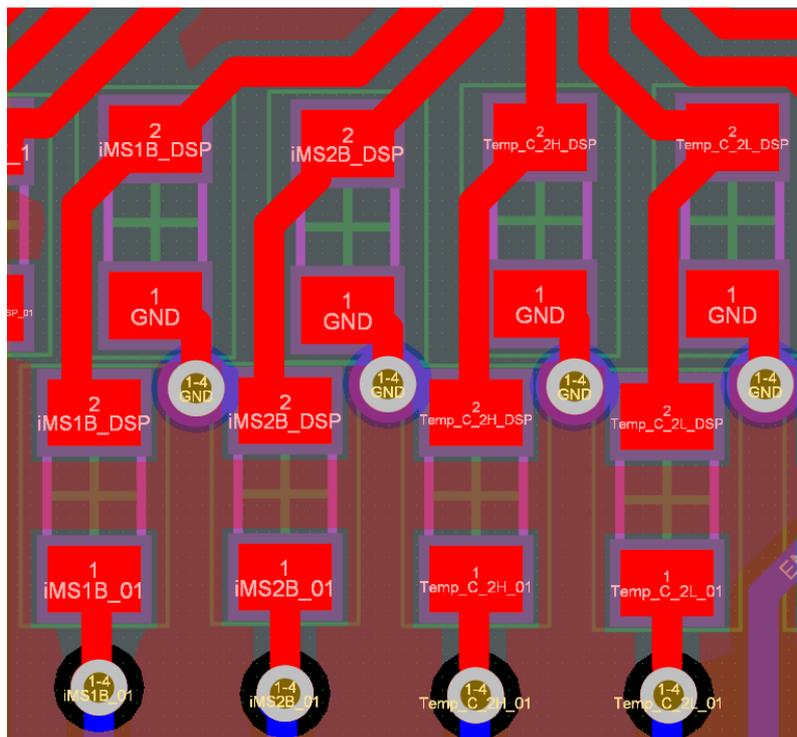


Figura 5.29: Zoom Posizionamento Filtro RC per il Microcontrollore

fedelmente quanto indicato nello schema. Il potenziale di uscita dalla resistenza di ingresso è condiviso sia dal condensatore (che poi è collegato a terra) sia dal pin del microcontrollore.

Il posizionamento accurato dei componenti sulla scheda è cruciale per verificare la fattibilità della Board e delle specifiche dei pin discusse in precedenza. È stato osservato che sarebbe stato più vantaggioso organizzare i comandi dei Gate seguendo l'ordine mostrato nell'immagine 4.28, rispetto a quanto fatto inizialmente. Seguendo questa logica e analizzando l'immagine 5.28, si nota come i pin di uscita sulla destra del microcontrollore siano direttamente collegati ai rispettivi bias o connessi direttamente ai comandi di Gate dei rispettivi GaN. Nella parte inferiore è disponibile uno zoom specifico dei comandi delle gambe A e B:

In questo zoom è possibile vedere come i pin del Micro abbiano la stessa *NET label* vista nello schematico. Come preannunciato si notano i comandi di Gate della gamba A e quelli della B. Quelli della prima gamba A sono entrambi potenziali portati via tramite bias verso i GaN che sono disposti nella parte alta della scheda. Come già detto in precedenza si è preferito, per mantenere un certo ordine, disporre le piste sul Bottom Layer in verticale, in questo modo si ha anche la possibilità di gestire meglio le piste ed i collegamenti ai componenti. Mentre le altre due sono quasi in corrispondenza dei pin di comando per cui vengono portati quasi interamente sul Top Layer (si preferisce più una connessione diretta normalmente).

Per quanto concerne il comando della prima gamba B, fortunatamente i primi

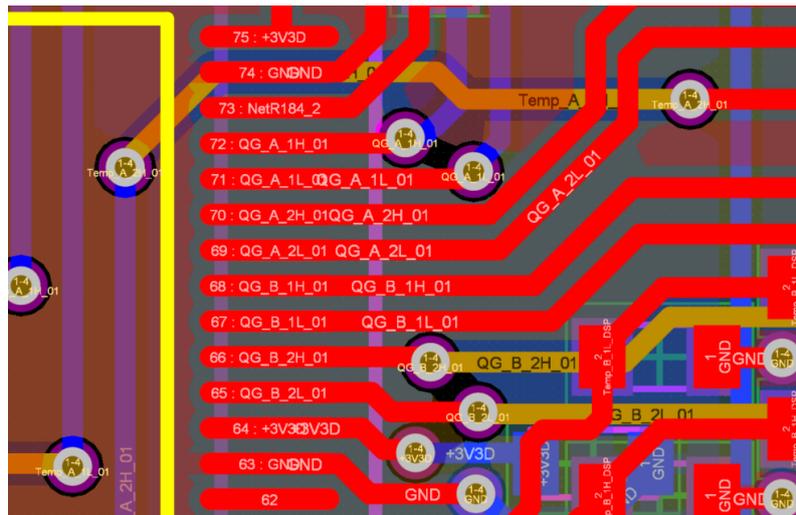


Figura 5.30: Zoom Disposizione Comandi Gambe A e B

due dispositivi si trovano in una posizione abbastanza centrale, quindi il comando può essere tracciato direttamente orizzontalmente sul Top Layer, così come per la seconda gamba della A. Tuttavia, per la seconda gamba della B, a causa della presenza dei filtri RC per il collegamento al GaN, è stato necessario utilizzare un Layer diverso dal Bottom e dal Top, specificamente il Layer 2 (indicato in giallo scuro), destinato per connessioni che non possono avvenire nei Layer esterni. Questa scelta è obbligata per evitare l'incrocio delle piste, che potrebbe causare connessioni indesiderate. Successivamente, le piste passano attraverso il Bottom Layer per raggiungere l'altezza del componente. Nella stessa immagine è visibile anche una delle capacità di Decoupling inserita tra le alimentazioni, precisamente tra i $3.3V$ e il Ground. Come per gli altri componenti, si è cercato di posizionarla il più vicino possibile alle alimentazioni. Tuttavia, a causa delle piste tracciate e dei componenti posizionati sul Top Layer, non è stato possibile inserire altri elementi. Di conseguenza, è stato necessario posizionare la maggior parte di questi condensatori sul lato posteriore della scheda. Questo scenario non rappresenta un grosso problema, ma richiede maggiore attenzione durante le fasi di saldatura e di test della scheda.

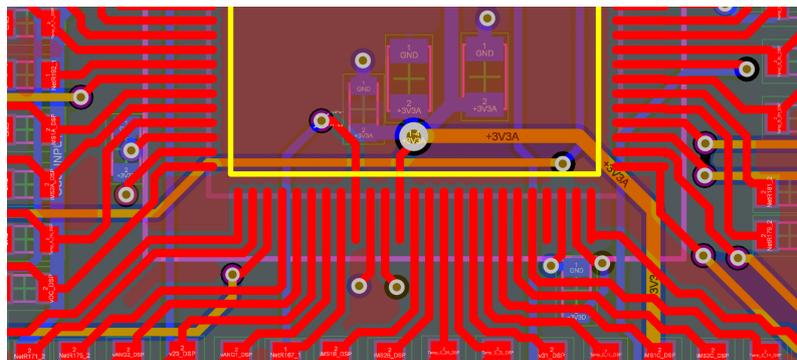


Figura 5.31: Zoom Disposizione dei Componenti della Parte Inferiore

Nell'immagine 5.31, si evidenzia la densità di componenti e piste necessarie per realizzare lo schema elettrico mostrato precedentemente. Come si può notare dalle piste nella parte inferiore, sia sul lato destro che sinistro, non tutti i componenti sono visibili nella schermata, nonostante siano stati inseriti. Particolare attenzione è dedicata al percorso della tensione $3.3V_A$, l'alimentazione analogica esterna, che proviene dal basso della scheda. A causa dell'elevata densità di piste e componenti lungo questo tragitto, si è scelto di instradarla utilizzando il Layer 2 per garantire una migliore gestione del percorso. Sono anche visibili le tre capacità di Decoupling dedicate, tutte posizionate necessariamente sulla parte inferiore della scheda. Anche se non sono state mostrate nello schematico, sono presenti nello stesso foglio di lavoro del microcontrollore. Come evidenziato nei vari zoom, si è cercato di mantenere i bias il più lontano possibile dal microcontrollore. Questa pratica non è tanto una restrizione elettrica quanto una buona prassi di progettazione della scheda. Questo approccio è adottato per facilitare eventuali operazioni di saldatura manuale del microcontrollore, che potrebbero risultare più complesse se i bias fossero troppo vicini ai pin. Nella visione bidimensionale, non è facile percepire la distanza effettiva tra i pin del microcontrollore e i bias, eccetto per i due pin e le relative piste che sono visibili nella schermata. La distanza effettiva viene resa più chiara nella visione tridimensionale della scheda.

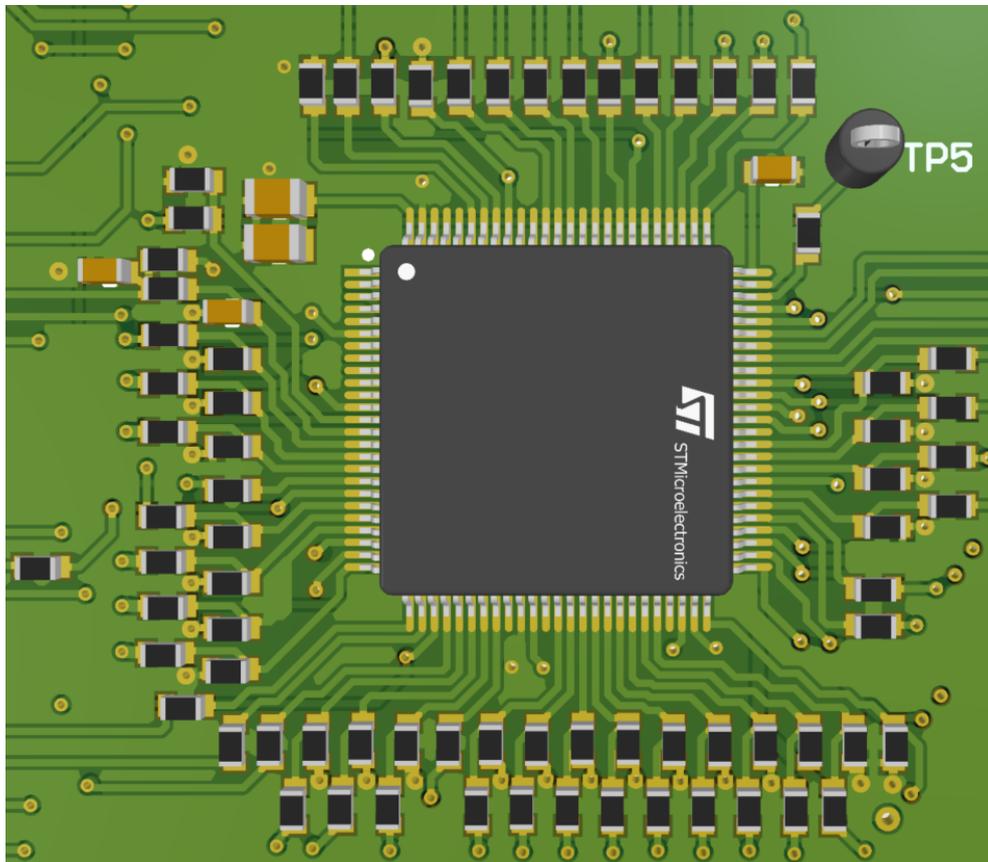


Figura 5.32: Visione Tridimensionale del Micro e i suoi Componenti

Questa immagine mostra chiaramente che il pallino sul microcontrollore è posizionato in alto a sinistra, confermando che l'orientamento del microcontrollore è quello desiderato sin dall'inizio. Inoltre, i componenti standard con package 0603 hanno tutti lo stesso colore, indipendentemente che siano condensatori o resistenze. Al contrario, sono evidenziati con un colore differente quattro condensatori con un package diverso.

Questa immagine offre un'idea chiara di quanto questa parte della scheda sia densamente utilizzata, con molti pin e componenti in uso.

5.1.7 Sistema di Raffreddamento

Come già menzionato in precedenza, i dispositivi GaN richiedono l'uso di un materiale interfacciale termicamente conduttivo (TIM) e di un dissipatore di calore. Questo sistema se ben dimensionato potrebbe garantire un sovraccarico in corrente o in frequenza, potendo così aumentare le prestazioni e/o la potenza che il convertitore può gestire.

Come illustrato nell'immagine 5.2, sulla scheda sono stati predisposti dei fori di fissaggio (M3) per il dissipatore. È stato curato il posizionamento di questi fori in modo che, una volta montato il TIM, questo possa essere pressato uniformemente per garantire un contatto ottimale con tutti i componenti di potenza.

Segue la descrizione di diverse immagini che mostrano come questo elemento dovrebbe essere correttamente montato sulla scheda.

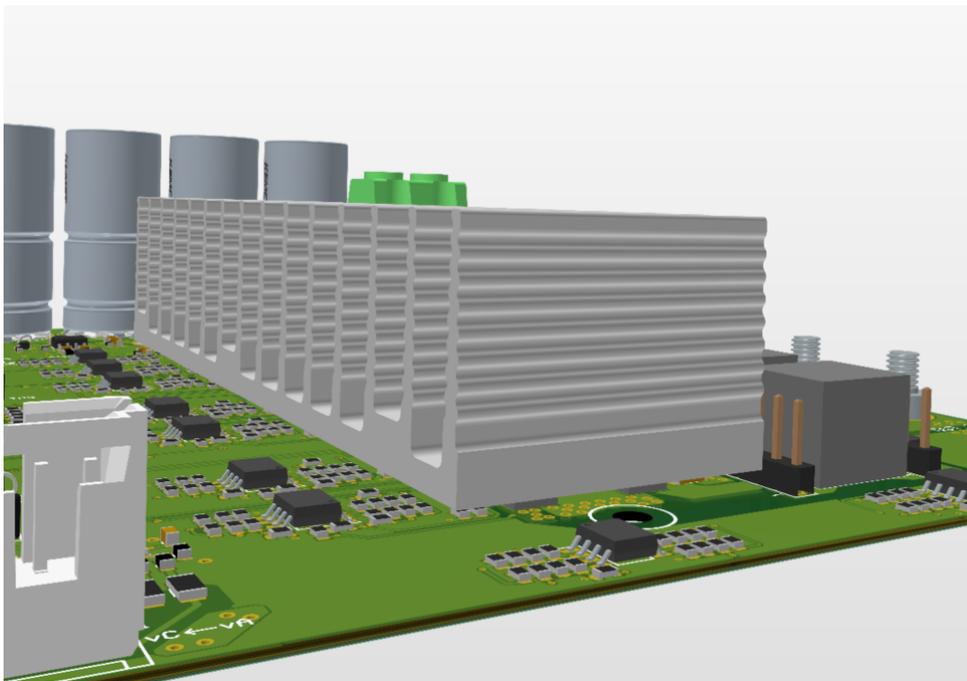


Figura 5.33: Visione Tridimensionale del Sistema di Raffreddamento

Il sistema di raffreddamento scelto include delle alettature particolari per migliorare la dissipazione del calore, come evidenziato nell'immagine mostrata. Queste alettature sono progettate per favorire la convezione naturale, ma nel caso in cui questo non sia sufficiente o si desideri aumentare la potenza del sistema, è possibile integrare un sistema di raffreddamento forzato utilizzando ventole. Queste ventole permetterebbero di asportare più efficacemente il calore dal dissipatore.

Nel caso specifico, il dissipatore verrebbe montato sopra il TIM, e con la pressione applicata attraverso le viti si garantirebbe un contatto uniforme e efficace tra il dissipatore e i componenti di potenza. Questo assicura che il calore sia distribuito in modo efficiente e che il sistema di raffreddamento funzioni al meglio delle sue capacità.

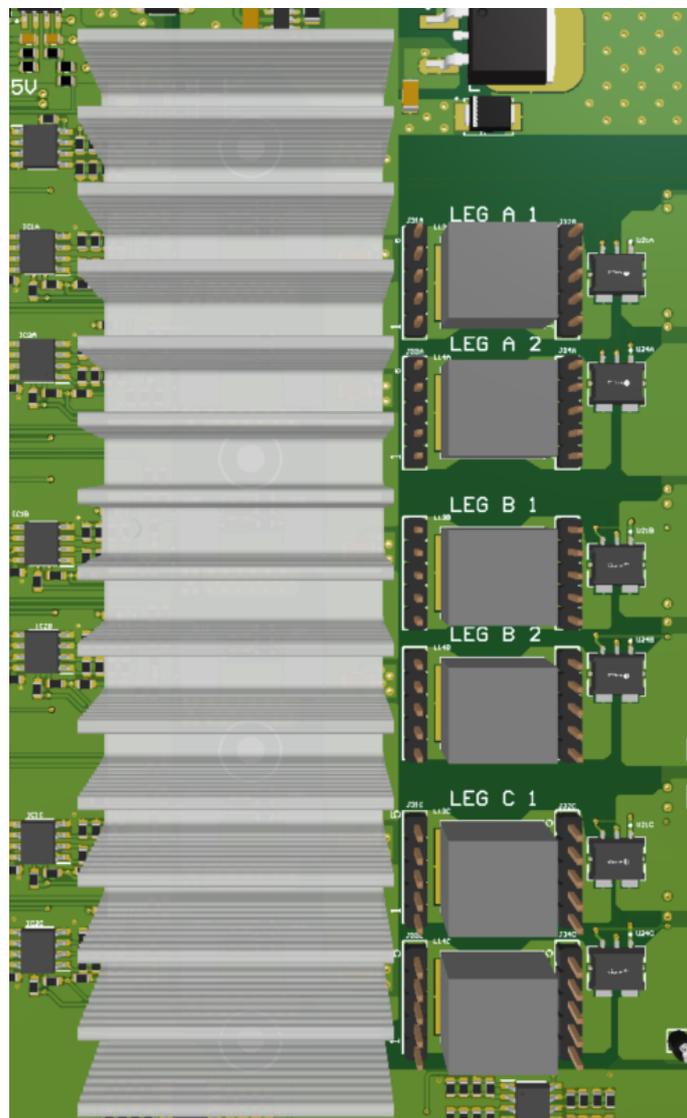


Figura 5.34: Visione Tridimensionale del Sistema di Raffreddamento sui Componenti

Nell'immagine mostrata sopra si ha una vista dall'alto del dissipatore e dell'ingombro che occupa sulla scheda. Nell'immagine sottostante, sempre vista dall'alto

ma con il dissipatore reso parzialmente trasparente, è possibile vedere quali parti della scheda sono coperte dal dissipatore. Inoltre, è visibile uno dei fori utilizzati per l'installazione del sistema di raffreddamento.

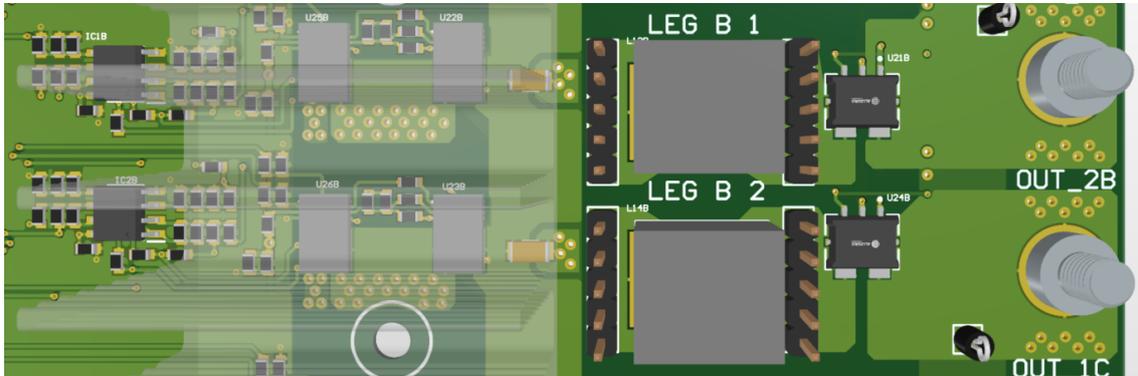


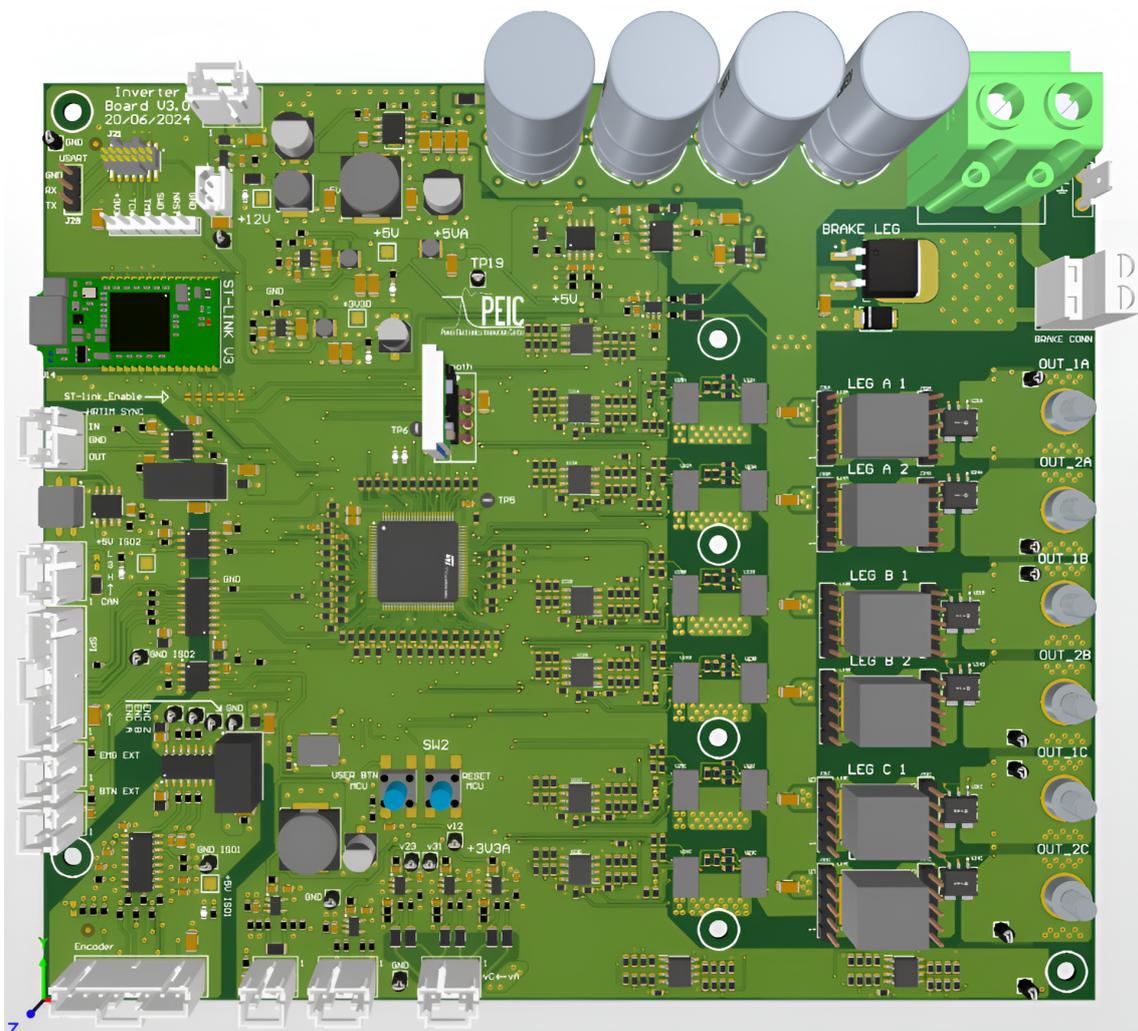
Figura 5.35: Zoom del Sistema di Raffreddamento sui Componenti

Capitolo 6

Conclusioni

In questo capitolo si presentano i risultati ottenuti, i possibili sviluppi futuri e il preventivo per la stampa di una di queste schede.

In basso è mostrata un'immagine tridimensionale della parte frontale della scheda, senza il dissipatore.



Nella figura in questa pagina vi si mostra la parte posteriore della scheda sviluppata. È possibile notare tutte le piste che sono state disposte maggiormente in verticale soprattutto intorno al Microcontrollore. Sono anche visibili i pochissimi componenti inseriti nella parte posteriore.

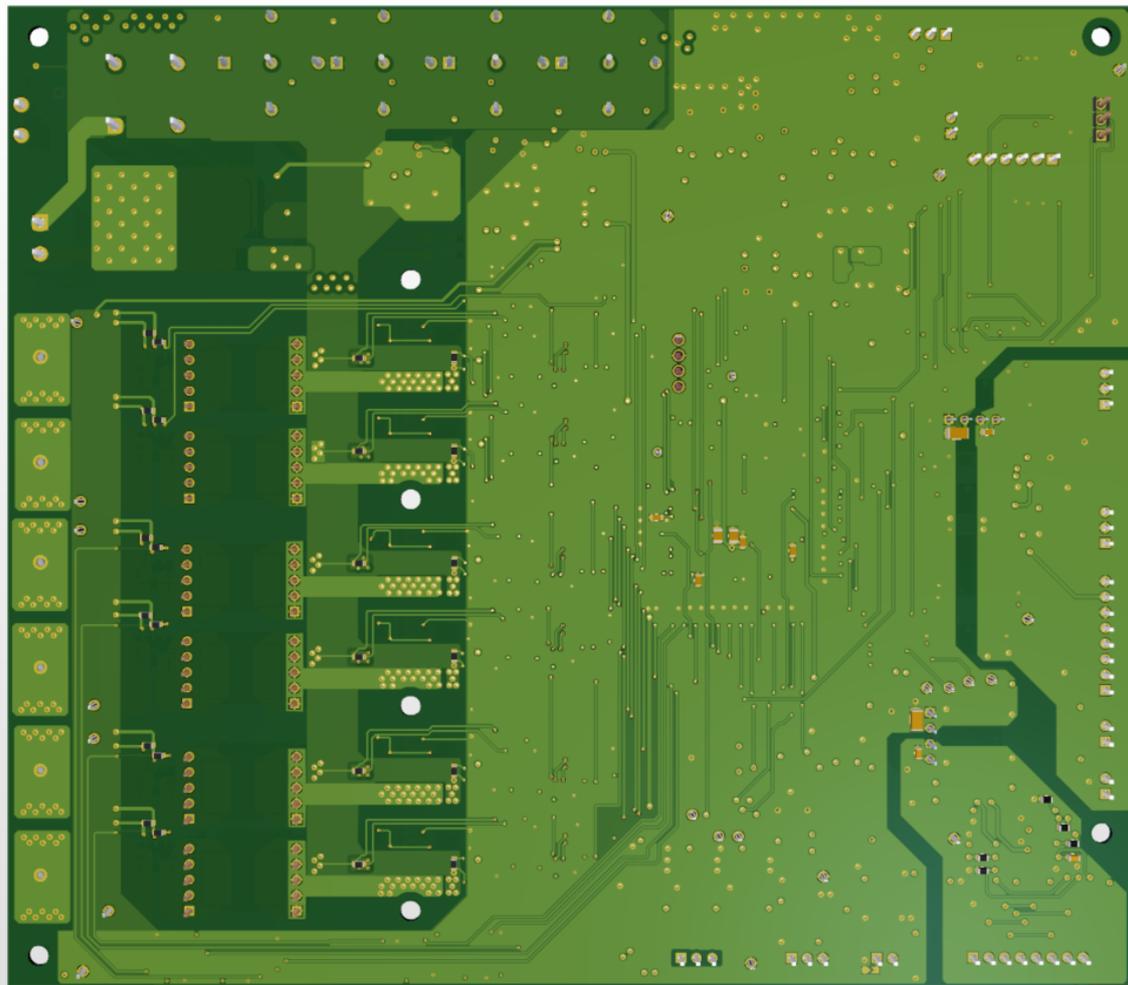


Figura 6.1: Visione Tridimensionale del Retro della Scheda

In precedenza non era stato detto nulla riguardo ai fori presenti ai quattro vertici della scheda. Nell'ultima immagine proposta, questi fori sono particolarmente visibili e rappresentano un retaggio della precedente versione della scheda. Sono stati mantenuti nelle stesse posizioni per un eventuale utilizzo nel sistema del banco prova di HBM, ma permettono anche di montare dei supporti per tenere la scheda rialzata rispetto al piano di lavoro. Questo rialzo consente un isolamento elettrico rispetto al piano di lavoro, oltre a garantire un minimo di convezione naturale dell'aria, prevenendo possibili surriscaldamenti dovuti alla mancanza di ventilazione della scheda.

Le scelte fatte per la selezione del microcontrollore si sono rivelate pienamente soddisfacenti, sia per quanto riguarda la tipologia e il numero di pin, sia per

il posizionamento all'interno della scheda. Questo può garantire un ottimo funzionamento in termini di comunicazioni, controllo e sicurezza, rendendo il sistema potenzialmente robusto e sicuro.

Tutte queste sono congetture che possono essere confermate solo realizzando fisicamente la scheda e testandola. Tuttavia è prima necessario fare una revisione accurata e meticolosa, in modo da assicurarsi che ogni componente selezionato sia correttamente collegato, assicurandosi che ogni collegamento realizzato possa anche rispettare le ristrettezze elettriche richieste per un corretto funzionamento.

Il programma utilizzato per realizzare il design (Altium Designer) del convertitore è in grado di generare file che possono essere forniti alle aziende produttrici di PCB per ottenere un preventivo per la scheda desiderata. In basso è riportata un'immagine della schermata generata una volta inseriti i dati necessari nel sito di Eurocircuits. Questo è solo uno dei tanti produttori di PCB, ma dispone di un Tool che permette di ottenere un preventivo in modo molto rapido. L'immagine mostra quindi un esempio del possibile prezzo della scheda; il numero di schede prodotte incide notevolmente sul prezzo finale (più alto è il numero di schede, minore sarà il costo della singola unità).

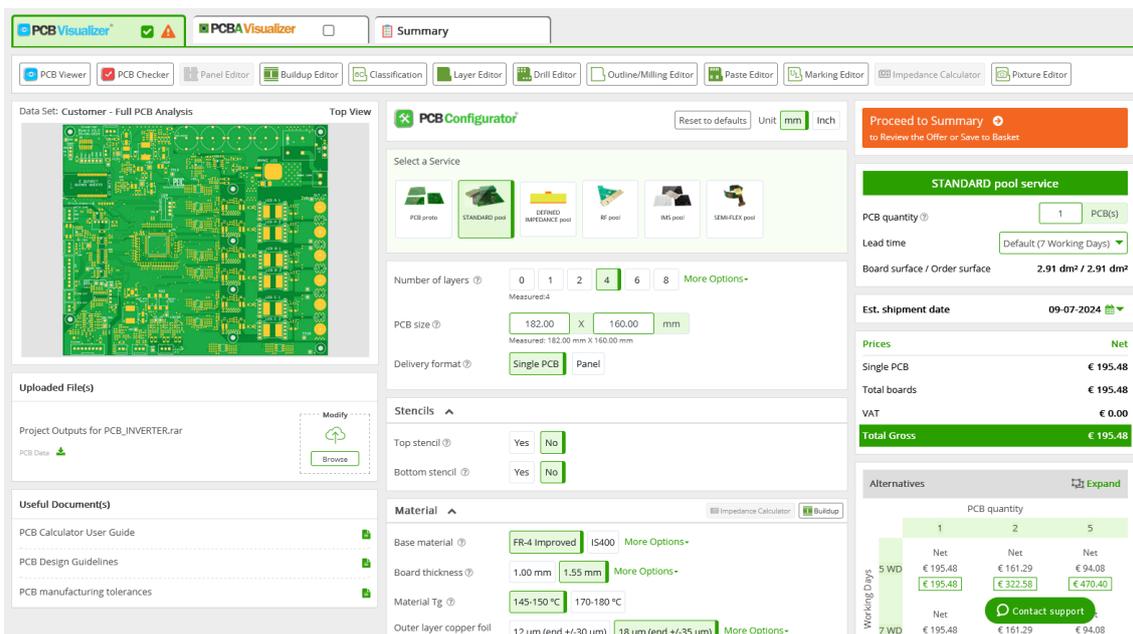


Figura 6.2: Preventivo Tramite Eurocircuits

Il sito permette di acquisire automaticamente tutte le informazioni necessarie per la costruzione della scheda, offrendo tuttavia la possibilità di personalizzarla.

Nella pagina successiva è riportata un'altra schermata del sito del preventivo. In questa immagine è possibile vedere come si può modificare lo spessore di ogni Layer. Questa personalizzazione nella costruzione può garantire una migliore prestazione del convertitore.

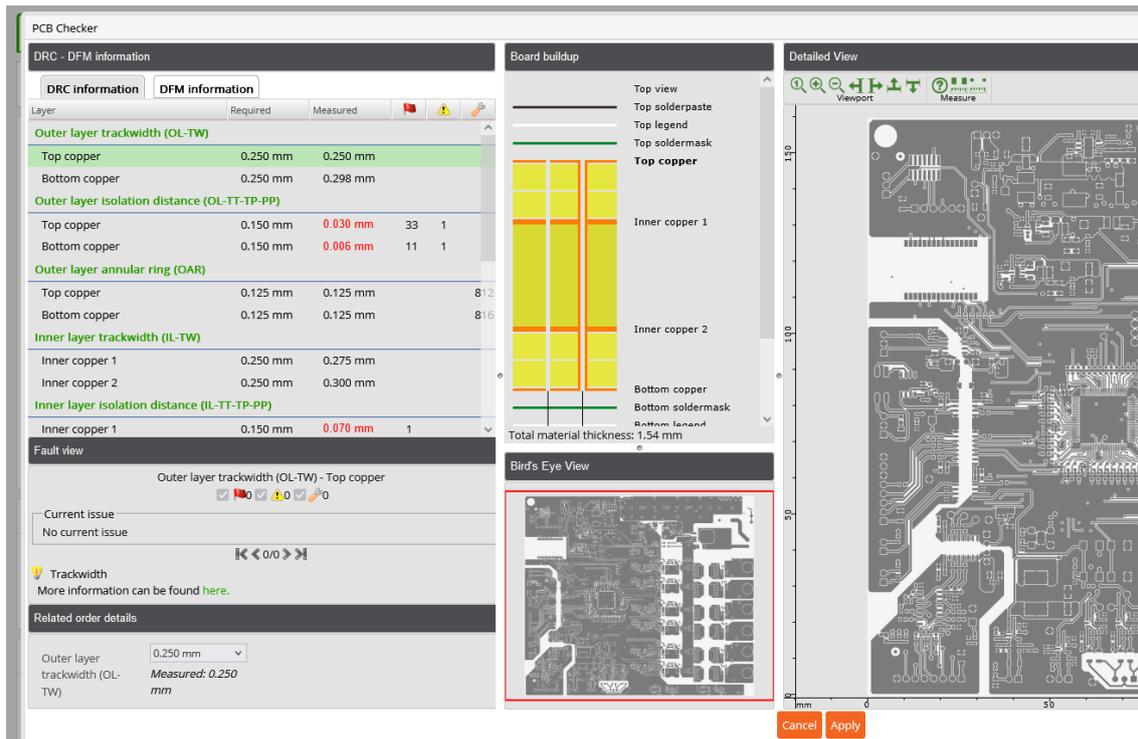


Figura 6.3: Configurazione Stratificazione da Eurocircuits

Alcune delle impostazioni selezionate sono segnate in rosso poiché necessitano di essere modificate. Essendo il file generato da Altium ancora da revisionare, è possibile che non tutte le impostazioni siano state regolate correttamente. Tuttavia, questo Tool fornito dal sito permette di verificare anche questi possibili errori di progettazione.

Nella parte destra della schermata è visibile parte dell'immagine relativa alla metallizzazione creata per il Top Layer. Anche se non è facilmente visibile, sulla schermata appare in grassetto il Layer selezionato (in questo caso il Top copper).

6.1 Possibili Sviluppi

Il design del convertitore, ampiamente analizzato e spiegato nel corso di questa tesi, rappresenta un aggiornamento di una scheda già esistente. La prima sfida affrontata è stata l'inserimento di un componente di potenza di cui si conosce ancora poco in termini di prestazioni. Questo ha comportato la necessità di vari test per verificare le prestazioni del componente dal punto di vista dinamico, di potenza e di frequenza. Conosciuto il suo comportamento, si è cercato di includere un sistema di controllo integrato completamente innovativo, implementato per la prima volta per aumentarne le prestazioni. Questa integrazione ha comportato il design e la realizzazione di circuiti di condizionamento per la temperatura.

Successivamente, si è puntato a rendere il convertitore il più flessibile possibile, rendendo ogni fase indipendente dalle altre. Questo ha portato alla creazione di un convertitore capace di lavorare in almeno quattro modalità differenti. Inoltre, si è aggiornato il sistema di acquisizione per la misura in corrente, rendendo il sistema più prestazionale.

È necessario ribadire che questo è un design preliminare che richiede una revisione meticolosa, ma che presenta enormi potenzialità. Può confermare le prestazioni in potenza del GaN di Texas Instruments e migliorare lo sviluppo di un codice di controllo per gestire la temperatura dei componenti di potenza. Inoltre, la possibilità di modificare il convertitore bypassando l'induttore e rendendo il sistema un inverter interleaved potrebbe incrementare ulteriormente le prestazioni, rendendolo ancora più efficiente.

Bibliografia

- [1] ALLEGRO. *ACS72981xLR Datasheet*, 2023. Available at: <https://www.allegromicro.com//media/files/datasheets/acs72981-datasheet.pdf>.
- [2] P. Contact. *XAL1010 Datasheet*, 2023. Available at: <https://www.coilcraft.com/getmedia/dd74e670e705456a9a69-585fe02eaf3c/xal1010.pdf>.
- [3] P. Contact. *1929517 Datasheet*, 2024. Available at: <https://www.phoenixcontact.com/enus/products/printedcircuitboard-terminalmkdsp10hv210161929517?type=pdf>.
- [4] V. Dale. *TFPT0603L1000FM Datasheet*, 2024. Available at: <https://www.vishay.com/docs/33017/tfpt.pdf>.
- [5] EPC. *EPC2022 Datasheet*, 2023. Available at: https://epc-co.com/epc/Portals/0/epc/documents/datasheets/epc2022_datasheet.pdf.
- [6] EPC. *EPC2302 Datasheet*, 2024. Available at: https://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC2302_datasheet.pdf.
- [7] T. Instruments. *LMG3100EVM089 Datasheet*, 2024. Available at: <https://www.ti.com/lit/ug/snvu890/snvu890.pdf?ts=1720016971311>.
- [8] T. Instruments. *PMP23392 Test Report*, 2024. Available at: <https://www.ti.com/lit/pdf/tidt388>.
- [9] T. Instruments. *PMP23392*, 2024. Available at: <https://www.ti.com/tool/PMP23392>.
- [10] T. Instruments. *LMG3100R017 Datasheet*, 2024. Available at: https://www.ti.com/lit/ds/symlink/lmg3100r017.pdf?ts=1719994423286ref_url=https
- [11] T. Instruments. *LMG2100R044 Datasheet*, 2024. Available at: https://www.ti.com/lit/ds/symlink/lmg2100r044.pdf?ts=1719955167248ref_url=https

-
- [12] KEMET. *PHH225MKP3370QE4 Datasheet*, 2023. Available at: https://www.mouser.it/datasheet/2/447/KEM_A4100_PHH2253316372.pdf.
- [13] T. LeCroy. *WaveSurfer 3024z Datasheet*, 2024. Available at: <https://www.teledynelecroy.com/oscilloscope/wavesurfer3000z-oscilloscopes/resources/datasheets>.
- [14] A. Lidow. Is it the end of the road for silicon in power conversion? 2023.
- [15] R. Natarajan. Automotive gan fets engineered for high frequency and robustness in hev/evs. 2023.
- [16] Nexperia. *GAN3R2100CBE Datasheet*, 2023. Available at: <https://assets.nexperia.com/documents/datasheet/GAN3R2100CBE.pdf>.
- [17] Nexperia. *GANE3R9150QBA Datasheet*, 2024. Available at: <https://assets.nexperia.com/documents/datasheet/GANE3R9150QBA.pdf>.
- [18] Rigol. *DG4062 Datasheet*, 2024. Available at: https://cdn.shopify.com/s/files/1/1618/2733/files/DG4000_datasheet_compress.pdf?150.
- [19] Y. Shen, L. Shillaber, H. Zhao, Y. Jiang, and T. Long. Desynchronizing paralleled gan hemts to reduce lightload switching loss. *IEEE Transactions on Power Electronics*, 35(9):9151-9170, 2020. doi: 10.1109/TPEL.2020.2970240.
- [20] STMicroelectronics. *AN4539 Application note*, 2020. Available at: https://www.st.com/resource/en/application_note/an4539hrtimcookbook-stmicroelectronics.pdf.
- [21] STMicroelectronics. *STM32G474xB STM32G474xC STM32G474xE Reference manual*, 2021. Available at: <https://www.st.com/resource/en/datasheet/stm32g474ve.pdf>.
- [22] STMicroelectronics. *STM32G474RE Datasheet*, 2024. Available at: <https://www.st.com/en/evaluationtools/nucleog474re.html>.
- [23] STMicroelectronics. *RM0440 Reference manual*, 2024. Available at: <https://www.st.com/en/microcontrollersmicroprocessors/stm32g4-series/documentation.html>.
- [24] M. Technology. *MCP6486/7/9 Datasheet*, 2023. Available at: <https://ww1.microchip.com/downloads/aemDocuments/documents/MSLD/ProductDocuments/DataSheets/MCP6486FamilyDataSheetDS20006679.pdf>.