

POLITECNICO DI TORINO

Corso di Laurea Magistrale
in Ingegneria Elettronica

Tesi di Laurea Magistrale

Sistema di controllo di un sensore elettro-ottico basato su tecnologia Silicon Photonics



Relatori

Prof. Franco FIORI
Prof. Mariangela GIOANNINI
Tutor aziendale
Daniele Caltabiano, PhD

firma dei relatori

.....
.....

Candidato

Filippo CARASTRO

firma del candidato

.....

Anno Accademico 2022-2023

*A tutte le persone che mi
hanno sostenuto*

Sommario

Il LiDAR (Light Detection And Ranging) è una tecnologia che determina la distanza rispetto a un oggetto, misurando il tempo che un impulso laser impiega per raggiungere tale superficie. Il prodotto della scansione laser è un insieme di punti a cui viene associato un sistema di coordinate nello spazio ovvero un modello tridimensionale della scena. L'uso di questa tecnologia è in forte crescita e può essere utilizzata in svariati ambiti, non solo automotive ma anche consumer e industriale. L'obiettivo di questa tesi consiste nella realizzazione di un sistema di controllo elettronico per un prototipo di trasmettitore LIDAR sviluppato in Silicon Photonics. Si tratta di un chip, delle dimensioni di pochi cm e spessore 1mm, con un ingresso ottico e una matrice di 4x16 uscite ottiche, al suo interno una matrice di switch (basati su interferometri Mach-Zehnder) permette di selezionare il pixel d'uscita. Dei fotodiodi in uscita permettono anche di avere un feedback sulla qualità dello switch per ottimizzarne le prestazioni. Lo studio è incentrato sulla simulazione del sistema con il chip e sulla progettazione dell'hardware e del software di controllo per poter concentrare la luce su un unico pixel di uscita. In particolare è stato utilizzato un algoritmo di tipo PID combinato con un P&O. Il secondo, è un algoritmo utilizzato per la ricerca della massima estrazione di potenza nei sistemi fotovoltaici. Le simulazioni hanno evidenziato un ottimo comportamento di questi algoritmi, sia in termini di stabilità, sia sulla velocità di raggiungimento del punto ottimo di lavoro. La prima board di test è stata progettata per studiare il comportamento dei singoli elementi e permettere il controllo dei primi 3 stadi di switch. I test sulla prima board, hanno subito evidenziato una modifica necessaria sul bias dei fotodiodi tale da poter aumentare il minimo segnale visibile. Inoltre, gli algoritmi di controllo (già studiati in simulazione) hanno dimostrato una buona velocità e stabilità anche su HW. La tesi si conclude con la progettazione dello schema elettrico di un possibile sistema di controllo finale, in grado di pilotare l'albero dei 63 switch utilizzando i segnali dei 64 fotodiodi.

Ringraziamenti

Questo lavoro di tesi è stato possibile grazie all'aiuto di molte persone.

Desidero ringraziare il Professore Franco Fiori e la Professoressa Mariangela Gioannini per i suggerimenti, le preziose indicazioni e la disponibilità per la stesura di questa tesi.

Ringrazio STMicroelectronics per avermi dato la possibilità di inserirmi in questo meraviglioso ambiente dei semiconduttori, lavorando sulle ultime tecnologie non ancora in commercio.

Un ringraziamento particolare al mio tutor aziendale Daniele Caltabiano, che mi ha aiutato durante tutto il percorso di sviluppo del progetto. Un ringraziamento a tutti i colleghi ST con cui ho collaborato.

Un grande ringraziamento ai miei genitori che mi hanno incoraggiato nei momenti di studio intenso e soprattutto mi hanno permesso di raggiungere questo obiettivo.

Infine un grande ringraziamento alla mia fidanzata Grazia che mi ha supportato e supportato durante il mio percorso universitario.

Indice

Elenco delle tabelle	8
Elenco delle figure	9
1 Introduzione	13
1.1 Stato dell'arte	13
2 Dispositivi optoelettronici utilizzati	17
2.1 Modulatore di fase elettro-ottico	17
2.1.1 Principio di funzionamento	18
2.1.2 Struttura del modulatore	19
2.2 Interferometro di Mach-Zehnder (MZI)	20
2.2.1 Principio di funzionamento	20
2.2.2 Struttura dell'interferometro di MZ	20
2.3 Grating coupler	22
2.4 Matrice di switch ottici	23
2.4.1 Disposizione della matrice	23
2.4.2 Sequenza di comando degli switch	24
2.5 Fotodiodi e grating arrays	25
2.5.1 Fotodiodi	25
3 Progettazione di sistema e set-up sperimentale	29
3.1 Architettura del sistema	29
3.1.1 Aree di progetto	31
3.2 Modello fisico del dispositivo ottico	31
3.2.1 Descizione dei dispositivi tramite matrice di Scattering	31
3.3 Progettazione del controllo automatico e dell'architettura	39
3.3.1 Perturb and Observe	40
3.3.2 PID	40
3.3.3 Simulazione e implementazione del controllo	41
3.4 Progetto del circuito di front-end	44
3.4.1 Simulazione amplificatore TIA	47
3.4.2 Analisi del rumore del sistema	48
3.5 Progettazione analogica di back-end	49

3.6	Algoritmo di controllo e implementazione	50
3.6.1	Configurazione dei microcontrollori	50
3.6.2	Protocollo di comunicazione SPI	51
3.6.3	Protocollo di comunicazione UART	52
3.6.4	Comunicazione tra i dispositivi digitali	53
3.7	Sviluppo interfaccia grafica (GUI)	54
3.8	Progettazione daughterboard	56
3.9	Progetto della scheda madre	57
3.9.1	Schematico	58
3.9.2	Layout	60
3.9.3	Simulazione della catena di uscita del controllo, dal DAC al MZ	63
3.10	Analisi termica del sistema	64
3.11	Set-up sperimentale di laboratorio	66
3.11.1	Sorgente luminosa	66
3.11.2	Fibra ottica	67
3.11.3	Test della board e caratterizzazione del chip	69
3.11.4	Introduzione di una tensione di bias sul TIA	71
3.11.5	Validazione modello teorico tensione-potenza	73
3.11.6	Debug del controllo	73
3.11.7	Valutazione del rumore	76
3.11.8	Scansione dei pixel di uscita	76
4	Risultati ottenuti e discussione	79
5	Conclusione e prospettive future	81

Elenco delle tabelle

3.1	Suddivisione layer board finale	62
3.2	Specifiche tecniche Agilent 81553SM	67
3.3	Frequenze di lavoro	74

Elenco delle figure

1.1	Sistema ottico MEMS	14
1.2	Struttura switch ottico MZI	14
1.3	LiDAR scanning MEMS-based	15
1.4	Loop di controllo proposto nell'articolo[1]	16
2.1	Struttura di un modulatore di fase PiN	17
2.2	Caratteristica tensione-corrente giunzione PIN	18
2.3	Interferometro di Mach-Zehnder	20
2.4	Modulatore Mach-Zehnder con singolo phase shifter.	21
2.5	Struttura 3D di un grating coupler	22
2.6	Sezione di un Bragg grating	22
2.7	Struttura e sezione del chip Alcor.	23
2.8	Layout generale del chip.	24
2.9	Schema della sezione di un fotodiode	25
2.10	Diagramma a bande di un fotodiode	26
2.11	Circuito equivalente di un fotodiode	26
2.12	Funzione di trasferimento tipica di un fotodiode	27
2.13	Amplificatore di transimpedenza	27
3.1	Loop di controllo retroazionato base	29
3.2	Partizionamento del sistema per aree	30
3.3	Fitting di sfasamento e perdite vs. tensione applicata	32
3.4	Fitting della corrente vs. tensione applicata	32
3.5	Schema dell'accoppiatore	33
3.6	Set-up simulazione singolo phase shifter	34
3.7	Configurazione della simulazione dello switch	35
3.8	Tabella risultati simulazione	36
3.9	Simulation result $V_{DD1} = 1.6V$	36
3.10	Simulation result $V_{DD1} = 1.7V$	36
3.11	Simulation result $V_{DD1} = 1.8V$	36
3.12	Simulation result $V_{DD1} = 1.9V$	36
3.13	Simulation result $V_{DD1} = 2.0V$	37
3.14	Simulation result $V_{DD1} = 2.1V$	37
3.15	Simulation result $V_{DD1} = 2.2V$	37
3.16	Simulation result $V_{DD1} = 2.3V$	37
3.17	Simulation result $V_{DD1} = 2.4V$	37

3.18	Simulation result $V_{DD1} = 2.5V$	37
3.19	Simulation result $V_{DD1} = 2.6V$	37
3.20	Architettura del controllo	39
3.21	Algoritmo di controllo (schema a blocchi)	41
3.22	Andamento delle potenze ottiche e dei punti di lavoro del controllo in funzione della tensione di controllo	42
3.23	Andamento della tensione di controllo del sistema	42
3.24	Simulazione del controllo stato di switch	42
3.25	Dettaglio del controllo nel punto di minimo	43
3.26	Switch ottico integrato e fotodiodi di monitor	44
3.27	Schema amplificatore TIA	45
3.28	Testbench per la simulazione in SPICE	47
3.29	Modulo e fase TIA senza capacità di feedback	47
3.30	Densità spettrale di rumore del componente TSV7721	48
3.31	STM32G474 pinout & configuration	51
3.32	Connessione SPI tra MCU master e MCUs slave	52
3.33	Timing diagram comunicazione SPI a 8 bit	52
3.34	UART wire connections	53
3.35	Timing diagram comunicazione UART a 8 bit	53
3.36	Architettura sistema di interscambio dati	54
3.37	Interfaccia grafica di test	55
3.38	Staggered pads	56
3.39	Layout finale daughterboard	57
3.40	Pad per il wire bonding	57
3.41	Schematico top level board finale	59
3.42	Layout Allegro	60
3.43	Vista fronte board post-produzione	61
3.44	Vista retro board post-produzione	61
3.45	Floorplan board finale	62
3.46	Tabella di verità multiplexers	63
3.47	Setup della simulazione	64
3.48	Modello termico chip + carrier	64
3.49	Risultato della simulazione termica (SolidWorks)	65
3.50	Soluzione per il raffreddamento	66
3.51	Sezione trasversale di una fibra ottica di tipo PMF	67
3.52	Foto di una sezione trasversale di una fibra ottica di tipo PMF	68
3.53	Setup sperimentale	68
3.54	Setup sperimentale	70
3.55	Grafici tensione-corrente (mA) del MZ-02	71
3.56	TIA con tensione di bias	72
3.57	P_{bar}, P_{cross} MZ: 01	73
3.58	Risultati del controllo	74
3.59	Risultati del controllo con $\Delta V = 5mV$	75
3.60	Rumore sui fotodiodi	76
3.61	Scansione pixel sul secondo stadio	77

5.1 Sensoristica ADAS (automotive)	82
----------------------------------------------	----

*Le persone viaggiano per stupirsi delle
montagne, dei mari, dei fiumi, delle stelle;
e passano accanto a sé stessi senza
meravigliarsi.*

[SANT' AGOSTINO]

Capitolo 1

Introduzione

Negli ultimi anni la *Silicon photonics* ha prodotto un grande interesse nella ricerca di nuovi dispositivi, grazie al vantaggio di poter realizzare i dispositivi ottici integrati direttamente su silicio, consentendo l'implementazione di processi industriali compatibili con la tecnologia CMOS (Complementary Metal Oxide Semiconductor), attualmente dominante a livello industriale. In questo modo, sia l'elaborazione computazionale dei dati che la parte analogica possono coesistere su un unico chip.

Questa tecnologia promette un ruolo importante in molti campi applicativi, quali la guida autonoma, le comunicazioni nei data-center e lo sviluppo di sensori ottici di vario tipo. Ad esempio, nel nuovo ambito dei veicoli a guida autonoma, uno dei principali campi applicativi sono i dispositivi LiDAR¹.

In questo capitolo introduttivo viene descritto lo stato attuale dello sviluppo di tale tecnologia, a partire dalle soluzioni adottate nei diversi articoli trovati in letteratura [1][3].

1.1 Stato dell'arte

Il LiDAR è formato da una sorgente luminosa che crea un fascio di luce, il quale collide su un target (che è l'oggetto di analisi). Tale impulso laser raggiunge il target, viene riflesso sul ricevitore e, grazie a un fotodiodo, si interrompe il tempo segnato dal cronometro. Dunque, il tempo di percorrenza permette di misurare la distanza tra la sorgente e la superficie dell'oggetto di analisi. Per scansionare lo spazio tramite il fascio ottico si utilizzano degli specchi basati su MEMS 1.1, che determinano l'angolo di inclinazione di uscita del fascio luminoso.

¹Light Detection And Ranging

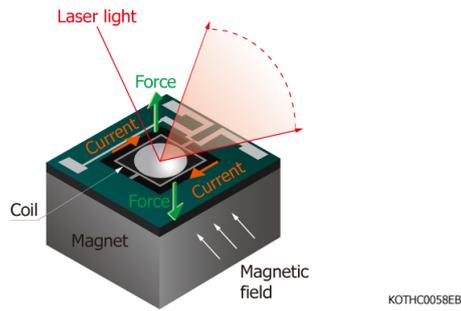


Figura 1.1. Sistema ottico MEMS

A differenza della precedente, la quale utilizza un sistema elettromeccanico ed è composta da parti mobili, viene analizzata un'architettura completamente a stato solido. Questo modello si avvale di una matrice di switch ottici per indirizzare il fascio luminoso in una specifica direzione, andando a illuminare la superficie.

I vantaggi dell'utilizzo di questo sistema sono molteplici: la mancanza di parti mobili che possono causare problemi in un sistema in continuo movimento, come ad esempio i veicoli; la semplificazione del controllo del sistema; la dimensione ridotta del dispositivo; e infine, con il futuro sviluppo della tecnologia, una riduzione dei consumi energetici.

Guardando in letteratura, esistono diversi studi di switch ottici implementati in Silicon Photonic, soprattutto in applicazioni di comunicazione ottica. In questo articolo [3] viene analizzato il funzionamento di un interferometro di Mach Zehnder utilizzato come switch per un'applicazione di rete.

Il dispositivo da caratterizzare in questa tesi usa una cascata di switch ottici per indirizzare la sorgente luminosa in ingresso verso uno dei pixel della matrice in uscita dal dispositivo.

La struttura dello switch ottico, trattata nel suddetto articolo, è mostrata in figura:

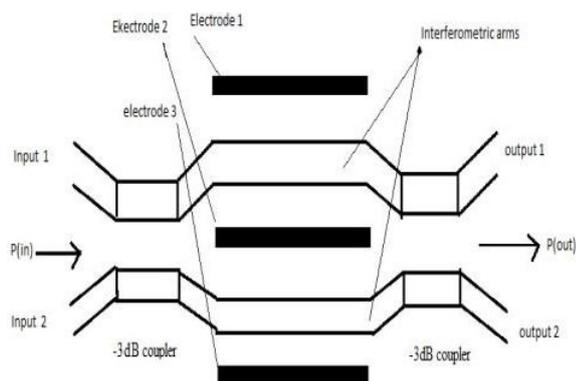


Figura 1.2. Struttura switch ottico MZI

La fig.1.2 è uno switch in fase di progetto, tuttavia a causa di variazione di processo, questo subirà delle modifiche che verranno affrontate in seguito. In questo caso, gli accoppiatori direzionali sono a 3 dB e dunque consentono a metà del flusso luminoso di proseguire su un ramo e l'altro 50% passa su quello opposto. La luce entra in uno dei due rami (input 1), successivamente il primo accoppiatore divide la luce in parti uguali nei due rami. Nella parte centrale, i due elettrodi agiscono come "phase shifter" e, nella sezione finale dello switch, la luce sarà ricombinata generando interferenza, costruttiva o distruttiva, in funzione dello sfasamento. Grazie a questo fenomeno fisico, il fascio di luce può essere controllato in modo tale che abbia come percorso finale un solo ramo (output1/output2). La descrizione puntuale del funzionamento del dispositivo verrà ripresa nel dettaglio nei capitoli successivi 2.2. Per visualizzare il risultato tridimensionale dell'area illuminata è necessario avere un "emitter array", o matrice di emissione, che permette di far uscire la luce dal chip. In questo modo l'impulso laser crea una nuvola di punti, organizzata in righe e colonne, la quale consente la visualizzazione grafica dell'oggetto studiato. Vedi figura 1.3;

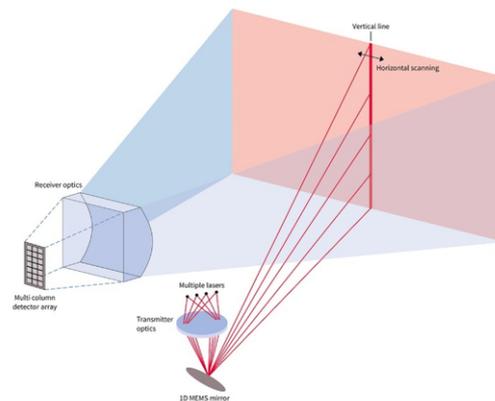


Figura 1.3. LiDAR scanning MEMS-based

L'obiettivo di questa tesi è il controllo automatico dello switch per indirizzare la luce verso il pixel di uscita desiderato.

Un sistema di controllo analogo viene presentato nell'articolo sviluppato dalla University of British Columbia in collaborazione con l'istituto di ricerca della Huawei[1]. Questo studio usa un metodo di monitoraggio che permette lo switch automatico, il tuning e la stabilizzazione di uno switch ottico MZI 2x2. A differenza della presente tesi di ricerca, l'articolo utilizza nel dispositivo un effetto termo-ottico, in cui un cambiamento locale della temperatura causa lo sfasamento, generando così lo switch.

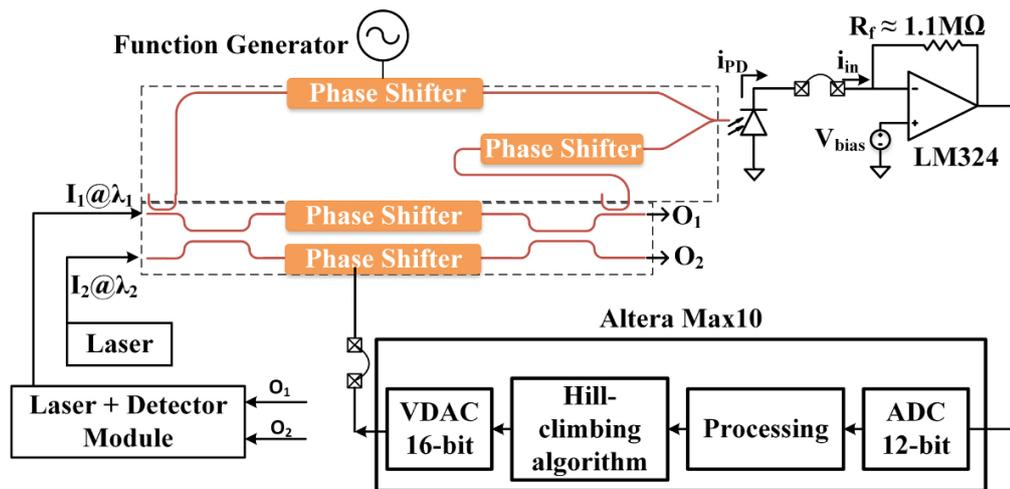


Figura 1.4. Loop di controllo proposto nell'articolo[1]

Il controllo automatico viene gestito all'interno di una FPGA², mentre nel caso studiato sarà eseguito su un microcontrollore. L'algoritmo di ottimizzazione utilizzato è di tipo Hill-climbing. Questa tecnica di Hill-climbing consente di trovare la soluzione ottima locale, qualora vi siano dei problemi nella ricerca dei punti di massimo e minimo della funzione. A partire da questi studi, nel capitolo 3 verranno analizzate nel dettaglio tutte le fasi di analisi e di progetto del sistema elettronico.

²Field Programmable Gate Array

Capitolo 2

Dispositivi optoelettronici utilizzati

2.1 Modulatore di fase elettro-ottico

In questo capitolo vengono descritti i fenomeni fisici presenti nei dispositivi che compongono il PIC¹ e vengono riportate le relazioni fisico-matematiche di questi fenomeni.

Gli argomenti trattati di seguito sono necessari per costruire un modello matematico del sistema ottico, su cui poter eseguire le simulazioni e verificare il corretto funzionamento del progetto.

Un modulatore elettro-ottico è un dispositivo che viene usato per controllare la fase della luce agendo, tramite un segnale elettrico, sull'indice di rifrazione effettivo. Tipicamente è formato da una giunzione PiN² come mostrato in figura.

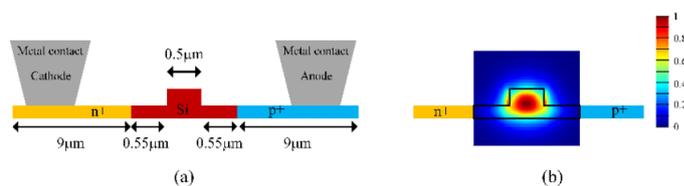


Figura 2.1. Struttura di un modulatore di fase PiN

La giunzione è un diodo e, come tale, possiede una tensione di soglia sopra la quale i portatori di carica fluiscono. La curva tensione-corrente, tipica di questo tipo di modulatori, è quella di un diodo. In figura 2.1 (b) viene rappresentato il funzionamento della

¹Photonic Integrated Circuit

²Ptype-intrinsic-Ntype

giunzione come guida d'onda. Il campo ottico è confinato all'interno della guida, per poter avere la propagazione ottica guidata.

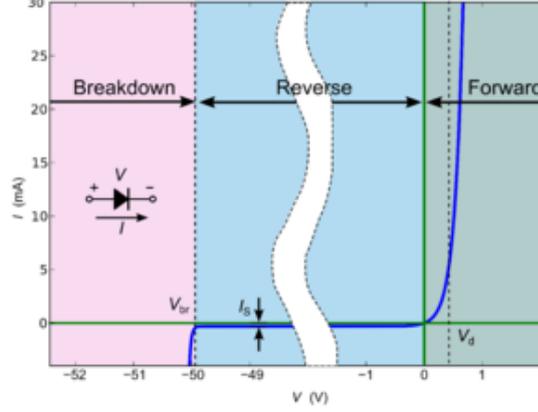


Figura 2.2. Caratteristica tensione-corrente giunzione PIN

2.1.1 Principio di funzionamento

L'effetto plasma e l'assorbimento dei portatori liberi, sono espressi dal modello di Drude. Questo modello descrive la variazione di indice di rifrazione e il coefficiente di assorbimento della giunzione per il modo ottico che si propaga nella guida ottica. Il cambiamento nell'indice di rifrazione (Δn) e del coefficiente di assorbimento ($\Delta \alpha$) sono espressi dalle seguenti relazioni:

$$\Delta n = -(e^2 \lambda^2 / 8\pi^2 c^2 \epsilon_0 n) [\Delta N_e / m_{ce}^* + \Delta N_h / m_{ch}^*] \quad (2.1)$$

$$\Delta \alpha = (e^3 \lambda^2 / 4\pi^2 c^3 \epsilon_0 n) [\Delta N_e / m_{ce}^{*2} \mu_e + \Delta N_h / m_{ch}^{*2} \mu_h] \quad (2.2)$$

Dove e è la carica dell'elettrone, ϵ_0 è la permittività nel vuoto, c è la velocità della luce nel vuoto, λ è la lunghezza d'onda, n l'indice di rifrazione non perturbato, m_{ce}^* e m_{ch}^* sono le masse effettive per gli elettroni e le lacune e infine, μ_e e μ_h , sono la mobilità degli elettroni e delle lacune, rispettivamente.

L'equazione (2.1) esprime la variazione dell'indice di rifrazione del silicio in funzione della variazione della densità dei portatori liberi.

La seconda equazione (2.2) esprime il coefficiente di assorbimento della luce che si propaga nella guida in silicio; l'assorbimento aumenta incrementando la corrente o la tensione applicata al diodo.

Lo sfasamento ottico $\Delta \phi$ per il modo che si propaga nella guida di lunghezza L è definito come:

$$\Delta \phi = \frac{2\pi}{\lambda} \frac{\partial n_{eff}}{\partial n} \Delta n L \quad (2.3)$$

dove Δn è la variazione di indice di rifrazione nel Silicio; $\frac{\partial n_{eff}}{\partial n}$ rappresenta la variazione di indice effettivo della guida d'onda; L è la lunghezza del modulatore.

L'interazione degli elettroni con la luce (per un effetto definito "effetto plasma") permette uno sfasamento dell'onda elettromagnetica, grazie a un cambiamento dell'indice di rifrazione del semiconduttore.

A partire dalle equazioni (2.1) e (2.2), il fattore di trasmissione del campo ottico A_π è dato da:

$$A_\pi = e^{-\Gamma \frac{\Delta\alpha}{2} L} \quad (2.4)$$

dove Γ è il fattore di confinamento del campo ottico del modo guidato nella regione dove si trovano i portatori ΔN_e e ΔN_h .

L'andamento del coefficiente di assorbimento della guida $\Delta\alpha[cm^{-1}]$ cresce all'aumentare dei portatori di carica nella giunzione. Questo termine genera un andamento esponenziale del parametro A_π .

2.1.2 Struttura del modulatore

La struttura del modulatore di fase utilizzato è quella in figura 2.1. È formata da una prima sezione di silicio drogato n+, una parte centrale di semiconduttore intrinseco e un'altra sezione di semiconduttore di tipo p+. Catodo e anodo sono collegati tramite i vias per essere portati ai contatti elettrici.

La luce è confinata nella parte centrale di questa struttura, nel silicio intrinseco. Superata la tensione di soglia la corrente inizierà a fluire all'interno del diodo e la maggior parte della carica sarà accumulata nel Silicio intrinseco, dove interagirà con la luce.

2.2 Interferometro di Mach-Zehnder (MZI)

L'interferometro di Mach-Zehnder è un dispositivo ottico che utilizza l'effetto dell'interferenza, il quale è stato sviluppato dai fisici Ludwig Mach e Ludwig Zehnder. Come mostrato in figura 2.3, utilizza due "beam splitters" (BS)³ per dividere e ricombinare la sorgente di luce. L'uscita è composta da due fasci luminosi che possono essere rilevati da dispositivi come i fotodiodi.

La lunghezza del percorso ottico dei due rami può essere identica o diversa. In uscita dai due percorsi, il campo elettro ottico si ricomponendo dando luogo ad interferenza; la rotazione di fase accumulata nei due rami dipende dalla lunghezza dei due bracci, dall'indice di rifrazione e dalla lunghezza d'onda.

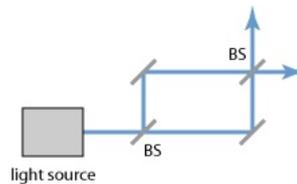


Figura 2.3. Interferometro di Mach-Zehnder

2.2.1 Principio di funzionamento

Lo stesso principio di funzionamento, descritto nell'introduzione di questo paragrafo, può essere applicato alla tecnologia su Silicio, in particolare sulla Silicon Photonics.

La luce viene confinata all'interno di una guida d'onda in silicio e indirizzata verso l'ingresso del modulatore. Successivamente un accoppiatore direzionale (50/50) dividerà la luce tra i due rami. Nel modulatore di fase viene generato uno sfasamento pari a $\Delta\phi$ e il campo si ricombinerà nell'accoppiatore direzionale in uscita. In funzione della differenza di fase dell'onda dei rami, la ricombinazione permette di avere un modulatore di ampiezza. Utilizzando la tensione di controllo sul phase shifter in modo tale da lavorare solamente nei punti in cui l'interferenza produce un massimo, è possibile avere uno switch ottico che devia la luce da un ramo all'altro.

2.2.2 Struttura dell'interferometro di MZ

Gli accoppiatori direzionali sono posizionati ai capi dell'interferometro Mach-Zehnder per dividere la luce, in modo da comportarsi da beam splitter. Per avere una ripartizione eguale su entrambi i rami dell'intensità luminosa è necessario che l'accoppiatore sia 50/50 (o 3dB).

La sezione centrale, in particolare nel caso rappresentato in figura 2.4, è formata dal controllo di fase in cui un singolo ramo viene controllato tramite un valore di tensione.

³Separatore del fascio luminoso

Per aumentare le prestazioni del modulatore, entrambi i rami devono avere il controllo della fase.

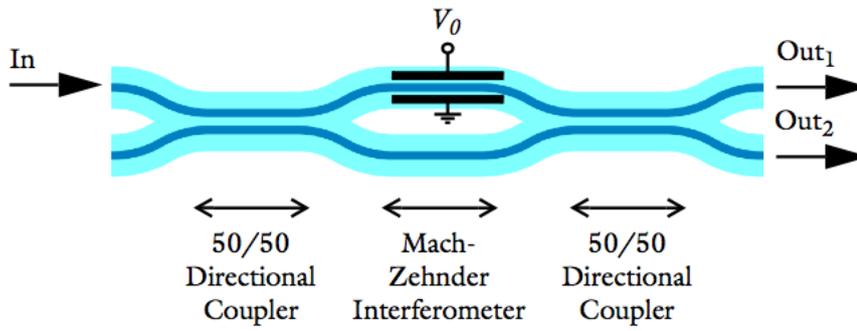


Figura 2.4. Modulatore Mach-Zehnder con singolo phase shifter.

2.3 Grating coupler

Il grating è la struttura del PIC che permette di portare la luce dalla fibra (dalla superficie) alla guida d'onda integrata nel chip e ad estrarla in uscita.

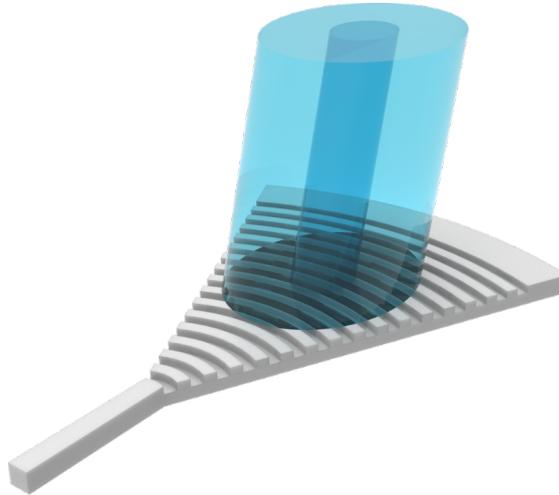


Figura 2.5. Struttura 3D di un grating coupler

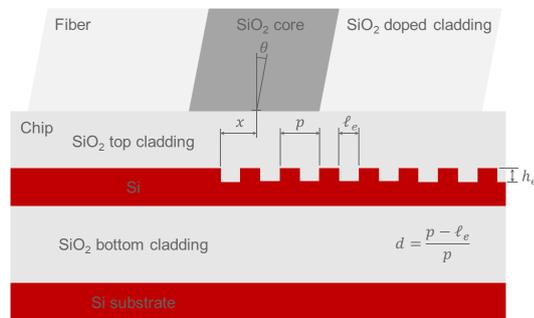


Figura 2.6. Sezione di un Bragg grating

Questo tipo di grating hanno una risposta spettrale di tipo passa-banda. Nel caso del PIC in esame, la struttura è stata progettata per una frequenza ottica a 1550 nm.

2.4 Matrice di switch ottici

Il singolo elemento descritto nel paragrafo 2.2 è lo switch ottico. La matrice di switch viene generata mettendo in cascata una serie di questi singoli elementi, in modo tale da formare una struttura ad albero in cui il primo elemento forma il "tronco" e i grating di uscita corrispondono alle foglie.

2.4.1 Disposizione della matrice

L'ingresso della luce avviene attraverso un grating coupler all'interno della guida d'onda. L'indirizzamento del fascio luminoso verso il grating di uscita, del singolo pixel, viene controllato attraverso un "albero" di switch. A partire dal primo stadio in cui si ha la prima diramazione della luce, il numero di MZ cresce di un fattore 2^n . Nel secondo stage avremo due switch, nel terzo quattro, nel quarto otto e così via. Alcor possiede 6 stadi. Alcor è il nome del dispositivo sviluppato con questa tecnologia da *STMicroelectronics*.

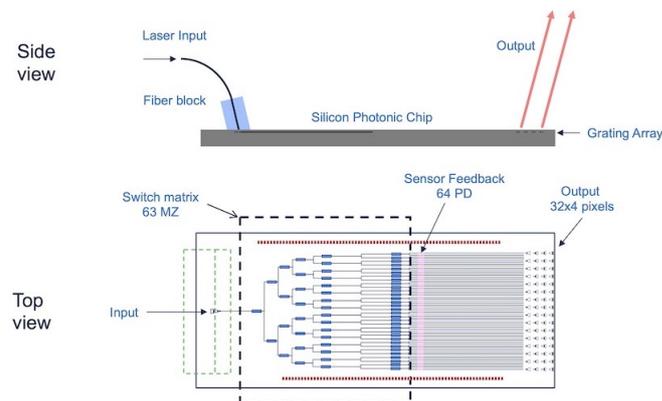


Figura 2.7. Struttura e sezione del chip Alcor.

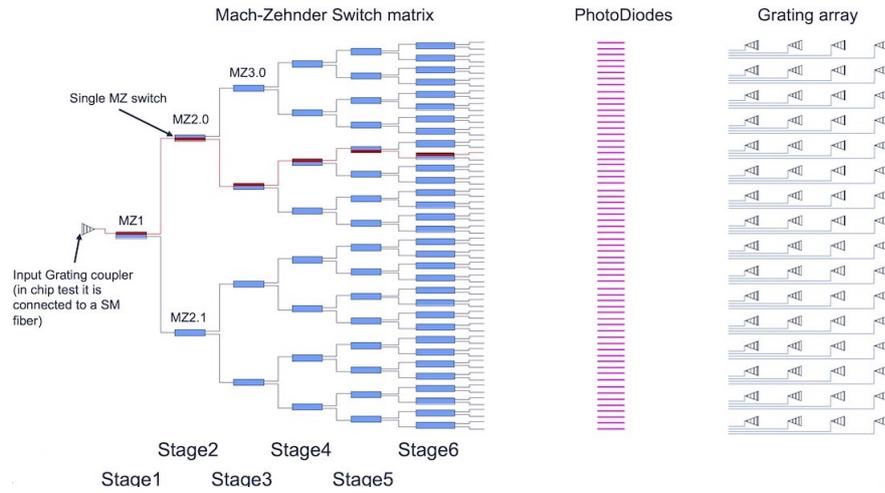


Figura 2.8. Layout generale del chip.

2.4.2 Sequenza di comando degli switch

L'accensione di un singolo pixel nella matrice del "grating array", con riferimento alla figura 2.8, è subordinata al controllo di un singolo switch di ogni stadio. L'ingresso della luce avviene dal "grating coupler" posizionato nella parte sinistra del layout. Nel primo stadio l'algoritmo di controllo regolerà il phase shifter per poter indirizzare la massima potenza luminosa verso il ramo superiore. La stessa tecnica viene applicata sugli altri stadi per poter raggiungere l'emettitore in uscita desiderato. Il percorso in rosso in figura è, per esempio, quello che percorre la luce all'interno del chip.

Nella fase finale di questo progetto i pixel luminosi saranno accesi uno ad uno in sequenza, in modo tale da concentrare tutta la luce proveniente dall'ingresso su un singolo grating di uscita.

2.5 Fotodiodi e grating arrays

Facendo sempre riferimento alla figura 2.8, tra la matrice di switch e il grating array sono stati posizionati 64 fotodiodi di monitor. Utilizzando un accoppiatore direzionale, il 10% della luce presente nella guida ottica di uscita, viene indirizzato su un fotodiodo che permette la conversione del segnale ottico in un segnale elettrico.

2.5.1 Fotodiodi

Il fotodiodo è un sensore ottico che genera una corrente o una tensione quando la sua giunzione PN(o PiN) nel semiconduttore viene irradiata dalla luce. L'esempio di una sezione della struttura di un fotodiodo è mostrata nella seguente figura:

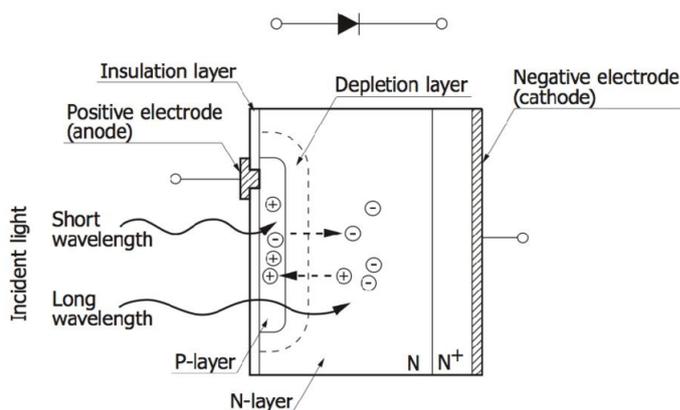


Figura 2.9. Schema della sezione di un fotodiodo

Quando un fotodiodo viene illuminato e l'energia della luce è maggiore del salto di energia del band gap della giunzione, gli elettroni in banda di valenza vengono eccitati alla banda di conduzione lasciando una buca di potenziale, corrispondente a una lacuna nella banda di valenza. Questa coppia elettrone-lacuna viene accelerata grazie al campo elettrico. Gli elettroni viaggiano verso la regione drogata N e le lacune verso la regione drogata P. Inoltre, la carica accumulata in queste regioni viene fatta fluire qualora i poli vengono connessi a un circuito esterno.

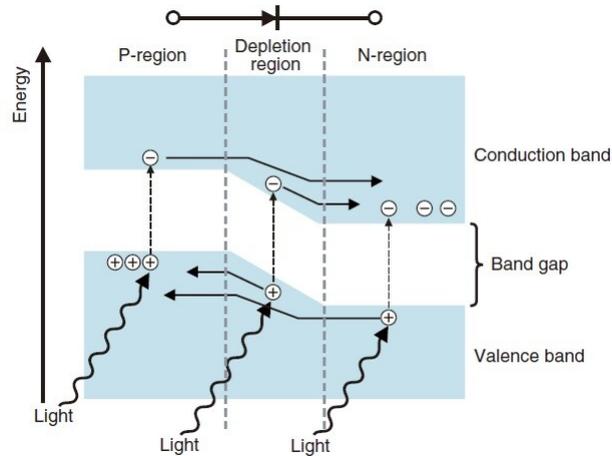
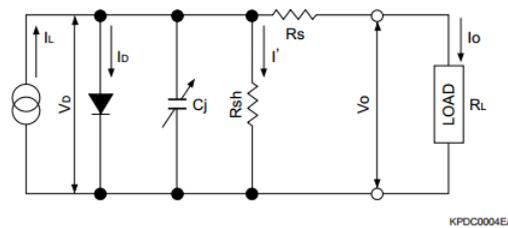


Figura 2.10. Diagramma a bande di un fotodiode

Lo schema elettrico del circuito equivalente di un fotodiode è rappresentato in figura 2.11.



- I_L : Current generated by the incident light (proportional to the amount of light)
- I_D : Diode current
- C_j : Junction capacitance
- R_{sh} : Shunt resistance
- R_s : Series resistance
- I' : Shunt resistance current
- V_D : Voltage across the diode
- I_o : Output current
- V_o : Output voltage

Figura 2.11. Circuito equivalente di un fotodiode

Analizzando lo schema da sinistra verso destra, il modello del fotodiode è composto da: un generatore di corrente dipendente dalla luce irradiata, una capacità di giunzione, una resistenza in serie con valore di norma inferiore ai 10Ω e una resistenza in parallelo molto elevata.

In figura 2.12 è rappresentata la caratteristica tensione-corrente di un tipico fotodiodo in silicio.

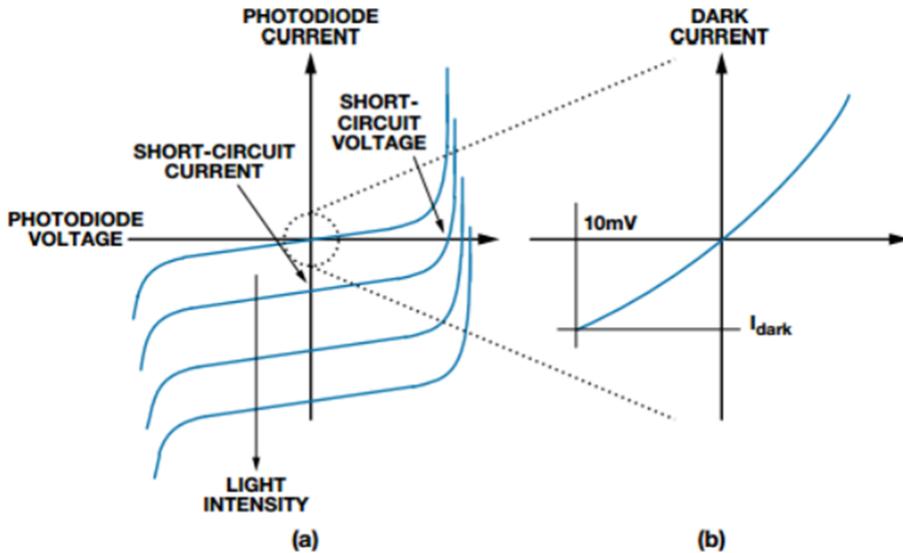


Figura 2.12. Funzione di trasferimento tipica di un fotodiodo

Quando la luce colpisce il fotodiodo la curva tensione-corrente si sposta verso il basso e la corrente non è più nulla, anche a tensione applicata pari a zero. In questa configurazione, si dice che si utilizza il fotodiodo in modalità cella solare, ossia senza polarizzazione. Il vantaggio che ne deriva è avere una piccola corrente di buio, cioè un valore di corrente prossimo allo zero quando il fotodiodo non è illuminato.

Per leggere il segnale del dispositivo è necessario un amplificatore di transimpedenza, come quello riportato nello schema in figura.

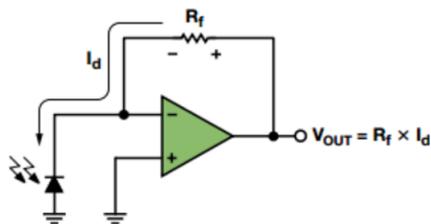


Figura 2.13. Amplificatore di transimpedenza

Uno dei principali riferimenti, per tutto ciò che è inerente ai dispositivi sviluppati in Silicon Photonics è il libro *Silicon Photonics Design* [2].

Capitolo 3

Progettazione di sistema e set-up sperimentale

In questo capitolo vengono descritte tutte le fasi di progettazione, basate sulla teoria precedentemente esposta. La prima parte affronta i temi generali e introduttivi del progetto, in seguito si descrive più nello specifico ogni area sottostante all'architettura.

3.1 Architettura del sistema

L'obiettivo del sistema consiste nel controllo automatico degli switch, in modo da concentrare tutta la luce in ingresso su unico pixel di uscita.

Il controllo deve essere ad anello chiuso. Uno schema di un loop di controllo a catena chiusa è rappresentato nella seguente figura.

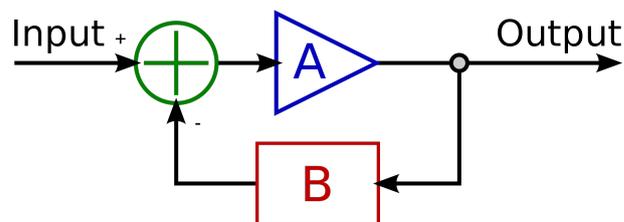


Figura 3.1. Loop di controllo retroazionato base

Il blocco "A" è il sistema fisico su cui si andrà ad agire, in questo caso corrisponde al phase shifter o al singolo switch da controllare. Il blocco "B" comprende il controllore del sistema in retroazione. L'input è il segnale di riferimento, corrispondente al punto di lavoro del sistema che vogliamo raggiungere e mantenere.

Il controllore è digitale ed è stato implementato su un microcontrollore. Le uscite del

sistema sono campionate dall'ADC e derivano dal segnale dei fotodiodi, che forniscono l'informazione sulla quantità di luce che sta attraversando ogni ramo dell'ultimo stadio. La potenza ottica che attraversa gli stadi precedenti viene ricavata attraverso la somma delle potenze sui rami dello stadio successivo.

Alcor è composto da 64 fotodiodi in silicio. Dato l'elevato numero di componenti e quindi di segnali da campionare, è necessario suddividere la gestione del controllo. La scelta di partizionamento del sistema è stata fatta considerando il massimo numero di ADC del microcontrollore. Un micro con un elevato numero di periferiche (ADC e DAC) della famiglia STM32 è l'STM32G474RE. L'opzione di configurazione che è stata scelta, consiste nel suddividere i 64 fotodiodi in 4 blocchi da 16 ciascuno. In questo modo, il partizionamento del sistema è il seguente:

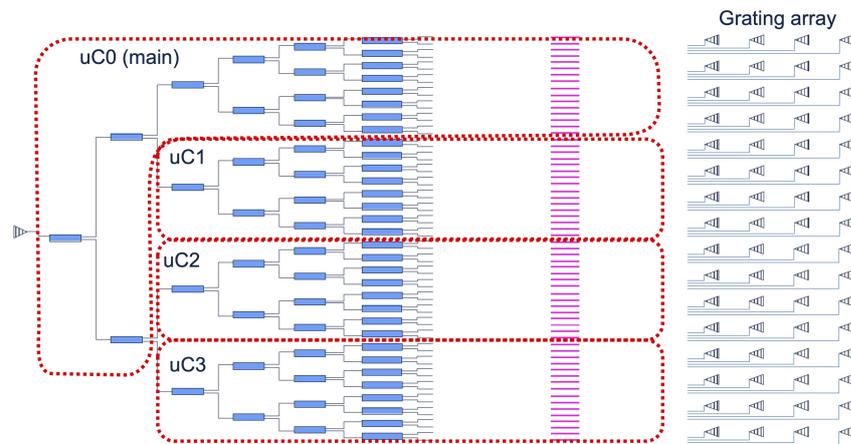


Figura 3.2. Partizionamento del sistema per aree

Una possibile configurazione hardware per l'STM32 è formata da:

- CPU @ 170MHz
- 16 canali ADC (5 ADC) @ 12bit
- 6 DAC
- SPI

La comunicazione SPI è stata scelta per la sua semplicità di utilizzo e per il vantaggio di avere solamente due bus per la comunicazione. Questa interfaccia viene utilizzata per poter trasferire i dati campionati dagli ADC tra i vari MCU ed effettuare le somme dei segnali necessari al controllo degli stadi precedenti al sesto.

Dato il numero ridotto di componenti DAC disponibili nel micro, è necessario *multiplexare* il segnale di uscita sullo switch che si intende controllare per ogni stadio (6 DAC x 6 switch).

3.1.1 Aree di progetto

La progettazione è stata suddivisa in fasi per semplificare il sistema. Le aree di analisi progettuale sono costituite da sei livelli:

- Modellizzazione fisica e simulazione del dispositivo
- Progettazione controllo automatico e test su modello fisico in software
- Progettazione PCB (schematico e layout)
- Sviluppo del controllo in C su microcontrollore
- Modellizzazione termica del sistema
- Assemblaggio del sistema e test in laboratorio

3.2 Modello fisico del dispositivo ottico

Questa fase è dedicata allo sviluppo di un modello fisico di un singolo switch ottico su Matlab. Una volta che il modello raggiunge una buona affidabilità sul comportamento del dispositivo, è possibile implementare l'algoritmo di controllo e testare il funzionamento tramite una simulazione, agendo sul modello stesso.

3.2.1 Descrizione dei dispositivi tramite matrice di Scattering

I dispositivi optoelettronici descritti nei capitoli precedenti possono essere descritti attraverso un modello matematico utilizzando le matrici di Scattering o matrici di trasferimento. In questo modo è possibile semplificare l'analisi computazionale dei software di calcolo numerico.

Nel caso del *phase shifter* descritto nel paragrafo 2.1, lo sfasamento è funzione dipendente dalla densità dei portatori e quindi dalla corrente. Il livello di partenza di questa analisi è basato sulle misure effettuate in laboratorio su un test chip di un singolo phase shifter, realizzato con la stessa tecnologia con cui è stato realizzato il chip di Alcor.

Le misure che sono state effettuate sono:

- misura dello sfasamento in funzione della tensione applicata alla giunzione, in $[^\circ/mm]$
- misura delle perdite in funzione della tensione applicata, in $[dB/mm]$
- misura della corrente che attraversa la giunzione in funzione della tensione applicata in $[mA/mm]$

Il dispositivo da cui sono stati estratti questi valori ha lunghezza pari a $1mm$. In Alcor i phase shifter hanno lunghezza $125\mu m$, quindi ogni valore di misura deve essere diviso per un fattore quattro.

I valori di misura sono stati riportati in un file Matlab per poter fare il "fitting" dei dati

ed estrarre una funzione da poter utilizzare all'interno delle matrici. Di seguito l'elenco dei grafici con il fitting dei dati.

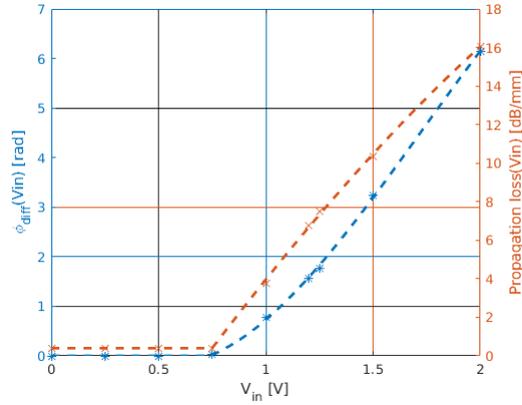


Figura 3.3. Fitting di sfasamento e perdite vs. tensione applicata

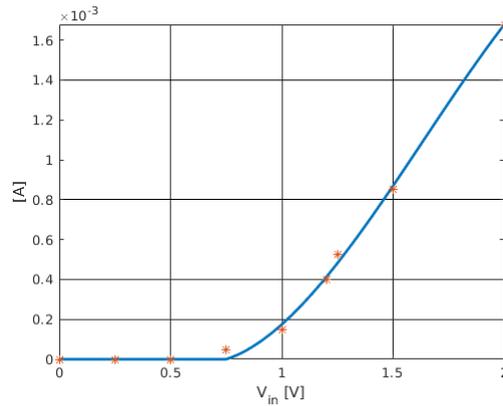


Figura 3.4. Fitting della corrente vs. tensione applicata

L'andamento delle tre curve è un andamento esponenziale con effetto soglia. Questa somiglianza è dovuta alla relazione che intercorre tra le varie funzioni, per quanto, sia sfasamento che perdite sono dipendenti dalla corrente.

Lo step successivo consiste nell'andare a sostituire queste funzioni parametriche all'interno della matrice di trasmissione del dispositivo. Per ricavare la matrice è necessario dividere il sistema ottico in sezioni.

La prima sezione è formata dall'accoppiatore ottico la cui relazione ingresso-uscita è data da:

$$\begin{bmatrix} E_{BAR} \\ E_{CROSS} \end{bmatrix} = \begin{bmatrix} a_1 & jb_1 \\ jb_1 & a_1 \end{bmatrix} \begin{bmatrix} E_{in1} \\ E_{in2} \end{bmatrix} \quad (3.1)$$

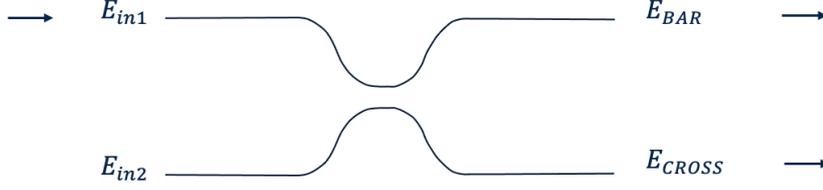


Figura 3.5. Schema dell'accoppiatore

Il campo ottico in ingresso è rappresentato dalla variabile E_{in} , mentre $E_{BAR/CROSS}$ è il campo in uscita dal ramo superiore/inferiore.

I parametri a_1 e b_1 sono i coefficienti di "bar" e di "cross" dell'accoppiatore. Se l'accoppiatore non ha perdite vale la relazione:

$$|a_n|^2 + |b_n|^2 = 1 \quad (3.2)$$

I quadrati dei coefficienti rappresentano il rapporto di quantità di luce che passa nel ramo di cross e nel ramo di bar. Nel caso in cui l'accoppiatore non sia ideale e quindi abbia un valore di ripartizione differente, i coefficienti dovranno essere ricalcolati.

Le misure riportate sulla relazione di laboratorio riportano un accoppiamento paria a 60% in bar e 40% in cross. Con questi valori i termini da utilizzare nella matrice sono:

$$a = \sqrt{0.60}$$

$$b = \sqrt{0.40}$$

La stessa matrice descrive l'accoppiatore in coda al *phase shifter*. Quest'ultimo è definito come:

$$\begin{bmatrix} E_{BAR} \\ E_{CROSS} \end{bmatrix} = \begin{bmatrix} \alpha_1 e^{j\Delta\phi_1} & 0 \\ 0 & \alpha_2 e^{j\Delta\phi_2} \end{bmatrix} \begin{bmatrix} E_{in1} \\ E_{in2} \end{bmatrix} \quad (3.3)$$

In conclusione la relazione tra ingresso e uscita del campo elettrico del singolo switch è data da:

$$\begin{bmatrix} E_{BAR} \\ E_{CROSS} \end{bmatrix} = \begin{bmatrix} a_1 & jb_1 \\ jb_1 & a_1 \end{bmatrix} \begin{bmatrix} \alpha_1 e^{j\Delta\phi_1} & 0 \\ 0 & \alpha_2 e^{j\Delta\phi_2} \end{bmatrix} \begin{bmatrix} a_2 & jb_2 \\ jb_2 & a_2 \end{bmatrix} \begin{bmatrix} E_{in1} \\ E_{in2} \end{bmatrix} \quad (3.4)$$

dove,

$$\alpha_n = \sqrt{10^{-\frac{propLoss_{dB/mm} * 0.25mm}{10}}} \quad (3.5)$$

e

$$\Delta\phi = \Delta\phi_1 - \Delta\phi_2 \quad (3.6)$$

In questo caso, in cui tutta la potenza ottica entra da un singolo ramo, il valore del campo E_{in2} è $= 0$. Le potenze ottiche in uscita ai due rami possono essere estratte risolvendo l'equazione matriciale ed estrapolando i valori assoluti del campo elettrico.

$$P_{BAR} = \left| \frac{E_{BAR}}{E_{in}} \right|^2 \quad (3.7)$$

$$P_{CROSS} = \left| \frac{E_{CROSS}}{E_{in}} \right|^2 \quad (3.8)$$

La simulazione di un singolo dispositivo per la verifica della correttezza del modello del dispositivo è stata eseguita in ambiente Matlab. Di seguito il set-up del sistema simulato e il grafico generato dallo *sweep* di tensione sul pin V_s .

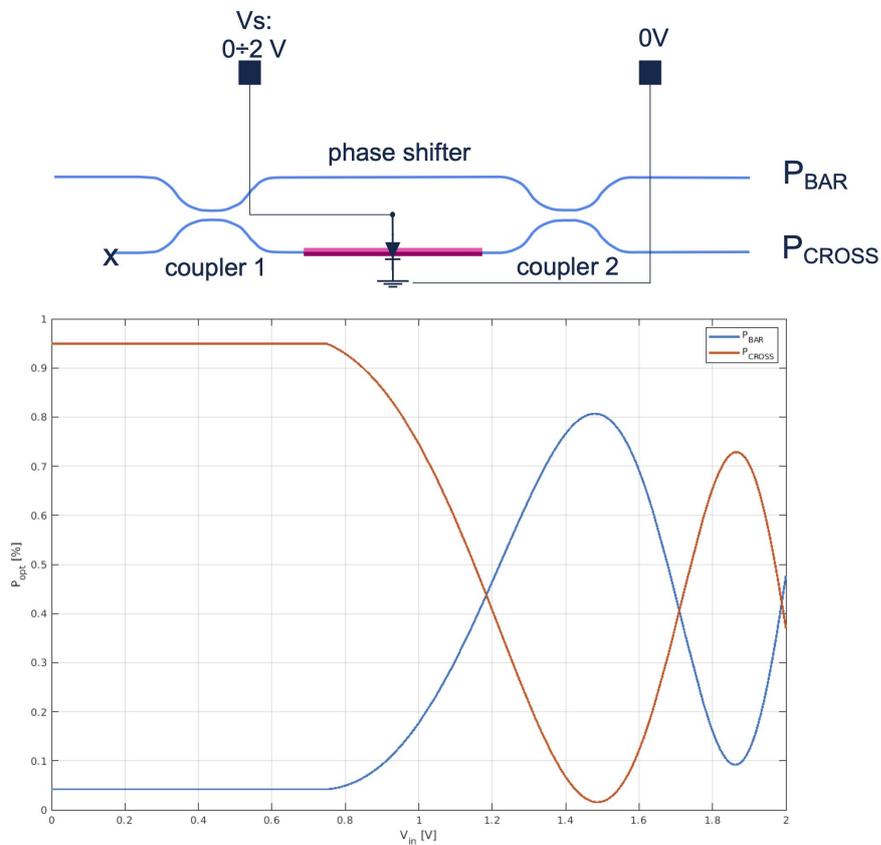


Figura 3.6. Set-up simulazione singolo phase shifter

L'andamento delle potenze in uscita ai due rami è simmetrico al variare della tensione applicata. Superato il valore di soglia del diodo, l'andamento è di tipo sinusoidale, attenuato dalle perdite presenti nel dispositivo.

Il grafico evidenzia come aumentando la tensione sulla giunzione, e quindi la corrente, le

perdite aumentano e causano l'assenza di uno "zero" nella curva della potenza. In altre parole a tensioni maggiori avremo sempre una quantità di luce uscente dal ramo spento. Validato il modello matematico è stato possibile procedere con la simulazione del modello reale e completo dello switch.

In questa seconda simulazione entrambi i rami del Mach-Zehnder sono sottoposti allo shift di fase, dove un segnale di controllo posto a metà delle due giunzioni varia l'andamento della potenza ottica in uscita.

Le alimentazioni sono i collegamenti di V_{DD1} e V_{DD2} . La prima alimentazione viene fatta variare nel range [1.6V - 2.6V].

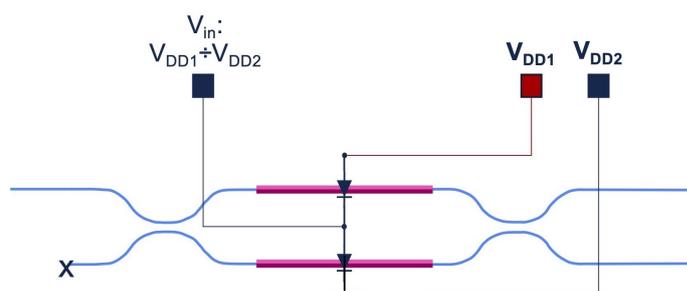


Figura 3.7. Configurazione della simulazione dello switch

I risultati della simulazione vengono riportati di seguito sia in formato grafico, sia in formato tabulare.

P_{TOT} MAX_Px + min_P//	P_{TOT} MAX_P// + min_Px	MAX Pcross	min Pbar	MAX Pbar	min Pcross	V_{DD1}	Power @ min_P//	Power @ min_Px	Power @ Vin=Vdd/2	SNR1	SNR2
0.63	0.63	99.9%	0.1%	98.4%	1.6%	2.6 V	3.5 mW	1.9 mW	1.4 mW	32 dB	18 dB
0.63	0.65	99.9%	0.1%	98.3%	1.8%	2.5 V	3.5 mW	1.7 mW	1.2 mW	32 dB	18 dB
0.63	0.68	99.9%	0.1%	98.1%	1.9%	2.4 V	3.5 mW	1.5 mW	1.0 mW	32 dB	17 dB
0.63	0.71	99.9%	0.1%	97.9%	2.1%	2.3 V	3.5 mW	1.3 mW	0.8 mW	32 dB	17 dB
0.63	0.72	99.9%	0.1%	97.9%	2.2%	2.2 V	3.5 mW	1.3 mW	0.6 mW	32 dB	17 dB
0.63	0.72	99.9%	0.1%	97.9%	2.2%	2.1 V	3.5 mW	1.3 mW	0.5 mW	32 dB	17 dB
0.63	0.72	99.5%	0.5%	97.9%	2.2%	2.0 V	3.4 mW	1.3 mW	0.3 mW	23 dB	17 dB
0.83	0.72	96.1%	4%	97.9%	2.2%	1.9 V	0.2 mW	1.3 mW	0.2 mW	14 dB	17 dB
0.86	0.72	96.1%	3.9%	97.9%	2.2%	1.8 V	0.2 mW	1.3 mW	0.2 mW	14 dB	17 dB
0.90	0.72	96.1%	3.9%	97.9%	2.2%	1.7 V	0.1 mW	1.3 mW	0.1 mW	14 dB	17 dB
0.94	0.72	96.1%	3.9%	97.9%	2.2%	1.6 V	0.0 mW	1.3 mW	0.0 mW	14 dB	17 dB

Figura 3.8. Tabella risultati simulazione

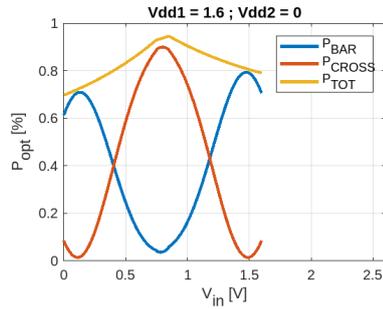


Figura 3.9. Simulation result $V_{DD1} = 1.6V$

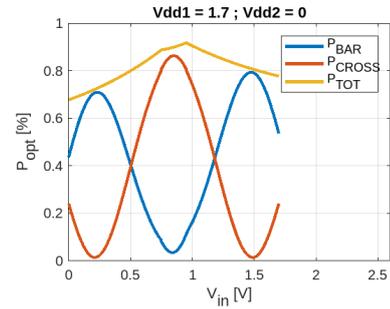


Figura 3.10. Simulation result $V_{DD1} = 1.7V$

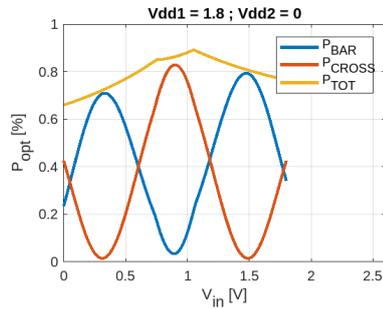


Figura 3.11. Simulation result $V_{DD1} = 1.8V$

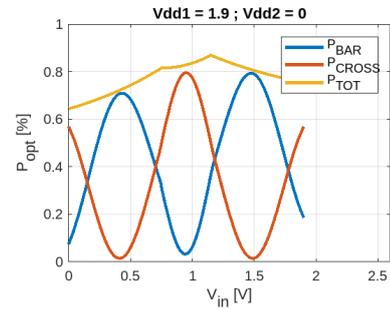


Figura 3.12. Simulation result $V_{DD1} = 1.9V$

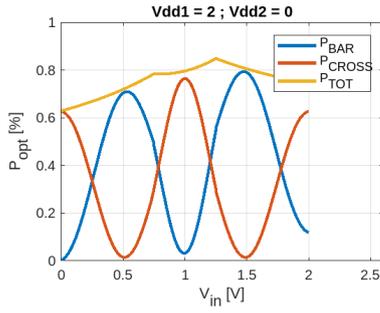


Figura 3.13. Simulation result $V_{DD1} = 2.0V$

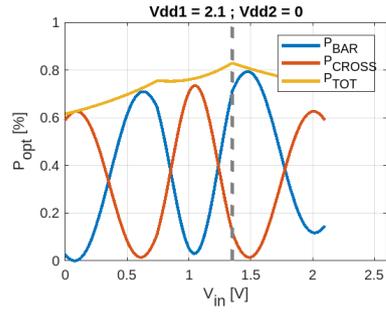


Figura 3.14. Simulation result $V_{DD1} = 2.1V$

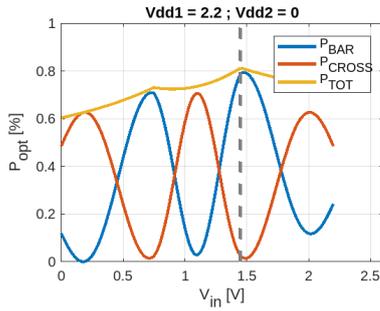


Figura 3.15. Simulation result $V_{DD1} = 2.2V$

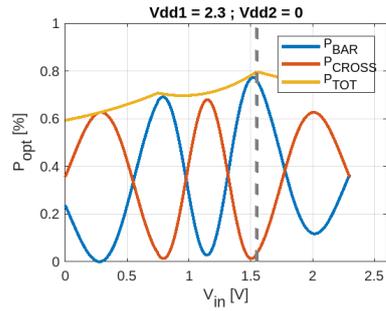


Figura 3.16. Simulation result $V_{DD1} = 2.3V$

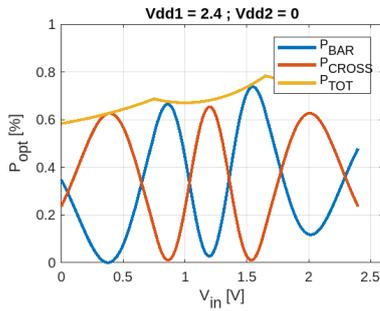


Figura 3.17. Simulation result $V_{DD1} = 2.4V$

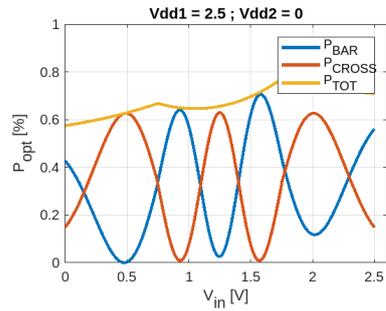


Figura 3.18. Simulation result $V_{DD1} = 2.5V$

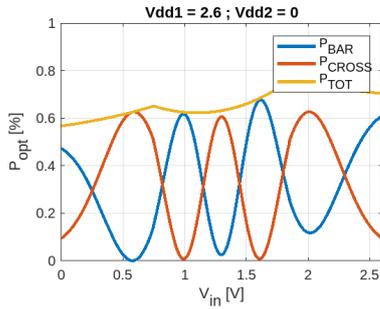


Figura 3.19. Simulation result $V_{DD1} = 2.6V$

Dai risultati grafici è possibile analizzare l'andamento della potenza ottica uscente dalla porta di bar e dalla porta di cross, in modo tale da scegliere un valore di alimentazione sub-ottimo. Questo valore deve essere scelto tenendo in considerazione le seguenti specifiche di progetto in ordine di importanza:

- minimizzare le uscite ottiche sul ramo "spento" dello switch
- massimizzare la potenza ottica di uscita
- avere circa lo stesso livello di potenza di uscita per i due stati dello switch, per semplificare il controllo dello stesso
- minimizzare il consumo energetico

L'ultimo punto, avendo importanza minore, per semplicità è stato preso in considerazione una volta che il valore di alimentazione è stato scelto in un range di tensione più ristretto. Il grafico che rispecchia meglio le specifiche esposte sopra è quello in figura 3.19 con tensione di alimentazione paria a $V_{DD1} = 2.6V$. Nella tabella di figura 3.8 sono stati riportati alcuni dati estrapolati tramite l'utilizzo di algoritmi in Matlab.

Nella prima colonna, i valori corrispondono alla somma delle potenze ottiche in uscita dai due rami nel punto di switch scelto. Il punto di minimo/massimo sarà trovato in modo automatico tramite il controllore PID, mentre la scelta del punto di switch deve essere fatta a priori andando a selezionare la coppia minimo-massimo con il valore di minimo più basso.

La terza e la quarta colonna, indicata come "MAX Pcross" e "min Pbar" indica il valore in percentuale della potenza ottica relativa uscente da quel ramo in condizione di massimo e minimo rispettivamente.

La quinta, la quarta e la terza colonna a partire dal fondo indicano i consumi energetici in termini di potenza elettrica consumati dal singolo dispositivi, quindi dovranno essere moltiplicati per il numero di dispositivi attivi per poter ricavare il bilancio energetico totale.

Infine, le ultime due colonne indicano il rapporto segnale-rumore tra le due uscite dello switch. In particolare il rapporto tra la potenza ottica uscente dal ramo di switch attivo, fratto la potenza ottica dell'altro ramo.

Anche in questo caso in cui i valori sono meno qualitativi, il valore di alimentazione con SNR più elevato è pari a 2.6V.

3.3 Progettazione del controllo automatico e dell'architettura

Raggiunto l'obiettivo del modello fisico è stato possibile progettare un'architettura complessiva del controllo, un algoritmo implementato in ambiente Matlab e una simulazione della bontà dell'algoritmo sul modello matematico precedente.

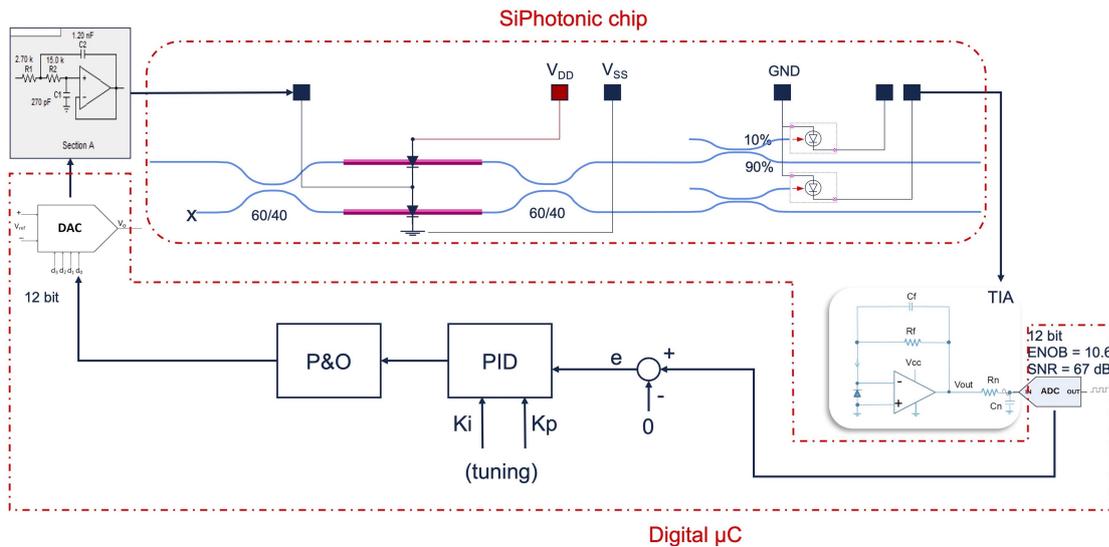


Figura 3.20. Architettura del controllo

Lo schema dell'architettura riportato è formato dai seguenti blocchi principali:

- chip in Silicon Photonics
- front-end analogico
- algoritmo di controllo

Il segnale in corrente di uscita dei fotodiodi di monitor è amplificato e trasformato in tensione dall'amplificatore di transimpedenza, campionato dall'ADC e portato in campo digitale per essere elaborato dall'algoritmo di controllo automatico e riportato in analogico attraverso un DAC e un filtro attivo che agisce da driver di corrente. Il segnale di uscita della catena viene riportato all'interno del chip sul pin di controllo del Mach-Zehnder. L'algoritmo di controllo implementato sarà implementato su un sistema digitale a microcontrollore dato che non è richiesta un'elevata velocità di risposta. I blocchi che compongono questa sezione sono essenzialmente due, posti in cascata tra di loro. Il primo è un algoritmo PID in grado di cercare il valore di riferimento (in questo caso il minimo in uscita, ossia valore di potenza ottica pari a 0) con il minor numero di step. Il secondo è un algoritmo di controllo utilizzato negli impianti fotovoltaici per estrarre il massimo valore

di potenza, sotto il nome di Perturb & Observe (o P&O). Questo permette di cercare il massimo della funzione progredendo verso la direzione corretta, sfruttando il valore della derivata. L'ampiezza dello step successivo viene imposto dal PID.

3.3.1 Perturb and Observe

Questa tecnica viene utilizzata per estrarre la massima energia nei pannelli fotovoltaici in diverse condizioni. Può essere anche riferito al metodo *hill climbing*, ossia in analisi numerica un metodo di ottimizzazione matematica in grado di cercare il minimo locale. E' un algoritmo iterativo che può partire da un punto arbitrario della funzione, andando a cercare una condizione di stabilità cambiando in modo incrementale la soluzione. Se la soluzione produce un risultato migliore, allora un altro step incrementale viene applicato a questa, altrimenti si inverte la direzione.

Nel caso della ricerca del minimo della potenza ottima sui rami del MZ, l'algoritmo applicherà lo step incrementale sempre verso la direzione del punto di minimo/massimo locale.

3.3.2 PID

Il controllo proporzionale-integrale derivativo (PID), è un sistema in retroazione negativa impiegato nei sistemi di controllo automatico. È uno dei sistemi di controllo in retroazione più usati, in particolare nella versione PI(proporzionale integrativa). Grazie ad un ingresso che determina il valore attuale, è in grado di reagire ad un eventuale errore positivo o negativo tendendo verso il valore 0. La tipologia della reazione all'errore può essere regolata e ciò rende questo sistema molto versatile.

Il funzionamento del controllore, consiste nell'acquisizione di un valore da un processo (misura), che viene confrontato con un valore di riferimento. Nel caso in analisi l'ingresso è assegnato al segnale del fotodiode, che è proporzionale alla potenza ottica del ramo. Il valore di riferimento, invece, viene posto a zero/uno. In questo modo, il minimo/massimo valore di potenza è ciò che il controllo cercherà di mantenere.

La differenza tra l'ingresso e il valore di riferimento, il cosiddetto segnale di errore, viene quindi usato per determinare il valore della variabile di uscita del controllore, che è la variabile su cui agirà sul processo (attuatore). Il PID regola l'uscita in funzione a:

- il valore del segnale di errore (proporzionale)
- i valori passati del segnale di errore (integrale)
- quanto velocemente il segnale di errore varia (derivativa)

Per questa applicazione l'azione derivativa è stata rimossa e utilizzata solo quella integrativa e proporzionale. Il controllore possiede un parametro da tarare per ogni azione. La taratura dei parametri è avvenuta attraverso regole empiriche.

3.3.3 Simulazione e implementazione del controllo

L'algoritmo del controllo è stato implementato in una prima versione su Matlab, applicato al modello del dispositivo studiato in precedenza.

L'algoritmo del P&O è basato su una macchina a stati composta da due stati.

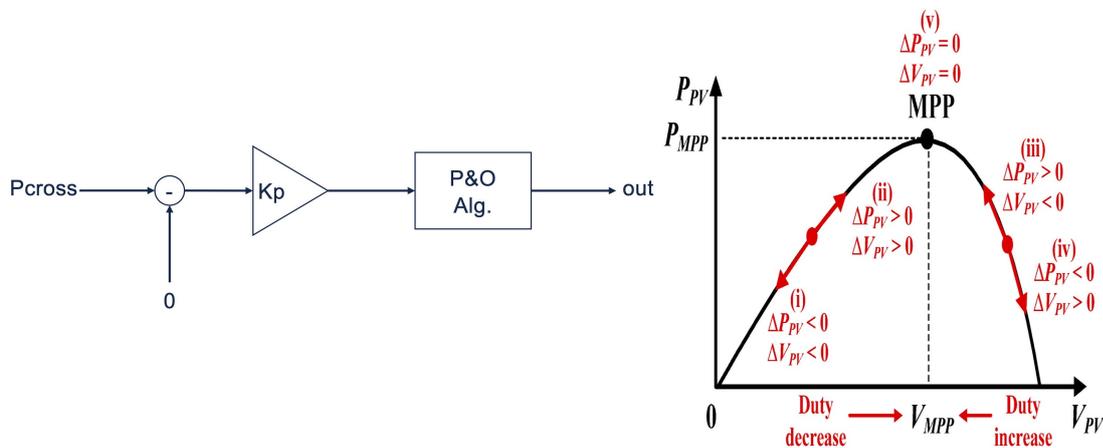


Figura 3.21. Algoritmo di controllo (schema a blocchi)

Nello stato "0" il controllo viene applicato al sistema progredendo verso valori di tensione maggiore rispetto al punto precedente. Mentre nello stato "1" la direzione sarà opposta, come si vede in figura 3.21.

Di seguito vengono riportati i risultati dell'algoritmo simulato sul modello dello switch in ambiente Matlab.

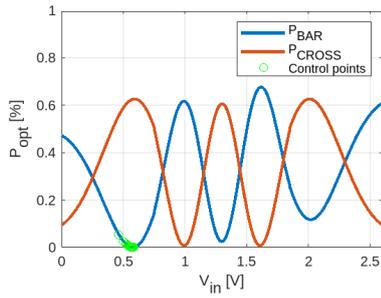


Figura 3.22. Andamento delle potenze ottiche e dei punti di lavoro del controllo in funzione della tensione di controllo

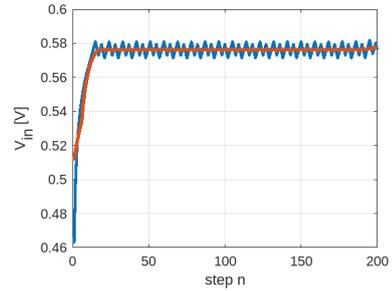


Figura 3.23. Andamento della tensione di controllo del sistema

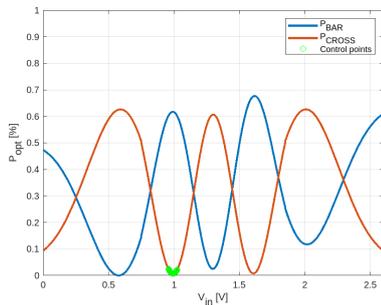


Figura 3.24. Simulazione del controllo stato di switch

Nella figura 3.22 i punti di lavoro del controllo partono da un valore di tensione impostato "a priori", in questo caso pari a 0.3 V. Questo punto deve essere posto in un intorno del punto di lavoro in cui si prevede di avere il minimo delle oscillazioni. Infine, un accumulo di punti verdi sono visibili proprio nel minimo della curva. L'andamento della tensione di controllo è visibile in figura 3.23 dove la linea blu corrisponde alla tensione in uscita dal DAC, mentre la linea rossa alla tensione dopo il filtro passa-basso dei driver in uscita.

La taratura è stata fatta variando i parametri in funzione dell'andamento dei risultati della simulazione. Questi parametri possono essere utilizzati anche nell'implementazione del controllo sul sistema fisico per una prima stima grossolana.

In conclusione a questa fase di progettazione del controllo, sono state valutate le performance della soluzione adottata.

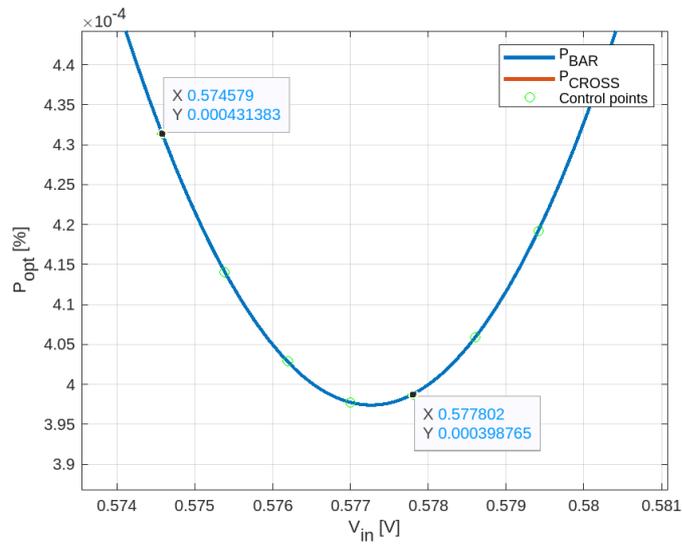


Figura 3.25. Dettaglio del controllo nel punto di minimo

L'analisi delle performance viene fatta valutando i due punti che corrispondono a due step consecutivi del processo di controllo indicati nell'immagine, in una situazione di regime.

$$\Delta P = 431\mu W - 399\mu W = 32\mu W \quad (3.9)$$

$$\Delta V = 0.578V - 0.575V = 3mV \quad (3.10)$$

L'errore della fase di uscita in "steady state" in uscita calcolato è di 57.4° .

3.4 Progetto del circuito di front-end

L'amplificazione e l'acquisizione del segnale dei fotodiodi e i driver che forniscono corrente ai phase shifter, sono la parte del front-end analogico. Il fotodiodo riceve il 5% della luce presente sul ramo dell'ultimo stadio, grazie alla presenza di un accoppiatore ottico.

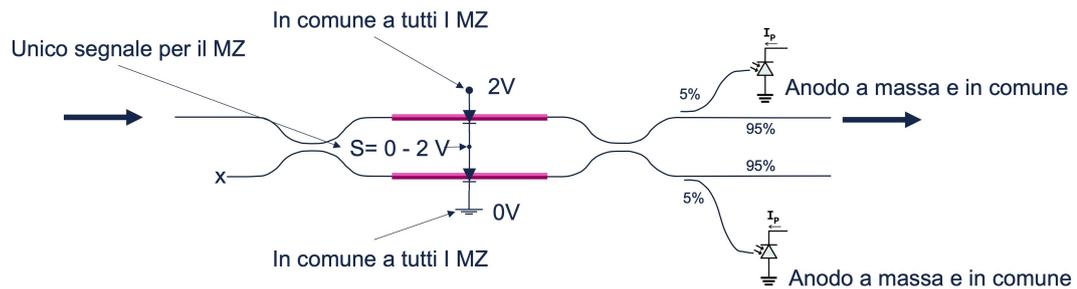


Figura 3.26. Switch ottico integrato e fotodiodi di monitor

La stima della corrente che viene generata dal fotodiodo in configurazione "cella solare" è stata fatta considerando in ingresso una potenza ottica del laser pari a $10mW$. Per ogni MZ si può considerare una perdita stimata di circa 1-2dB, quindi 10-12dB su tutto l'albero. In uscita sui PD (escludendo i grating di uscita) si hanno circa :

$$10mW * 10^{-\frac{12dB}{10}} = 600uW \quad (3.11)$$

Considerando una responsivity del fotodiodo pari ad 1, la corrente foto-generata è di circa $600\mu A$. Questo valore è indicativo per capire il range in cui può cadere la resistenza di feedback dell'amplificatore.

Il segnale in uscita dal fotodiodo è un segnale in corrente, dovrà quindi essere convertito e amplificato in un segnale in tensione, in modo tale da poter essere campionato dall'ADC.

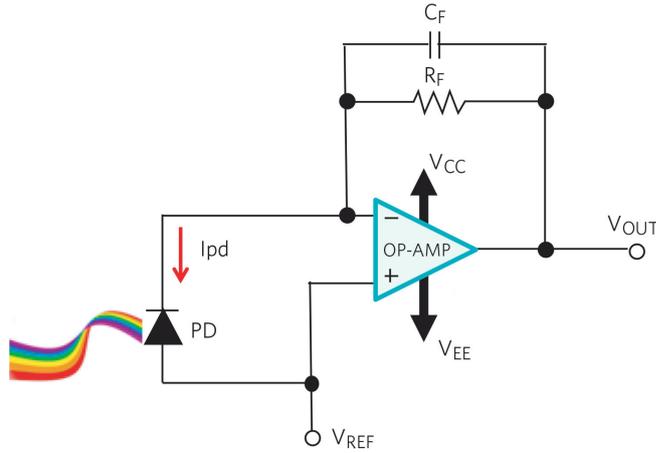


Figura 3.27. Schema amplificatore TIA

La tensione di riferimento (V_{REF}) è stata posta a 0 V, in questo modo il fotodiode viene utilizzato in modalità "fotovoltaica". Questa modalità di utilizzo permette una riduzione della dark current del dispositivo e quindi avere una riduzione dei disturbi anche nel caso in cui il segnale ottico sia ridotto.

La resistenza di feedback R_F è stata stimata per avere un valore di tensione di uscita massima pari a 3.3 V che corrisponde al massimo valore di ingresso accettabile dall'ADC oppure al suo valore di tensione di riferimento.

La tensione di uscita è data dalla relazione:

$$V_o = R_F * I_{pd} \quad (3.12)$$

La corrente scorre nel verso opposto alla direzione convenzionale del diodo a causa della generazione di cariche elettroni - lacune che viene generata all'interno della giunzione grazie all'interazione con la luce.

La capacità C_F posta in parallelo alla resistenza di feedback è necessaria per permettere la compensazione corretta dell'amplificatore in modo che non ci sia il picco di risonanza nella sua funzione di trasferimento.

L'analisi della capacità di compensazione, parte dall'analisi del circuito equivalente del fotodiode, che può essere semplificato con un diodo in parallelo alla sua capacità parassita C_D . Questa capacità ha circa il valore di 10 fF. La capacità totale parassita vista dall'amplificatore è la somma di questo valore e della capacità parassita presente sul pin invertente dell'OpAmp. Il datasheet riporta una capacità di ingresso sul piedino di circa $4pF$.

L'impedenza di uscita dell'amplificatore ridotta al primo ordine può essere considerata utilizzando l'equazione 3.13

$$Z(s) = \frac{Z_0}{1 + \frac{s}{p}} \quad (3.13)$$

Dove Z_0 è l'impedenza dell'amplificatore in condizioni dc.

Il guadagno di anello chiuso dell'amplificatore risulta essere pari a:

$$\frac{v_o}{i} = \left[\frac{1}{C_F \left(s + \frac{1}{R_F C_F} \right)} \right] \left[\frac{1}{1 + \frac{R_F + R_0}{Z(s)}} \right] \quad (3.14)$$

Dove R_0 è la resistenza di ingresso dell'amplificatore.

La capacità C_F introduce un polo alla frequenza

$$s = -\frac{1}{R_F C_F} \quad (3.15)$$

Il valore della capacità C_F per garantire la stabilità in frequenza con margine di fase pari a deve essere maggiore di:

$$\frac{1 + \sqrt{1 + 8\pi * GBP * R_F * C_D}}{4\pi * GBP * R_F}, \quad (3.16)$$

Dove:

- $GBP = 22MHz$
- C_D : capacità parassita del fotodiode = $10fF$

3.4.1 Simulazione amplificatore TIA

Per scegliere un valore di capacità più preciso è stata fatta una simulazione SPICE con sul modello dell'amplificatore. Nella prima immagine si vede il testbench della simulazione del circuito. Nella seconda, la simulazione per diversi valori di C_F , in modo tale da scegliere il miglior valore di capacità sia dal punto di vista della stabilità, sia dal punto di vista del rumore.

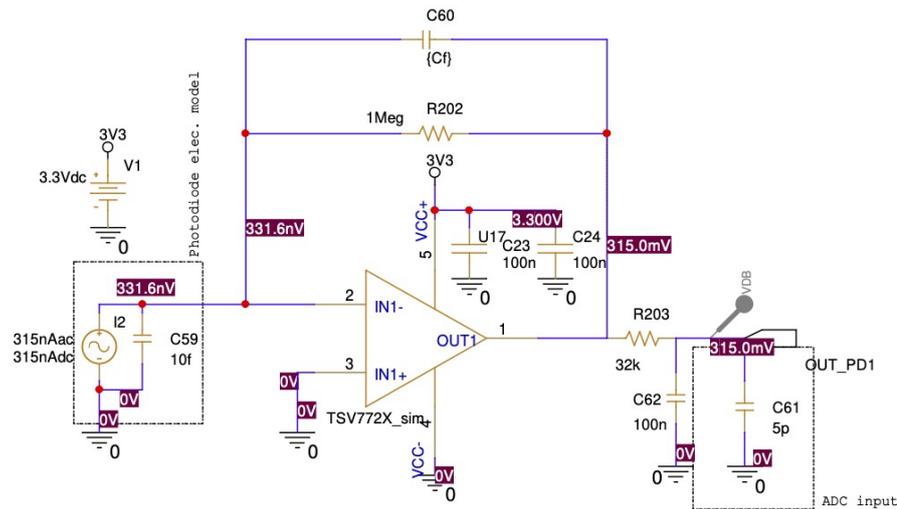


Figura 3.28. Testbench per la simulazione in SPICE

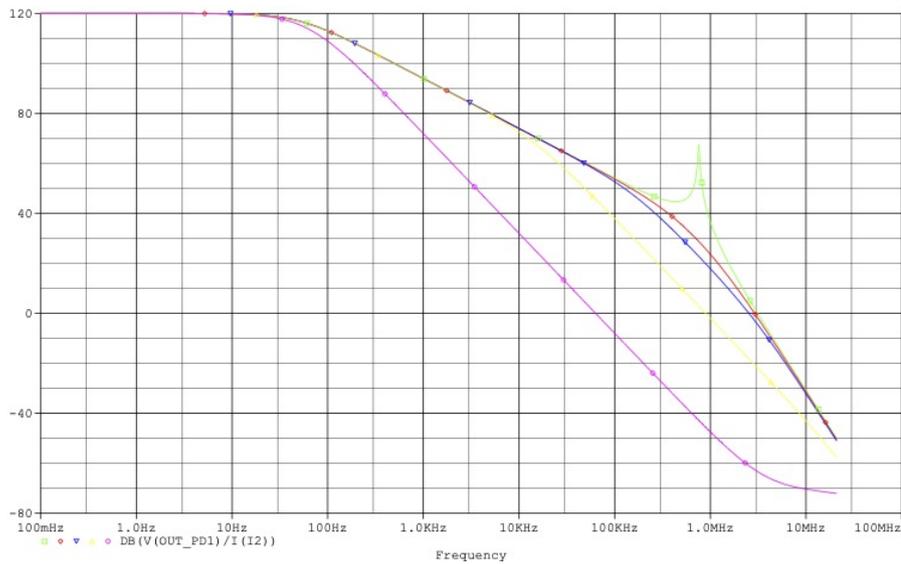


Figura 3.29. Modulo e fase TIA senza capacità di feedback

I valori di capacità simulati sono:

- 0 F
- 500 fF
- 1 pF
- 10 pF

È stato scelto il valore di 1 pF che permette di rimuovere il picco di risonanza, mantenendo una buona banda di lavoro.

3.4.2 Analisi del rumore del sistema

Una seconda simulazione per estrarre la caratteristica del rumore è stata necessaria per poter prevedere il comportamento finale del sistema. La conoscenza del fondo di rumore è necessaria per capire quale sarà il valore minimo di segnale che si potrà leggere dal convertitore analogico-digitale.

Le curve corrispondono alla densità di rumore RMS, cioè la radice quadrata dell'integrale della densità dello spettro di potenza nell'intero range di frequenza.

La densità di rumore viene integrata su un range di frequenze tramite l'espressione:

$$V_{NOISE,RMS} = \sqrt{\int_{f_{LOW}}^{f_{HIGH}} (v_{noise}(f))^2 df} \quad (3.17)$$

La densità di rumore equivalente in ingresso riportata sul datasheet è pari a:

$$e_n = 10nV/\sqrt{Hz} \quad (3.18)$$

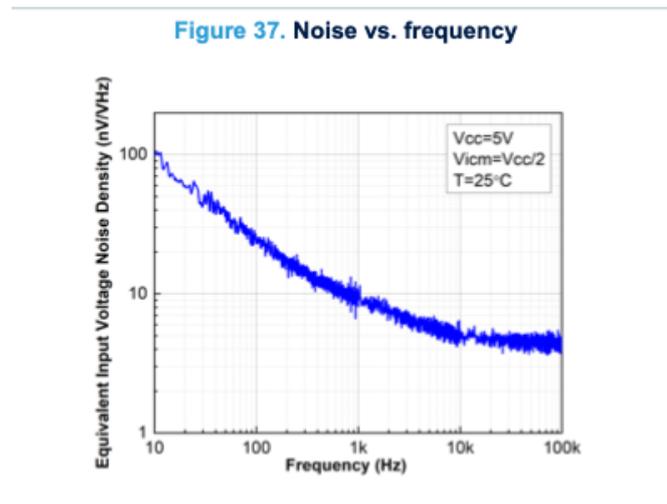


Figura 3.30. Densità spettrale di rumore del componente TSV7721

Inoltre all'uscita dell'amplificatore è stato aggiunto un filtro passa-basso passivo del primo ordine con frequenza di taglio $f_c = 50Hz$ per tagliare il rumore alle alte frequenze. Questa soluzione può essere adottata dato che il segnale in ingresso al loop di controllo varia con frequenza molto ridotta.

Altre sorgenti di rumore che non sono state considerate in questi conti, ma che sono presenti nel sistema sono:

- ENOB dell'ADC
- Rumore introdotto dall'elaborazione digitale dei segnali campionati e dagli arrotondamenti svolti nei calcoli del controllo automatico
- Errori dovuti alla non-idealità introdotti dal componente DAC

Questi contributi, ai fini della progettazione di questo sistema possono essere trascurati.

3.5 Progettazione analogica di back-end

La progettazione analogica di back-end include tutte le aree di progetto analogico che non agiscono direttamente sul controllo, ma sono necessarie per il corretto funzionamento degli altri componenti. Fanno parte di questa sezione:

- regolatori di tensione lineari
- multiplexer analogici per poter effettuare lo "switching" dei segnali
- oscillatore
- led e connettori vari

Per fornire l'alimentazione corretta ad ogni componente è stato scelto un regolatore lineare LDO (Low-dropout), visto il suo vantaggio di introdurre piccoli disturbi o praticamente nulli.

L'alimentazione è suddivisa in due aree:

- alimentazione digitale e analogica
- alimentazione dei Mach-Zehnder

L'alimentazione digitale e analogica è stata fissata a 3.3 V visto che tutti i blocchi lavorano a questo valore di tensione.

La tensione V_{cc} dei Mach-Zehnder che è stata definita in precedenza è pari a 2.6 V. In ogni caso questo valore potrà essere modificato in laboratorio agendo sulle resistenze di feedback in funzione dei risultati sperimentali.

Per la scelta dei componenti specifici è necessaria una stima della corrente assorbita dai vari blocchi del sistema, composti da:

- TIA : $64 \times 2.5mA = 160mA$
- Driver di uscita : $2.5mA \times 18 = 45mA$

- Microcontrollori : (misurata) $100mA \times 4 = 400mA$
- Multiplexer : pochi μA

La corrente totale necessaria per alimentare il sistema dovrà essere di circa $580mA$. Seguendo le specifiche riportate è stato scelto da catalogo l' LD39050.

La generazione del clock necessaria per l'area digitale è gestita da un oscillatore esterno

al microcontrollore con frequenza di oscillazione pari a 24 MHz. La frequenza di lavoro interna al microcontrollore invece sarà di 170 MHz. Per poter semplificare la saldatura manuale, l'oscillatore è stato scelto in base al package. Da catalogo quello con i piedini più comodi e sporgenti che rispettasse le precedenti caratteristiche è il Q33315211001112. Il massimo carico "pilotabile" dall'uscita di questo componente è pari a 15 pF. Mentre ogni pin del microcontrollore ha una capacità parassita pari a $5 \text{ pF} \times 4\text{MCU} = 20\text{pF} > 15\text{pF}$. Questo problema è stato risolto introducendo una resistenza in serie all'uscita in modo tale da ridurre la massima corrente assorbita senza tagliare la banda utile.

3.6 Algoritmo di controllo e implementazione

L'area digitale della board è composta dai seguenti blocchi:

- microcontrollore
- interfaccia di comunicazione SPI tra i microcontrollori
- interfaccia di comunicazione tra UART e terminale
- canali di sincronizzazione

3.6.1 Configurazione dei microcontrollori

La scelta del microcontrollore è stata fatta in funzione del numero di periferiche necessarie per implementare il controllo e alla massima velocità raggiungibile nell'implementazione dell'algoritmo di controllo.

Di seguito l'elenco delle principali caratteristiche fondamentali per la scelta dell'MCU:

- CPU @ 170 MHz
- 16 ADC @ 12 bit, $\rightarrow 600kHz = 42MHz/14cicli/5canali$
- 6 DAC @ 1 MHz
- SPI @ 42 MHz
- 6 loop @ 50 KHz (566 instr/loop)

Nell'immagine viene riportata la configurazione dei pin di ingresso/uscita dei microcontrollori impostata tramite l'utilizzo della piattaforma STM32CubeIDE.

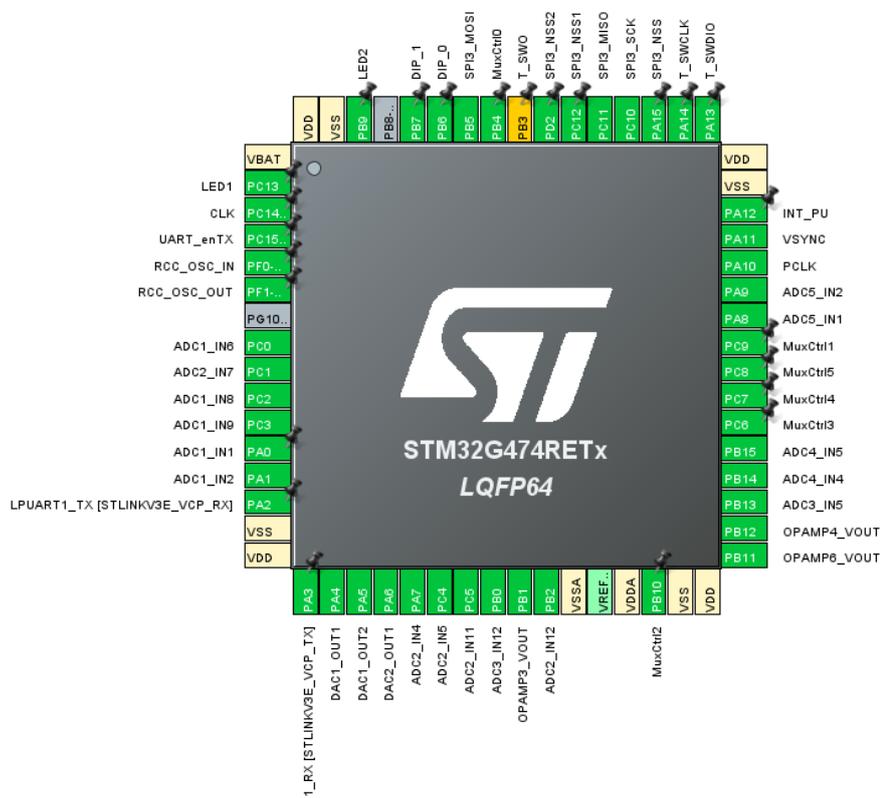


Figura 3.31. STM32G474 pinout & configuration

3.6.2 Protocollo di comunicazione SPI

Il Serial Peripheral Interface o SPI, in informatica, indica un sistema di comunicazione seriale tra un microcontrollore e altri circuiti integrati o tra più microcontrollori. Esso si basa su 4 segnali. Si riportano i nomi dei segnali che possono variare a seconda del costruttore.

- SCLK: Serial Clock (emesso dal master)
- MISO: Serial Data Input, Master Input Slave Output (ingresso per il master e uscita per lo slave)
- MOSI: Serial Data Output, Master Output Slave Input (uscita dal master)
- CS – SS – nSS: Chip Select, Slave Select, emesso dal master per scegliere con quale dispositivo slave vuole comunicare

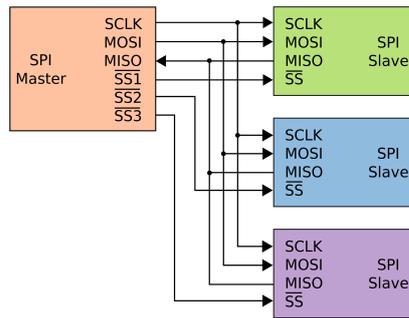


Figura 3.32. Connessione SPI tra MCU master e MCUs slave

La trasmissione dei dati sul bus SPI si basa sul funzionamento dei registri a scorrimento (shift register). Ogni dispositivo, master o slave, è dotato di un registro a scorrimento interno i cui bit vengono emessi e contemporaneamente immessi, rispettivamente tramite l'uscita MOSI e l'ingresso MISO.

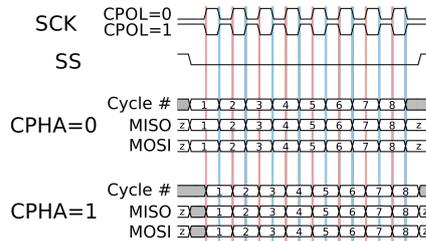


Figura 3.33. Timing diagram comunicazione SPI a 8 bit

3.6.3 Protocollo di comunicazione UART

UART[4] sta per Universal Asynchronous Receiver / Transmitter e definisce un protocollo, o un insieme di regole, per lo scambio di dati seriali tra due dispositivi. Il protocollo UART è molto semplice e utilizza solo due fili fra il trasmettitore e il ricevitore per trasmettere e ricevere in entrambe le direzioni.

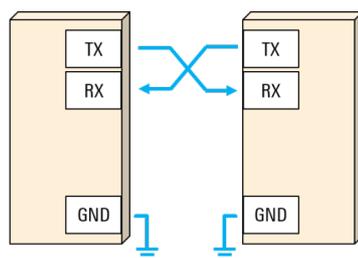


Figura 3.34. UART wire connections

Poiché l'interfaccia UART è asincrona, il trasmettitore deve segnalare l'inizio della comunicazione. Ciò viene realizzato utilizzando il bit di inizio (start bit). Il bit di inizio è una transizione dallo stato alto inattivo a uno stato basso, e immediatamente seguito dai bit del frame di trasmissione. Dopo che i bit di dati sono terminati, il bit di stop (stop bit) indica la fine dei dati utente. Il bit di stop è o una transizione di ritorno allo stato alto o inattivo o la permanenza allo stato alto per un ulteriore tempo di bit.

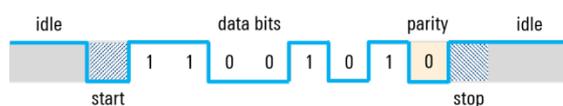


Figura 3.35. Timing diagram comunicazione UART a 8 bit

Protocollo di comunicazione seriale tra i dispositivi

Il protocollo di comunicazione utilizzato è presentato nell'application note [6].

Si tratta di un protocollo seriale che utilizza una sequenza di comandi per inviare e ricevere dati. Alcuni di questi sono:

- ReadPD: per la lettura dei fotodiodi
- WriteMZ: per la scrittura del valore di tensione di controllo dei Mach-Zehnder
- SetPixel: per selezionare il pixel di uscita che si vuole attivare

3.6.4 Comunicazione tra i dispositivi digitali

La comunicazione all'interno del sistema tra le quattro zone di controllo è governata dalla seguente architettura:

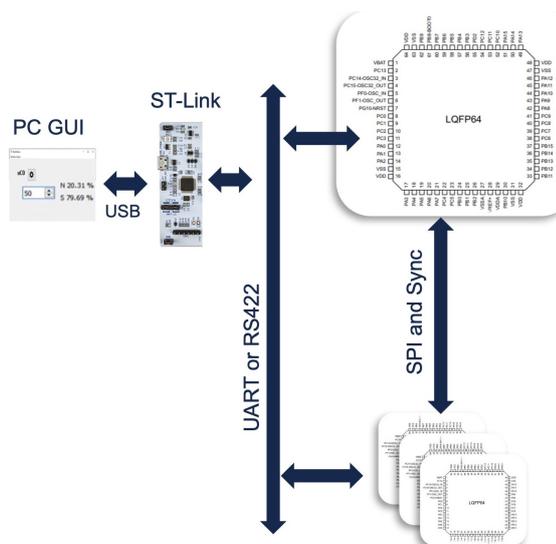


Figura 3.36. Architettura sistema di interscambio dati

L'utilizzo del protocollo di comunicazione UART è stato utilizzato per permettere lo scambio dei dati tra l'interfaccia grafica di test su terminale e i microcontrollori. Mentre la comunicazione SPI viene utilizzata per lo scambio di informazioni di sincronizzazione e di campioni dei fotodiodi, in modo che il microcontrollore "master" abbia tutte le informazioni per eseguire il controllo sui primi due stadi. L'interfaccia USB - UART è gestita da un dispositivo esterno come l'ST-Link.

3.7 Sviluppo interfaccia grafica (GUI)

L'utilizzo di un'interfaccia grafica durante la fase sperimentale permette di semplificare il lavoro di test. È stata sviluppata in un'applicazione desktop, una mappa dello schema del chip, con i valori letti dai microcontrollori e con un campo per inserire manualmente (o in modo automatico) l'azione di controllo. Inoltre ogni dato viene salvato su un file di testo, in modo tale da aver un report post-test con tutti i valori misurati e applicati, cosicché possano essere analizzati e visualizzati graficamente. L'app è implementata in ambiente Qt e il design di front-end è riportato in figura.

3.7 – Sviluppo interfaccia grafica (GUI)

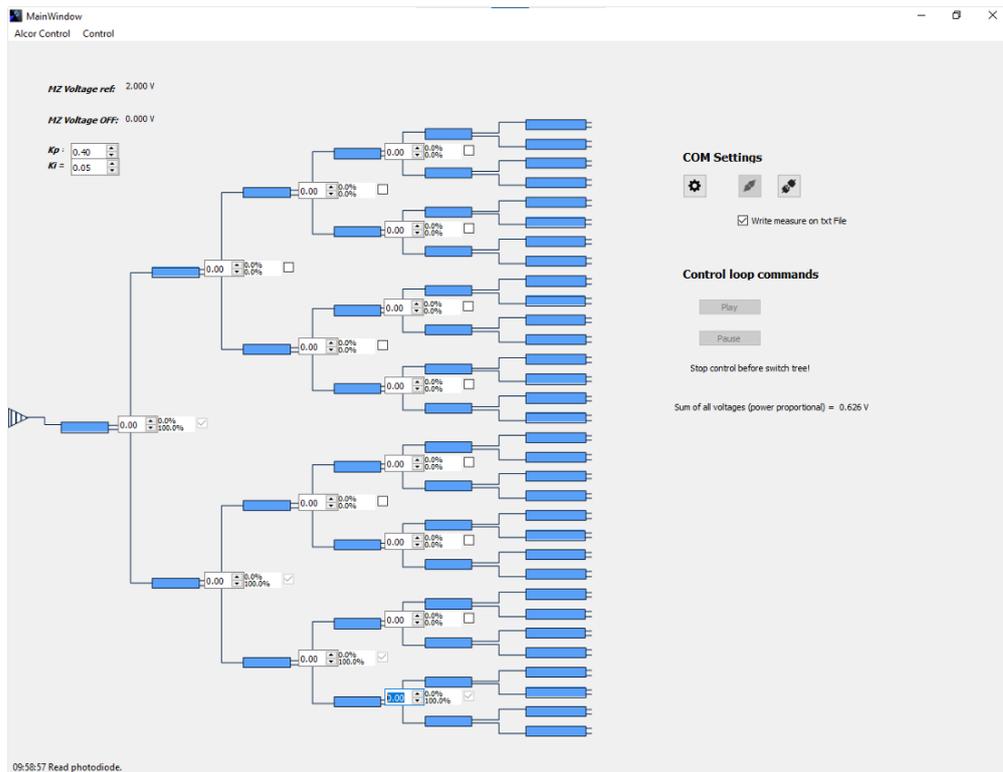
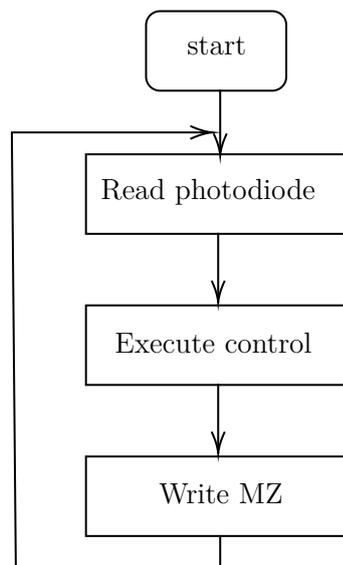


Figura 3.37. Interfaccia grafica di test

Il flusso di istruzioni per il controllo tramite interfaccia grafica è dettato dal seguente *flow chart*:



3.8 Progettazione daughterboard

La daughterboard è un PCB che ha la funzione di ospitare il chip per poter eseguire il wire bonding sui pad della scheda. In questo modo, tramite delle piste ogni segnale di I/O è stato collegato ad una *stripline* saldata sulle estremità della scheda, così da poter essere accolta da un connettore femmina presente sulla daughterboard.

Il numero molto elevato di pad presenti sul chip ha introdotto una sfida per la progettazione di questa scheda.

I dati relativi alla geometria del chip sono:

- $13500 \times 5000 \mu m^2$
- Numero di pads = 162
- 81 pads lato nord
- 81 pads lato sud

Seguendo le specifiche presenti sul manuale di "bonding" le dimensioni del pad necessarie sono pari a $100\mu m \times 175\mu m$. La massima lunghezza del filo di bonding è pari a

Con questi *constraints* è stato scelto di adottare una disposizione dei pad detta "staggered". Questa tecnica consiste nel disporre due file di pad in modo alternato, come rappresentato in figura.

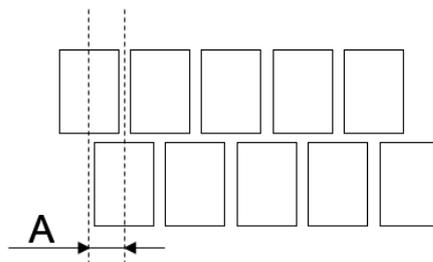


Figura 3.38. Staggered pads

L'elevato numero di piste da tracciare in uscita dai pad di *bonding*, ha richiesto una larghezza della pista pari a $43\mu m$. Dopo aver superato una prima zona con la maggiore densità del numero di piste, la dimensione è aumentata a $150\mu m$.

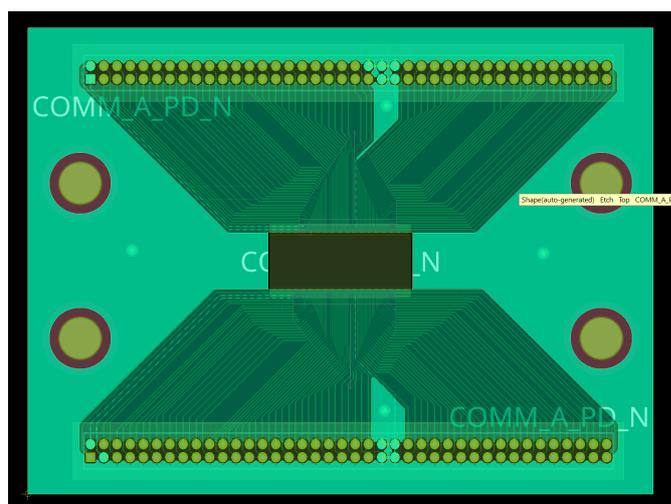


Figura 3.39. Layout finale daughterboard

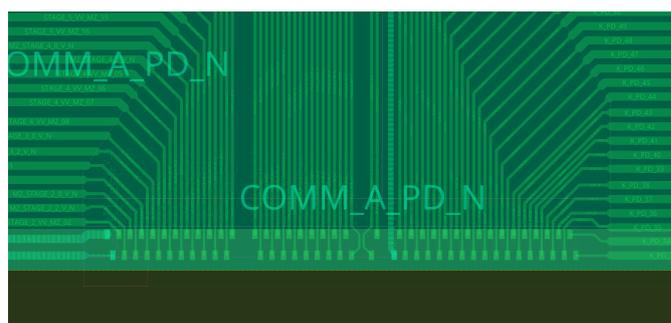


Figura 3.40. Pad per il wire bonding

3.9 Progetto della scheda madre

La motherboard è la scheda che ospita la daughterboard, il front-end e il back-end analogico e l'elettronica di controllo del chip.

Sono state progettate due motherboard:

- una prima versione di prova con un numero ridotto di componenti, in modo tale da ridurre la complessità del sistema e poter verificare le scelte progettuali e perfezionare il modello
- la seconda versione della motherboard con tutti i componenti necessari per il completo controllo del chip

3.9.1 Schematico

La prima board, permette di testare i primi tre stadi del chip, quindi avrà a bordo:

- 16 TIA
- 3 multiplexer analogici
- 3 driver
- i fotodiodi collegati a 4 a 4 in parallelo

Per la progettazione finale, nello schematico, è stato adottato un approccio gerarchico dato l'elevato numero di connessioni tra i vari blocchi. I blocchi fondamentali presenti sono:

- microcontrollori
- connessioni con daughterboard
- regolatori di tensione
- driver
- TIA
- multiplexer

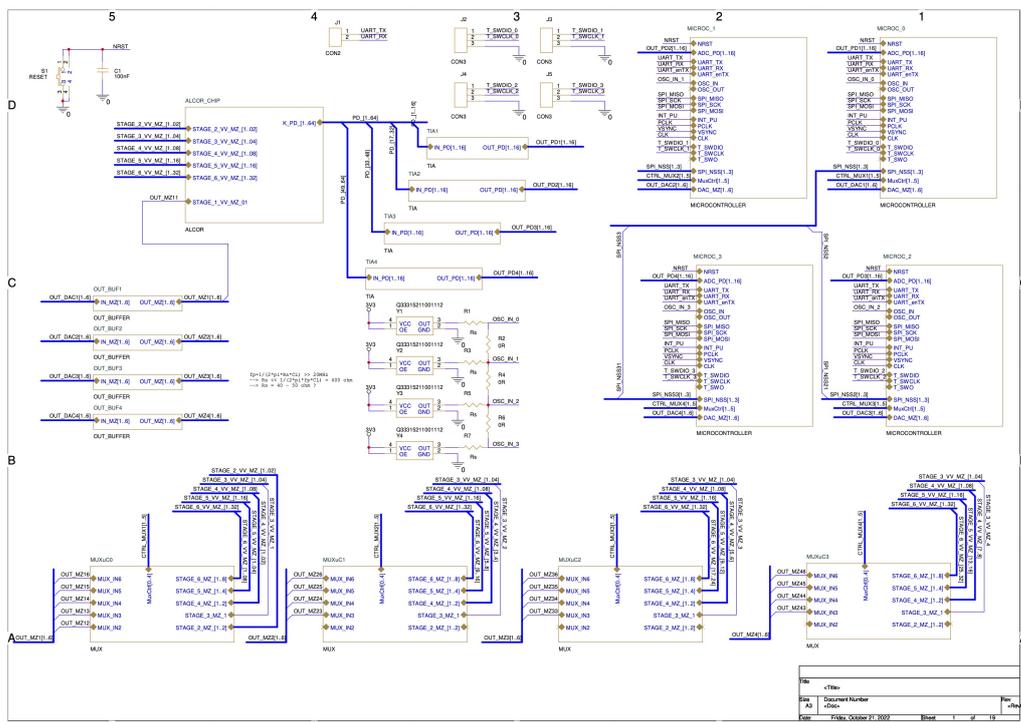


Figura 3.41. Schematico top level board finale

Il regolatore di tensione LD39050 è stato scelto da catalogo. Sul datasheet sono riportate le seguenti principali caratteristiche:

- Input voltage from 1.5 to 5.5 V
- Ultra low-dropout voltage (200 mV typ. at 500 mA load)
- 500 mA guaranteed output current

Questo tipo di regolatori hanno la caratteristica di produrre piccoli disturbi sull'alimentazione rispetto un convertitore switching, a svantaggio di avere una maggiore dissipazione termica.

Le alimentazioni sono state suddivise in tre macro aree:

- isola di alimentazione analogica (3.3 V)
- isola di alimentazione digitale (3.3 V)
- isola di alimentazione dei MZ

3.9.2 Layout

Il primo prototipo del PCB ha le seguenti caratteristiche:

- 2 layer
- piano di massa comune
- resistenze da 0 ohm per semplificare il lavoro di debug

Il layout è stato fatto con l'utilizzo del software Allegro (Cadence). I passi fondamentali per questa sezione sono stati:

1. determinare le dimensioni geometriche del PCB
2. importare la netlist dello schematico
3. posizionamento dei footprint dei vari componenti all'interno dell'area delineata al punto (1)
4. calcolo della larghezza delle piste in funzione della portata di corrente
5. collegamento delle connessioni dei componenti tramite piste e via
6. creazione del piano di massa
7. DRC

Nelle seguenti immagini viene riportato il risultato finale al CAD e dopo la produzione.

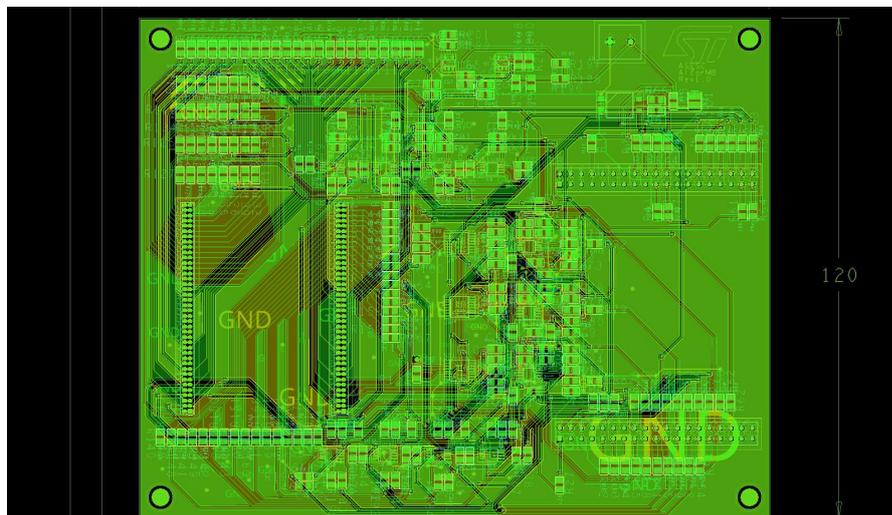


Figura 3.42. Layout Allegro

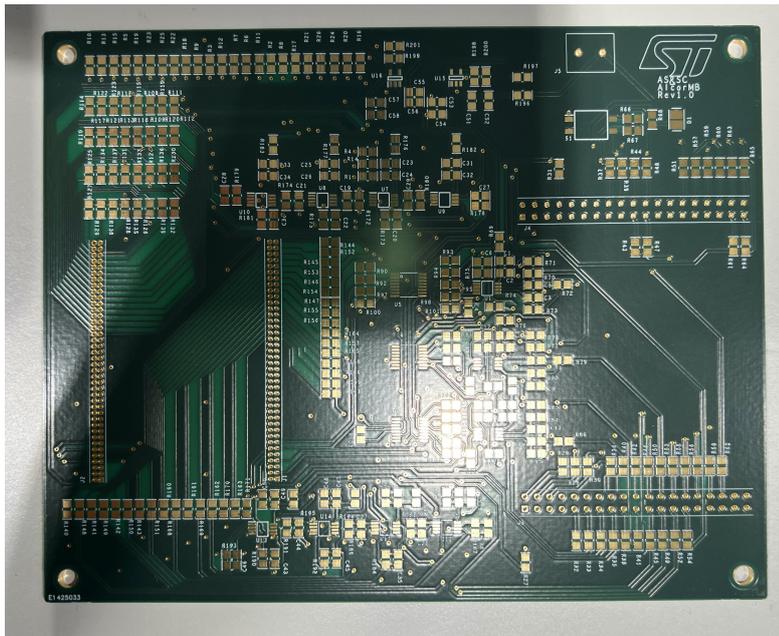


Figura 3.43. Vista fronte board post-produzione

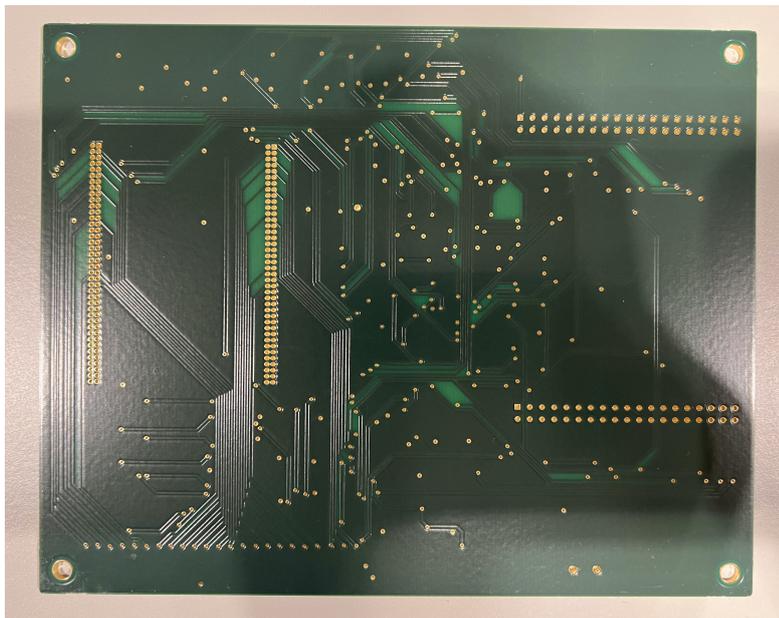


Figura 3.44. Vista retro board post-produzione

Il layout della board finale è stato fatto a partire dal floorplan, in cui l'area del PCB è

stata suddivisa in modo gerarchico, per aree. In questo modo è stato possibile prevedere le dimensioni approssimative finali.

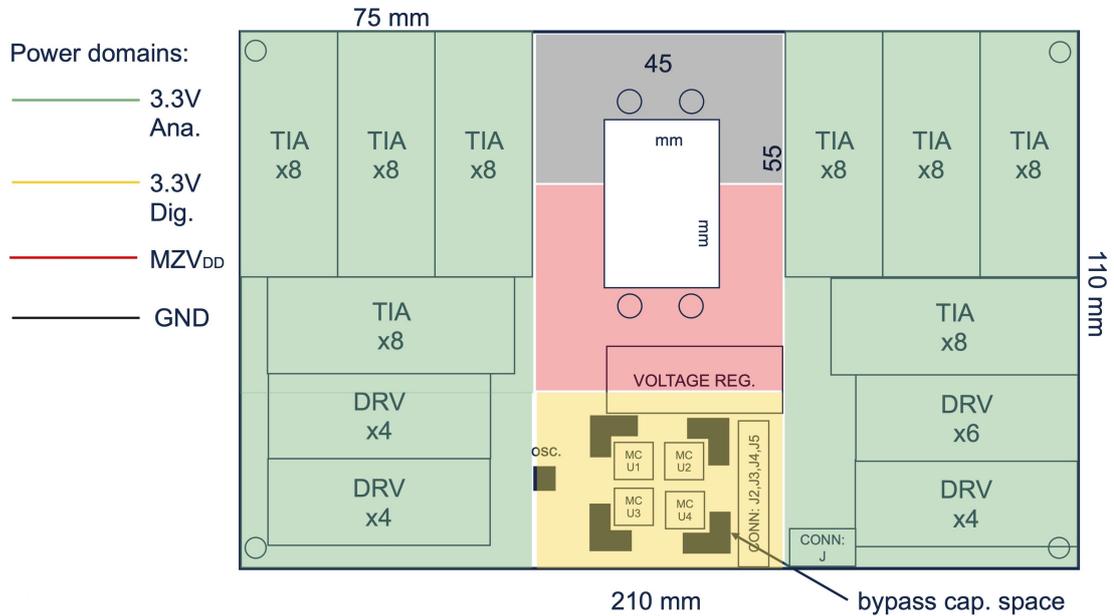


Figura 3.45. Floorplan board finale

Dato l'elevato numero di componenti da collegare, utilizzando solo due layer per sbrogliare, si rischierebbe una congestione delle piste. Per questo motivo si è scelto di utilizzare uno stack-up di 4 livelli di metallizzazione.

La scelta della suddivisione in domini di routing tra i layer è stata fatta per minimizzare i disturbi tra i diversi tipi di segnale ed avere la massima efficienza durante lo sbroglio del PCB.

Layer ID	Utilizzo	Spessore
1 (TOP)	TIA ("little" signals)	35 μ m
2	GND	35 μ m
3	PWR DOMAINS	35 μ m
4 (BOTTOM)	DRIVER; COMM. bus	35 μ m

Tabella 3.1. Suddivisione layer board finale

3.9.3 Simulazione della catena di uscita del controllo, dal DAC al MZ

Dato l'elevato numero di collegamenti tra i blocchi mixed-signal presenti nella catena di uscita del controllo, è stato deciso di effettuare una simulazione SPICE di sistema in modo da verificare la correttezza di ogni collegamento.

In particolare il test è finalizzato alla verifica dei collegamenti sui multiplexer, in modo che le uscite e gli ingressi rispecchino la seguente tabella di verità.

Name	MuxCtrl4	MuxCtrl3	MuxCtrl2	MuxCtrl1	MuxCtrl0	MZ_s6	MZ_s5	MZ_s4	MZ_s3	MZ_s2
0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	1	1	0	0	0	0
2	0	0	0	1	0	2	1	0	0	0
3	0	0	0	1	1	3	1	0	0	0
4	0	0	1	0	0	4	2	1	0	0
5	0	0	1	0	1	5	2	1	0	0
6	0	0	1	1	0	6	3	1	0	0
7	0	0	1	1	1	7	3	1	0	0
uC1	0	1	-	-	-	Z	Z	Z	Z	0
uC2/3	1	1	-	-	-	Z	Z	Z	Z	1
			Stage 6							
			Stage 5							
			Stage 4							
	Stage 2	Stage 3								

Figura 3.46. Tabella di verità multiplexers

La simulazione in ambiente SPICE è stato effettuato tramite un script "tcl" e un file di "input" con gli stimoli di ingresso per i multiplexer sottoforma di numero binario e un file di "output" in cui ogni riga corrisponde all'uscita attiva che ci si aspetta secondo quanto riportato nella tavola di verità. Lo schema generale del processo di simulazione è descritto dallo schema a blocchi.

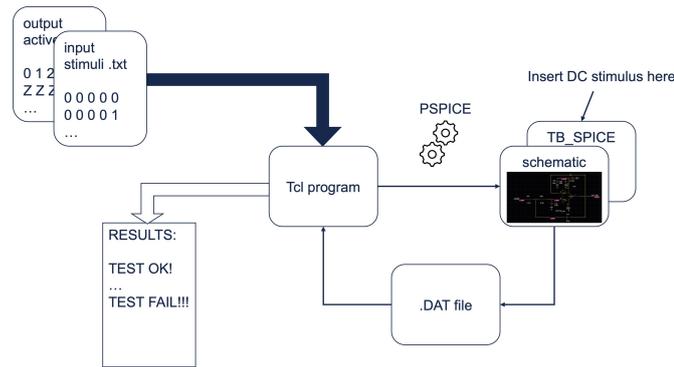


Figura 3.47. Setup della simulazione

3.10 Analisi termica del sistema

Dato l'elevato numero di Mach-Zehnder presenti sul chip, dispositivi che assorbono corrente e variano il proprio comportamento anche in funzione della temperatura, è stata necessaria un'analisi termica del sistema.

Il sistema chip/dissipatore/"board carrier" è stato semplificato con un modello termico.

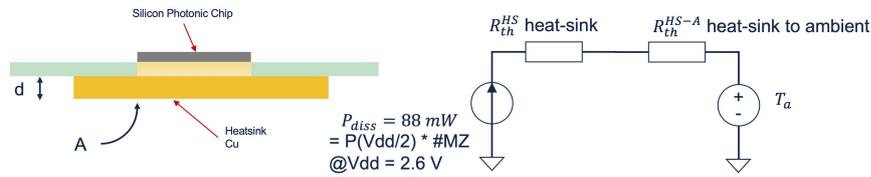


Figura 3.48. Modello termico chip + carrier

La struttura colorata in verde rappresenta la sezione della daughterboard. Al centro è presente una cavità dove passerà il blocchetto di rame su cui il chip è incollato. In questo modo la superficie del rame è direttamente a contatto col silicio in modo da massimizzare la dispersione del calore. Al di sotto della cavità il rame si espande su una superficie più ampia. Le due resistenze termiche rappresentate corrispondono alle componenti di interfaccia tra chip e dissipatore e tra dissipatore e ambiente. Il dissipatore è un blocchetto di rame la cui resistenza termica è estremamente bassa e può essere calcolata con la seguente formula:

$$R_{th} = \frac{d}{L * A} [K/W] \tag{3.19}$$

dove la conducibilità termica del rame è:

$$L_{Cu} = 390 \frac{W}{m} * K \tag{3.20}$$

Viene considerata una temperatura ambiente $T_a = 30^\circ C$. Mentre le dimensioni geometriche del blocco dissipatore sono:

- $d = 3.5 \text{ mm}$
- $A = 8 \text{ mm} \times 18 \text{ mm} = 144 \text{ mm}^2$

In questo modo è possibile calcolare le resistenze termiche e successivamente il delta di temperatura.

$$R_{th}^{HS} = \frac{3.5\text{mm}}{0.390\text{W/mmK} * 144\text{mm}^2} = 0.062\text{K/W} \quad (3.21)$$

$$R_{th}^{HS-A} = \frac{1}{10\text{W/m}^2\text{K} * 144 * 10^{-6}\text{mm}^2} = 695\text{K/W} \quad (3.22)$$

dalle precedenti, la variazione di temperatura risulta pari a:

$$\Delta T = R_{th}^{j-HS} * P_{diss} + R_{th}^{HS-A} * P_{diss} = 60^\circ C \quad (3.23)$$

Per verificare i calcoli numerici è stata sottoposta una simulazione termica tramite l'utilizzo di SolidWorks.

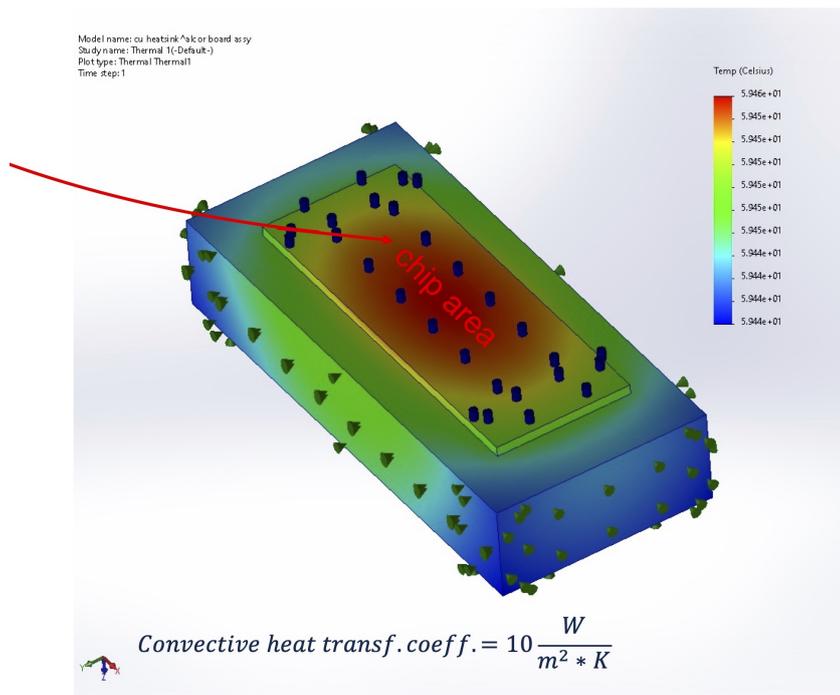


Figura 3.49. Risultato della simulazione termica (SolidWorks)

$$HeatFlux = \frac{power_{chip}}{area_{chip}} = \frac{88mW}{67.6 * 10^{-6}m^2} = 1304W/m^2 \quad (3.24)$$

Dal risultato della simulazione si vede che il calore viene assorbito dal blocchetto di rame dalla parte a contatto con il chip e viene dissipata lungo le sue superfici. Il gradiente di temperatura conferma ciò che era stato ricavato con i calcoli a mano.

Per poter dissipare il calore sulla superficie del chip è necessario prevedere un dissipatore in alluminio addizionale (con delle alette) insieme ad un sistema di ventilazione ad aria forzata. In questo modo si crea un pozzo termico in grado di asportare il calore in eccesso nella giunzione.

La soluzione che viene presentata di seguito per l'assemblaggio daughterboard, motherboard, dissipatore e ventola di raffreddamento è stato generato con l'utilizzo di un CAD 3D.

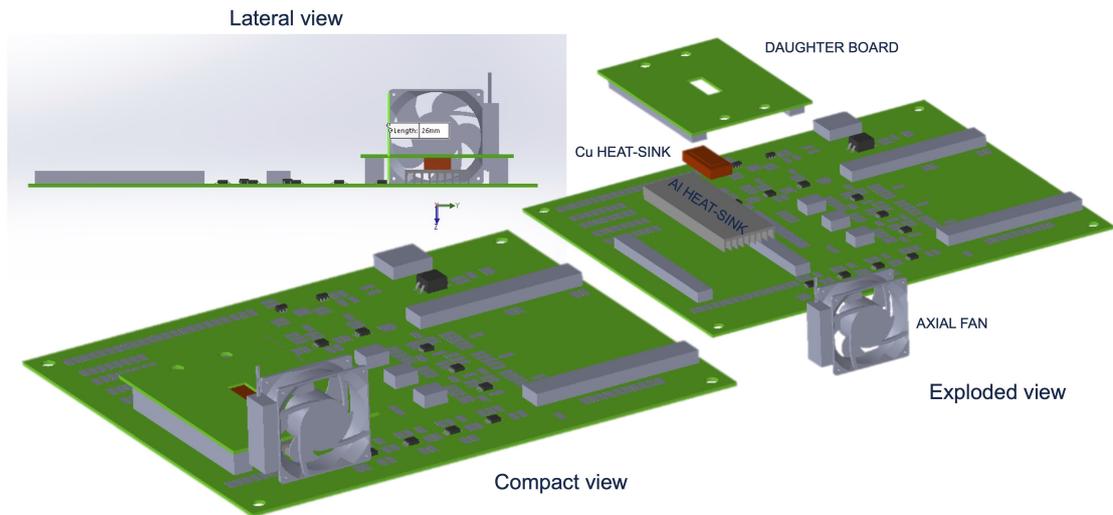


Figura 3.50. Soluzione per il raffreddamento

3.11 Set-up sperimentale di laboratorio

Una volta che le schede sono state fabbricate, sono state assemblate in laboratorio e dopo che anche il chip ha subito l'allineamento della fibra ottica al grating di ingresso e il bonding sulla board, si è passati all'allestimento del set-up ottico di laboratorio.

Per poter guidare la luce all'interno della guida d'onda su Silicio è necessario un laser come sorgente luminosa e di una fibra ottica per indirizzare il fascio verso il grating d'ingresso.

3.11.1 Sorgente luminosa

Il laser utilizzato è di tipo Fabry-Perot singolo modo. Il diodo laser FP è uno dei più comuni che vengono utilizzati. Questo tipo di laser utilizza un risonatore che sfrutta il principio dell'interferometro Fabry-Pérot. È costituito da una cavità delimitata da due superfici piane ad alto coefficiente di riflessione. La luce effettua diverse riflessioni

all'interno della cavità andando in risonanza.

Il laser è un Agilent 81553SM con le seguenti caratteristiche:

	Agilent 81553SM
Central wavelength	1550 ± 20 nm
Fiber type	single-mode $9/125\mu m$
Spectral bandwidth	<4 nm rms
Output power	>0 dBm
Operating temperature	0 °C to $+ 55$ °C

Tabella 3.2. Specifiche tecniche Agilent 81553SM

Utilizzando una fibra e un power meter, la potenza ottica del laser misurata è di circa $1mW$.

3.11.2 Fibra ottica

La fibra ottica incollata al chip è una fibra di tipo PMF. Polarization-maintaining optical fiber (o PMF) è una fibra ottica a singolo modo in cui la luce, se viene introdotta nella fibra correttamente, mantiene una polarizzazione lineare durante la sua propagazione.

La struttura di questa fibra è formata da un core in cui passa il campo ottico e da due strutture cilindriche poste sullo stesso asse, ai lati del core per mantenere la polarizzazione della luce.

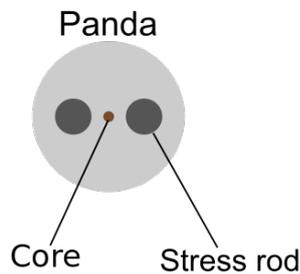


Figura 3.51. Sezione trasversale di una fibra ottica di tipo PMF



Figura 3.52. Foto di una sezione trasversale di una fibra ottica di tipo PMF

Il seguente schema raffigura come la configurazione tra gli strumenti di laboratorio e la board, per i test effettuati.

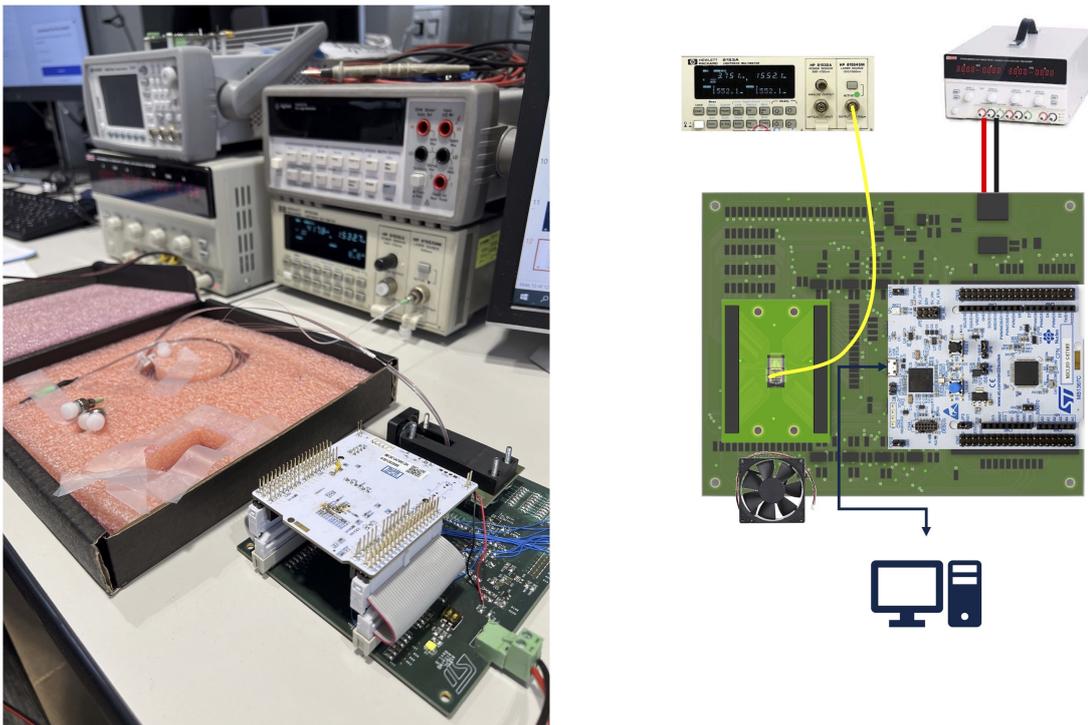


Figura 3.53. Setup sperimentale

Il generatore di tensione è stato collegato al connettore di alimentazione alla board, in

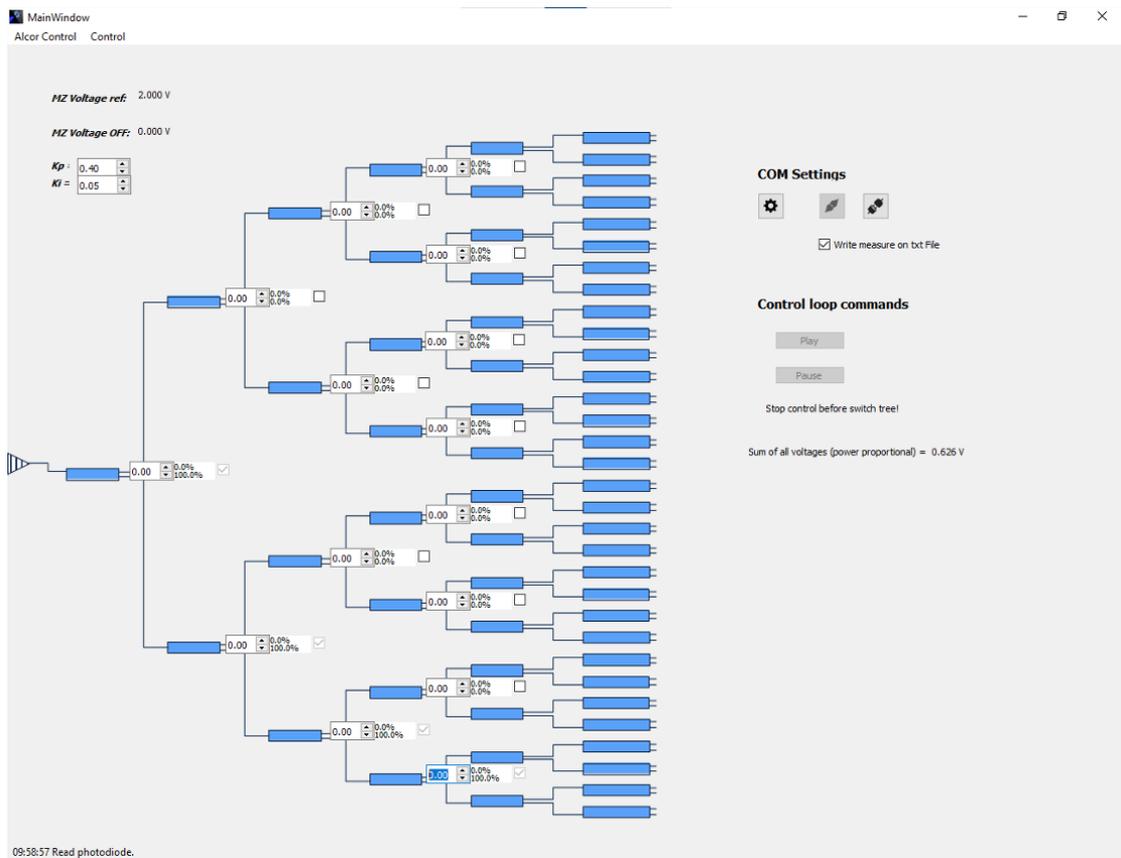


Figura 3.54. Setup sperimentale

La tensione di uscita del TIA presente sull'ultimo fotodiode in basso è pari a 0.6 V. In questa prima prova la R_F del TIA era stata stimata supponendo un determinato valore di corrente in uscita dai fotodiode. Dopo aver effettuato le misure per poter usufruire dell'intera dinamica dell'ADC è necessario modificare la resistenza di feedback. In laboratorio essa è stata sostituita con un'altra dal valore di $1M\Omega$ su ogni amplificatore. Effettuando nuovamente le misure il valore di uscita è migliorato, andando a coprire un range dell'ADC maggiore.

Caratterizzazione diodi Mach-Zehnder

Il Mach-Zehnder è stato caratterizzato nello spazio tensione-corrente, utilizzando un generatore di tensione per agire sul pin di controllo. Il multimetro è stato messo in serie al dispositivo e sono state prese le misure di corrente.

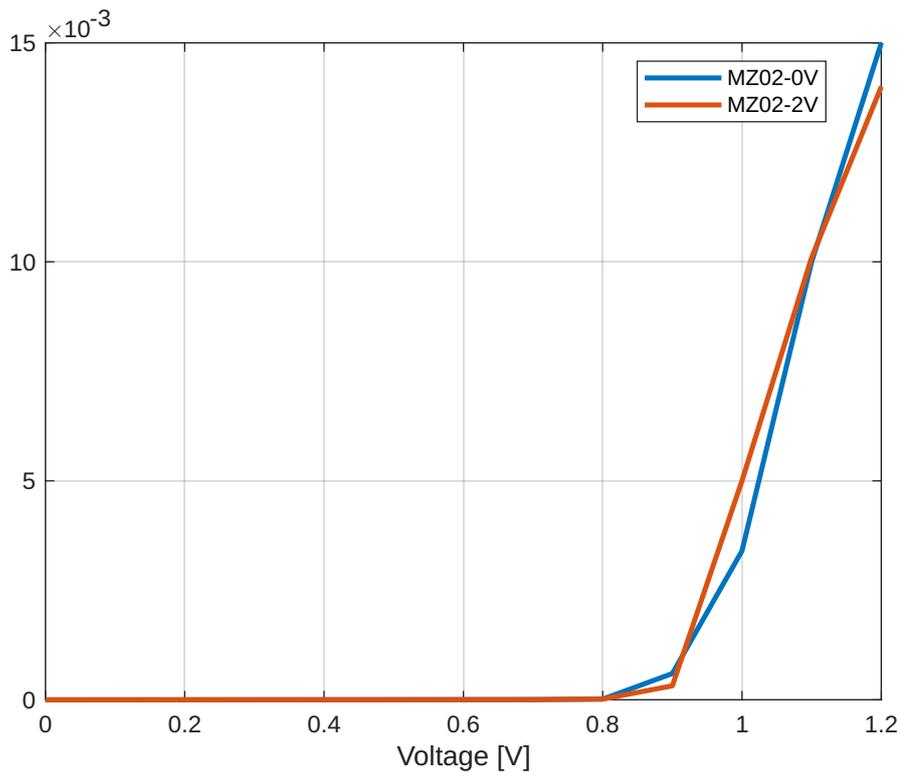


Figura 3.55. Grafici tensione-corrente (mA) del MZ-02

La caratterizzazione è stata svolta sul Mach-Zehnder numero due della catena. Per eseguire la misura, il terminale positivo dell'alimentatore è posto sul pin del segnale di controllo, mentre quello negativo, in serie al multimetro, prima sul pin di alimentazione del MZ (2V) e dopo sul pin di massa (0V).

Osservando le due curve (quasi sovrapponibili), la pendenza sopra soglia risulta essere maggiore rispetto alla pendenza della curva utilizzata nelle simulazioni.

Inoltre, i pin 2V e 0V sono in cortocircuito.

3.11.4 Introduzione di una tensione di bias sul TIA

Il fotodiode se non è sottoposto a nessuna tensione esterna ha una corrente di buio prossima allo zero. Man mano che la luce, incidente sulla giunzione, aumenta, la corrente del fotodiode aumenta anch'essa in modo proporzionale com'è rappresentato in figura 2.12. La tensione di offset di uscita dell'amplificatore non permette di apprezzare le variazioni di corrente con valori prossimi allo zero. Per poter risolvere questo problema è stato modificato il circuito di amplificazione utilizzando l'architettura presentata nell'application note[5]:

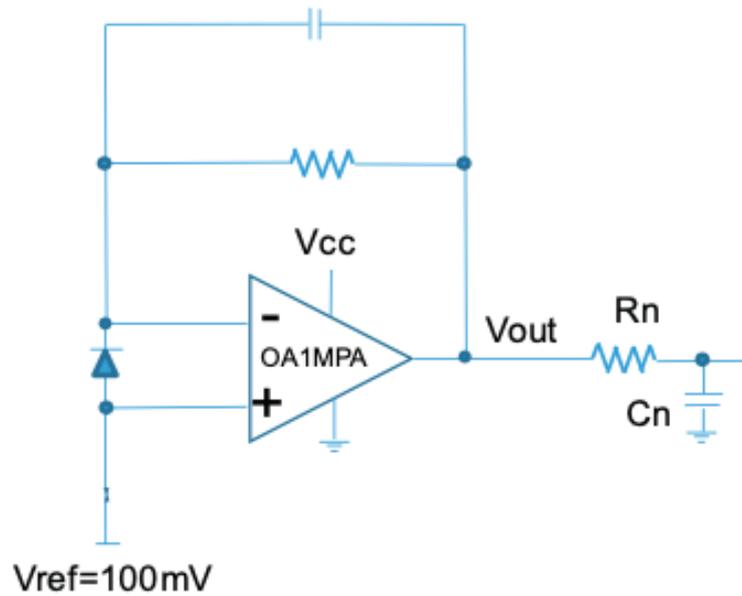


Figura 3.56. TIA con tensione di bias

In questo modo la tensione di uscita a corrente nulla è pari a 100 mV. Quando la corrente inizia a scorrere all'interno del fotodiode, anche con un'illuminazione ridotta, è possibile vedere uno spostamento del valore di uscita dell'amplificatore.

3.11.5 Validazione modello teorico tensione-potenza

Il grafico tensione-potenza generato nelle simulazioni del dispositivo è stato ricavato dalle misure di laboratorio agendo sul MZ del primo stadio. Per ricavare queste curve è stato applicato uno *sweep* di tensione tra 0V e 1.4V sul segnale di controllo.

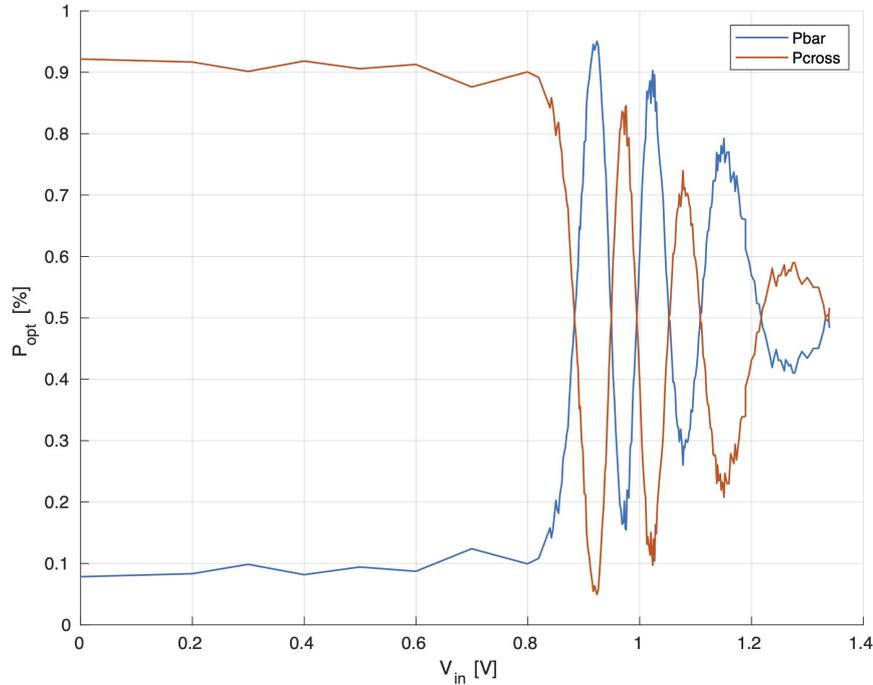


Figura 3.57. P_{bar}, P_{cross} MZ: 01

Rispetto al caso simulato, queste curve hanno una frequenza molto più elevata. Questa differenza è dovuta alla maggiore quantità di corrente che scorre all'interno della giunzione, rispetto al caso considerato nelle simulazioni.

Le oscillazioni così elevate influiranno sul controllo in modo negativo, visto che sarà più difficile mantenere il sistema sul punto di massimo.

3.11.6 Debug del controllo

Il test del controllo automatico è stato effettuato sul primo Mach-Zehnder.

La validazione dell'algoritmo di controllo è stato implementato all'interno dell'interfaccia grafica, in questo modo è possibile semplificare la raccolta dati sui risultati del controllo.

Parametri del controllo:

Param.	Valore
f_c	100 Hz
f_s	1kHz

Tabella 3.3. Frequenze di lavoro

I primi test sono stati effettuati cercando il valore minimo della funzione. Questo algoritmo risulta poco vantaggioso in quanto il rapporto segnale-rumore nel punto di riferimento (il minimo della funzione) è ridotto rispetto al punto di massimo della caratteristica.

Modificando l'algoritmo di ricerca per il punto di massimo della funzione sono stati effettuati i seguenti test:

- test con variazione PI
- test con variazione fissa ΔV

Test con variazione PI

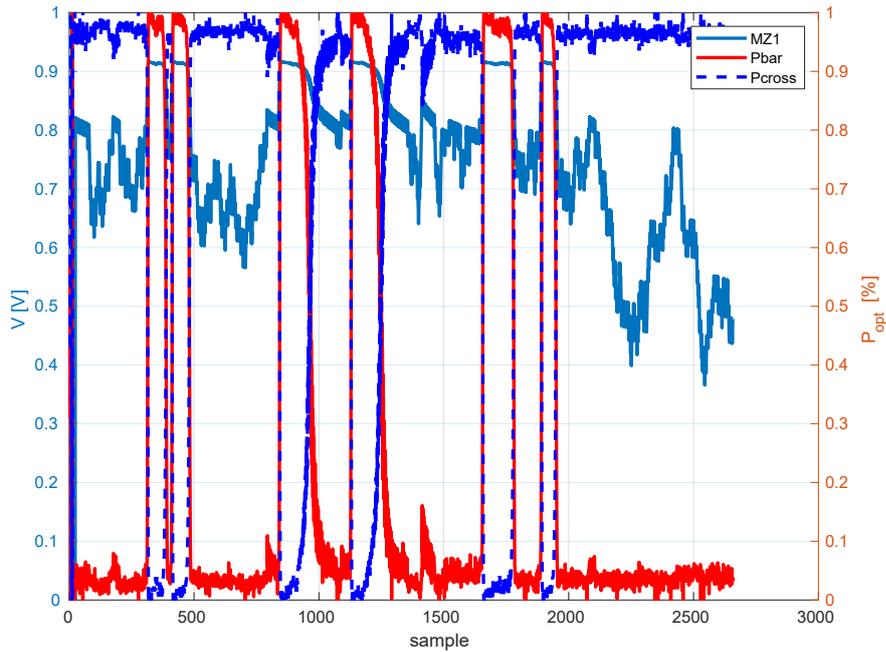


Figura 3.58. Risultati del controllo

Utilizzando l'algoritmo Proporzionale-Integrativo il set-point viene raggiunto, ma non riesce a mantenerlo fisso a causa della presenza del rumore in uscita dall'amplificatore.

Inoltre, verso nell'ultima parte del test si nota che il controllo inizia ad oscillare sui punti di minimo locale.

Test con variazione fissa ΔV

Il valore di tensione ΔV applicata al controllo ha un valore minimo pari a 5 mV. Al di sotto di questo valore, il passo non permette di "scavalcare" i picchi del rumore, che considera come massimi locali. Un miglioramento per poter risolvere questo problema consiste nell'applicare un filtro che tagli il rumore presente alle basse frequenze.

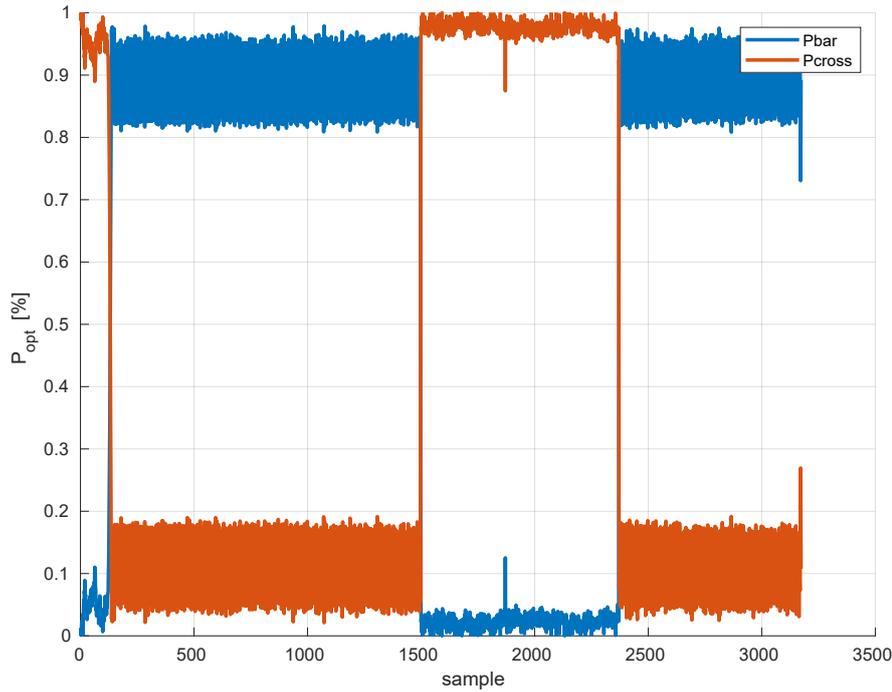


Figura 3.59. Risultati del controllo con $\Delta V = 5mV$

I primi 100 step sono dovuti al tempo di risposta del controllo per l'assestamento. Una volta che il controllo ha raggiunto il *set-point*, le variazioni di tensione lo fanno oscillare intorno al punto di massimo. Questo comporta un valore di rumore dovuto al controllo pari a :

$$P_{Noise} < 20\% \quad (3.25)$$

$$P_{out} = 1\mu W, P_{noise} = 200nW \quad (3.26)$$

Intorno allo step 1500, il segnale di controllo è stato portato a zero per effettuare lo switch della luce sull'altro ramo. Mantendo il segnale di controllo fisso il rumore in questo caso è inferiore a 5%.

Mantenendo in memoria le variabili del controllo è possibile ripartire dal punto precedente del controllo, in questo modo il tempo di raggiungimento del *set-point* è praticamente nullo.

3.11.7 Valutazione del rumore

Per poter valutare la quantità di rumore presente sui fotodiodi è stato mantenuto il segnale di controllo del Mach-Zehnder del primo stadio con un valore fisso a 0.9 V.

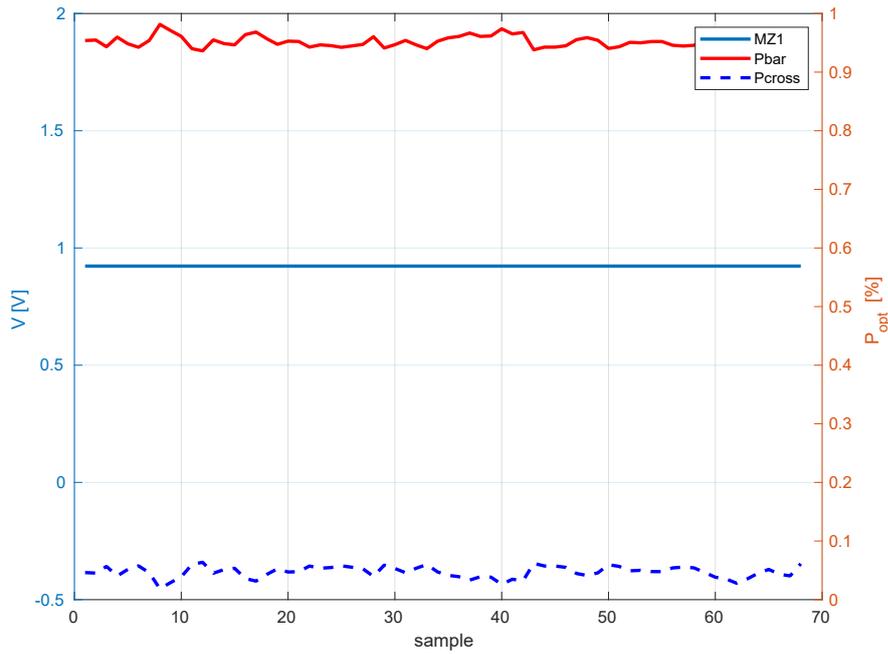


Figura 3.60. Rumore sui fotodiodi

Analizzando la curva rossa e quella blu tratteggiata si può dire che:

$$P_{PD}^{noise} < 5\% \quad (3.27)$$

$$P_{out} = 1\mu W, P_{noise} = 50nW \quad (3.28)$$

3.11.8 Scansione dei pixel di uscita

La scansione dei pixel è stata fatta a blocchi di 16 pixel. Ognuno di essi è stato impostato concentrando tutta la luce su uno dei rami di uscita del secondo stadio, in modo sequenziale, uno dopo l'altro.

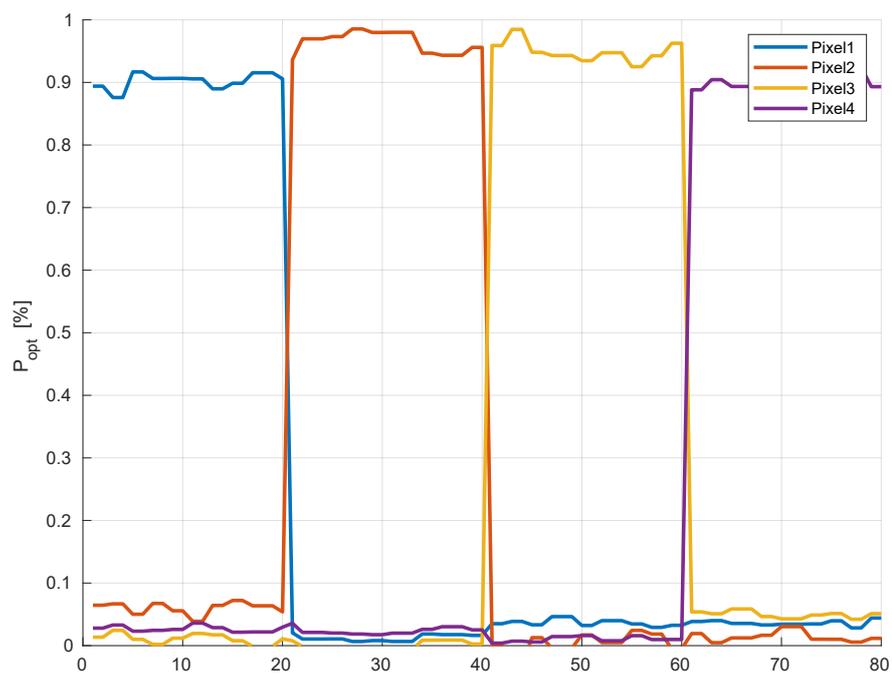


Figura 3.61. Scansione pixel sul secondo stadio

Il rumore di fondo è piuttosto costante per ogni diversa configurazione dei pixel, mentre il valore massimo oscilla attorno a $\pm 10\%$.

Capitolo 4

Risultati ottenuti e discussione

Gli ultimi test in laboratorio evidenziano come il sistema sia in grado di effettuare con successo lo *switch* della luce tra un ramo e l'altro. L'obiettivo di questo lavoro è stato raggiunto grazie alla soluzione presentata nel lavoro di ricerca.

In conclusione, a causa del corto-circuito presente su alimentazione e massa di ogni stadio del chip, l'unico *phase shifter* che è stato possibile utilizzare è quello sul ramo sud. La caratteristica tensione-corrente dei *phase shifter* successivamente ai test elettrici è diversa rispetto a quella delle simulazioni, per questo sarà necessario correggere il modello teorico. Dai risultati ottenuti nel capitolo precedente possiamo dire che la configurazione che permette di avere un controllo stabile con la minor quantità di rumore presente in uscita dal chip è formata da:

- controllo con algoritmo P&O
- step del controllo fisso pari a 5 mV
- tensione di riferimento (V_{ref}) pari a 100 mV
- frequenza di campionamento del segnale 1 kHz
- frequenza dell'algoritmo di controllo 100 Hz

In questo modo per effettuare lo switch della luce su P_{bar} l'algoritmo è in grado di raggiungere e mantenere il massimo punto sulle curve tensione-potenza del dispositivo. Mentre per effettuare lo switch sul ramo opposto è sufficiente mantenere il segnale di controllo a 0V.

Nel primo caso il rumore in uscita è elevato, questo comporta una dispersione della potenza di rumore nei rami dei pixel che dovrebbero rimanere spenti. Per poter migliorare questo comportamento sarebbe necessario lavorare sulla riduzione del rumore in modo da poter applicare l'algoritmo PI senza ricadere su un minimo locale.

Considerando che ogni Mach-Zehnder consuma 5 mA abbiamo un consumo totale del chip pari a:

$$5mA * 6MZ = 30mA, \quad (4.1)$$

questo valore risulta essere decisamente elevato per applicazioni di tipo Consumer.

Capitolo 5

Conclusione e prospettive future

Per completare questo lavoro sarà necessario lo sviluppo del layout della board finale seguendo le specifiche illustrate al capitolo 3.9.2. È prevista, inoltre, una fase di debug della scheda e un algoritmo di controllo per l'intero chip. Saranno necessari anche dei test ottici, svolti in un laboratorio, tramite una telecamera ad infrarossi ($1550nm$) per osservare ciò che viene proiettato dalla matrice del grating di uscita.

Per completare e mettere in commercio questo chip sarà necessaria un'ulteriore progettazione del dispositivo per consentire un minor consumo di energia e per correggere gli errori riscontrati, come il cortocircuito tra Vdd e Gnd e la lunghezza del *phase shifter*.

Infine dovrà essere inserito all'interno di un *package* costruito ad hoc.

Le applicazioni finali del sistema saranno in ambito automotive, industrial e 3D sensing per consumer. La parte elettronica potrà essere implementata su silicio in un unico chip. Inoltre sarà necessario avere un laser e un modulatore a bordo chip in grado di fornire la sorgente luminosa. Per ottenere un sistema LiDAR completo si dovranno anche sviluppare: un sensore ricevitore e un misuratore del tempo di volo.

In figura è rappresentato un esempio di sistema sensoristico automotive in cui si delinea il ruolo del dispositivo LiDAR.

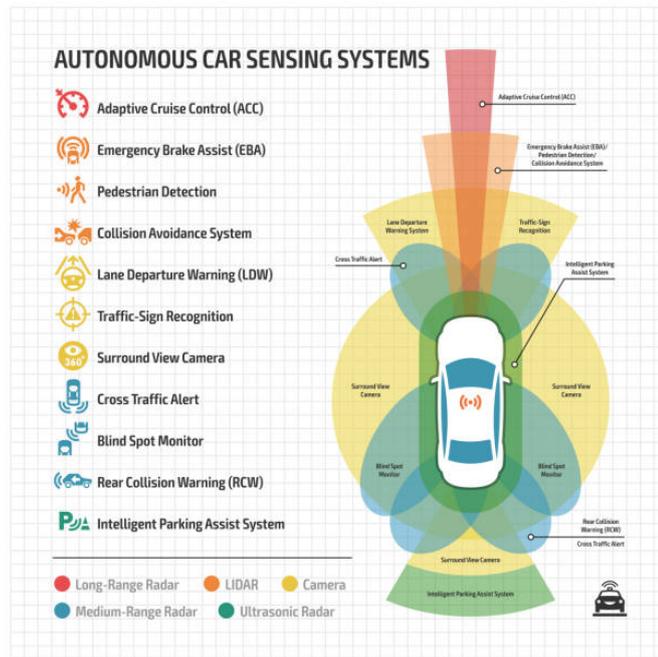


Figura 5.1. Sensoristica ADAS (automotive)

Bibliografia

- [1] M. W. AlTaha, H. Jayatileka, Z. Lu, J. F. Chung, D. Celo, D. Goodwill, E. Bernier, S. Mirabbasi, L. Chrostowski, and S. Shekhar. Monitoring and automatic tuning and stabilization of a 2x2 mzi optical switch for large-scale wdm switch networks. *Opt. Express*, 27(17):24747–24764, Aug 2019. doi: 10.1364/OE.27.024747. URL <http://opg.optica.org/oe/abstract.cfm?URI=oe-27-17-24747>.
- [2] M. H. L. Chrostowski. *Silicon Photonics Design*. Cambridge University Press, 2015.
- [3] M. J. B. Md. Sakibul Islam. Mach zehnder interferometer (mzi) as a switch for all optical network. *ResearchGate*, 2018.
- [4] Rohde-Schwarz. Comprensione dell’uart. URL https://www.rohde-schwarz.com/it/prodotti/misura-e-collaudo/oscilloscopi/educational-content/comrensione-uart_254524.html.
- [5] STMicroelectronics. Signal conditioning for a uv sensor an4451, . URL https://www.st.com/resource/en/application_note/dm00108917-signal-conditioning-for-a-uv-sensor-stmicroelectronics.pdf.
- [6] STMicroelectronics. Getting started with the x-cube-opus audio codec evaluation and profiling software expansion for stm32cube, .