



**Politecnico
di Torino**

POLITECNICO DI TORINO

Corso di Laurea Magistrale bilingue in INGEGNERIA ELETTRONICA
Dipartimento di INGEGNERIA ELETTRONICA E DELLE TELECOMUNICAZIONI

Progetto e Analisi di un Amplificatore
d'Inviluppo a Banda Larga ed Alta Efficienza

Tesi di Alessandro Timperio

Relatore:

Prof. Vittorio Camarchia

Correlatore:

Ing. Anna Piacibello

Candidato:
Alessandro Timperio

Sessione di Laurea 26/07/2022

Anno Accademico 2022

Indice

1	Introduzione	13
1.1	Introduzione	13
2	Amplificatori	15
2.1	Amplificatori	15
2.1.1	PA FOM	16
2.2	Classi di Amplificatori di potenza	20
2.2.1	Classi Lineari	21
2.2.2	Classi ad alta efficienza	28
3	Envelope Tracking Power Amplifier	35
3.1	Architetture ad alta efficienza	35
3.1.1	Amplificatore di Potenza Doherty	37
3.1.2	LINC	39
3.1.3	EER	40
3.2	Envelope Tracking PA	40
3.2.1	Efficienza dell'architettura Envelope Tracking	42
3.3	Envelope Amplifier	44
3.3.1	Linear Regulator EA	45
3.3.2	Switched Mode Power Supply EA	48
3.3.3	EA Ibridi	51
4	Architetture ETPA in GaN	59
4.1	Problemi di progettazione legati al Silicio	59
4.1.1	Nitruro di Gallio GaN	61

4.2	GaN Envelope Amplifier	65
4.2.1	Convertitore a fasi multiple	66
4.2.2	Convertitori multi-livello	67
4.2.3	Filtro di uscita di un EA	68
5	Sviluppo e simulazione circuitale di un Envelope Amplifier	79
5.1	Convertitore Buck Multifase con modalità di operazione ZVS . . .	79
5.1.1	Sviluppo dello schematico	84
5.1.2	Descrizione dei Componenti fisici	103
5.2	Convertitore a mezzo ponte con bilanciamento dei ritardi	104
5.2.1	Sviluppo dello schematico	104
6	Conclusioni	117

Elenco delle figure

1.1	Architettura della tecnica Envelope Tracking.	14
2.1	Esempio di andamento dell'efficienza di un PA appartenente alla classe B	17
2.2	Andamento della PAE e dell'Efficienza al variare della potenza di uscita in un Doherty	17
2.3	Prodotto di Intermodulazione del secondo e terzo ordine	19
2.4	Eccitazione a due toni	19
2.5	Prodotto di Intermodulazione	20
2.6	Punto di bias della classe A	21
2.7	(a) Input signal, (b) Output signal	23
2.8	Caratteristica di uscita con retta di carico	24
2.9	Angolo di conduzione delle classi A, B, AB, C.	26
2.10	Sull'asse delle ascisse l'angolo di conduzione e su quello delle ordinate l'intensità delle armoniche	27
2.11	Andamento dell'efficienza in funzione dell'angolo di conduzione.	28
2.12	Andamento del guadagno in funzione dell'angolo di conduzione.	28
2.13	Schema della Classe D	29
2.14	Punto di lavoro della classe D.	30
2.15	Forme d'onda relative alla classe D	31
2.16	Schema della classe E	32
2.17	Andamento della tensione di uscita e della corrente di uscita nella classe E	33
2.18	Schema della classe F	34

2.19	Forme d'onda della classe F	34
3.1	Alimentazione costante a confronto con l'involuppo in ingresso	36
3.2	Andamento dell'efficienza rispetto alla variazione della potenza di uscita per i diversi tipi di architettura.	37
3.3	Funzione di probabilità dell'efficienza di un PA in presenza di un segnale con elevato PAPR	37
3.4	Power Added Efficiency per diversi valori di alimentazione	38
3.5	(a) Forme d'onda dello stadio Doherty al massimo della potenza d'ingresso $P_{O,SAT}$ e ad $P_{O,SAT}/2$, (b) Amplificatore Doherty	39
3.6	Schema di un LINC	39
3.7	Schema di un EER	40
3.8	Dissipazione di potenza in presenza di un architettura ETPA	41
3.9	Schema di un Envelope Tracking	41
3.10	Segnali d'involuppo:(a) LTE-12RB; (b) WCDMA; (c) LTE-100RB; (d) LTE-A; (e) OFDM; and (f) QPSK.	43
3.11	Involuppo RF dei segnali (a) OFDM and (b) QPSK.	44
3.12	Andamento dell'efficienza di un PA classe B con alimentazione costante e con sistema ET	45
3.13	Architettura di un Linear Regulator	46
3.14	Esempio di linear regulator LT1083 con soli 3 pin	47
3.15	Efficienza al variare del rapporto tra V_O e V_I	48
3.16	Esempio di Switching Supply Modulator	49
3.17	Buck in stato On	49
3.18	Buck in stato Off	50
3.19	Forme d'onda del convertitore Buck	50
3.20	Configurazione ibrida di un EA	52
3.21	Spettro di un segnale W-CDMA	52
3.22	Banda del segnale Edge	53
3.23	Forme d'onda delle tensioni in gioco all'interno di un envelope amplifier con un segnale EDGE in ingresso	54

3.24	Forme d'onda delle correnti in gioco all'interno di un envelope amplifier con un segnale EDGE in ingresso	54
3.25	Forme d'onda delle correnti in gioco all'interno di un envelope amplifier con un segnale WCDMA in ingresso	55
3.26	Forme d'onda delle tensioni in gioco all'interno di un envelope amplifier con un segnale WCDMA in ingresso	55
3.27	Perdite dell'amplificatore di involuppo in presenza di un segnale EDGE	57
3.28	Perdite dell'amplificatore di involuppo in presenza di un segnale W-CDMA	58
4.1	Efficienza dell'amplificatore d'involuppo rispetto alla banda	60
4.2	Efficienza dello stadio di switching rispetto alla frequenza di switching.	60
4.3	Potenza di uscita di un amplificatore di potenza per differenti tecnologie.	62
4.4	Andamento della resistenza R_{ON} rispetto alla variazione della Voltage-Breakdown per diversi tipi di semiconduttore.	63
4.5	(a) Sezione trasversale di un Gan-on-Si HEMTs; (b) Dispositivo con celle multiple.	64
4.6	FOM per diverse tecnologie.	65
4.7	Topologia di un Envelope Amplifier Ibrido	66
4.8	Topologia circuitale di un Convertitore multifase	67
4.9	(a) Envelope Tracking dove v_{dd} segue istantaneamente l'involuppo v_{RF} ; (b) Envelope Tracking APT dove v_{dd} segue la media dell'involuppo v_{RF} in un certo periodo di tempo; (c) Envelope Tracking APT con più livelli	68
4.10	Filtri di Bessel e Papoulis del quarto ordine: (a) risposta in frequenza; (b) ritardo di gruppo	69
4.11	Schema di un filtro di quarto ordine	72
4.12	Diagramma di Bode delle ampiezze di un filtro ZVS di quarto-ordine	73

4.13	Funzione caratteristica dell'attenuazione del filtro	75
4.14	Comparazione tra le risposte dei filtri con modalità ZVS: (a) risposta in frequenza delle ampiezze; (b)ritardo di gruppo.	77
4.15	Comparazione tra le risposte dei vari tipi di filtri considerati:(a) risposta in frequenza delle ampiezze ; (b)ritardo di gruppo.	77
5.1	Convertitore Buck sincrono a N-fasi con filtro del quarto ordine	80
5.2	Segnali PWM di due delle n-fasi	81
5.3	Circuito equivalente di Thevenin del convertitore Buck	81
5.4	Risposta in frequenza del circuito equivalente di Thevenin con N=2, N=4, N=8	82
5.5	Circuito di bootstrap	84
5.6	Convertitore Buck ZVS a singola fase con filtro del quarto ordine e MOSFET ideali	85
5.7	Tensione di uscita del convertitore Buck ZVS a singola fase con filtro del quarto ordine e MOSFET ideali	85
5.8	Convertitore Buck ZVS a singola fase con filtro del quarto ordine e MOSFET reali	86
5.9	Tensione di uscita del convertitore Buck ZVS a singola fase con filtro del quarto ordine e MOSFET reali	86
5.10	Convertitore Buck ZVS a quattro fasi con filtro del quarto ordine e MOSFET ideali	87
5.11	Tensione di uscita del convertitore Buck ZVS a quattro fasi con filtro del quarto ordine e MOSFET ideali	88
5.12	Convertitore Buck ZVS a quattro fasi con filtro del quarto ordine e MOSFET reali	88
5.13	Tensione di uscita del convertitore Buck ZVS a quattro fasi con filtro del quarto ordine e MOSFET reali	89
5.14	Schematico per il test della velocità di commutazione del dispositivo EPCGaN 8009	89

5.15	Corrente di uscita e segnale di controllo per un valore di frequenza di 100 kHz	89
5.16	Corrente di uscita e segnale di controllo per un valore di frequenza di 500 kHz	90
5.17	Corrente di uscita e segnale di controllo per un valore di frequenza di 1 MHz	90
5.18	Corrente di uscita e segnale di controllo per un valore di frequenza di 10 MHz	90
5.19	Corrente di uscita e segnale di controllo per un valore di frequenza di 10 MHz	91
5.20	Trasformata di Fourier della corrente di uscita e per un valore di frequenza di 100 kHz	92
5.21	Trasformata di Fourier della corrente di uscita e per un valore di frequenza di 500 kHz	92
5.22	Trasformata di Fourier della corrente di uscita e per un valore di frequenza di 1 MHz	93
5.23	Trasformata di Fourier della corrente di uscita e per un valore di frequenza di 10 MHz	93
5.24	Trasformata di Fourier della corrente di uscita e per un valore di frequenza di 25 MHz	93
5.25	Trasformata di Fourier della corrente di uscita e per un valore di frequenza di 100 MHz	94
5.26	Buck ZVS a singola fase con filtro del quarto ordine e con GaN . .	94
5.27	Tensioni di uscita del Buck ZVS a singola fase con filtro del quarto ordine e con GaN	94
5.28	Buck ZVS GaN a singola fase con filtro del quarto ordine e circuito di bootstrap	95
5.29	Buck ZVS GaN a singola fase con filtro del quarto ordine e circuito di bootstrap	96
5.30	Buck ZVS GaN a singola fase con filtro del quarto ordine e circuito di bootstrap	97

5.31	Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di C2 di 500 fF	98
5.32	Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di C2 di 1 pF	98
5.33	Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di C2 di 50 pF	98
5.34	Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di C2 di 120 pF	98
5.35	Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di C2 di 150 pF	99
5.36	Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di C2 di 200 pF	99
5.37	Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di C2 di 500 pF	99
5.38	Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di C2 di 1 nF	99
5.39	Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di C2 di 50 nF	100
5.40	Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di R4 di 10 kOhm	100
5.41	Carica e scarica delle quattro capacità di bootstrap confrontata con il segnale di controllo del relativo transistor superiore di ognuna delle quattro fasi	101
5.42	Andamento della tensione di uscita per un valore di C5 di 1 pF	101
5.43	Andamento della tensione di uscita per un valore di C5 di 500 pF	101
5.44	Andamento della tensione di uscita per un valore di C5 di 40 nF	101
5.45	Andamento della tensione di uscita per un valore di C5 di 100 nF	102
5.46	Andamento della tensione di uscita per un valore di C5 di 700 nF	102
5.47	Andamento della tensione di uscita per un valore di C5 di 1 μ F	102
5.48	Andamento transitorio della tensione di uscita del convertitore GaN Buck ZVS a quattro fasi con filtro del quarto ordine	102

5.49	Andamento della tensione di uscita a regime del convertitore GaN Buck ZVS a quattro fasi con filtro del quarto ordine	103
5.50	Convertitore a Ponte intero	105
5.51	Corrente e tensione di uscita del convertitore a ponte intero	105
5.52	Convertitore a mezzo ponte	106
5.53	Tensione e corrente di uscita del convertitore a mezzo ponte	107
5.54	Convertitore a mezzo ponte con EPC GaN 2038	107
5.55	Tensione e corrente di uscita del convertitore a mezzo ponte con EPC2038	108
5.56	Picchi di corrente erogati del generatore in assenza del circuito di blanking	108
5.57	Picchi della corrente di uscita indesiderati in corrispondenza delle transizioni	109
5.58	Assorbimento della corrente del generatore e andamento della ten- sione di uscita del convertitore a mezzo ponte per un valore delle resistenze di blanking di 100 Ohm	109
5.59	Assorbimento della corrente del generatore e andamento della ten- sione di uscita del convertitore a mezzo ponte per un valore delle resistenze di blanking di 500 Ohm	109
5.60	Assorbimento della corrente del generatore e andamento della ten- sione di uscita del convertitore a mezzo ponte per un valore delle resistenze di blanking di 1kOhm	110
5.61	Assorbimento della corrente del generatore e andamento della ten- sione di uscita del convertitore a mezzo ponte per un valore delle resistenze di blanking di 5 kOhm	110
5.62	Assorbimento della corrente del generatore e andamento della ten- sione di uscita del convertitore a mezzo ponte per un valore delle resistenze di blanking di 10 kOhm	110
5.63	Assorbimento della corrente del generatore e andamento della ten- sione di uscita del convertitore a mezzo ponte per un valore delle resistenze di blanking di 20 kOhm	111

5.64	Segnali di controllo dei due GaN di potenza a seguito del dimensionamento	111
5.65	Andamento della tensione del segnale di controllo sul gate del transistor inferiore con una resistenza di pull-down di 100 Ohm .	111
5.66	Andamento della tensione del segnale di controllo sul gate del transistor inferiore con una resistenza di pull-down di 200 Ohm .	112
5.67	Andamento della tensione del segnale di controllo sul gate del transistor inferiore con una resistenza di pull-down di 500 Ohm .	112
5.68	Andamento della tensione del segnale di controllo sul gate del transistor inferiore con una resistenza di pull-down di 1 kOhm . .	112
5.69	Andamento della tensione del segnale di controllo sul gate del transistor inferiore con una resistenza di pull-down di 5 kOhm . .	113
5.70	Andamento della tensione del segnale di controllo sul gate del transistor superiore con una resistenza di pull-down di 200 Ohm .	113
5.71	Andamento della tensione del segnale di controllo sul gate del transistor superiore con una resistenza di pull-down di 500 Ohm .	113
5.72	Andamento della tensione del segnale di controllo sul gate del transistor superiore con una resistenza di pull-down di 1 kOhm . .	114
5.73	Andamento della tensione del segnale di controllo sul gate del transistor superiore con una resistenza di pull-down di 5 kOhm . .	114
5.74	Andamento della tensione del segnale di controllo sul gate del transistor superiore con una resistenza di pull-down di 10 kOhm .	114
5.75	Funzione di trasferimento del filtro del quarto ordine: in altro il ritardo di gruppo, al centro la fase, in basso l'ampiezza	115
5.76	Andamento della tensione d'uscita al variare della capacità d'uscita del filtro per valori compresi tra 1 pF e 1000 pF	115
5.77	Andamento della tensione d'uscita al variare della capacità d'uscita del filtro per valori compresi tra 1 nF e 100 nF	115
5.78	Andamento della tensione d'uscita al variare della capacità d'uscita del filtro per valori compresi tra 100 nF e 500 nF	116
5.79	variazione parametrica del duty-cycle	116

Elenco delle tabelle

3.1	Esempi di segnali con differenti valori di PAPR	35
4.1	Valori caratteristici di un dispositivo GaN al variare del processo .	65
4.2	Parametri di un filtro ZVS	70
4.3	Valori di l_1 per diverse tipologie di filtro	76
4.4	Valori di induttanza e capacità per diverse soluzioni	76
5.1	Componenti del filtro di quarto ordine per un convertitore multifase	83
5.2	Valori di efficienza per le rispettive frequenze	91
5.3	Parametri principali di un EPC GaN 8009	103
5.4	Parametri principali di un EPC GaN 2038	104
5.5	Efficienza del convertitore a mezzo ponte per differenti valori di frequenza	116

Capitolo 1

Introduzione

1.1 Introduzione

Con la crescente richiesta da parte dei consumatori di nuovi servizi multimediali, il numero di informazioni è in costante aumento con una conseguente crescita della complessità dei segnali in gioco. In altre parole, il data rates ha subito un forte incremento, sancendo così la necessità di utilizzare modulazioni sempre più complesse, le quali si traducono in segnali che hanno, sia un rapporto tra la potenza di picco e quella media o Peak-to-Average-Power-Ratio (PAPR) molto elevata, sia bande ampie. Non a caso infatti, la rete 4G sta per essere sostituita da quella 5G che darà spazio ad un nuovo modo di comunicare. Tutto ciò rappresenta attualmente una sfida nella progettazione di amplificatori di potenza, poiché ottenere efficienze adeguate in corrispondenza di così alte frequenze non è affatto banale. Una plausibile soluzione potrebbe essere quella di lavorare in Back-off [1], il che però porterebbe ad avere basse efficienze. Al giorno d'oggi, nelle stazioni radio il consumo energetico è un fattore rilevante nella progettazione degli amplificatori di potenza essendo in gioco potenze medie di uscita comprese tra le decine e le centinaia di W. Ancor di più per quanto riguarda i dispositivi mobili. Infatti, le batterie rappresentano un punto cruciale in quest'ambito dato l'elevato uso che si fa delle apparecchiature mobili. E' dunque necessario prestare particolare attenzione all'economia energetica. Sarebbe anacronistico progettare un amplificatore di potenza con basse efficienze, a tal proposito diverse tecniche

sono state sviluppate per migliorare l'efficienza in presenza di segnali con un alto PAPR, prima fra tutte la Doherty [1]. Questa è stata inventata nel 1936 da William H. Doherty e poi migliorata nel tempo, sfrutta la tecnica della modulazione del carico. Il problema però sono i limiti di banda posti dalla presenza del un trasformatore a $\lambda/4$. Un'altra tecnica è quella dell'inseguitore di inviluppo o Envelope Tracking [2] (ET), questa permette di ottenere una buona linearità e allo stesso tempo di non lavorare in Back-Off, ma al contrario di lavorare nella zona di massimo guadagno per tutta la durata del segnale, il che determina una riduzione del consumo e quindi un miglioramento dell'efficienza. Elemento chiave all'interno dell'architettura ET è il modulatore dell'alimentazione o Supply Modulator (SM) [2], principale oggetto di interesse all'interno di questa tesi, che ha come obiettivo quello di modulare la tensione di alimentazione dell'amplificatore di potenza, seguendo dinamicamente le variazioni dell'inviluppo in ingresso.

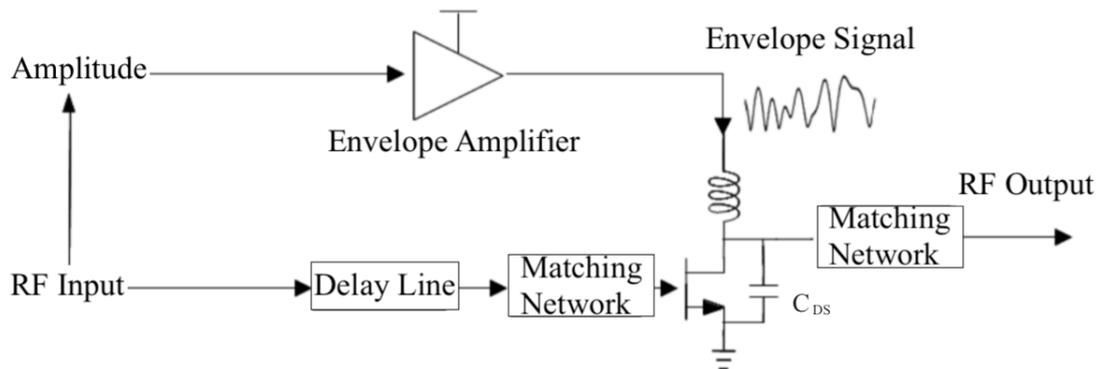


Figura 1.1: Architettura della tecnica Envelope Tracking.

Capitolo 2

Amplificatori

2.1 Amplificatori

Con il termine “amplificatore” si racchiude un ampio specchio di dispositivi elettronici il cui scopo è quello di amplificare il segnale presente all’ingresso ad una certa frequenza e con una certa intensità. I tipi di amplificatore vengono suddivisi in base alla loro funzione, di seguito vengono riportati i più frequenti. I Linear Gain Amplifier (LGA) [3] sono utilizzati in diversi ambiti e il loro compito è quello di aumentare notevolmente il livello dell’uscita rispetto a quello d’ingresso, necessitano dunque di un elevato guadagno in condizioni di linearità. Nel caso in cui invece l’intento sia quello di mantenere basso il rumore, l’amplificatore che viene adottato è il Low-Noise Amplifier (LNA)[2]. Questo infatti risulta necessario, come primo elemento della catena di amplificazione, in un sistema di ricezione. Il motivo di tale necessità risiede nella formula di Friis, grazie alla quale è possibile calcolare il fattore di rumore totale di una catena di amplificazione.

$$F_{tot} = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 G_2} + \dots + \frac{F_{n-1} - 1}{G_1 G_2 \dots G_n} = \sum_{k=2}^n \frac{F_k - 1}{\prod_{i=1}^{k-1} G_i} \quad (2.1)$$

Da tale formula è facilmente apprezzabile l’importanza che ha il fattore di rumore del primo stadio affinché quello totale sia contenuto. Sempre all’interno di sistemi di radiotrasmissione elemento di amplificazione altrettanto fondamentale è l’amplificatore di potenza o Power Amplifier (PA) [1], il quale è in grado di

ricevere un segnale in ingresso e restituire in uscita lo stesso segnale ma con un livello di potenza maggiore. Ovviamente affinché il segnale sia esattamente lo stesso, particolari requisiti devono essere rispettati. Il campo di applicazione di tali dispositivi non si limita, ovviamente, ai soli sistemi di radiotrasmissione ma spazia dal settore audio (16 Hz-33 kHz) a quello delle microonde (300 kHz-30 GHz) passando per quello delle telecomunicazioni sia terrestri che satellitari. Essendo dunque, diversi i campi di applicazione, i requisiti dei PA, così come le specifiche progettuali e le metodologie di progettazione, saranno di conseguenza altrettanto differenti. Allo stesso tempo però, alcune caratteristiche sono richieste indipendentemente dall'ambito in cui i PA vengono utilizzati come la riduzione del consumo di potenza, e un adeguata linearità.

2.1.1 PA FOM

Per poter descrivere un PA si ricorre alle figure di merito o Figure Of Merit (FOM), queste non sono altro che un insieme di valori numerici che permettono di capire velocemente le prestazioni. Prima fra tutte l'efficienza (η), questa è definita come il rapporto tra la potenza di uscita e la potenza DC.

$$\eta = \frac{P_{RF}(f_0)}{P_{DC}} \quad (2.2)$$

Dove P_{DC} è la potenza DC fornita dall'alimentazione e P_{RF} è la potenza di uscita alla frequenza fondamentale.

Accanto all'efficienza, altro parametro che tiene conto di quanta potenza DC venga fornita è la PAE Power Added efficiency, diversamente dall'efficienza questa tiene in conto anche quanta della potenza in uscita era già presente in ingresso.

$$PAE = \frac{P_{OUT}(f_0) - P_{IN}(f_0)}{P_{DC}} \quad (2.3)$$

Dunque la PAE porta intrinsecamente in conto anche il guadagno essendo la differenza tra potenza in uscita e potenza in ingresso proporzionale al guadagno, l'eq. 2.3 infatti può essere riscritta nel seguente modo:

$$PAE = \eta \left(1 - \frac{1}{G_p}\right) \quad (2.4)$$

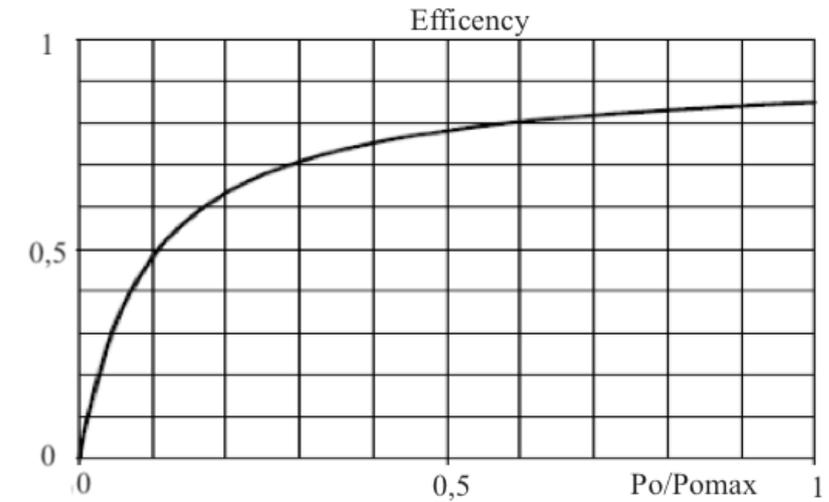


Figura 2.1: Esempio di andamento dell'efficienza di un PA appartenente alla classe B

Dall'eq. 2.4 si evince che per un elevato guadagno efficienza e PAE coincidono, ciò si può stimare che avvenga per guadagni superiori ai 15 dB. In fig. 2.2 sono mostrate a confronto efficienza e PAE. Un'altra figura di merito importante è la

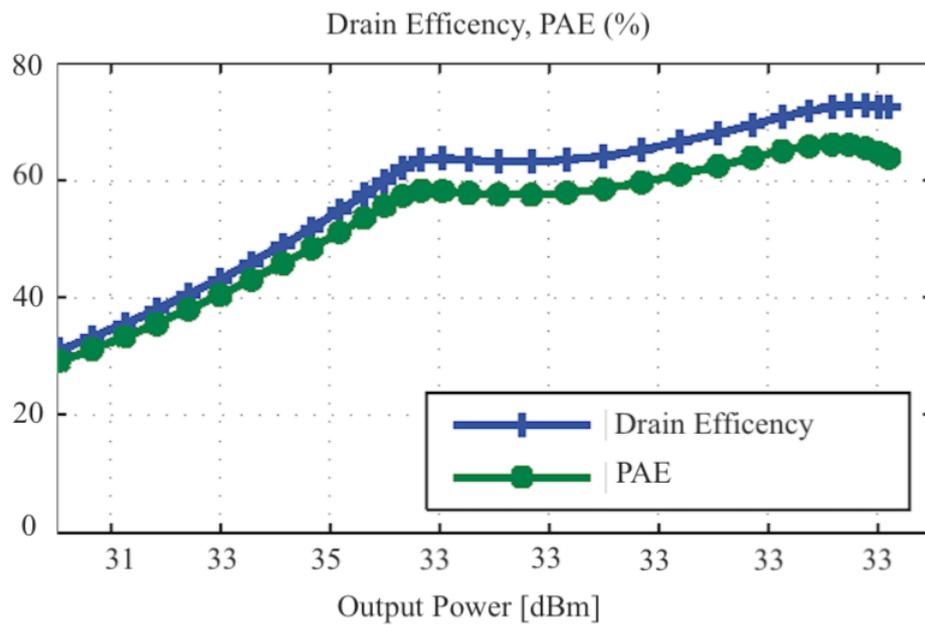


Figura 2.2: Andamento della PAE e dell'Efficienza al variare della potenza di uscita in un Doherty

distorsione, ha il compito di quantificare la linearità del PA. A causa della presen-

za di ampi segnali in sistemi RFPA l'uscita non è mai una perfetta riproduzione del segnale di ingresso. Questo si traduce in una generazione di armoniche nel segnale di uscita, il che oltre a compromettere la linearità introduce anche una dispersione del guadagno sulla banda. Il THD (Total Harmonic Distortion) misura il degradamento del segnale, esistono principalmente due tipi di distorsione: armonica e di intermodulazione. La prima avviene quando in ingresso si ha un solo tono:

$$P_{out} = P_{DC} + P_{f_0} + P_{n f_0} \quad (2.5)$$

ed è definita dal rapporto tra il valore efficace dell'armonica n-esima e il valore efficace della fondamentale.

$$THD = \frac{V(f_n)}{V(f_0)} \quad (2.6)$$

La distorsione di intermodulazione o InterModulation Product (IMP), avviene in presenza di un'eccitazione di tipo multitono, e.g. un segnale con frequenza f_1 e un altro con frequenza f_2 . In questo caso in uscita oltre a trovare le armoniche si troveranno anche combinazioni di queste.

$$P_{out} = P_{DC} + P_{f_1} + P_{f_2} + P_{|nf_1|+|mf_2|} \quad (2.7)$$

Ovviamente quelle più dannose sono quelle che rientrano nella banda di interesse, ovvero le IMP che hanno un indice tale che il valore assoluto della loro differenza sia uguale a 1. Un metodo di misurazione utilizzato in presenza di due toni è

$$|m - n| = 1 \quad (2.8)$$

Dove 'm' è l'indice dell'armonica del secondo segnale e 'n' del primo.

Tra le principali misure di distorsione sono presenti anche il punto di intercettamento dell'e-nesima armonica e il rapporto di intermodulazione o Carrier to Intermodulation Ratio (CIMR).

In fig. 2.4 è possibile apprezzare che è possibile valutare il CIMR solo in presenza di almeno due frequenze di input. Sempre nelle FOM si trova il guadagno, in realtà ci sono diversi tipi di guadagno:

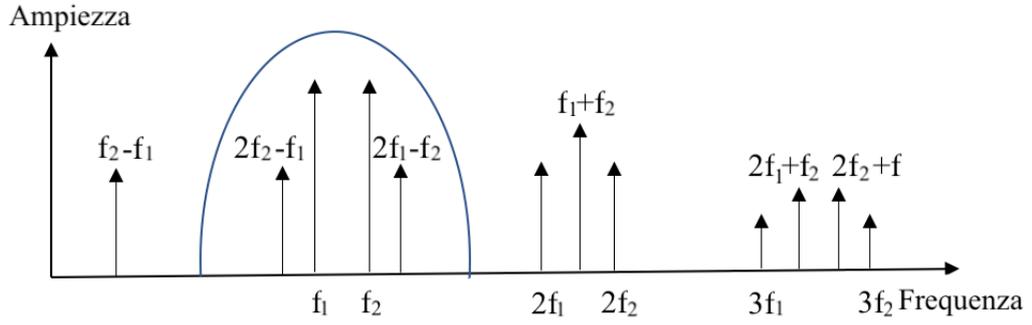


Figura 2.3: Prodotto di Intermodulazione del secondo e terzo ordine

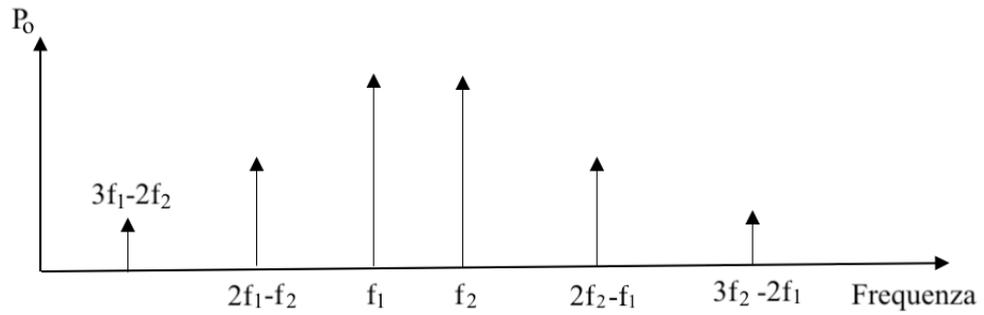


Figura 2.4: Eccitazione a due toni

- Guadagno Operazionale: Questo è il rapporto tra la Potenza presente all'ingresso del PA e la potenza sul carico.

$$G_{OP} = \frac{P_{IN}}{P_{LOAD}} \quad (2.9)$$

- Guadagno Disponibile: In questo caso il numeratore è lo stesso del OPGain, ma la potenza in uscita questa volta non è considerata sul carico ma sulla potenza disponibile all'uscita dello stesso PA.

$$G_{AV} = \frac{P_{IN}}{P_{AV,OUT}} \quad (2.10)$$

- Guadagno di transconduttanza: Definito come il rapporto tra la potenza totale disponibile in ingresso e la potenza sul carico

$$G_{TR} = \frac{P_{AV,IN}}{P_{LOAD}} \quad (2.11)$$

Nel caso in cui si stia lavorando in condizioni di Input e Output matching G_{TR} e G_{OP} coincidono. Per far sì che tale condizione sia verificata si utilizzano la Input

Matching Network (IMN) e la Output Matching Network (OMN). In sistemi di radiotrasmissione a più canali è possibile che a causa dell'intermodulazione, segnali presenti in altri canali si possano sovrapporre. In altre parole, la IMP del terzo ordine crea un allargamento di banda del segnale presente in un canale che va quindi ad interferire con segnali di altri canali. Questo è ancora più evidente, in termini di banda, con le IM del quinto ordine, seppur con intensità più basse. Per misurare, quantitativamente, questo fenomeno si ricorre al rapporto di potenza tra segnali adiacenti o Adjacent Channel Power Ratio (ACPR).

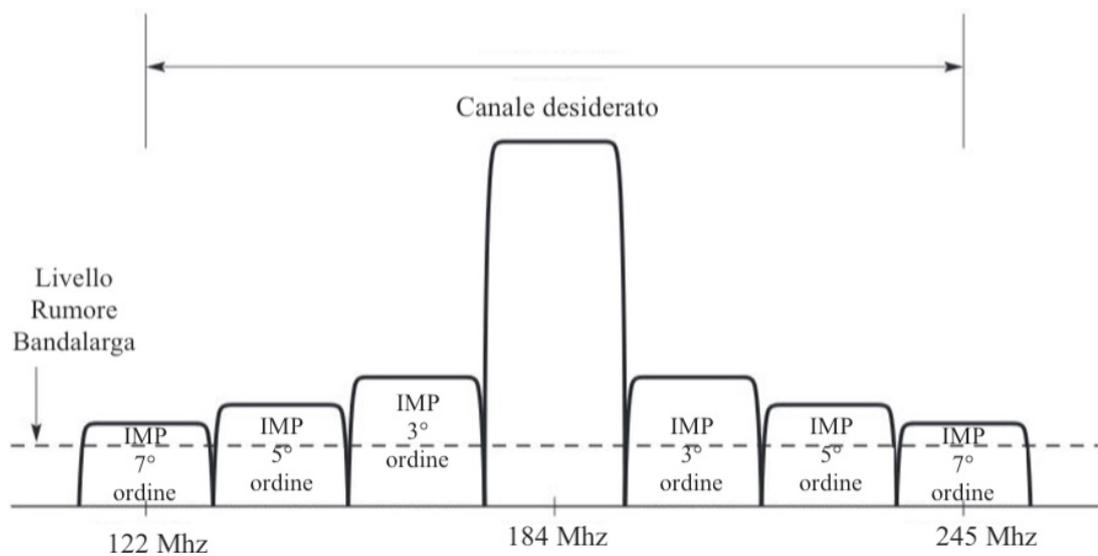


Figura 2.5: Prodotto di Intermodulazione

2.2 Classi di Amplificatori di potenza

Esistono diversi tipi di scelte progettuali per la realizzazione di un PA, queste dipendono dal tipo di trade-off tra i diversi parametri, a seconda che si prediliga la linearità o l'efficienza ad esempio. La classificazione degli amplificatori di potenza è utilizzata proprio per differenziare i possibili tipi di design, in particolare la classe dipende dal punto di bias e dall'angolo di conduzione dell'elemento attivo, ovvero in base al periodo del segnale sul gate o base per il quale il dispositivo è in conduzione. Ovviamente, come si vedrà dettagliatamente in seguito, il tempo per il quale il dispositivo è acceso dipende principalmente dalla scelta della pola-

rizzazione, dall'ampiezza del segnale in ingresso al transistor e dalla sua tensione di soglia. Le classi sono: A, B, AB, C, D, E, F, G. Queste possono poi essere raggruppate a seconda della categoria del PA, che può essere lineare, switching o harmonic. Alla categoria lineare appartengono la classe A, B, AB, C e la G che è una variante della AB. Switching e Harmonic PA fanno entrambi parte degli High Efficiency Amplifier [1], tra i primi troviamo le classi D ed E, nella seconda la classe F.

2.2.1 Classi Lineari

Classe A

I PA appartenenti alla classe A hanno un angolo di conduzione a 2π . Affinché tale condizione venga rispettata il dispositivo è polarizzato nella parte centrale della regione attiva diretta. Ciò garantisce che l'elemento attivo resti acceso per tutto il periodo e che quindi la corrente non smetta mai di circolare, neanche nel caso in cui non vi sia applicato un segnale, il che si traduce in ottime prestazioni in termini di linearità.

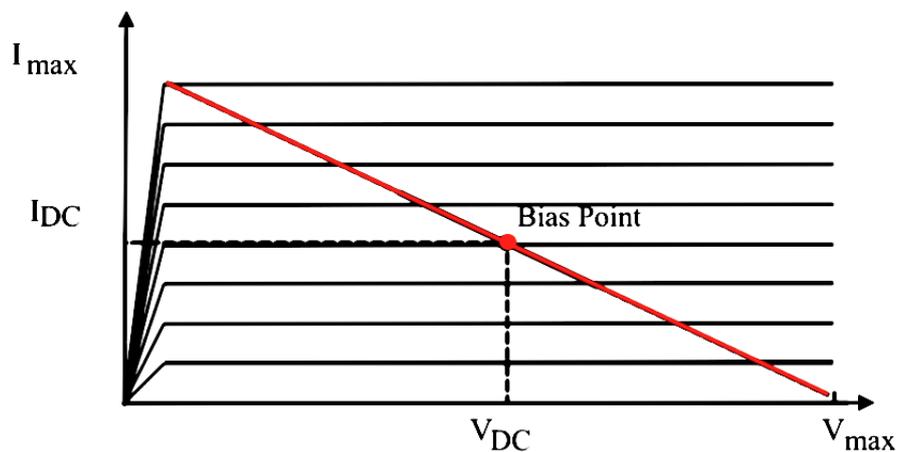


Figura 2.6: Punto di bias della classe A

Al fine di consentire che tali caratteristiche di linearità siano rispettate e allo stesso il massimo swing di tensione e corrente, la tensione V_{DD} e la corrente I_{DD} di Alimentazione vengono scelte tramite le seguenti formule:

$$V_{DD} = \frac{V_{DS,break} - V_{DS,knee}}{2} \quad (2.12)$$

$$I_{DD} = \frac{I_{DSS}}{2} \quad (2.13)$$

Nell'eq. 2.12 $V_{DS,break}$ è la tensione di breakdown oltre la quale non è possibile andare, altrimenti si avrebbe a che fare sia con campi elettrici estremamente alti sia con un'elevata dissipazione di potenza, e nessuna di queste condizioni è auspicabile. $V_{DS,knee}$, invece rappresenta il punto al di sotto del quale la tensione non è più costante, trascurando la modulazione di canale, ha un'elevata pendenza e di conseguenza anche in presenza di una piccola variazione del segnale di uscita si potrebbe verificare lo spegnimento del dispositivo. Per quanto riguarda la corrente I_{DD} questa è scelta a partire dalla metà della corrente massima I_{DSS} , questo perché nel caso in cui si verificassero intensità di correnti maggiori il diodo schotky andrebbe in conduzione diretta, se invece le intensità fossero minori di zero si avrebbero correnti negative. Una volta individuata la corrente di alimentazione, questa viene settata tramite la scelta della tensione di alimentazione posta sul gate V_G . Ed è proprio quest'ultima che, in base alla tensione di pinch-off gate-source, determina la classe dell'amplificatore. Stabiliti tali parametri, in corrispondenza della massima ampiezza del segnale di ingresso $V_{gs}=0$ si raggiungerà la corrente massima I_{DD} . A questo punto non resta che far sì che, per qualsiasi variazione del segnale in ingresso, il range di oscillazione della tensione d'uscita v_{ds} sia quello massimo. E' necessario dunque definire la resistenza di uscita ottimale R_{opt} .

$$R_{opt} = \frac{V_{DS,break} - V_{DS,knee}}{I_{DSS}} \quad (2.14)$$

Nel caso in cui la resistenza di carico R_L sia maggiore di quella ottimale R_{opt} il picco di tensione verrà raggiunto prima di quello di corrente viceversa nel caso

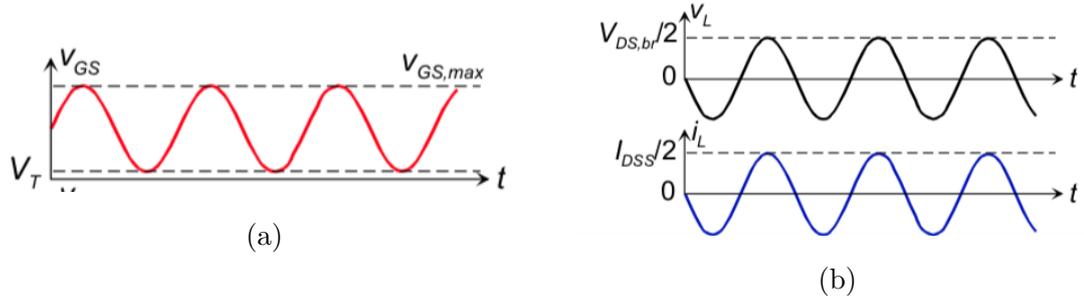


Figura 2.7: (a) Input signal, (b) Output signal

in cui R_L sia minore di R_{opt} . In entrambi i casi si verificherebbe una limitazione dell'oscillazione rispettivamente della corrente o della tensione di uscita.

Come si può osservare dalla fig. 2.7b in uscita si ha una perfetta replica del segnale in ingresso, lo scotto da pagare è ovviamente relativo all'efficienza. Infatti il massimo rendimento teorico è del 50%. Quest'ultimo valore è facilmente ricavabile considerando la potenza massima in uscita e la potenza assorbita.

$$P_{O,max} = \frac{1}{2} \frac{V_{DS,break} - V_{DS,knee}}{2} \frac{I_{DSS}}{2} \quad (2.15)$$

$$P_{DC,max} = \frac{V_{DS,break} - V_{DS,knee}}{2} \frac{I_{DSS}}{2} \quad (2.16)$$

Il cui rapporto è uguale ad $1/2$, il che si traduce in un'efficienza del 50%. Questo risultato è imputabile soprattutto al fatto che il transistor è acceso anche quando nessun segnale è applicato. Oltre ad essere sconveniente in termini di economia energetica è necessario anche far fronte, in presenza di una così elevata dissipazione, al calore che il dispositivo attivo dovrà essere in grado di dissipare.

Classe B

Nel caso in cui si opti per un maggior risparmio in termini di potenza assorbita, è necessario traslare il punto di lavoro verso il basso. Così facendo, il dispositivo non sarà più acceso durante tutto il periodo del segnale v_{gs} . Dunque, tanto più piccolo sarà l'angolo di conduzione tanto più alto sarà il rendimento. Nel caso in cui la corrente di uscita si annulli per metà del periodo si parla di classe B, ciò avviene perché la tensione di polarizzazione posta sul gate V_{GG} è al di sotto della tensione di soglia per metà del tempo e al di sopra per l'altra metà, e questo è

possibile solo se V_{GG} ha lo stesso valore della tensione di soglia stessa. La fig. 2.8

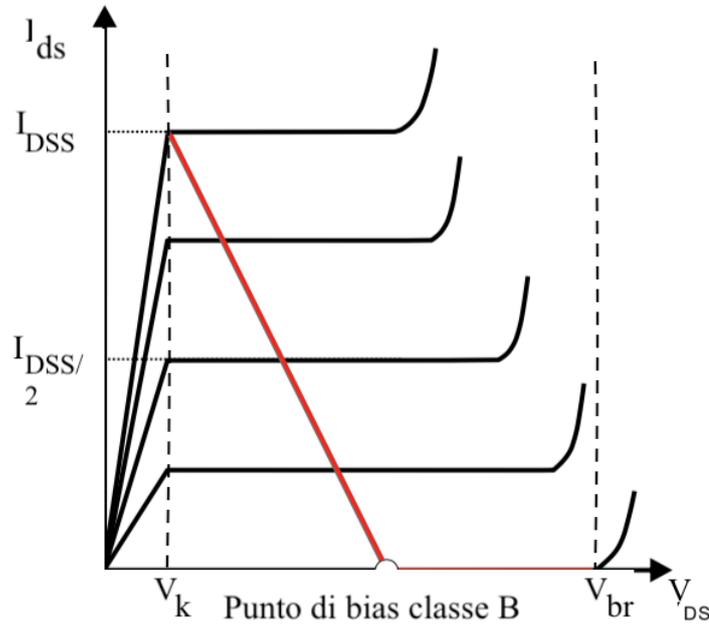


Figura 2.8: Caratteristica di uscita con retta di carico

evidenzia che anche in questo caso il valore della tensione di polarizzazione V_{DD} è stato scelto in modo da massimizzare l'escursione della tensione di uscita. La resistenza ottimale coincide con quella della classe A

$$R_{opt} = \frac{V_{DS,break} - V_{DS,knee}}{I_{DSS}} \quad (2.17)$$

Nel caso pratico essendo $V_{DS,knee}$ può essere trascurata essendo molto minore di $V_{DS,break}$, semplificando così l'equazione che diventa

$$R_{opt} = \frac{V_{DS,break}}{I_{DSS}} \quad (2.18)$$

Al contrario, la differenza sostanziale con la classe A risiede nella generazione di armoniche, le quali degradano significativamente la linearità e necessitano di essere filtrate da un filtro di tipo passa banda centrato sulla frequenza fondamentale.

Non essendo dunque uno stadio lineare, l'uscita non sarà più una riproduzione fedele della sinusoide in ingresso, e per il calcolo teorico della potenza di uscita si ricorre alla serie Fourier estraendo il valore della corrente di alimentazione e di uscita.

$$i_{ds} \simeq \frac{I_{DSS}}{\pi} + \frac{I_{DSS}}{2} \sin \omega t + \dots \quad (2.19)$$

E' possibile ricavare i suddetti valori troncando al primo ordine la serie, infatti i primi due termini dell'eq. 2.19 rappresentano rispettivamente la continua e la fondamentale. Procedendo con il calcolo della potenza si ha per la DC

$$P_{DC} = \frac{V_{DS,break}}{2} \frac{I_{DSS}}{\pi} \quad (2.20)$$

e per la potenza di uscita alla fondamentale

$$P_{RF} = \frac{1}{2} \frac{V_{DS,break}}{2} \frac{I_{DSS}}{2} \quad (2.21)$$

L'efficienza è facilmente ricavabile ed è pari a $\pi/4$ ovvero circa il 78%. Come previsto. si è avuto un aumento dell'efficienza rispetto alla classe A. In questo caso, con questo tipo di polarizzazione è il guadagno che viene penalizzato, infatti, ragionando sul fatto che la tensione V_{GG} è pari a quella di soglia v_t a differenza della classe A dove V_{GG} è pari a $v_t/2$ sarà necessario il doppio della tensione d'ingresso della classe A, il che si traduce in un decremento del guadagno operativo di 6 dB da cui è possibile affermare che

$$G_{op,B} = G_{op,A} - 6dB \quad (2.22)$$

Inoltre, data la presenza di armoniche sull'uscita, è necessario filtrare la componente fondamentale con un filtro di tipo passabanda centrato alla frequenza desiderata. Il problema in questione è che per quanto possa essere selettivo il filtro, la seconda armonica non sarà mai perfettamente filtrata, dato che questo implicherebbe che il filtro sia un perfetto cortocircuito per tutte le armoniche.

Class AB, C

La classe AB è un punto di incontro tra la classe A e la B, questa non ha un valore di corrente fissato ma può variare tra $V_{GG}=v_t$ e $V_{GG}=v_t/2$ in modo da privilegiare l'efficienza nel primo o il guadagno e la linearità nel secondo. Questo stesso fenomeno può descritto anche attraverso l'angolo di conduzione η_c

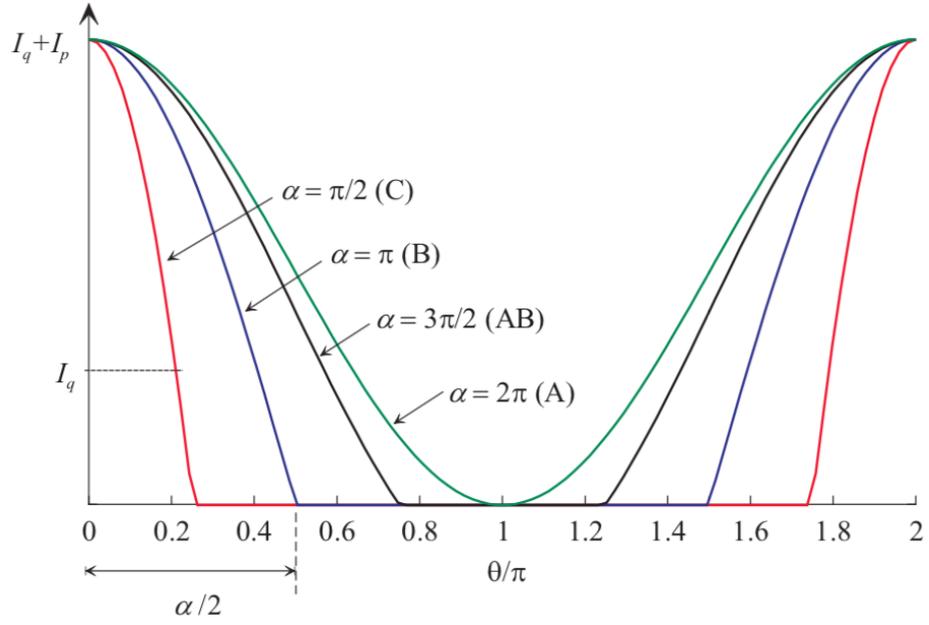


Figura 2.9: Angolo di conduzione delle classi A, B, AB, C.

In fig. 2.9 si nota come vari l'andamento della corrente e quindi α seconda della classe in questione. In particolare l'angolo di conduzione della classe AB è compreso tra 360° e 180° . Nella classe C invece α è inferiore a 180° , il che significa che la corrente circola al massimo per metà periodo, ovvero che la v_{gs} è inferiore alla tensione di soglia. Diretta conseguenza, come detto in precedenza, è l'aumento dell'efficienza fino ad un teorico 100% e una considerevole distorsione del segnale in uscita. Quest'ultima infatti è proporzionale alla diminuzione dell'angolo di conduzione come si può notare in fig. 2.10

La tensione di polarizzazione V_{DD} anche in questo caso è scelta al centro della zona lineare per massimizzare l'escursione. Si può quindi calcolare la potenza in uscita e quella assorbita.

$$P_{DC} = \frac{V_{DS,break}}{2} I_0 \quad (2.23)$$

$$P_{RF} = \frac{1}{2} \frac{V_{DS,break}}{2} I_1 \quad (2.24)$$

Nell'eq. 2.23 e eq. 2.24 è stato utilizzato il valore medio della corrente I_0 e il valore della fondamentale I_1 estratti dallo sviluppo in serie di Fourier dell'espressione della corrente.

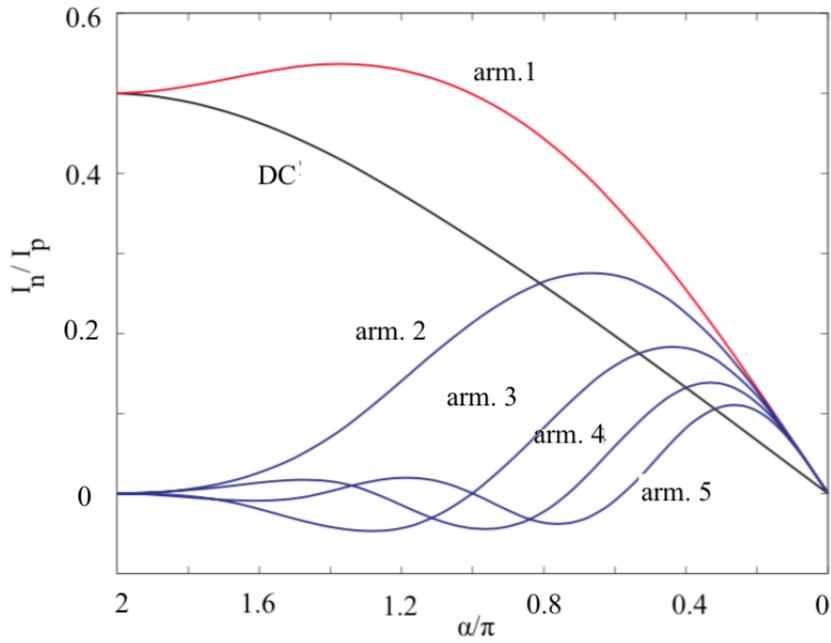


Figura 2.10: Sull'asse delle ascisse l'angolo di conduzione e su quello delle ordinate l'intensità delle armoniche

$$I_0 = \frac{2 \sin \frac{\alpha}{2} - \alpha \cos \frac{\alpha}{2}}{1 - \cos \frac{\alpha}{2}} \frac{I_{DSS}}{2\pi} \quad (2.25)$$

$$I_1 = \frac{\alpha - \sin \alpha}{1 - \cos \frac{\alpha}{2}} \frac{I_{DSS}}{2\pi} \quad (2.26)$$

L'efficienza a questo punto è facilmente ricavabile ed è pari a:

$$\eta = \frac{V_{DS,break}}{V_{DS,break}} \frac{I_1}{2I_0} = \frac{1}{2} \frac{\alpha - \sin \alpha}{2 \sin \frac{\alpha}{2} - \alpha \cos \frac{\alpha}{2}} \quad (2.27)$$

L'efficienza è dunque funzione dell'angolo di conduzione [1] α , è utile guardare il grafico in fig. 2.11 che mostra la dipendenza di η da α

Anche il guadagno può essere espresso in funzione dell'angolo di conduzione

$$G_t(\alpha) = G_A \frac{(\alpha - \sin \alpha) - (1 - \cos \frac{\alpha}{2})}{4\pi} \quad (2.28)$$

dove G_A è il guadagno della classe A, in particolare confrontando fig. 2.10 e fig. 2.12 è possibile apprezzare il trade-off tra efficienza e guadagno, ma anche che a sua volta se il guadagno è troppo basso anche l'efficienza tenderà a diminuire.

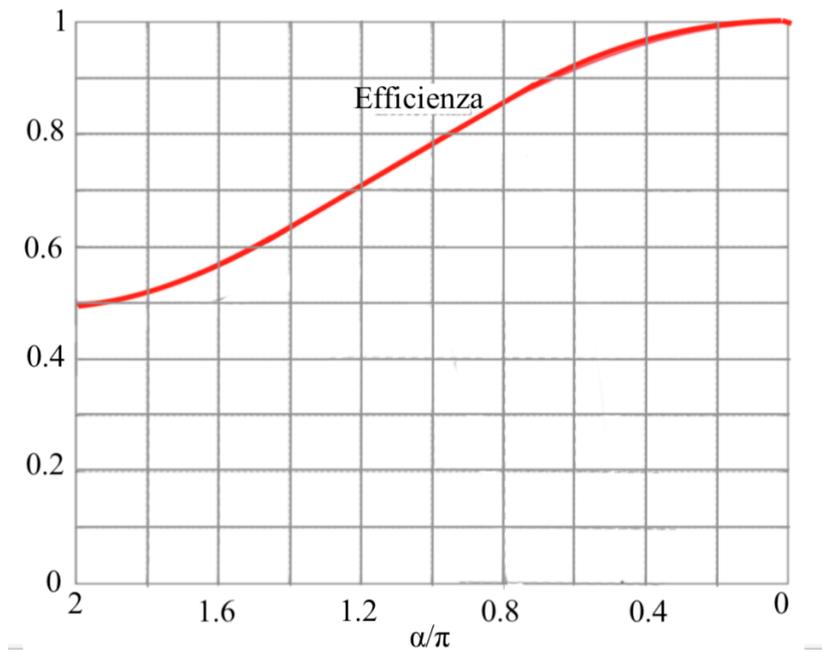


Figura 2.11: Andamento dell'efficienza in funzione dell'angolo di conduzione.

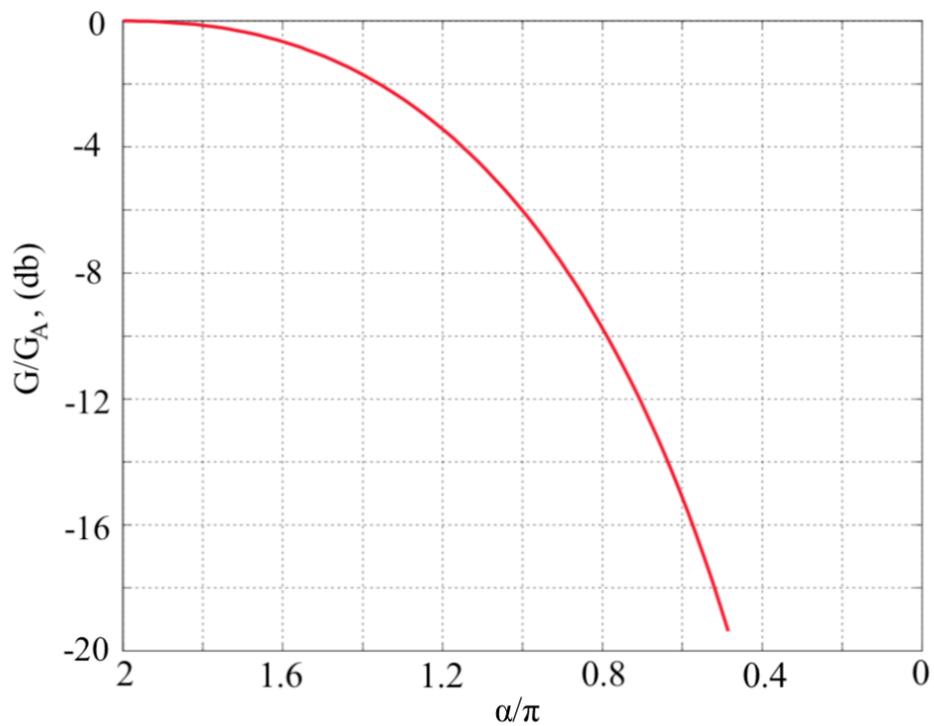


Figura 2.12: Andamento del guadagno in funzione dell'angolo di conduzione.

2.2.2 Classi ad alta efficienza

Fino ad ora è stato possibile constatare che si sono adottate diverse soluzioni per migliorare l'efficienza, non trascurando però la degradazione del segnale di

uscita. Negli amplificatori di potenza ad alta efficienza, switching PA e harmonic PA, invece la distorsione e quindi la generazione delle armoniche viene sfruttata a vantaggio dello scopo. In nessuna delle due però viene risolto il problema legato al Back-Off, infatti si raggiungono efficienze elevate solo in corrispondenza della massima potenza d'uscita.

Switching PA

Le classi che appartengono a questa categoria sono la D e la E [1], in entrambe il dispositivo attivo viene utilizzato come interruttore binario. Saranno, dunque, o accesi o spenti, idealmente nel primo caso si avrà corrente nulla e tensione massima, viceversa nel secondo caso corrente massima e tensione azzerata. In questo, modo in corrispondenza di ogni commutazione si avrà che il prodotto tra tensione e corrente è nullo, quindi una potenza pari zero. Nella realtà, però, questo non è possibile poiché le transizioni della corrente e dalla tensione dal valore nullo a quello massimo non sono istantanee. **Classe D**

La classe D viene utilizzata prevalentemente per segnali con una larghezza di banda molto inferiore a quella di commutazione, quindi è adatta principalmente per segnali AM.

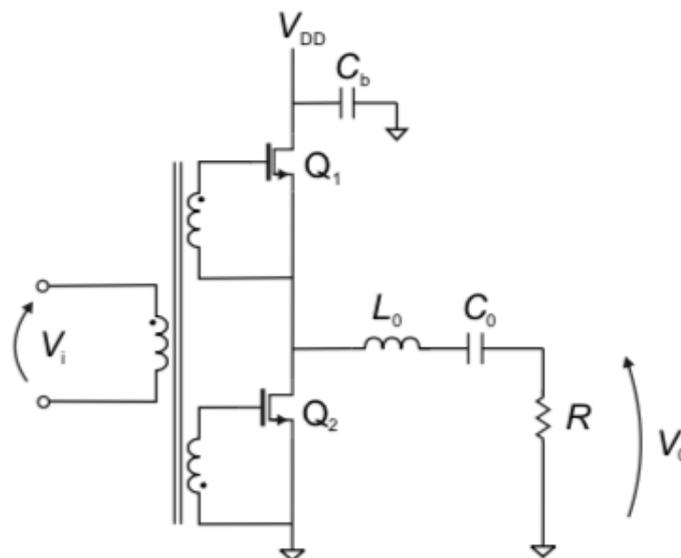


Figura 2.13: Schema della Classe D

Per lavorare con così alte efficienze, il punto di lavoro non è scelto nella regione attiva, al contrario delle classi lineari dove il comportamento è simile a quello di un generatore di corrente, ma è scelto in modo da ottenere una caratteristica simile a quella di un interruttore.

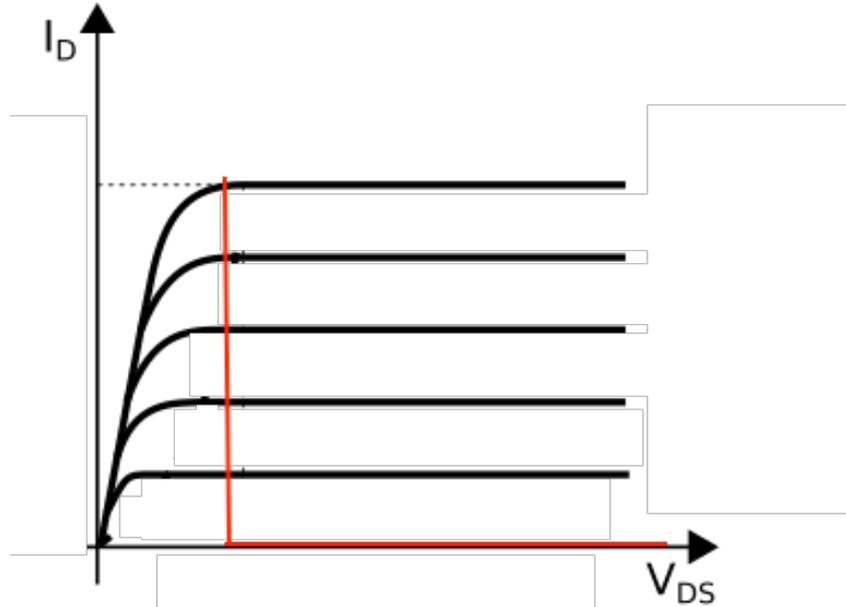


Figura 2.14: Punto di lavoro della classe D.

Il segnale di ingresso è un Pulse Width Modulated (PWM)[4], la sua corretta generazione è di fondamentale importanza per il raggiungimento delle prestazioni desiderate. La rete di uscita ricopre un ruolo altrettanto significativo, viene progettata in modo da risultare un cortocircuito alla frequenza fondamentale e un circuito aperto per le armoniche pari e dispari. In questo modo la tensione e la corrente di uscita saranno rispettivamente

$$v_o(\theta) = \frac{2V_{DD}}{\pi} \sin \theta \quad (2.29)$$

$$i_o(\theta) = \frac{2V_{DD}}{\pi R} \sin \theta \quad (2.30)$$

La potenza RF in uscita sarà quindi

$$P_{RF} = \frac{V_{DD}^2}{R} \frac{2}{\pi^2} \quad (2.31)$$

quella DC invece

$$P_{DC} = \frac{2V_{DD}^2}{\pi^2 R} \quad (2.32)$$

e di conseguenza l'efficienza teorica raggiungerà il 100% , teorica perché nel caso reale è impossibile che la caduta di tensione sul dispositivo attivo sia nulla nella regione attiva, in quanto è presente intrinsecamente una resistenza detta R_{ON} .

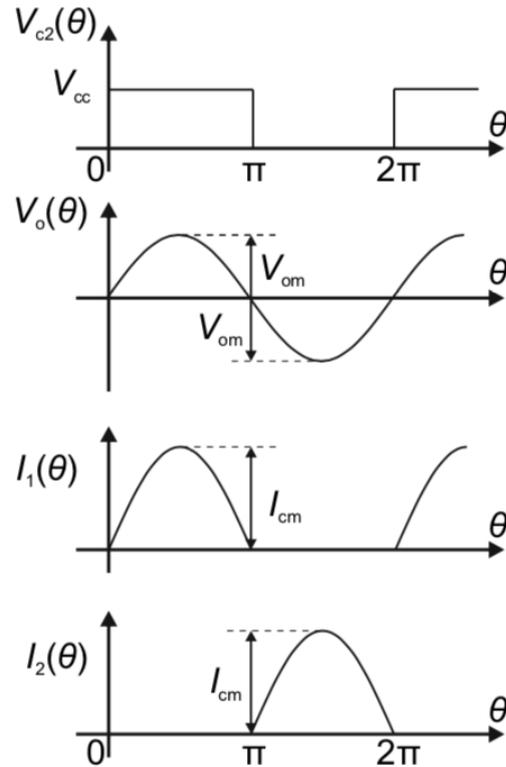


Figura 2.15: Forme d'onda relative alla classe D

Classe E

L'utilizzo della classe E è proiettato verso le Very High Frequency (VHF), dove ha dimostrato di avere un'efficienza massima del 96%. Il dispositivo attivo in questione è un MOSFET che funge da interruttore, in particolare affinché il suo funzionamento sia ottimizzato, devono essere rispettate alcune condizioni di funzionamento:

- La tensione di uscita V_{DS} sia massima quando la corrente che scorre nel circuito di uscita è nulla, caso OFF
- La corrente di uscita I_{DS} sia massima quando la tensione ai capi del dispositivo V_{DS} è nulla, caso ON

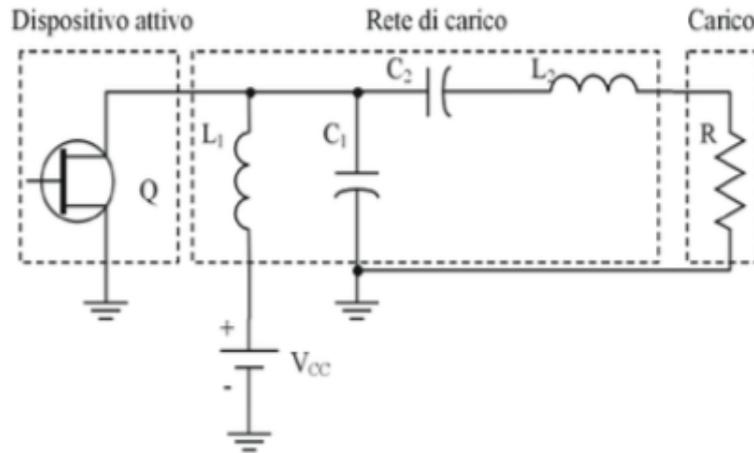


Figura 2.16: Schema della classe E

- Il tempo di transizione dallo stato OFF allo stato ON sia il più piccolo possibile.
- La transizione della tensione di uscita dal valore nullo a quello massimo sia ritardata in modo da aspettare che la corrente si sia annullata.
- La corrente sia nulla prima di avere la tensione di uscita al suo valore massimo

Nel caso in cui le condizioni di cui sopra vengano rispettate si ottengono le forme d'onda riportate in fig. 2.17

Le applicazioni della classe E in VHF sono limitate dal comportamento del dispositivo attivo da interruttore, infatti tanto più si sale in frequenza tanto più sarà improbabile che il comportamento da interruttore sia ideale, in particolare quello che varia significativamente è il tempo di transizione dallo stato ON a quello OFF, questo è un parametro intrinseco della tecnologia adottata e impedisce che il range di applicazioni superi pochi GHz.

Harmonic Amplifiers

A differenza delle classi lineari, in cui si cercava di rendere la classe il più lineare possibile e quindi di evitare o ridurre la generazioni di armoniche, in questo tipo di classi le armoniche vengono sfruttate. In particolare, si adottano delle

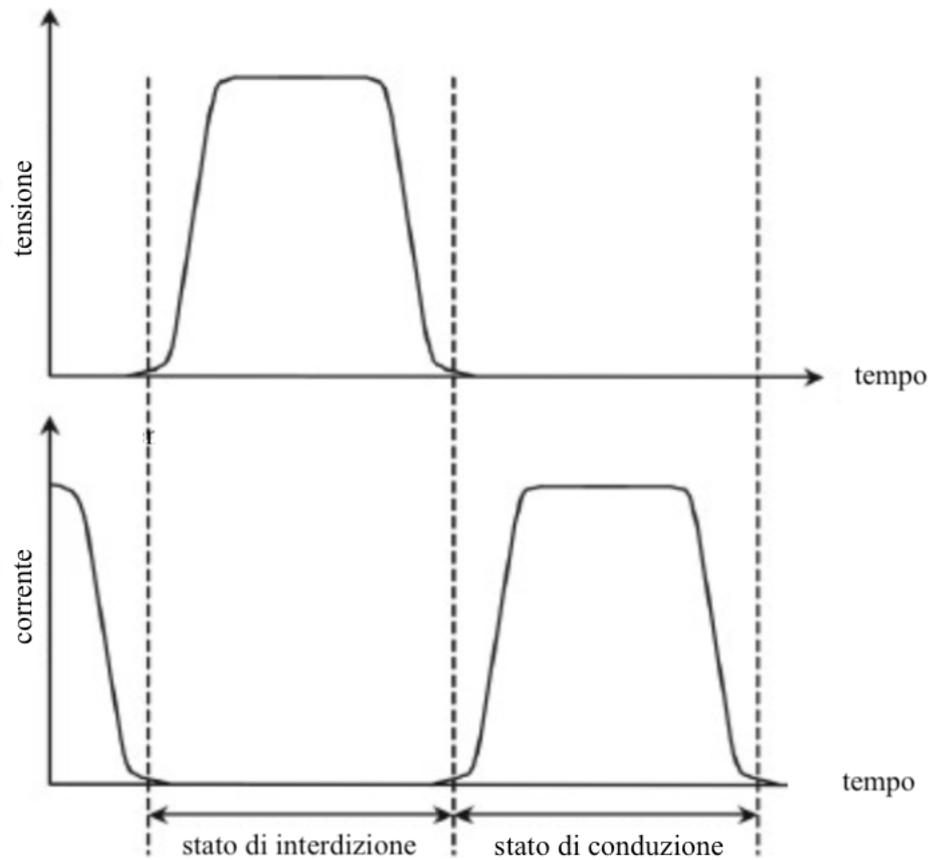


Figura 2.17: Andamento della tensione di uscita e della corrente di uscita nella classe E

particolare tecniche per mantenere le prime tre armoniche dispari sull'uscita del dispositivo, in questo modo si va a squadrare la v_{ds} riducendo la sovrapposizione tra corrente e tensione di uscita ottimizzando l'efficienza.

Classe F La classe F viene impiegata maggiormente per la realizzazione di amplificatori ad alte frequenze, i segnali in ingresso sono come quelli della classe B, al contrario come si può notare in fig. 2.18 la principale differenza a livello di architettura è la presenza di più risonatori [5], infatti è proprio su questi che si basa il principio di funzionamento della classe F.

Il carico è quindi formato da un parte resistiva e una reattiva, quella reattiva in questo caso non ha solo il compito di filtrare le armoniche, garantendo che nella parte resistiva sia presente solo la fondamentale, ma anche quello di fare in modo che le armoniche dispari della tensione restino sull'uscita del dispositivo in modo

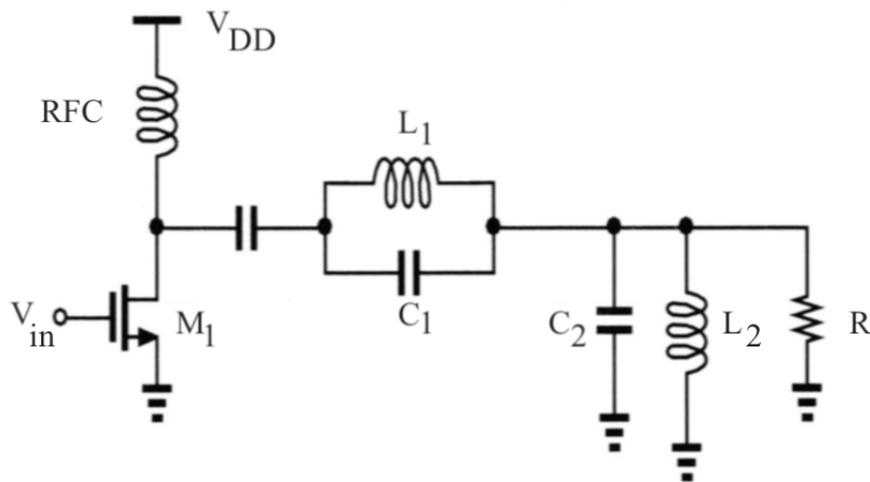


Figura 2.18: Schema della classe F

da squadrare il segnale. Le armoniche dispari non devono quindi avere un percorso conduttivo verso massa e questo è possibile solo in presenza di un circuito aperto, le armoniche pari invece devono essere filtrate quindi devono essere portate verso la massa attraverso un cortocircuito. Ciò è possibile attraverso i due circuiti LC, dove L_1C_1 blocca la terza armonica e L_2L_2 invece porta a massa la seconda.

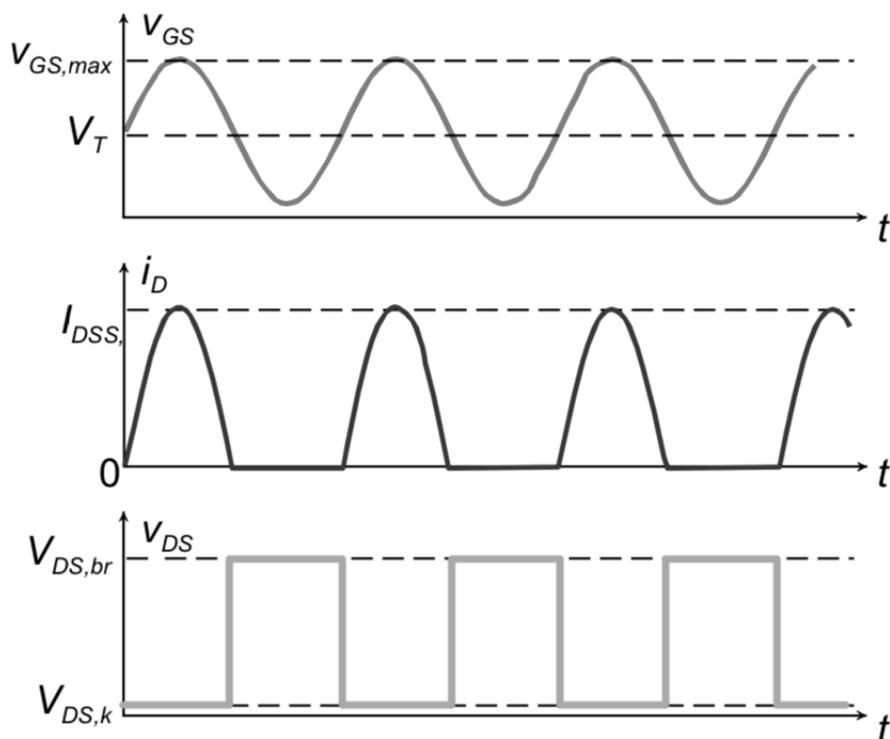


Figura 2.19: Forme d'onda della classe F

Capitolo 3

Envelope Tracking Power Amplifier

3.1 Architetture ad alta efficienza

Come detto in precedenza, al giorno d'oggi si hanno elevate velocità di trasmissione dei dati, infatti nei trasmettitori RF usati in ambito wireless vengono utilizzate modulazioni complesse che hanno elevati PAPR [6], come WCDMA, QPSK, OFDM.

Envelope	Bandwidth[MHz]	Vpk[V]	Vavg[V]	PAR[dB]
LTE-12RB	2.4	18	10.6	5
WCDMA	3.5	18	10	6
LTE-100RB	20	18	10.6	5
LTE-A	20	18	12.5	7
OFDM	20	22	13.2	4.4
QPSK	20	22	14.9	3.7

Tabella 3.1: Esempi di segnali con differenti valori di PAPR

Questo si traduce in delle stringenti richieste progettuali sulla linearità e sul-

l'efficienza, infatti l'efficienza dell'Amplificatore di potenza dipende strettamente dal tipo di segnale in ingresso. Segnali con un alto PAPR introducono anche un altro tipo di problematica, infatti essendo la potenza dissipata pari all'area compresa tra l'alimentazione e il segnale RF, in presenza di potenze basse si può notare in fig. 3.1 l'elevata quantità di potenza dissipata. Diverse architetture

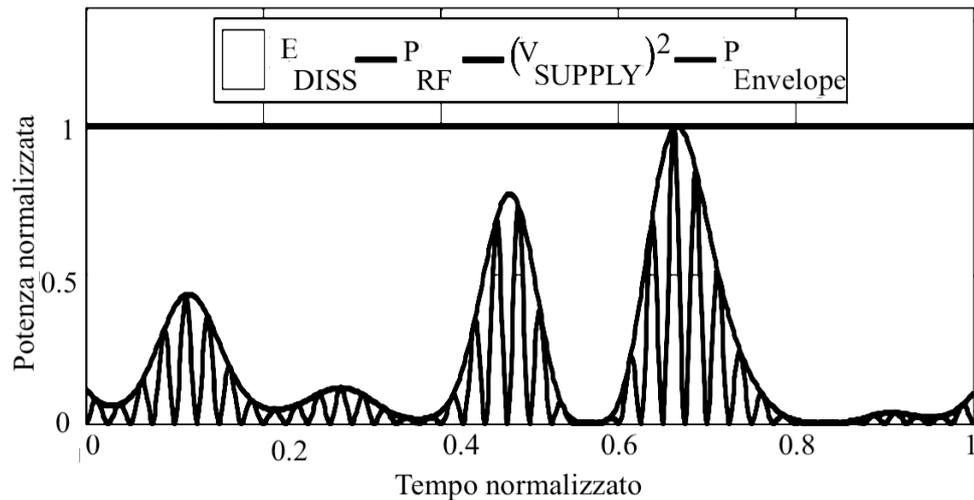


Figura 3.1: Alimentazione costante a confronto con l'involucro in ingresso

sono state progettate per garantire un buon compromesso tra i due parametri.

L'efficienza massima è misurata in corrispondenza del valore di picco della potenza di uscita, e invece in presenza di segnali di cui sopra, il PA lavora per la maggior parte del tempo con basso valore della potenza di uscita.

Studi hanno stabilito che l'efficienza del PA dipende principalmente dalla sua tensione di alimentazione [7], dunque risulta conveniente, come riportato in 3.4 variare dinamicamente quest'ultima in funzione della potenza di uscita.

Nel caso dell'esempio di fig. 3.4 il miglioramento dell'efficienza nel caso dell'alimentazione variabile rispetto al caso dell'alimentazione fissa è del 17%

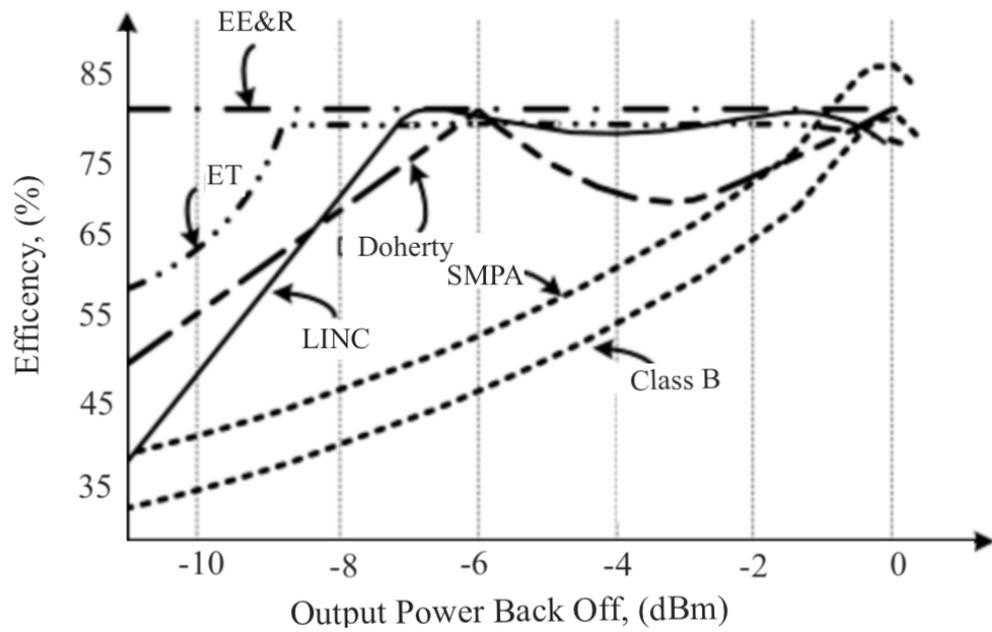


Figura 3.2: Andamento dell'efficienza rispetto alla variazione della potenza di uscita per i diversi tipi di architettura.

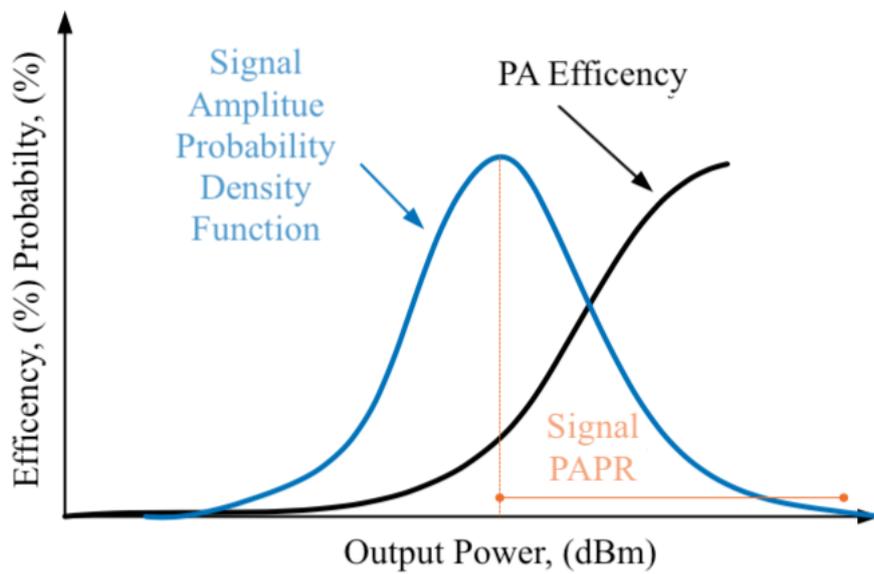


Figura 3.3: Funzione di probabilità dell'efficienza di un PA in presenza di un segnale con elevato PAPR

3.1.1 Amplificatore di Potenza Doherty

L'amplificatore Doherty si basa sul concetto di modulazione del carico per incrementare la variazione della tensione di uscita durante il Back-Off, la più semplice

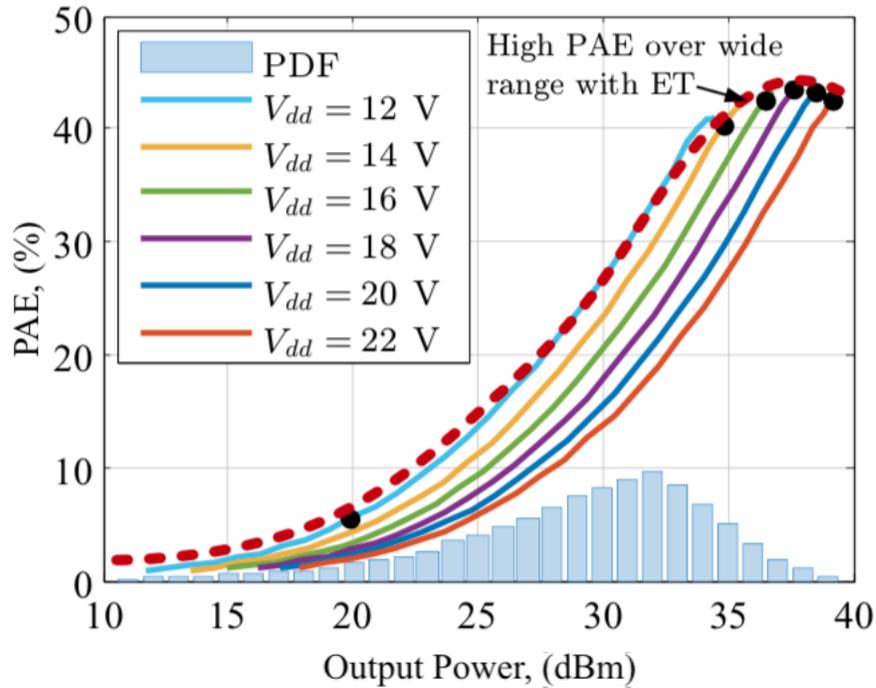


Figura 3.4: Power Added Efficiency per diversi valori di alimentazione

configurazione è riportata in 3.5 e prevede l'utilizzo di due amplificatori uno principale detto *Main* e uno secondario detto *Peak* o *Auxiliar*. Il main è polarizzato generalmente in classe AB, invece il peak in classe C, sono connessi in parallelo ed entrambi conducono la corrente nel nodo di uscita attraverso un trasformatore a $\lambda/4$. Per potenze di ingresso basse, ovvero nella regione di Back-Off, il main lavora con una grande impedenza di uscita $2R_{opt}$, al contrario via via che la potenza in ingresso aumenta, il peak amplifier inizia a condurre andando a ridurre l'impedenza vista dal main al valore R_{opt} , permettendo di avere una buona linearità ma allo stesso tempo un'ottima efficienza. Affinché avvenga la giusta modulazione del carico sono necessari degli sdoppiatori dell'input e delle linee di ritardo di fase. La massima efficienza è raggiunta alla saturazione del main e in corrispondenza di 6 dB OBO [8], prima di questo punto solo il main è attivo.

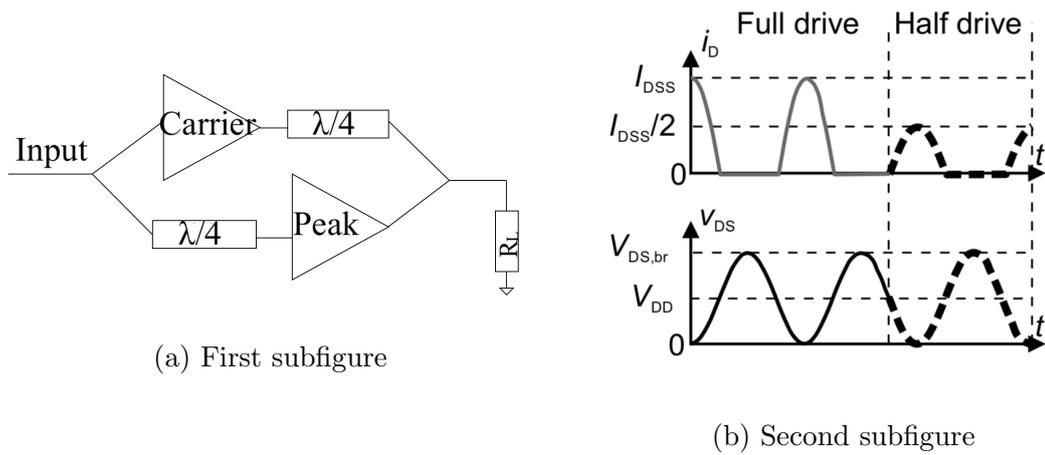


Figura 3.5: (a) Forme d'onda dello stadio Doherty al massimo della potenza d'ingresso $P_{O,SAT}$ e ad $P_{O,SAT}/2$, (b) Amplificatore Doherty

3.1.2 LINC

Altra possibile architettura è l'amplificazione lineare con elementi non lineari o Linear Amplification with Non-Linear Component (LINC) [9].

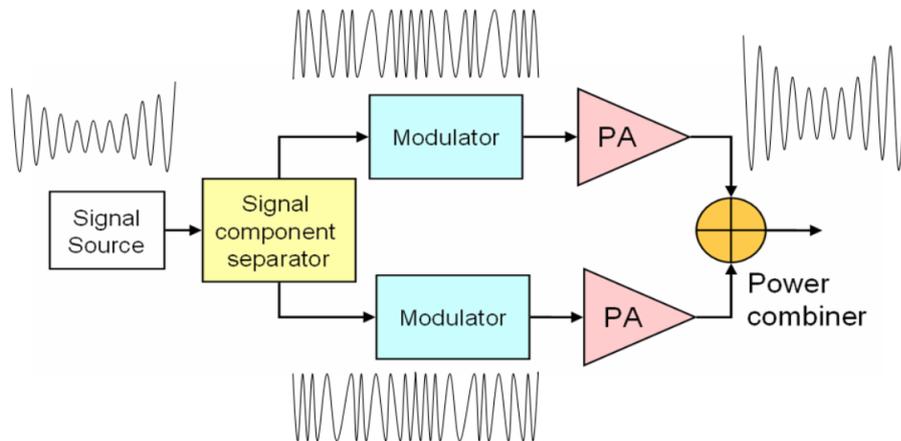


Figura 3.6: Schema di un LINC

In questo caso si utilizza la combinazione di due amplificatori in modalità switching. Il componente comparatore di segnale o Signal Comparator [9], mostrato in fig. 3.6, al fine di garantire un'elevata efficienza, rende costante l'involuppo in ingresso così che i due amplificatori possano lavorare con un segnale di pilotaggio ad involuppo costante. Questa tecnica ha mostrato efficienze intorno al 50%.

3.1.3 EER

Envelope Elimination and Restoration (ERR) [10] è una tecnica proposta nel 1952 da Kahn, impiega l'utilizzo di un modulatore di inviluppo o Supply Modulator (SM), ovvero di uno switching amplifier appartenente alla classe E o alla F e di un inviluppo costante che contiene solo l'informazione della fase.

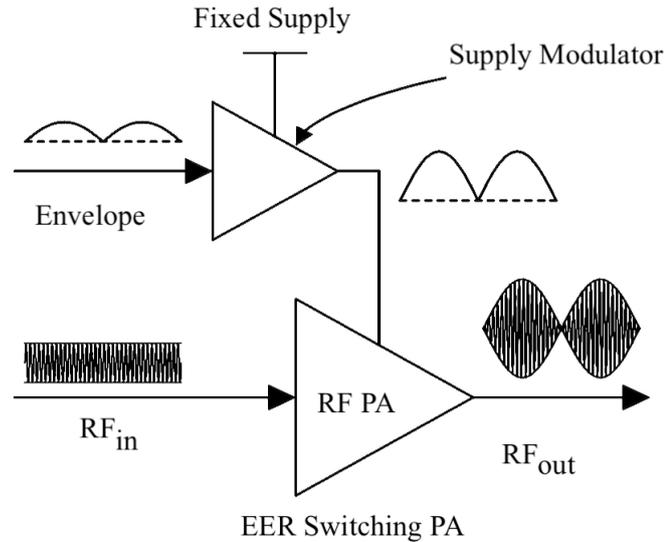


Figura 3.7: Schema di un EER

Il segnale in ingresso in 3.7 viene splittato sul primo e sul secondo ramo sui quali si ottiene rispettivamente l'inviluppo e il segnale di sub-carrier. Quest'ultimo è stato filtrato e clipperato ma contiene ancora l'informazione sulla fase, sarà poi riconvertito alle radio-frequenze e dato in ingresso allo switching PA.

3.2 Envelope Tracking PA

Anche questa tecnica è utilizzata per garantire un'alta efficienza lavorando sia per livelli di picco di potenza che per livelli di potenza bassa sempre vicino alla regione di saturazione, è ideale per PA multimodo e multibanda. L'inviluppo nei sistemi ET non è direttamente instradato sul drain del PA ma viene prima modificato per ottenere le prestazioni migliori. Con tale architettura oltre ad un avere un miglioramento dell'efficienza, si ha anche una conseguente diminuzione della

dissipazione di potenza, infatti basti confrontare come quest'ultima sia differente dal caso in cui non fosse adottata nessuna architettura ad alta efficienza 3.1 e il caso di un architettura ETPA fig. 3.8.

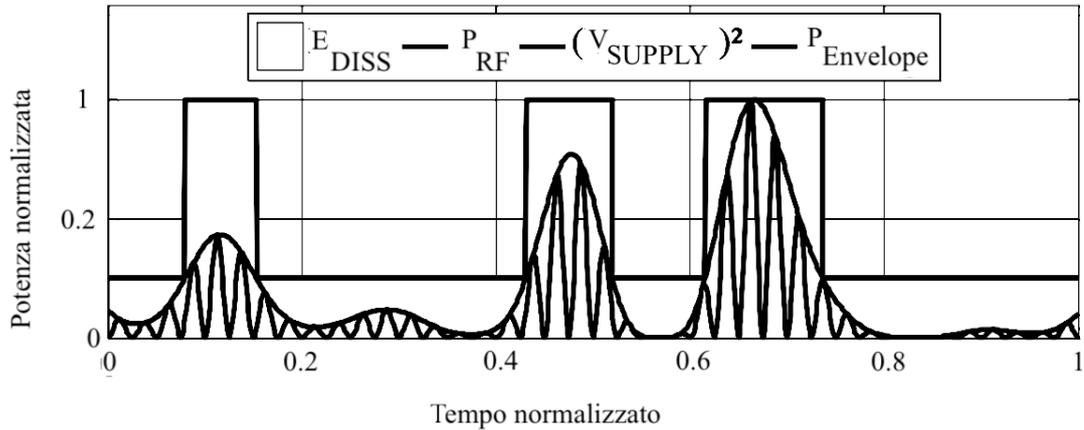


Figura 3.8: Dissipazione di potenza in presenza di un architettura ETPA

La principale differenza con la tecnica EER consiste nel fatto che l'involuppo in questo caso non viene limitato in ampiezza e quindi contiene le informazioni oltre che sulla fase anche sull'ampiezza, il che facilita la sua realizzazione e la sincronicit  del sistema.

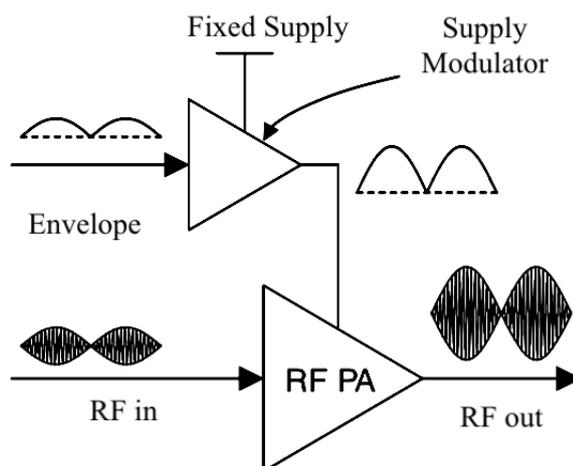


Figura 3.9: Schema di un Envelope Tracking

La 3.1, chiamata funzione di rimozione o detraining function [11], permette di adattare l'involuppo d'ingresso ad una tensione tale da evitare che il PA subisca una brusca riduzione di guadagno in particolari condizioni e limita le componenti ad altra frequenza del segnale. Per dare un'idea di quanto appena detto gli involuppi RF dei segnali OFDM e QPSK sono riportati in ??, mentre in ?? sono riportati i segnali dopo l'ottimizzazione. Si noti infatti, una frequenza di transizione più ripida.

$$V_{env}(t) = V_{max}(x_{in}(t) + b^{-\frac{x_{in}(t)}{b}}) \quad (3.1)$$

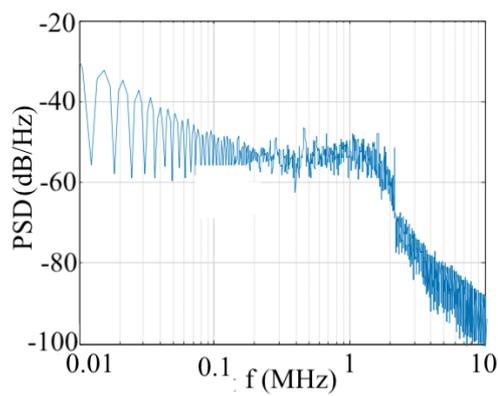
L'alimentazione del PA viene modulata da un amplificatore con elevata efficienza a banda larga, che viene detto amplificatore d'involuppo o Envelope Amplifier (EA) [3], in modo da mantenere il punto di lavoro del PA nella regione di saturazione per tutte le ampiezze dell'involuppo, ottenendo così un'efficienza totale maggiore. Al fine di modulare correttamente la DC non è necessario il solo EA ma una serie di elementi in grado di introdurre dei ritardi sia sul percorso del segnale RF che su quello dell'involuppo stesso, garantendo quindi un sincronismo tra i due segnali; modellare il segnale di involuppo, che spesso non è intrinsecamente adatto a modulare la DC, per ottimizzare le performance di linearità ed efficienza del PA. Tali funzioni vengono svolte rispettivamente dal Delay Balancing e dall'Envelope Shaping [3].

3.2.1 Efficienza dell'architettura Envelope Tracking

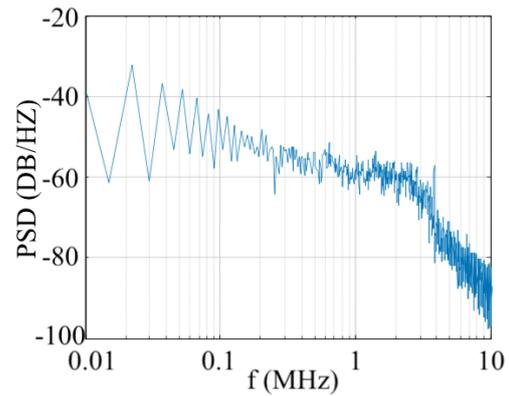
L'efficienza totale η_{ET} , come detto, dipende dall'efficienza dell'Envelope Amplifier η_{EA} e dall'efficienza del PA η_{PA} .

$$\eta_{ET} = \eta_{EA}\eta_{PA} \quad (3.2)$$

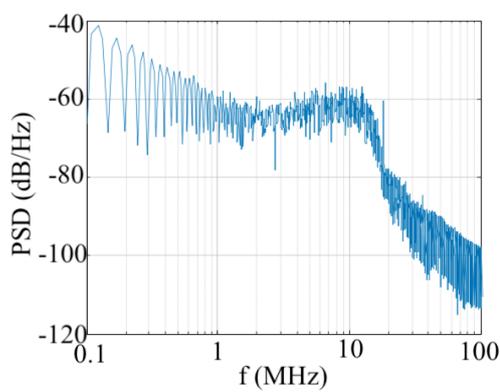
Considerando un PA classe B si può utilizzare come valore di efficienza massima $\pi/4$, bisogna però tenere conto che nel caso di bias costante l'efficienza varia significativamente al variare della potenza di uscita, cosa che non è altrettanto vera nel caso di sistemi ET dove c'è un notevole miglioramento dell'efficienza



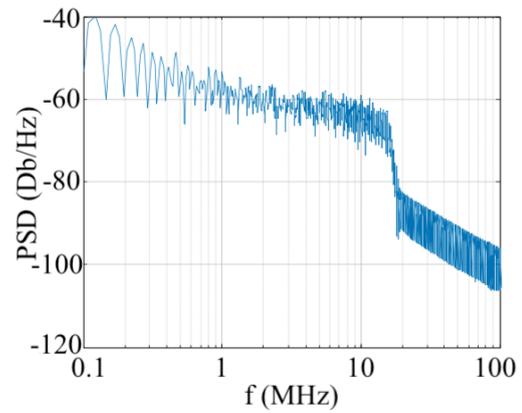
(a) First subfigure



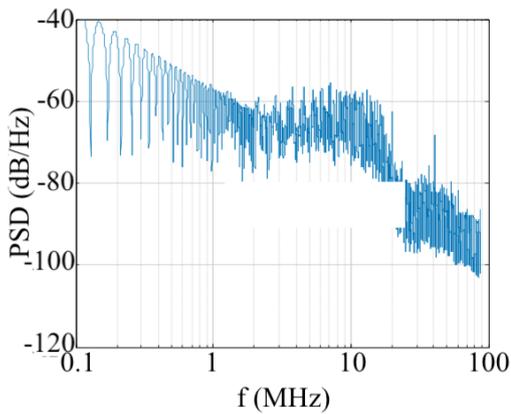
(b) Second subfigure



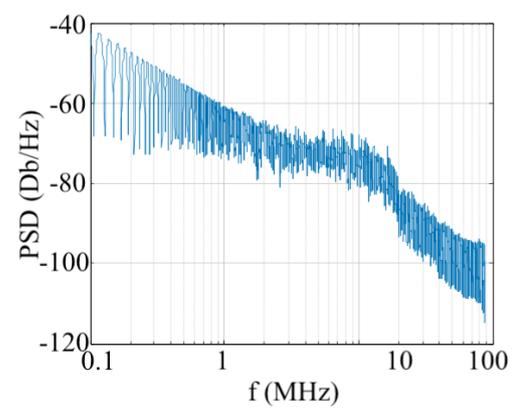
(c) Third subfigure



(d) Fourth subfigure



(e) Fifth subfigure



(f) Sixth subfigure

Figura 3.10: Segnali d'involuppo: (a) LTE-12RB; (b) WCDMA; (c) LTE-100RB; (d) LTE-A; (e) OFDM; and (f) QPSK.

nella regione di Back-Off come si può notare in fig. 3.12. L'eq. 3.2 può quindi essere riscritta come segue

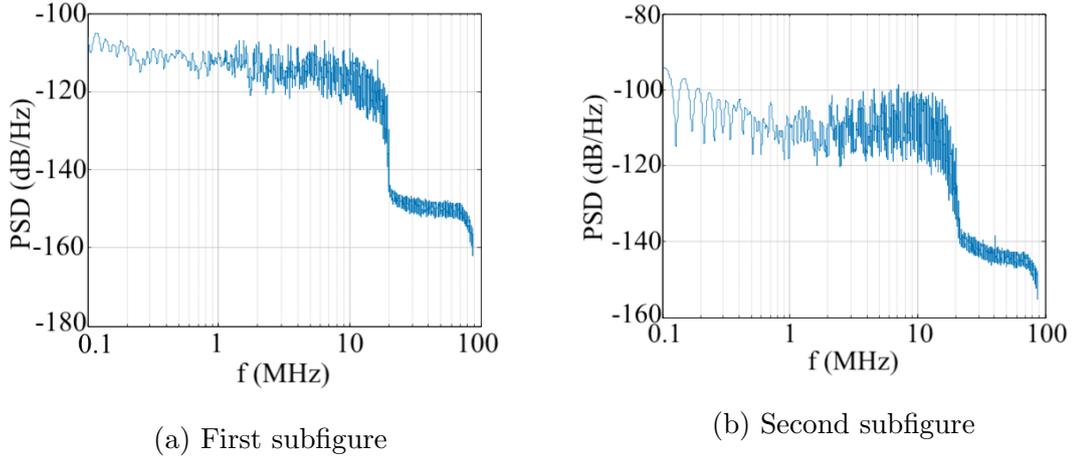


Figura 3.11: Involuppo RF dei segnali (a) OFDM and (b) QPSK.

$$\eta_{ET} = \frac{P_{RF}}{P_{DC}} = \frac{V_{DD} - V_{min}}{V_{DD}} \frac{\pi}{4} \quad (3.3)$$

dove

$$P_{RF}(f_0) = \frac{V_{OUT}(f_0)}{I_{OUT}(f_0)} I_{OUT}(f_0) = \frac{I_{RF}}{2} V_{OUT}(f_0) = \frac{I_{RF}}{2} R_L \quad (3.4)$$

dove $P_{RF}(f_0)$ è la potenza di uscita alla fondamentale, $V_{OUT}(f_0)$ è la tensione di uscita alla fondamentale, $I_{OUT}(f_0)$, I_{RF} è la corrente dinamica e V_{min} è la minima tensione di swing del transistor RF. Quindi nel caso ideale l'efficienza degrada solamente a seguito di un aumento di V_{min} .

3.3 Envelope Amplifier

All'interno delle architetture Envelope Tracking Power Amplifier ad essere di sostanziale importanza è l'Envelope Amplifier o SM(SM), infatti, è proprio da quest'ultimo che dipende il trade-off tra l'efficienza e la banda dell'intero sistema. Le principali tipologie di SM che sono state sviluppate sono la Linear Power Amplifier (LPA) [12] e la Switch Mode Power Supplies (SMPS) [12], la prima categoria impiega appunto elementi lineari, che permettono di gestire bande elevate, nel ordine delle decine di MHz, a scapito di una bassa efficienza. Al contrario la seconda categoria fig. 3.16 impiega power switching, questi garantiscono un'elevata

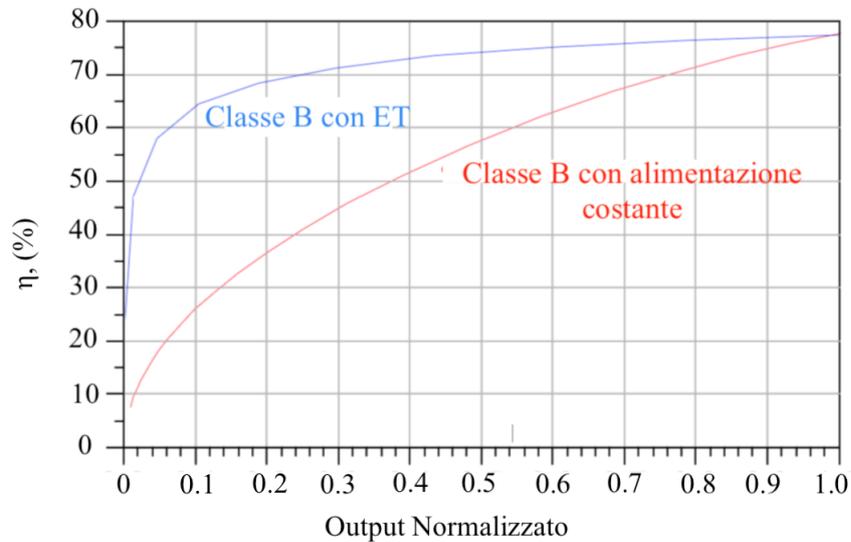


Figura 3.12: Andamento dell'efficienza di un PA classe B con alimentazione costante e con sistema ET

efficienza ma, impediscono una larga banda di utilizzo a causa delle limitazioni legate frequenza di swtching.

3.3.1 Linear Regulator EA

I Linear Regulator [13] sono stati e sono attualmente ampiamente utilizzati in molte applicazioni elettroniche, questi utilizzano un transistor controllato da una retroazione negativa al fine di produrre una certa tensione di uscita che rimanga fissata al variare dell'impedenza di uscita. In fig. 3.13 si possono distinguere i principali blocchi costituenti di un LR.

- L'Output driver transistor funge da resistenza variabile, infatti nei LR l'uscita viene mantenuta costante regolando la resistenza di uscita attraverso una resistenza in retroazione, un generatore unitario di riferimento e un error amplifier.
- Il Resistore di retroazione è chiamato così per il suo compito di dividere la tensione in ingresso su due resistenze e riportarla in ingresso ad un error amplifier, la tensione che una volta divisa viene chiamata voltage feedback

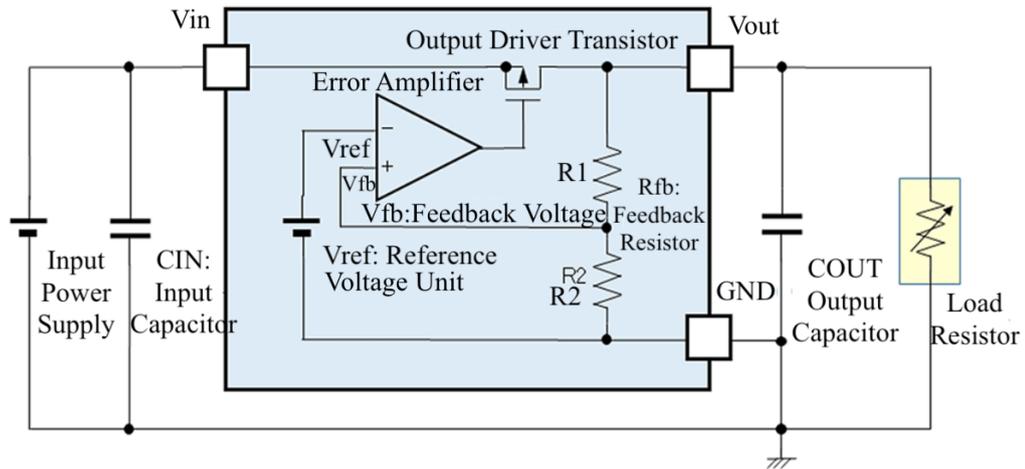


Figura 3.13: Architettura di un Linear Regulator

(VFB). Il resistore di retroazione fissa il valore della tensione di uscita del LR attraverso il rapporto R_1/R_2

- Un metodo per implementare generatore unitario di riferimento è utilizzare un Voltage Bandgap Reference che ha una tensione di uscita pari a 1.25 V, spesso però a questo, che occupa una certa area, ne viene preferito uno CMOS. Per la realizzazione di tale generatore, viene sfruttata la differenza di tensione di soglia tra due dispositivi, la tensione di uscita in questo caso è compresa tra 0.6 V e 1 V con un'area occupata molto piccola.
- L'error amplifier è un amplificatore operazionale in configurazione comparatore che vede sul terminale positivo il VFB e su quello negativo la tensione di riferimento, la differenza tra i due valori viene amplificata all'interno dello stesso e mandata sul output driver transistor

la tensione di riferimento e di feedback possono essere così correlate

$$V_{REF} = V_{FB} \quad (3.5)$$

e quindi

$$V_{FB} = V_{OUT} \frac{R_2}{R_1 + R_2} \quad (3.6)$$

I linear regulator hanno quindi diversi vantaggi

- Hanno un architettura molto semplice e quindi a basso costo. Un esempio di come sia realizzato viene riportato in fig. 3.14, in particolare è necessario utilizzare solamente una capacità di uscita e due resistori di retroazione per fissare l'uscita.

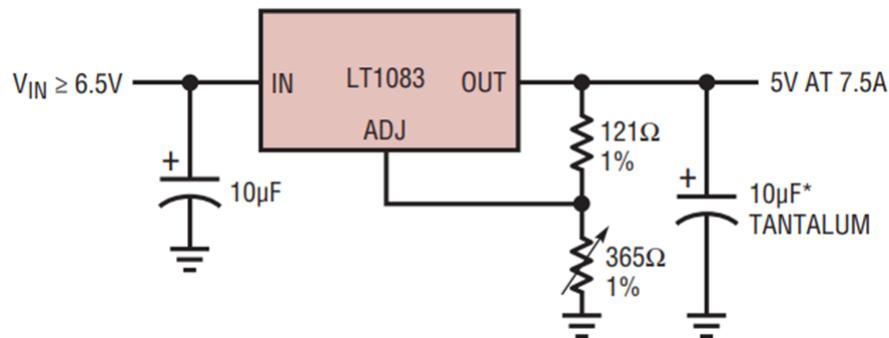


Figura 3.14: Esempio di linear regulator LT1083 con soli 3 pin

- Presentano un ripple della tensione di uscita molto basso non essendoci elementi di switching
- La banda del sistema è molto ampia dipendendo principalmente dalla frequenza di taglio degli amplificatori operazionali
- Le transizioni sono molto rapide

Il problema principale legato all'utilizzo dei LR è l'efficienza. L'efficienza totale può essere calcolata come segue

$$\eta_{LR} = \frac{P_{OUT}}{P_{OUT} + P_{LOSS}} = \frac{V_O I_O}{V_O I_O + (V_{IN} - V_O) I_O} \quad (3.7)$$

ovvero al decrescere della differenza tra V_O e V_I il sistema diventa efficiente, bisogna però considerare il limite posto dalla caduta di tensione tra la base e l'emettitore del transistor che deve lavorare in zona lineare .

I linear regulator quindi hanno buone performance nelle applicazioni in cui viene richiesta una conversione DC/DC di tipo step-down.

Nella 3.7 P_{OUT} rappresenta la potenza di uscita e P_{LOSS} le perdite totali che possono essere raggruppate in due cause principali

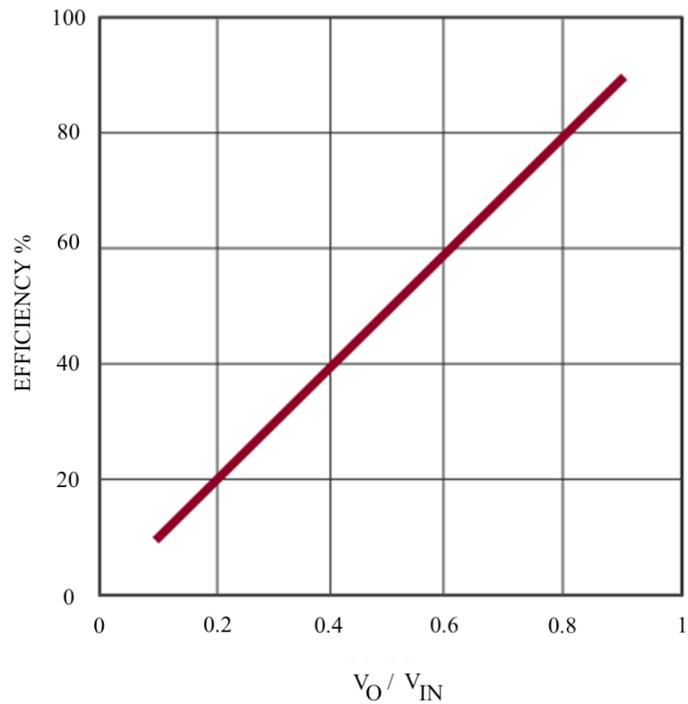


Figura 3.15: Efficienza al variare del rapporto tra V_O e V_I

- Le perdite legate alla potenza statica dove rientra la corrente di polarizzazione.
- Le perdite legate alla potenza dinamica, queste dipendono strettamente dalla distribuzione di probabilità dell'ampiezza del segnale di inviluppo e dall'intensità dei picchi di tensione.

3.3.2 Switched Mode Power Supply EA

Negli ultimi anni il campo di applicazione degli SMPS si è notevolmente allargato, li si può trovare nella maggior parte dei PC, delle TV, PA ecc. Questo perché presentano caratteristiche vantaggiose tra le quali una bassa dissipazione di calore e un'area occupata molto piccola. Diversamente dai linear regulator, all'interno degli SMPS i transistor alternano il loro funzionamento tra due stati a basso consumo, completamente acceso e completamente spento, cercando di minimizzare il transiente di massimo consumo in cui i transistor sono entrambi accesi. La banda degli SMPS è strettamente legata alla frequenza di switching

dei transistor, solitamente quest'ultima è pari a cinque volte la banda, dunque per ottenere una banda di 15 MHz è necessario che i dispositivi siano in grado di commutare alla frequenza di 60 MHz.

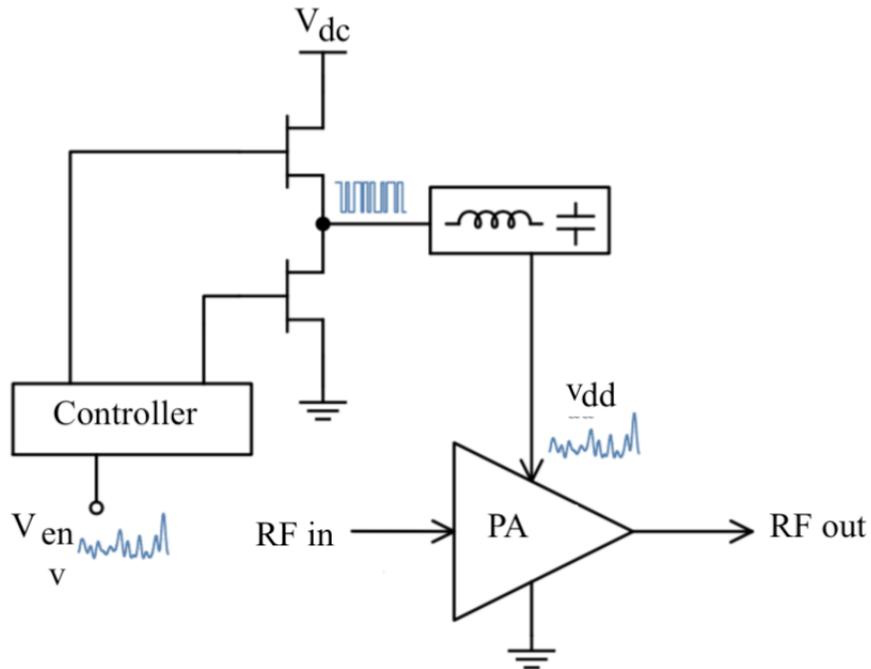


Figura 3.16: Esempio di Switching Supply Modulator

Diverse sono le tipologie di SMPS: conversione step-up, conversione step-down, negazione dell'input. Queste possono essere realizzate usando buck, boost e/o buck-boost [14].

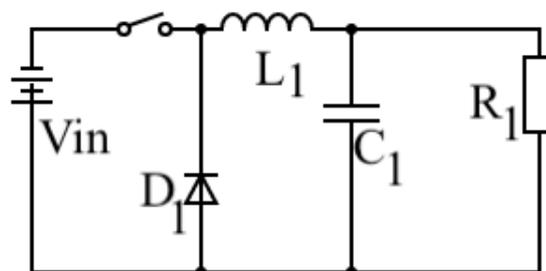


Figura 3.17: Buck in stato On

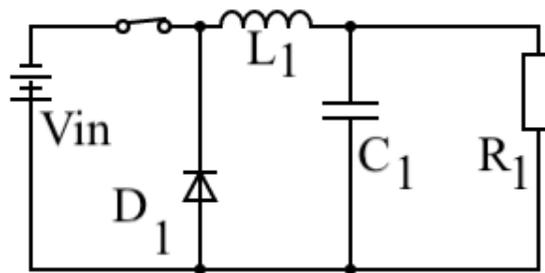


Figura 3.18: Buck in stato Off

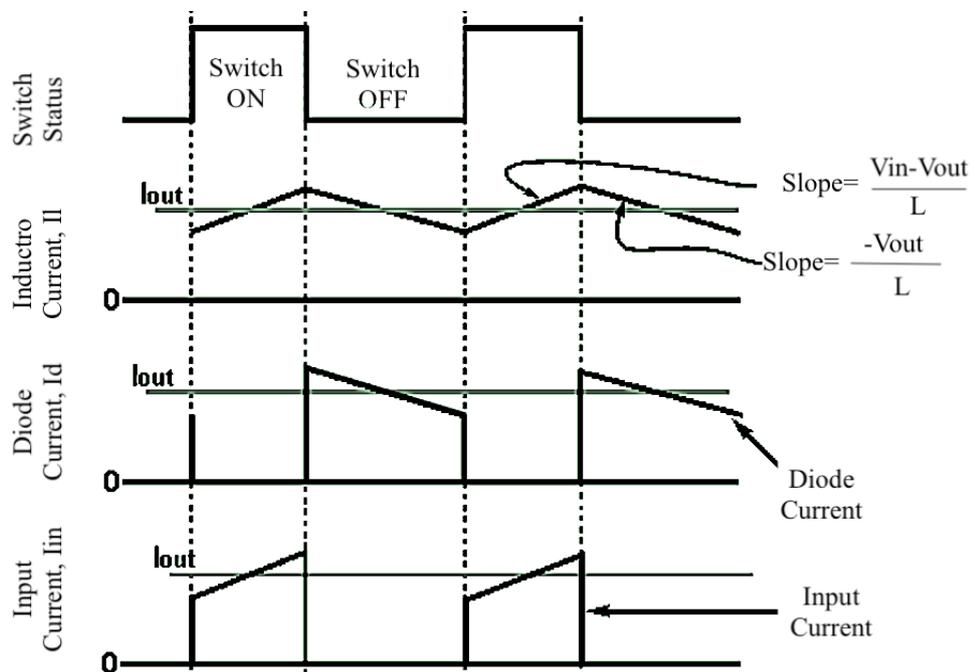


Figura 3.19: Forme d'onda del convertitore Buck

Quando il buck viene utilizzato come SMPS utilizza il transistor di potenza dello stadio di uscita come principale elemento di switching, all'interno si trovano anche un diodo, una capacità e un induttore. Nel periodo di funzionamento ON, come si può osservare in fig. 3.17, il diodo è inversamente polarizzato e l'ingresso V_{in} provoca uno scorrimento della corrente, attraverso l'induttore, nel carico, caricando così la capacità. In corrispondenza di una variazione di corrente nell'induttore viene generata una forza controelettromotrice [15] che si oppone alla corrente finché non viene raggiunto lo stato stazionario, questo si ripete fin tanto che il transistor è ON. Quando il transistor viene interdetto dal segnale di

controllo, sull'induttore la tensione si inverte e inizia a fungere da generatore di corrente, dunque in questa fase il capacitore e l'induttore restituiscono l'energia accumulata formando un filtro LC [16] che va ad attenuare le oscillazioni create dalla commutazione del transistor. Le perdite come nel caso del linear regulator possono essere raggruppate in perdite statiche e dinamiche, quelle statiche in:

- Perdite dell'induttore durante la fase di conduzione, queste dipendono dalla corrente dell'induttore e dalla sua componente resistiva.
- Perdite del Mosfet durante la fase di conduzione data la presenza di un resistenza R_{ON} attraverso la quale vien dissipata potenza.

quelle dinamiche in:

- Perdite legate al transiente di spegnimento e accensione del transistor, infatti questo richiede un certo tempo non nullo per spegnersi/accendersi, di conseguenza ci sarà una sovrapposizione di tensione e corrente che genererà delle perdite. Il ritardo in questione dipende principalmente dalla capacità C_{GD}
- Perdite dell'induttore, legate al nucleo magnetico. Queste sono funzione delle frequenza di switching

3.3.3 EA Ibridi

Come si può notare in fig. 3.20 gli EA ibridi sono composti da una parte switching e da una lineare, questa configurazione è stata progettata proprio per combinare i vantaggi di entrambe le precedenti soluzioni. Nella topologia in esame, sia la parte SMPS che la Linear lavorano in configurazione ciclo chiuso.

Il motivo per il quale si è fatto ricorso ad un'architettura ibrida, risiede nel tipo di segnale che si deve gestire, infatti, per esempio, lo spettro di segnali W-CDMA fig. 3.21 presenta un 90% di potenza alle basse frequenze, tra 0 e 100 kHz, e il resto ad alte frequenze. Dunque, è intelligente gestire l'80% con la parte switching visto che a basse frequenze consente di ottenere un'elevata efficienza, e la restante parte con la parte lineare, che seppur non è in grado di restituire

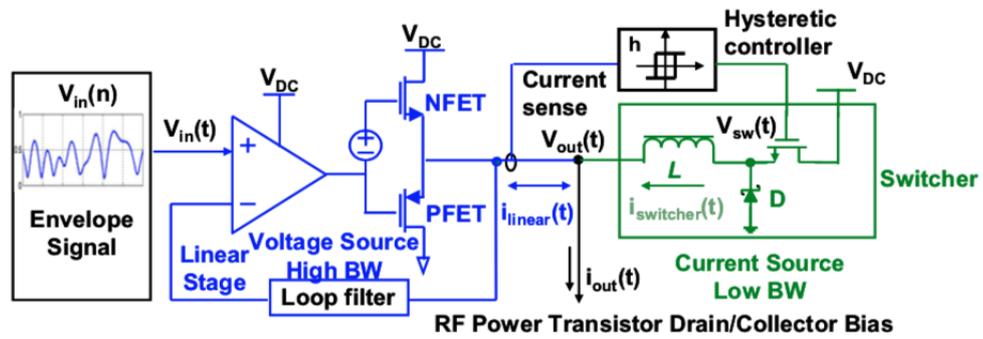


Figura 3.20: Configurazione ibrida di un EA

ottime efficienze, permette di gestirle componenti ad alte frequenze, vista la sua larga banda.

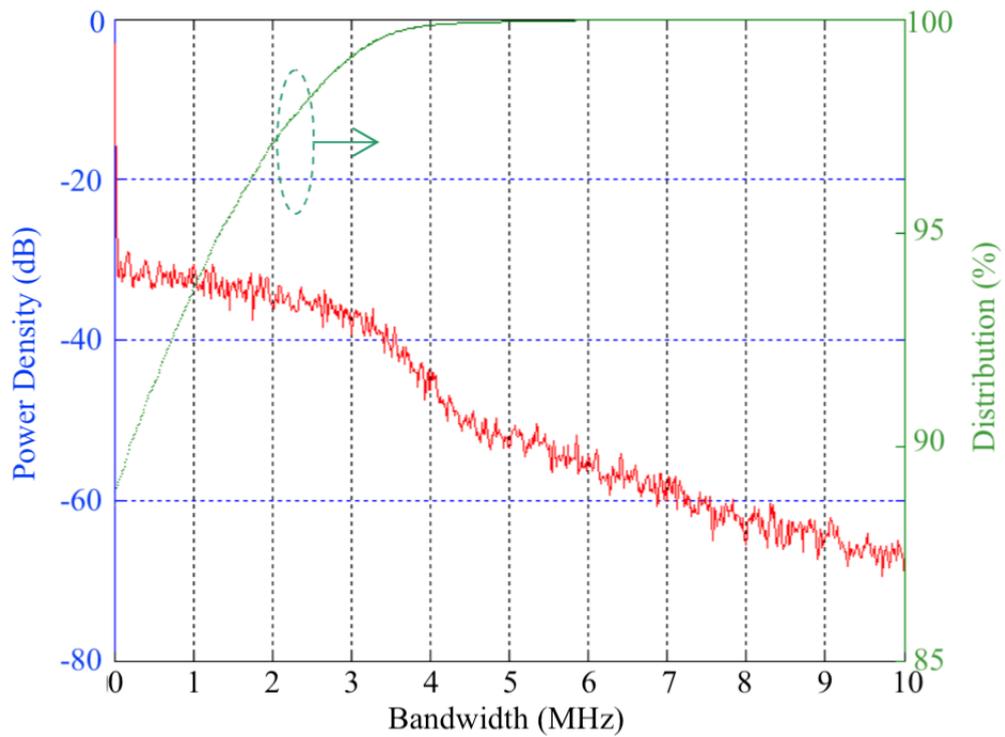


Figura 3.21: Spettro di un segnale W-CDMA

In fig. 3.20 è proposto un esempio di uno schema a blocchi di un Envelope Amplifier Ibrido [17], dove il power amplifier è modellato come un'impedenza. V_{in} rappresenta l'involuppo, V_{env} il segnale in uscita dallo stadio lineare, Gain il guadagno dello stadio lineare in banda, V_{out} e I_{out} rispettivamente la tensione e la

corrente di uscita dell' envelope amplifier, infine I_{switcher} la corrente di uscita dello stadio di switching. L'hysteric comparator [18] viene controllato dalla corrente I_{linear} , ovvero la differenza tra I_{out} e I_{switcher} , che lo stadio lineare deve fornire. $H(j\omega)$ invece rappresenta la risposta del filtro di secondo ordine che limita la banda del segnale che va nel comparatore, e la corrente I_{switcher} a sua volta deriva dalla differenza tra la tensione di switching e quella di output attraverso l'induttore. Per capire a fondo la risposta di questa architettura si possono considerare due segnali: un segnale 8PSK EDGE in ingresso con una PAPR di 3.2 dB e un WCDMA. Il primo segnale ha una banda di circa 0.5 MHz come si può vedere in 3.22.

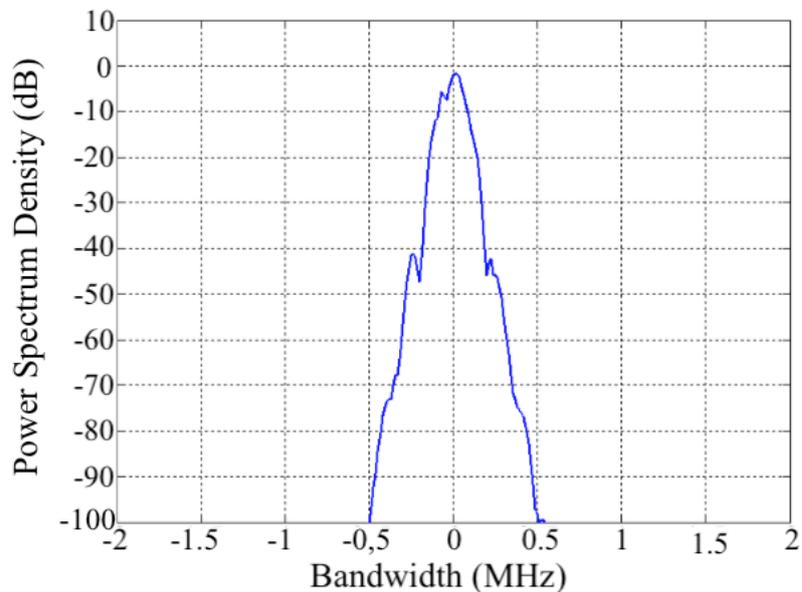


Figura 3.22: Banda del segnale Edge

In questo esempio ha un'ampiezza massima di 30 V e un valore RMS di circa 21 V. In fig. 3.23 e in fig. 3.24 sono riportati gli andamenti delle grandezze sopra elencate, in particolare si può notare che, essendo la corrente dello stadio di switching maggiore dello slew-rate della corrente media di uscita I_{switcher} segue perfettamente la corrente di uscita e lo stadio lineare corregge solamente la differenza.

Altro esempio può essere fatto considerando un segnale WCDMA con un PAPR di 7.7 dB e un valore RMS della tensione di circa 12 V fig. 3.25 e fig. 3.26

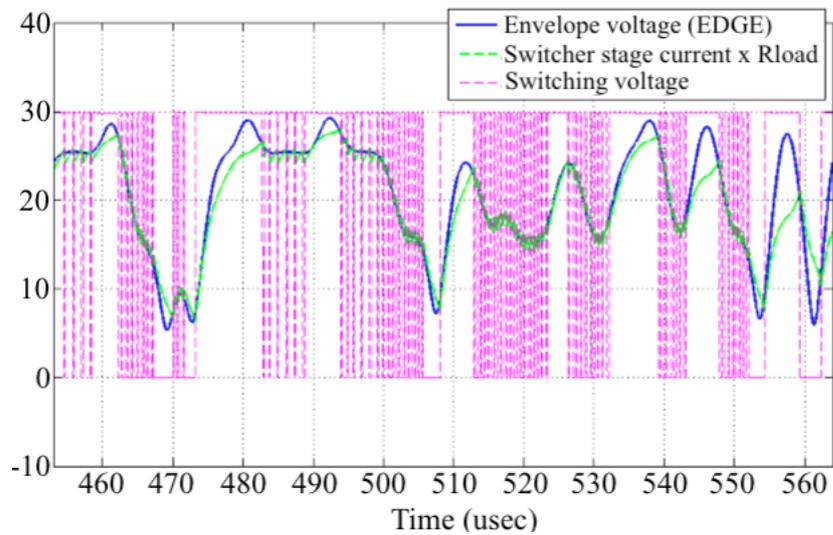


Figura 3.23: Forme d'onda delle tensioni in gioco all'interno di un envelope amplifier con un segnale EDGE in ingresso

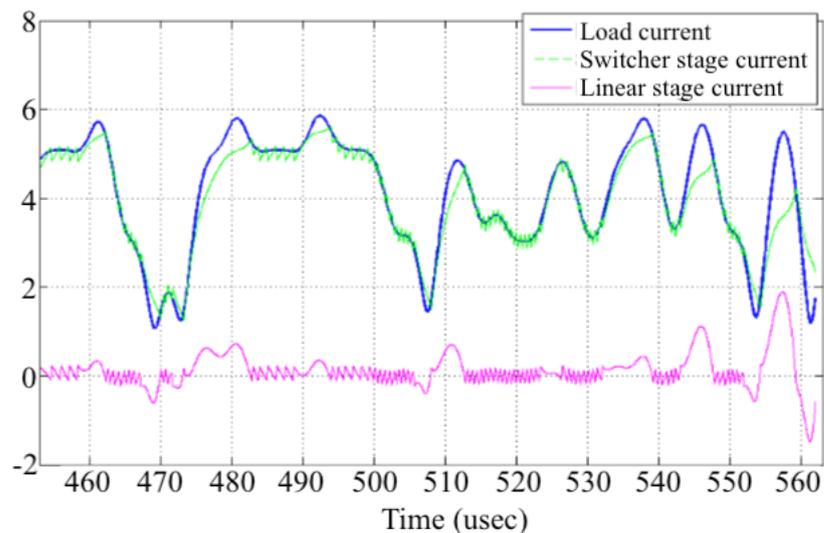


Figura 3.24: Forme d'onda delle correnti in gioco all'interno di un envelope amplifier con un segnale EDGE in ingresso

In questo caso I_{switcher} traccia il valore medio della corrente I_{out} poiché lo slew-rate medio della corrente di uscita è maggiore della corrente di uscita dello stadio di switching. In particolare si può notare che il segnale di switching presenta una frequenza minore della banda dell'involuppo, dunque, al contrario del caso precedente, lo stadio di switching non fornisce interamente la corrente al carico.

Dal confronto dei precedenti risultati si deduce facilmente che l'envelope am-

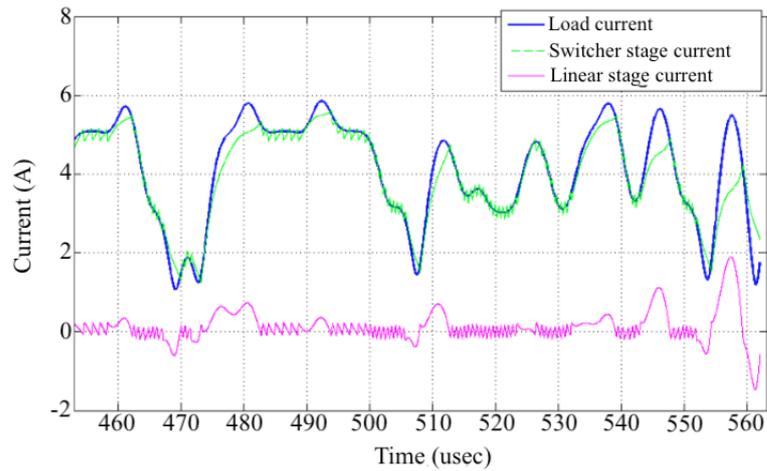


Figura 3.25: Forme d'onda delle correnti in gioco all'interno di un envelope amplifier con un segnale WCDMA in ingresso

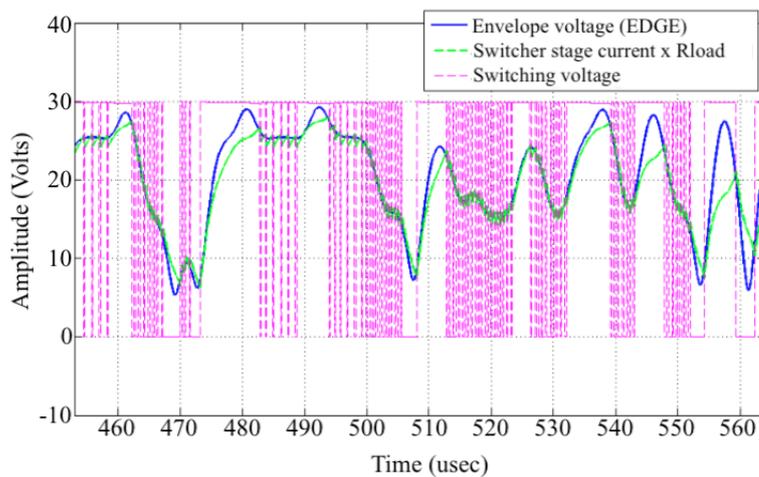


Figura 3.26: Forme d'onda delle tensioni in gioco all'interno di un envelope amplifier con un segnale WCDMA in ingresso

plifier presenta risultati diversi a seconda del tipo di segnale in ingresso e ovviamente alle sue caratteristiche, in presenza del segnale EDGE la potenza principalmente fornita dallo stadio di switching infatti la corrente di uscita di quest'ultimo risulta essere pari a 6 V, al contrario in presenza del segnale WCDMA un significativo contributo alla potenza di uscita, la maggior parte, viene fornito dallo stadio lineare che deve essere quindi adeguatamente dimensionato.

Efficienza di un Amplificatore d'Inviluppo Ibrido

Come presentato nella fig. 3.2, nel computo dell'efficienza totale rientra anche l'efficienza dell'amplificatore d'inviluppo, è dunque fondamentale averne una stima. L'efficienza η_{EA} può essere descritta come segue:

$$\eta_{EA} = \frac{P_{OUT}}{P_{OUT} + P_{Loss}} \quad (3.8)$$

Dove P_{OUT} è la potenza media di uscita dell'amplificatore e P_{Loss} le perdite in termini di potenza, queste come già visto nei precedenti tipi di EA possono essere raggruppate in macro gruppi.

- Perdite legate alla potenza statica: fanno parte di questa categoria tutte le potenze legate alle alimentazioni dei vari stadi
- Perdite legate alla potenza dinamica dello stadio lineare: queste possono essere facilmente stimate e dipendono principalmente dalla distribuzione di probabilità delle ampiezze dell'inviluppo, infatti, come anticipato, in presenza di segnali W-CDMA lo stadio lineare deve fornire una corrente maggiore rispetto al caso di segnali EDGE.
- Perdite legate alla potenza dinamica dello stadio switching: queste sono più difficili da stimare e sono composte a loro volta come segue

$$P_{switcherLOSS} = P_{switchingLOSS} + P_{conductionLOSS} \quad (3.9)$$

$$P_{switcherLOSS} = (P_{driverLOSS} + P_{commutationLOSS} + P_{CoutLOSS}) + P_{RonLOSS} + P_{DiodeLOSS} \quad (3.10)$$

Le perdite totali sono riportate in fig. 3.27 e fig. 3.28 che mostra la percentuale delle diverse perdite. In corrispondenza del segnale EDGE lo stadio lineare ha un consumo minore del 2% della potenza d'ingresso, invece lo stadio switching ha delle perdite pari a circa il 5% della potenza del segnale d'ingresso. Nel caso del segnale W-CDMA con un PAPR di 7.7 dB le percentuali delle perdite si ribaltano e diventano circa il 7% e il 18% rispettivamente per lo stadio di switching e per

quello lineare. In entrambi i casi le perdite di commutazione del FET partecipano significativamente al totale a causa dell'elevata frequenza di switching.

Ricapitolando, l'efficienza di un certo EA non è costante ma oscilla, in particolare una parte di questa è fissa, ed è quella legata alle polarizzazioni dei diversi stadi, un'altra invece dipende dal valore del PAPR del segnale in ingresso e non è quindi costante. In altre parole a causa delle perdite legate alla potenza statica l'efficienza peggiora al diminuire della potenza di uscita, allo stesso modo si può affermare che l'efficienza diminuisce all'aumentare del PAPR del segnale, questo perché la potenza media di uscita diminuisce all'aumentare del PAPR.

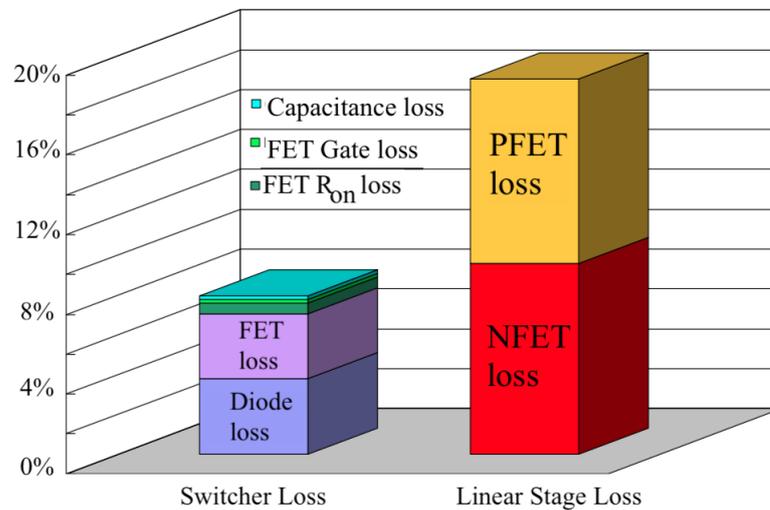


Figura 3.27: Perdite dell'amplificatore di involuppo in presenza di un segnale EDGE

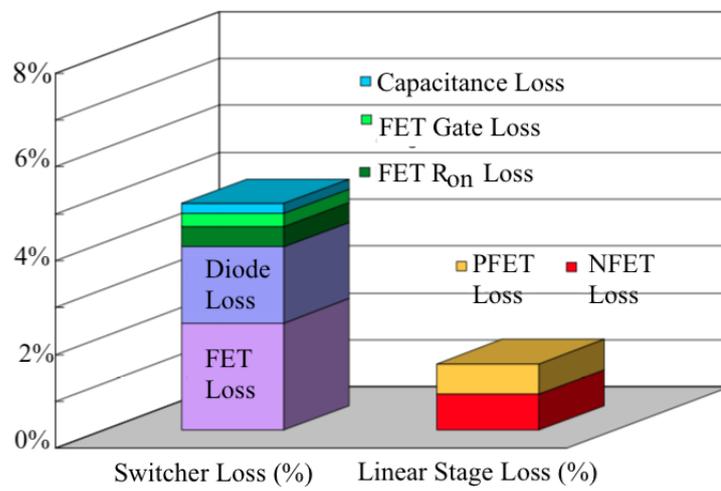


Figura 3.28: Perdite dell'amplificatore di involuppo in presenza di un segnale W-CDMA

Capitolo 4

Architetture ETPA in GaN

4.1 Problemi di progettazione legati al Silicio

Come anticipato nel capitolo 3 per lavorare con efficienze elevate è importante poter gestire la maggior parte della potenza con la stadio di switching, allo stesso tempo però questo non permette di lavorare su tutta la banda, in particolare le frequenze in gioco sono più alte delle frequenze di switching dei dispositivi che consentono di avere una piena accensione e pieno spegnimento con conseguente abbassamento dell'efficienza. Infatti, al fine di accendere o spegnere un FET le capacità, in particolare quella di gate-source G_{GS} , devono essere caricate e scaricate. Quindi minore sarà la dimensione del gate, minore sarà la capacità in questione, più velocemente avverrà la commutazione[19].

Il problema è che questa capacità, e in generale tutte le capacità in gioco, è fortemente non lineare e dunque, non è banale fare un'analisi precisa se non ricorrendo a metodi numerici [20], ma quello che si può affermare con certezza è che queste capacità nel Silicio sono maggiori che in altre tecnologie. Oltre a quest'esempio esistono anche altri fattori che limitano la frequenza di switching dei dispositivi in Silicio come ad esempio la mobilità [21]. Le principali tecnologie che stanno dando evidenza di molteplici vantaggi rispetto a quella in Silicio [22] sono il Carbonato di Silicio (SiC) [23] e il Nitrato di Gallio (GaN) [24].

Come si può notare in 4.1 le prestazioni in ambito Envelope Amplifier sono notevoli, è per questo stanno prendendo piede sempre più soluzioni che prevedono,

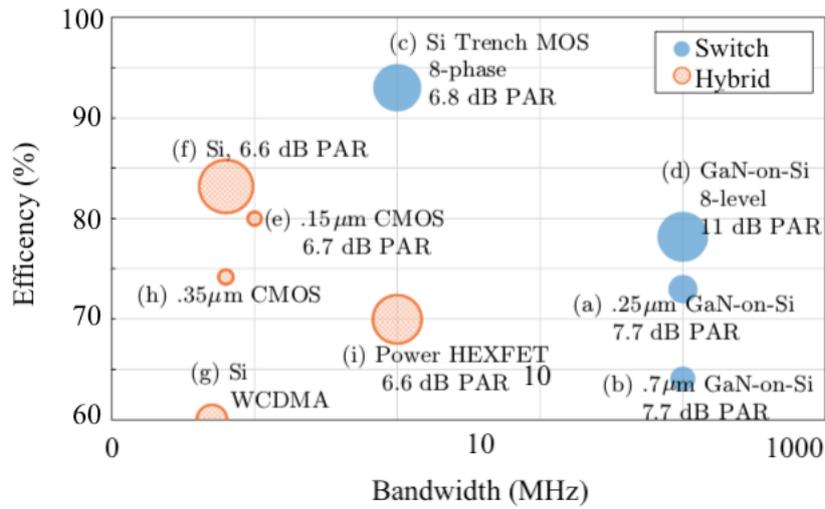


Figura 4.1: Efficienza dell'amplificatore d'involuppo rispetto alla banda

all'interno degli Switching Envelope Amplifier, l'utilizzo di dispositivi in GaN e SiC. Con queste tecnologie le bande in gioco si sono ampliate notevolmente, passando dall'ordine delle decine di MHz all'ordine delle centinaia di MHz.

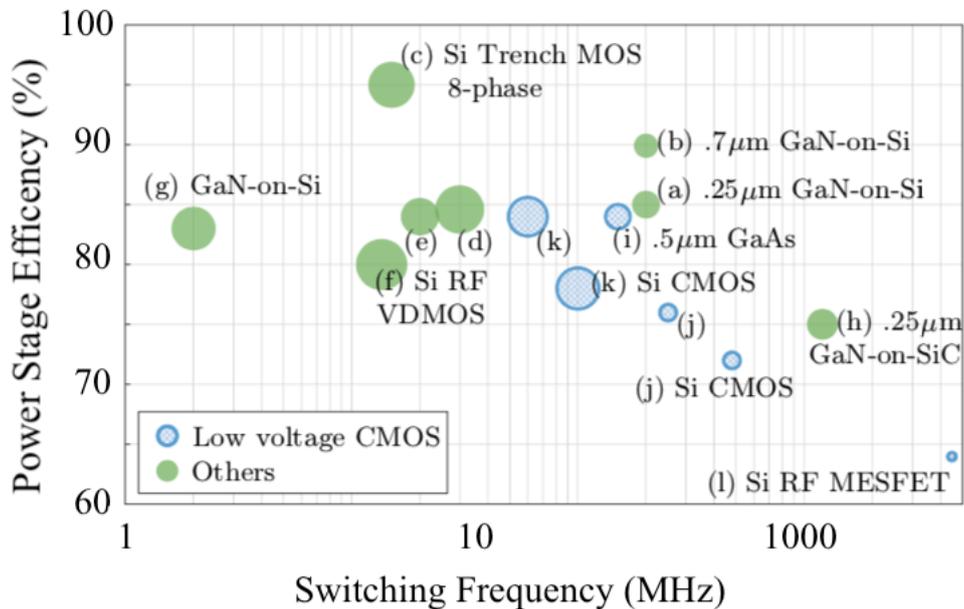


Figura 4.2: Efficienza dello stadio di switching rispetto alla frequenza di switching.

In 4.2 si osserva chiaramente ciò che è stato appena detto, ovvero che aumentando la frequenza di switching dei dispositivi l'efficienza diminuisce sostanzial-

mente nel Silicio, invece con la tecnologia GaN l'efficienza rimane alta anche per frequenze di switching intorno ai 100 MHz.

4.1.1 Nitruro di Gallio GaN

Il mercato del GaN è in forte crescita [25], ogni anno questa è pari a circa il 30%. Già nel 2017 era previsto che i ricavi legati al GaN superassero un miliardo di dollari. I settori principali nei quali viene utilizzata questa tecnologia sono i seguenti:

- Militare, dove il GaN trova ampio spazio all'interno dei Radar e dove è prevista una crescita annua del 20%.
- Stazioni radio base e dispositivi mobili, questo è il settore dal quale provengono la maggior parte dei ricavi legati al GaN, in particolare con l'avvento del 5G è prevista un'ulteriore crescita.

L'Arsenuro di Gallio GaAs è stato il primo ad aprire le porte all'alta frequenza in ambito PA, ancora di più il GaN ha permesso di migliorare e consolidare tutto ciò. Di fatti, il GaN permette, a parità di dimensioni del transistor, di aumentare la potenza di uscita di un fattore quattro rispetto alla tecnologia GaAs [25], fornendo dunque vantaggi in termini di maggior densità di potenza di uscita e di più alti voltaggi 4.3.

Il Nitruro di Gallio appartiene alla famiglia dei semiconduttori a larga regione proibita o wide bandgap semiconductors (WBG) [26], ed è proprio questa caratteristica a determinare la capacità dei semiconduttori di commutare dallo stato OFF allo stato ON attraverso delle sorgenti elettriche controllabili esternamente. In particolare, la bandgap del nitruro di gallio è di 3.4 eV, ovvero circa il triplo di quella del Silicio che è pari a 1.2 eV. Di conseguenza, l'elevata mobilità porta ad un significativo aumento della frequenza di switching, infatti in tali condizioni le cariche elettriche che si accumulano nelle giunzioni possono disperdersi più velocemente, inoltre un bandgap maggiore permette anche di operare a più alte temperature. Con l'aumentare della temperatura, l'energia termica dell'elettrone nella banda di valenza aumenta finché, raggiunto un certa soglia, entrando nella

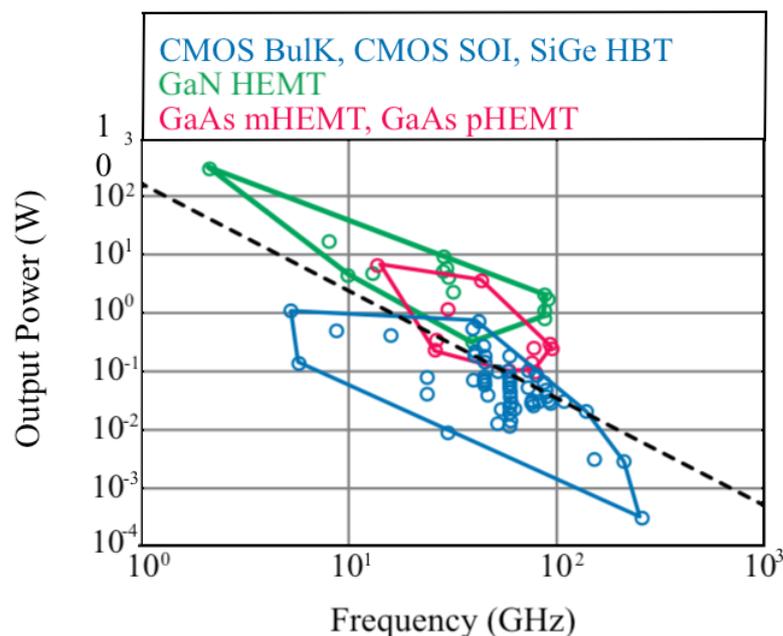


Figura 4.3: Potenza di uscita di un amplificatore di potenza per differenti tecnologie.

banda di conduzione, questa soglia è di circa 400°C per il GaN, mentre per il Si di soli 150°C. Una banda proibita più ampia implica anche una maggiore tensione di rottura (voltage-breakdown), quindi a parità di voltage-breakdown è possibile creare layer più sottili, aumentando il drogaggio del semiconduttore e dunque ottenendo una diminuzione della resistenza di accensione R_{ON} 4.4.

I miglioramenti legati alla tecnologia GaN possono essere così riepilogati:

- Migliore efficienza
- Maggiore densità di potenza
- Frequenze di commutazione più elevate
- Minore resistenza R_{ON}

Bisogna anche tenere conto del fatto che, al giorno d'oggi, esistono ancora barriere che limitano l'utilizzo del Nitruro di Gallio su larga scala come i costi

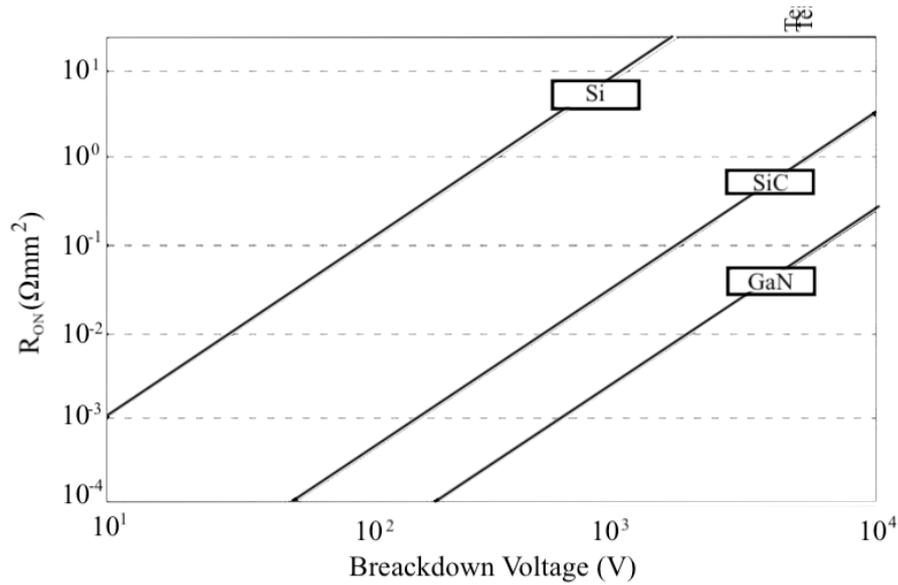


Figura 4.4: Andamento della resistenza R_{ON} rispetto alla variazione della Voltage-Breakdown per diversi tipi di semiconduttore.

di produzione e il packaging. Infatti, i GaN HEMTs [27] sono molto interessanti dal punto di vista delle prestazioni, ma meno dal punto di vista economico, si stanno tutt'ora cercando delle soluzioni per abbattere questa barriera ad esempio adottando la tecnologia GaN-on-Si piuttosto che la GaN-on-SiC, che però non consente di avere gli stessi risultati principalmente per la minore capacità di conduzione termica del Si rispetto al SiC. Per quanto riguarda il packaging, la tecnologia maggiormente adottata è quella dell'imballaggio organico sovrastampato dato il suo basso costo e la sua elevata affidabilità. Tuttavia, solo un numero molto limitato di fornitori offre attualmente dispositivi GaN con la passivazione superficiale necessaria per supportare imballaggi organici da sovrastampaggio.

Per quanto riguarda le applicazioni switch, i parametri di processo da tenere in considerazione, come detto in precedenza, sono:

- La resistenza $R_{ON,s}$
- La carica specifica del gate $Q_{g,s}$
- La capacità specifica di ingresso $C_{iss,s}$
- La capacità specifica di uscita $C_{oss,s}$

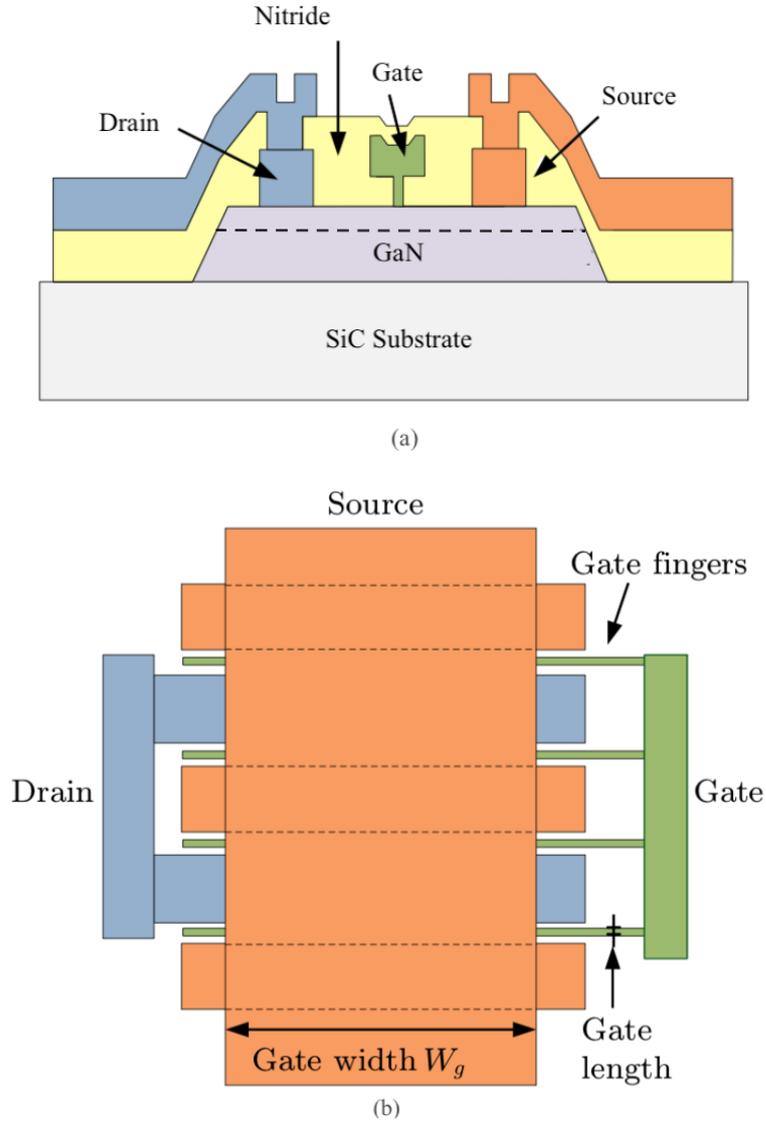


Figura 4.5: (a) Sezione trasversale di un Gan-on-Si HEMTs; (b) Dispositivo con celle multiple.

Per ogni dispositivo è la larghezza che poi determina le effettive caratteristiche.

$$R_{ON} = \frac{R_{ON,s}}{W}, Q_g = \frac{Q_{gs,s}}{W}, C_{is} = \frac{C_{iss,s}}{W}, C_{os} = \frac{C_{oss,s}}{W} \quad (4.1)$$

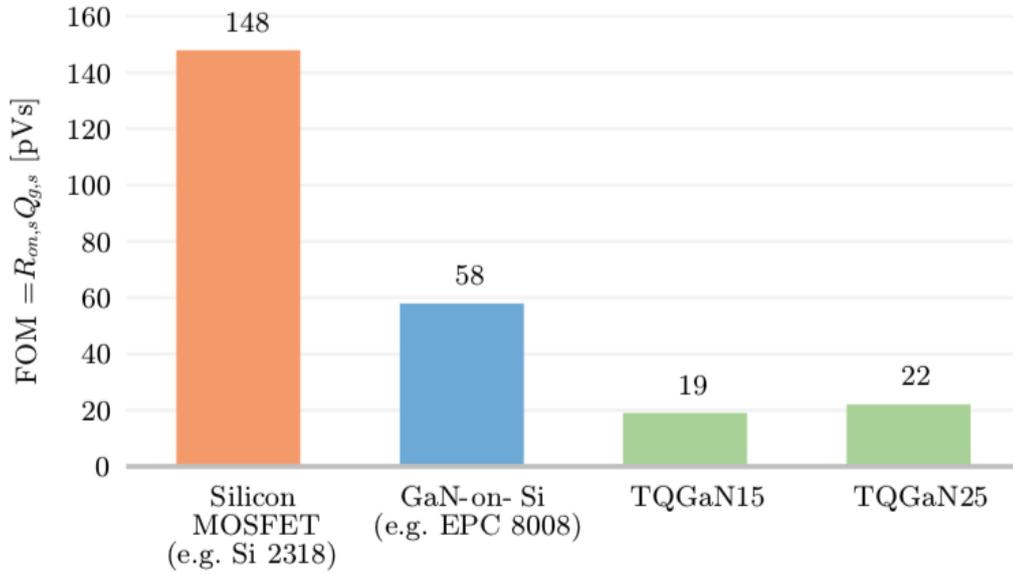


Figura 4.6: FOM per diverse tecnologie.

Processo	$R_{ON,s}$ [$\omega \cdot \text{mm}$]	$C_{oss,s}$ [pF/mm]	$C_{iss,s}$ [pF/mm]	$Q_{g,s}$ [pC/mm]
0.15 μm	2.1	0.4	1.5	8.8
0.25 μm	2.2	0.9	1.8	11
0.50 μm	2.4	1.3	2.1	14

Tabella 4.1: Valori caratteristici di un dispositivo GaN al variare del processo

4.2 GaN Envelope Amplifier

Gli Envelope Amplifier, come anticipato, si dividono in Lineari, Switching e Ibridi. Il motivo del passaggio da switching ad Ibridi risiede principalmente nel fatto che per bande molto larghe sia necessaria una frequenza di switching ancora più elevata.

Si consideri un involuppo con una banda di 100 MHz, la frequenza di commutazione richiesta sarà:

$$f_{sw} \approx BW_{ENV} \cdot 5 \quad (4.2)$$

Una tale frequenza di commutazione non consente nei dispositivi in Silicio un completo spegnimento e/o una completa accensione, di conseguenza il solo stadio

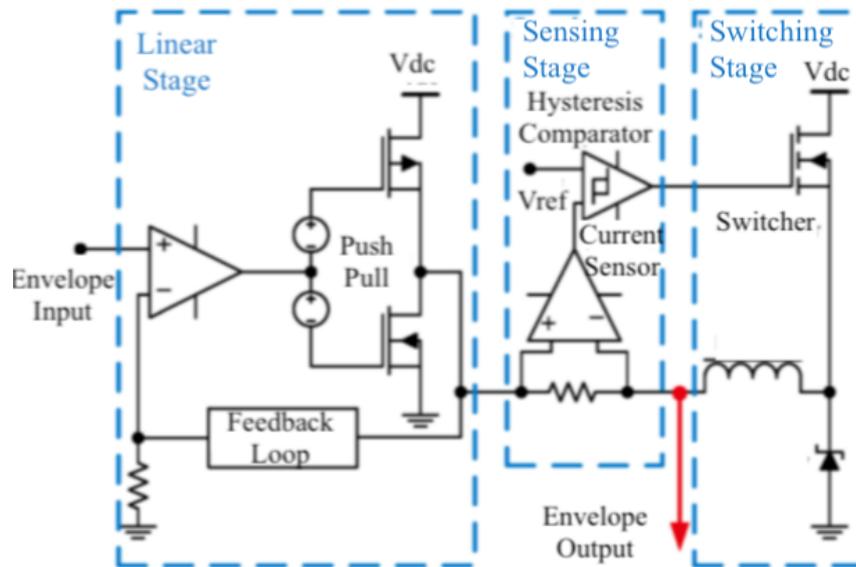


Figura 4.7: Topologia di un Envelope Amplifier Ibrido

di switching non è sufficiente, dunque con l'inserimento, nella topologia circuitale, dello stadio lineare, si è in grado di gestire anche le alte frequenze. L'efficienza, però, subirà comunque un degradamento. In tecnologia GaN, dove la velocità di transizione permette di gestire frequenze nell'ordine delle centinaia di MHz, lo stadio lineare non sarà più utile allo scopo. Questo è il principale motivo per il quale nella maggior parte delle soluzioni adottate, tra cui quelle presentate di seguito, non verrà impiegato lo stadio lineare.

4.2.1 Convertitore a fasi multiple

Il convertitore a fasi multiple [28] è formato da una serie di Buck che lavorano su fasi differenti. Questa topologia circuitale può essere progettata utilizzando segnali PWM in modo da ottenere un comportamento ZVS [29]. In particolare a frequenze molto alte, questa soluzione permette di ridurre significativamente le perdite legate alla commutazione.

In 4.8 è riportato il modello circuitale di un convertitore Buck multifase, dove l'amplificatore di potenza è schematizzato con una resistenza, poiché il terminale di drain di un PA saturato è principalmente resistivo. In uscita c'è un filtro

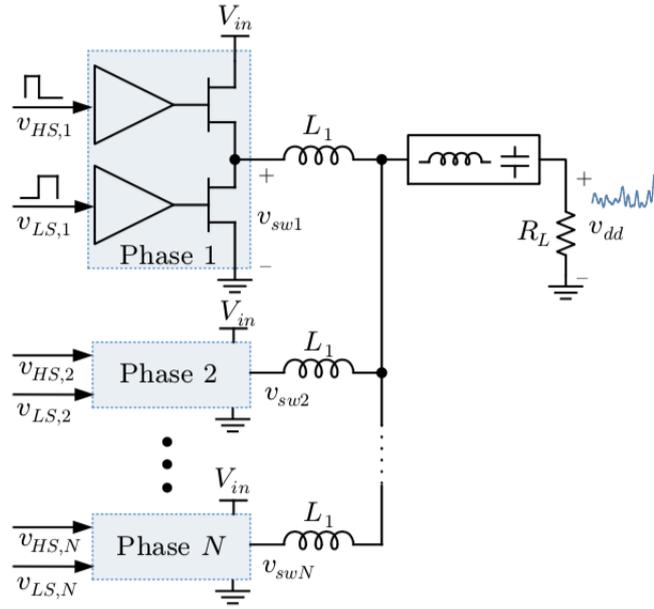


Figura 4.8: Topologia circuitale di un Convertitore multifase

composto da capacitori e induttori, che deve essere progettato accuratamente, il cui scopo è quello di ottenere un segnale DC attenuando quanto più possibile il ripple delle commutazioni. Le principali sfide progettuali in merito a questa architettura sono la progettazione del filtro, la scelta del numero di fasi N-fasi e la scelta della frequenza di swithcing. La difficoltà nella progettazione del filtro risiede nella richiesta dell'operazione ZVS.

4.2.2 Convertitori multi-livello

Ci sono diversi tipi di convertitori che appartengono a questa categoria [30], nell'esempio riportato i transistor ($Q_1, Q_2 \dots Q_N$) hanno tutti un'alimentazione diversa ($V_{DC1} V_{DC2} \dots V_{DCN}$), in qualsiasi fase temporale di funzionamento è sempre acceso un solo transistor, che dunque, va a definire la tensione di uscita v_{dd} in base alla sua alimentazione, in particolare quest'ultima e v_{dd} possono essere considerate uguali a meno della caduta di tensione sulla resistenza R_{On} . E' quindi facilmente apprezzabile come l'efficienza dipenda strettamente dalla resistenza R_{On} in questo caso. Ovviamente, bisogna tener conto anche delle perdite legate alle transizioni di commutazione, le quali diminuiscono significativamente al diminuire del numero

di transizioni. A differenza del caso precedente l'uscita, non passa attraverso un filtro passa-basso LC, ma è direttamente connessa sul drain del PA, di conseguenza le problematiche legate al progetto del filtro vengono meno. Tuttavia esistono elementi parassiti nel percorso che lega l'uscita del convertitore al PA, è quindi necessario prestare attenzione al design. All'interno dell'ambito PA, il convertitore multi-livello viene considerato come un approccio di tipo Average-Power Tracking (APT). Negli APT l'alimentazione traccia la potenza media durante un periodo di tempo, invece di tracciare la potenza istantanea. Con più livelli di tensione, l'APT si avvicina all'ET. Tuttavia, il DPD è generalmente richiesto per correggere le distorsioni e migliorare la linearità del trasmettitore.

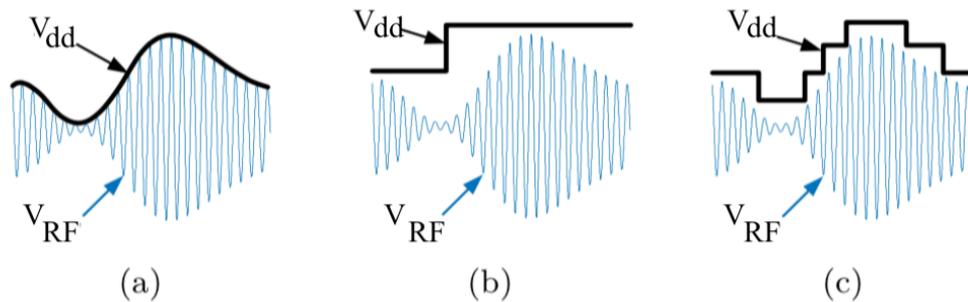


Figura 4.9: (a) Envelope Tracking dove v_{dd} segue istantaneamente l'involuppo v_{RF} ; (b) Envelope Tracking APT dove v_{dd} segue la media dell'involuppo v_{RF} in un certo periodo di tempo; (c) Envelope Tracking APT con più livelli

4.2.3 Filtro di uscita di un EA

Zero-Voltage-Switching (ZVS) è una tecnica di operazione in ambito switching che permette di ottenere una risonanza sul nodo di uscita della stadio di commutazione grazie alla presenza di un induttore. Al fine di ottenere tale risonanza la condizione necessaria è che il ripple della corrente che scorre nell'induttore sia abbastanza elevato, questo è un fenomeno che dipende da diversi fattori tra cui:

- Tensione d'ingresso
- Duty Cycle

- Potenza di uscita

Nei filtri ZVS del secondo ordine, la prima componente ad essere settata è l'induttore, poi è la capacità ad essere scelta in modo da ottenere la frequenza di cut-off del filtro desiderata. Il trade-off tra la banda del filtro e il ripple di commutazione è più facilmente individuabile utilizzando altri tipi di filtri, ad esempio Butterworth [31], Chebyshev [31], Bessel [31], Legendre–Papoulis [32]. I componenti di questi filtri, così come la funzione di trasferimento e lo schema circuitale, sono univocamente determinati dal carico, dalla scelta della frequenza di taglio e dall'ordine del filtro. Il filtro di Bessel e di Papoulis garantiscono rispettivamente la maggiore attenuazione del ripple in banda passante e il minore ritardo di gruppo. Il ritardo di gruppo [33] è definito come segue.

$$\tau(\omega) = \frac{d\phi(\omega)}{d\omega} \quad (4.3)$$

Dove $\phi(\omega)$ è la fase della funzione di trasferimento, mentre la relativa variazione del ritardo di gruppo rispetto alla fase in DC è:

$$\tau_{r0} = \frac{\tau(\omega) - \tau(0)}{\tau(0)} \quad (4.4)$$

La risposta in frequenza dei filtri Bessel e Papoulis, considerando un carico di 1ω , è riportata in 4.10.

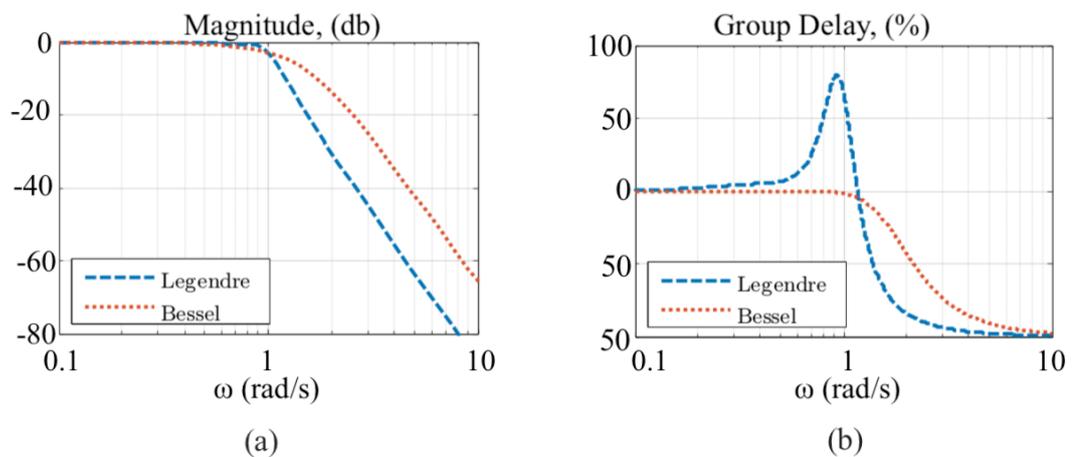


Figura 4.10: Filtri di Bessel e Papoulis del quarto ordine: (a) risposta in frequenza; (b) ritardo di gruppo

V_{in}	Tensione d'ingresso
R_L	Resistenza di carico
f_s	Frequenza di commutazione
f_c	Banda del filtro
$A_{j\omega_s}$	Attenuazione alla frequenza f_s
$D \in [Dmin, Dmax]$	Range ZVS desiderato

Tabella 4.2: Parametri di un filtro ZVS

Il problema è che in questo tipo di filtri, come anticipato, i componenti sono determinati univocamente, ciò significa che la condizione di risonanza viene ignorata con una conseguente diminuzione dell'efficienza. Per meglio intendere i problemi legati al design del filtro risulta conveniente definire i seguenti parametri

Al fine di ottenere il comportamento ZVS, la progettazione del filtro inizia con la scelta dell'induttanza L_1 . In particolare per un convertitore Buck a fase singola, fissando duty-cycle D , tensione d'ingresso V_{in} , resistenza di carico R_L e frequenza di commutazione f_s , il valore di L_1 massimo è

$$L_{1,max} = \min\left[\frac{V_{in}(1-D)D}{2I_{L1}f_s}\right] \quad (4.5)$$

con la corrente I_{L1} calcolata approssimativamente come segue

$$I_{L1} = \frac{DV_{in}}{R_L} \quad (4.6)$$

Assumendo che il range del duty-cycle per ZVS è compreso tra D_{min} e D_{max} la 4.5 può essere così semplificata

$$L_{1,max} = \min\left[\frac{R_L(1-D)}{2f_s}\right] = \frac{R_L(1-D_{max})}{2f_s} \quad (4.7)$$

A questo punto, scelta L_1 , la determinazione delle altre componenti dipende dal tipo di filtro, passa-basso in questo caso, e dalla frequenza di taglio, e può essere condotta con due metodologie differenti.

Soluzione basata su approssimazione

Per un filtro del quarto ordine, data una certa frequenza di taglio, si può stimare che l'attenuazione sia pari a

$$\|A(j\omega_s)\| = 40 \lg \frac{f_s}{f_{r1}} + 40 \lg \frac{f_s}{f_{r2}} \quad (4.8)$$

assumendo che le due frequenze di risonanza f_{r1} f_{r2} siano rispettivamente definite come in 4.5 e 4.9, e che siano $f_{r1} \neq f_{r2}$

$$f_{r1} = \frac{1}{2\pi\sqrt{L_1 C_2}} \quad (4.9)$$

$$f_{r2} = \frac{1}{2\pi\sqrt{L_3 C_4}} \quad (4.10)$$

In tali condizioni si può considerare approssimativamente che la frequenza di taglio sia pari a quella di risonanza f_{r2}

$$f_{r2} \approx f_c \quad (4.11)$$

Bisogna anche considerare la condizione per la quale ottenere un comportamento passa-basso con banda piatta, di conseguenza il fattore di selettività Q_2 deve essere scelto abbastanza piccolo

$$Q_2 = R_L \sqrt{\frac{C_4}{L_3}} < 1 \quad (4.12)$$

Ricapitolando dalla 4.11 e 4.11 possono essere determinate C_4 L_3 , dalla 4.8 e 4.11 la frequenza di risonanza f_{r1} e quindi C_2 .

Al fine di verificare che i criteri di design siano corretti, si può ricorrere al diagramma di Bode della fase asintotica del filtro

$$f_a = 10^{-\frac{1}{2Q_1}} f_{r1} \quad (4.13)$$

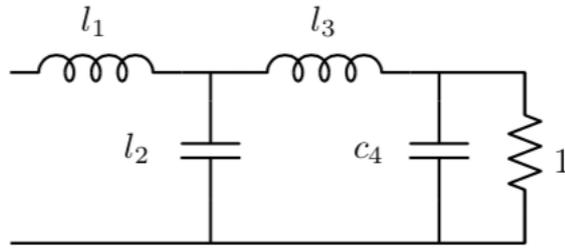


Figura 4.11: Schema di un filtro di quarto ordine

dove

$$Q_1 = R_L \sqrt{\frac{C_2}{L_1}} \quad (4.14)$$

se $f_a \ll f_{r2}$ il polo alla frequenza f_{r1} ha un impatto trascurabile sulla risposta del filtro in corrispondenza della frequenza di taglio f_c , determinando l'applicabilità dell'approssimazione $f_{r2} \simeq f_c$. In generale, nel caso in cui la frequenza di switching è almeno quattro volte maggiore della frequenza di cut-off $f_s > 4f_c$ la f_a sarà molto probabilmente maggiore della f_{r2} , ma se questa condizione non fosse verificata, allora si dovrà ricorrere ad un altro metodo. Naturalmente, essendo questa un soluzione di tipo approssimativo, sarà poi necessario andare a modificare alcuni valori a partire dalla risposta del filtro ottenuta in principio.

In 4.12 sono riportati degli esempi di risposta di un filtro di quarto ordine ZVS. Nel caso (b) il valore molto alto di Q_2 ha un guadagno eccessivo in banda passante rispetto al caso desiderato (a), invece nel caso (c) la scelta di un valore basso del parametro Q_2 si traduce in un'attenuazione rispetto al caso (a). Il caso desiderato (b) in 4.12 può essere ottenuto diminuendo L_3 , C_4 o entrambi. Invece lavorando sul valore di C_2 può essere spostata la frequenza f_{r1} alla quale corrisponde il picco di risonanza. Si evidenzia che il valore dell'induttanza L_1 determinato in precedenza, al fine di ottenere un comportamento del filtro zero-voltage-operation, non può essere modificato.

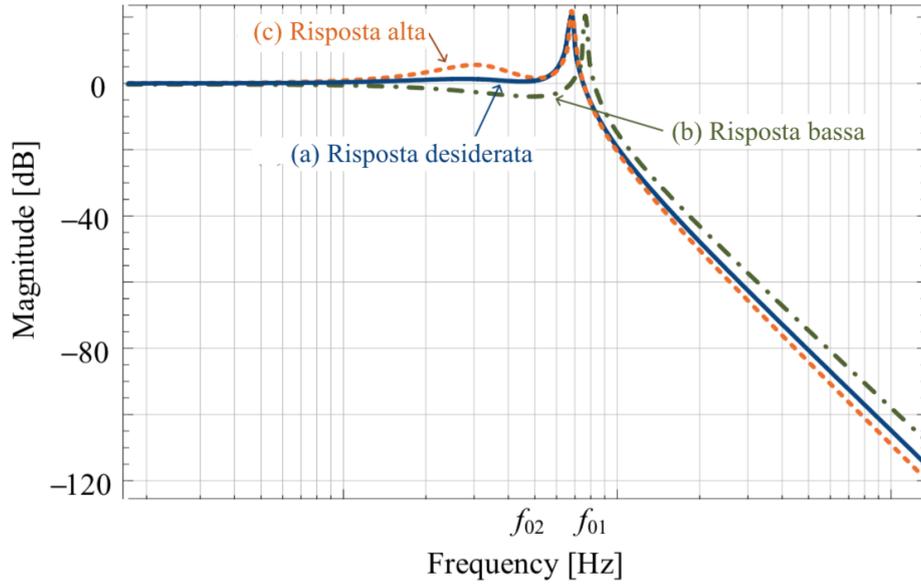


Figura 4.12: Diagramma di Bode delle ampiezze di un filtro ZVS di quarto-ordine

Soluzione basata sulla funzione caratteristica

Al fine di rendere generale il seguente metodo, risulta utile normalizzare i seguenti parametri del filtro di quarto-ordine $\omega_c = 1, R_L = 1$.

$$l_i = \frac{L_i \omega_c}{R_L}, \quad (4.15)$$

$$c_i = C_i \omega_c R_L \quad (4.16)$$

La funzione di trasferimento di tale filtro può essere scritta come segue

$$H(s) = \frac{1}{1 + (l_1 + l_3)s + [c_2 l_1 + c_4(l_1 + l_3)]s^2 + c_1 l_3 l_3 s^4 + c_2 c_4 l_1 l_3 s^4} \quad (4.17)$$

$$H(s) = \frac{V_O(s)}{V_I(s)} = \frac{1}{1 + a_1 s + a_2 s^2 + a_3 s^3 + a_4 s^4} \quad (4.18)$$

$$a_1 = l_1 + l_3 \quad (4.19)$$

$$a_2 = [c_2 l_1 + c_4(l_1 + l_3)] \quad (4.20)$$

$$a_3 = c_1 l_3 l_3 \quad (4.21)$$

$$a_4 = c_2 c_4 l_1 l_3 s \quad (4.22)$$

Come suggerito conviene utilizzare la funzione caratteristica piuttosto che quella di trasferimento

$$\frac{1}{H(s)H(-s)} = 1 + K(s)K(-s) \quad (4.23)$$

Di conseguenza l'attenuazione del filtro sarà

$$A(\omega) = 10 \log\left(\frac{1}{|H(j\omega)|^2}\right) = 10 \log(1 + |K(j\omega)|^2) \quad (4.24)$$

$$K(s)K(-s) = b_2 s^2 + b_4 s^4 + b_6 s^6 + b_8 s^8 \quad (4.25)$$

$$|K(j\omega)|^2 = K(j\omega)K(-j\omega) = -b_2 \omega^2 + b_4 \omega^4 + b_6 \omega^6 + b_8 \omega^8 \quad (4.26)$$

$$b_2 = -a_1^2 + 2a_2 \quad (4.27)$$

$$b_4 = a_2^2 - 2a_1 a_3 + 2a_4 \quad (4.28)$$

$$b_6 = -a_3^2 + 2a_2 a_4 \quad (4.29)$$

$$b_8 = a_4^2 \quad (4.30)$$

In 4.13, funzione caratteristica dell'attenuazione del filtro, è possibile apprezzare tre diverse regioni. Per $\omega_c \ll 1$ la funzione caratteristica presenta un limite superiore per assicurare che l'attenuazione sia minima, invece per $\omega_c \gg 1$ è presente un limite inferiore al fine di garantire che l'attenuazione non sia più bassa di un certo valore. Riepilogando le caratteristiche del filtro:

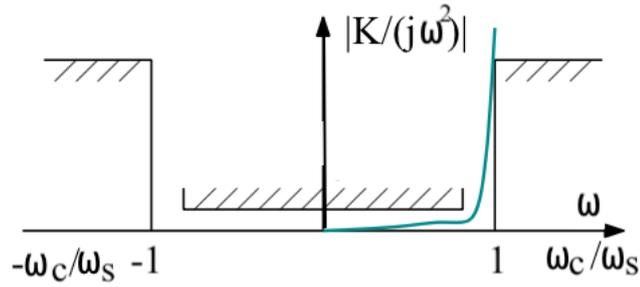


Figura 4.13: Funzione caratteristica dell'attenuazione del filtro

- ZVS
- Risposta piatta in banda-passante
- Una minima attenuazione in corrispondenza di ω_s

si capisce risolvere il problema equivale a trovare del quarto ordine. Partendo dal primo constrain per la condizione ZVS, si può determinare $L_{1,max}$

$$l_{1,max} = \pi(1 - D_{max}) \frac{f_c}{f_s} \quad (4.31)$$

si noti che $l_{1,max}$ dipende esclusivamente dal massimo duty-cycle D_{max} e dal rapporto tra f_c e f_s . Il secondo constrain si riferisce all'ottenimento di una risposta piatta

$$\left. \frac{df(x)}{dx} \right|_{x=0} = 0; \left. \frac{df^2(x)}{dx^2} \right|_{x=0}; \dots; \left. \frac{df^{n-1}(x)}{dx^{n-1}} \right|_{x=0} \quad (4.32)$$

che per un filtro del quarto-ordine si traduce in

$$b_2 = 0, b_4 = 0, b_6 = 0 \quad (4.33)$$

Questi risultati conducono a una risposta del filtro di tipo Butterworth, ovvero non è congruente con i valori della modalità ZVS. Questo dimostra che non è possibile ottenere un comportamento di tipo ZVS e allo stesso tempo avere una risposta con massima attenuazione del ripple. Dunque è necessario rendere meno

Filter type	l_1
ZVS	0.157
Legendre	1.6120
Bessel	1.5011
Butterworth	1.5307

Tabella 4.3: Valori di l_1 per diverse tipologie di filtro

	l_1	c_2	l_3	c_4
Soluzione 1	0.1773	6.5185	1.6014	0.4145
Soluzione 2	0.1773	4.4792	1.6881	0.6117
Soluzione 3	0.1773	4.0898	1.6725	0.6870
Soluzione 4	0.1773	4.1469	1.2483	0.7917

Tabella 4.4: Valori di induttanza e capacità per diverse soluzioni

stringente la richiesta di risposta piatta, ammettendo una variazione di qualche dB ad esempio

$$-3dB \leq A(j\omega) \leq 3dB \quad (4.34)$$

Di seguito sono riportate ad esempio delle soluzioni numeriche che rispettano i constraints di cui sopra

I risultati della tabella 4.4 sono plottati in fig. 4.14, da queste ultime si può apprezzare come la soluzione n°2 sia la migliore. Infatti il picco di risonanza degli altri casi è presente in corrispondenza di una frequenza troppo vicina a quella di taglio, anche per quanto riguarda il ritardo di gruppo la soluzione 2 sembra riportare le migliori prestazioni. In fig. 4.15 invece viene riportato il confronto tra il caso migliore dei filtri a comportamento ZVS e le altre tipologie di filtri (Bessel, Legendre). Si può osservare che, sia in termini di attenuazione del ripple che in termini di ritardo di gruppo, la soluzione ZVS sia al centro delle

due caratteristiche degli altri filtri. Questa analisi può essere replicata su una topologia circuitale ad N-fasi con i relativi adattamenti.

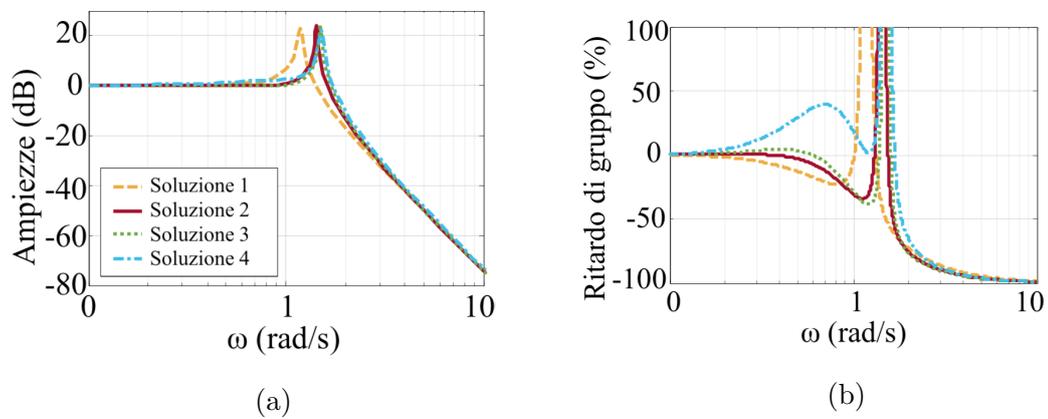


Figura 4.14: Comparazione tra le risposte dei filtri con modalità ZVS: (a) risposta in frequenza delle ampiezze; (b)ritardo di gruppo.

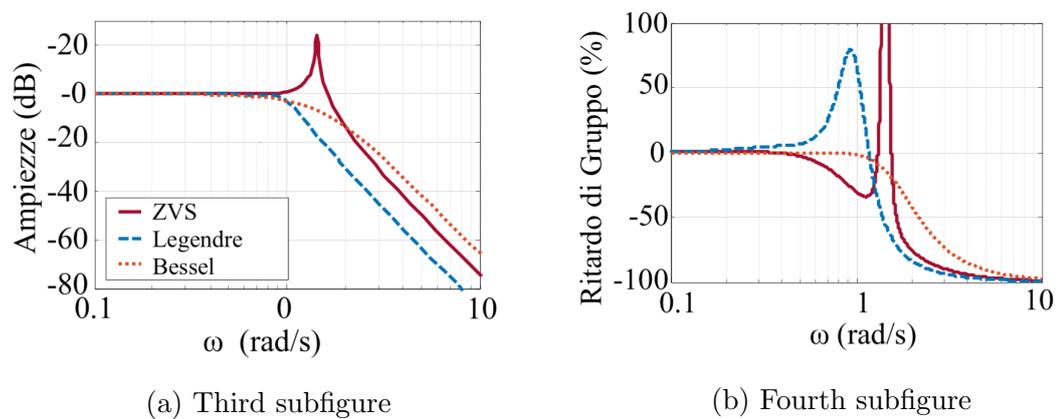


Figura 4.15: Comparazione tra le risposte dei vari tipi di filtri considerati:(a) risposta in frequenza delle ampiezze ; (b)ritardo di gruppo.

Linearity correction

Tra i criteri progettuali del filtro c'era quella di ottenere un passa-basso, non basta però questo constrain per ottenere un comportamento di questo tipo ZVS. Infatti, all'interno del filtro esistono degli elementi parassiti che interferiscono con la risposta, causando variazioni del guadagno in banda passante. Dunque risulta necessario utilizzare tecniche di pre-filtraggio e pre-distorsione.

Ad esempio se la funzione di trasferimento del filtro è $H_f(s)$ è conveniente inserire un pre-filtraggio con funzione di trasferimento $H_f(s)^{-1}$ in modo da limitare le variazioni del guadagno e le distorsioni della fase [34].

Capitolo 5

Sviluppo e simulazione circuitale di un Envelope Amplifier

Lo scopo di questo capitolo è quello di riportare la progettazione e il testing di due soluzioni circuitali per la realizzazione di un Envelope Amplifier, in tecnologia Nitruro di Gallio, con componenti discreti. In particolare ci si concentrerà sui trade-off progettuali, includendo considerazioni sulla banda e ottimizzazioni per il miglioramento dell'efficienza. I circuiti in questione sono:

- Convertitore Buck multifase con modalità di operazione ZVS
- Convertitore a mezzo ponte con bilanciamento dei ritardi

5.1 Convertitore Buck Multifase con modalità di operazione ZVS

In questa sezione ci si concentrerà sulla prima soluzione, in particolare si tratta di un Envelope Amplifier per applicazioni 4G sia lato stazioni radio che lato handset. Il circuito si basa, come anticipato, sulla tecnologia GaN, infatti, i dispositivi utilizzati sono EPC GaN [35].

In fig. 5.1 è presentato il diagramma di un convertitore Buck a N-fasi ZVS [36], in cui ogni n-esima fase è controllata da un segnale ad onda quadra o Pulse Modulated Width (PWM) fig. 5.2. In particolare, ogni segnale di controllo è

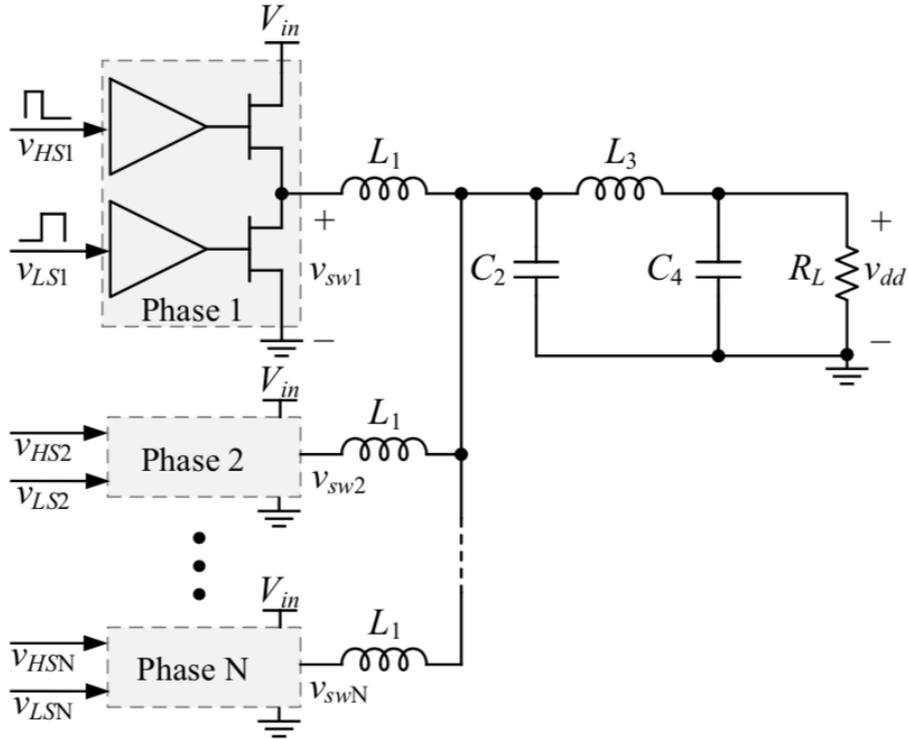


Figura 5.1: Convertitore Buck sincrono a N-fasi con filtro del quarto ordine

sfasato di 180° rispetto al segnale di controllo delle fasi adiacenti, invece le fasi all'interno di ogni fase i due segnali di controllo sono reciprocamente sfasati di 90° .

$$\phi_i = \frac{i-1}{N}(2\pi), i = 1, 2, \dots, N \quad (5.1)$$

Il carico resistivo simula il comportamento del PA nella regione di funzionamento di saturazione. L'obiettivo è quello di raggiungere una tensione di uscita di 30 V all'interno di una banda di 20 MHz. A valle del n-esimo Buck si può vedere l'induttore L_1 che fa parte del filtro del quarto ordine, si faccia caso al fatto che l'induttore L_1 sia presente in ogni fase, al contrario delle altre componenti del filtro, poiché come spiegato in precedenza, questa è una condizione necessaria al fine di ottenere un filtro ZVS. Tale comportamento, oltre al suo principale scopo, permette di garantire un'ulteriore attenuazione del ripple sia alla frequenza di switching che alle sue armoniche.

Al fine di capire quale sia il numero di fasi adeguate si fa riferimento ad un'analisi che sfrutta il circuito equivalente di Thevenin [37] del convertitore e

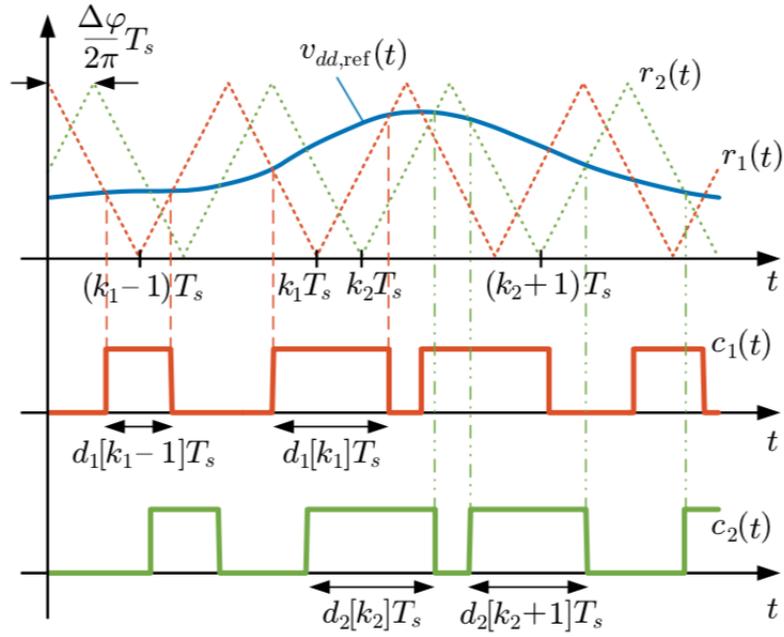


Figura 5.2: Segnali PWM di due delle n-fasi

sostituisce all'induttore L_1 un induttore di valore L_1/N .

$$L_1 = \frac{L_1}{N} \quad (5.2)$$

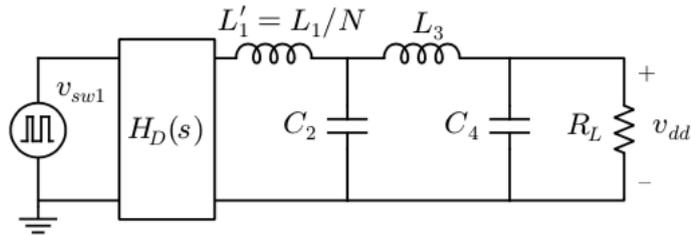


Figura 5.3: Circuito equivalente di Thevenin del convertitore Buck

Sostituendo nell'eq. 5.2 ad N il numero di fasi si arriva ai seguenti risultati

Bisogna anche tener conto che i fattori che maggiormente determinano la scelta del numero di fasi è la frequenza di switching e la banda.

$$N = BW \frac{C}{f_{sw}} \quad (5.3)$$

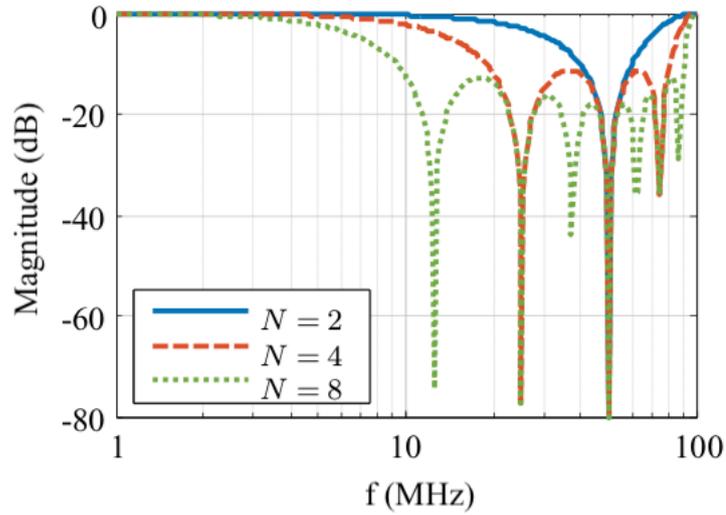


Figura 5.4: Risposta in frequenza del circuito equivalente di Thevenin con $N=2$, $N=4$, $N=8$

dove C è un parametro fissato dall'ordine del filtro che in questo caso, essendo del quarto ordine, è pari a 5. Per quanto riguarda la banda l'obiettivo è di 25 MHz, invece per quanto riguarda la frequenza di switching, questa è determinata solamente in base alla valutazione dei dispositivi. Di conseguenza dall'eq. 5.3 si ricava che la miglior scelta è porre il numero di fasi uguale a quattro, $N=4$.

A questo punto, fissando il duty-cycle a 0.5 è possibile ricavare il valore di L_1 sarà

$$L_1 = \frac{NR_L(1 - D)}{2f_s} = 68nH \quad (5.4)$$

Prima di passare al calcolo delle altre componenti del filtro, è necessario determinare anche l'ordine del filtro. In particolare, tanto più l'ordine del filtro sarà alto più complessa sarà la realizzazione. Bisogna però tenere in conto che tra le richieste progettuali c'è sia quella di avere una banda larga, sia quella di avere una buona attenuazione del ripple. Dunque, l'unico modo che si ha per soddisfare tale trade-off è incrementare l'ordine del filtro fino al quarto ordine. A questo punto è possibile calcolare le altre componenti del filtro, come spiegato nella sezione 4.2.3

Componenti	Valori
L_1	68 nH
C_2	5 nF
L_3	22 nH
C_4	1.6 nF

Tabella 5.1: Componenti del filtro di quarto ordine per un convertitore multifase

Il problema principale di questa architettura è legato alla non complementarità della tecnologia GaN HEMTs [38]. Di fatti, questo implica che i due HEMTs del n-eseima fase siano entrambi a canale N, di conseguenza l'uscita, e quindi il carico, si troverà per forza di cose sul terminale di source del transistor superiore. E' ben noto che l'accensione del transistor dipenda direttamente dal valore della tensione v_{gs} e dal valore della tensione di soglia, più specificatamente l'accensione avviene se è rispettata la seguente condizione

$$v_g - v_s > v_{th}$$

Tornando al problema, essendo il terminale di source del transistor superiore connesso all'uscita, le variazioni dell'uscita faranno variare la tensione di source e quindi comprometteranno l'accensione del transistor stesso. Al fine di risolvere questa problematica è necessario introdurre un circuito di bootstrap [39].

Le funzioni del bootstrap sono le seguenti

- Condizioni iniziali: Q_1 è spento. Q_2 è acceso. Il Gate di Q_2 è al segnale PWM che in questo momento ha valore logico '1'. Il condensatore di bootstrap C_{boot} viene caricato quando l'HEMTs inferiore Q_2 è in conduzione e Q_1 è spento. C_{boot} viene caricato ad un certo valore. Quest'ultimo dipende dal valore della capacità, dal tempo di carica e dall'alimentazione.
- Q_2 si spegne, il segnale di controllo di Q_1 è nello stato logico '1'. Di conseguenza C_{boot} inizia a scaricarsi mantenendo così fissato la tensione sul terminale di source del HEMTs Q_1

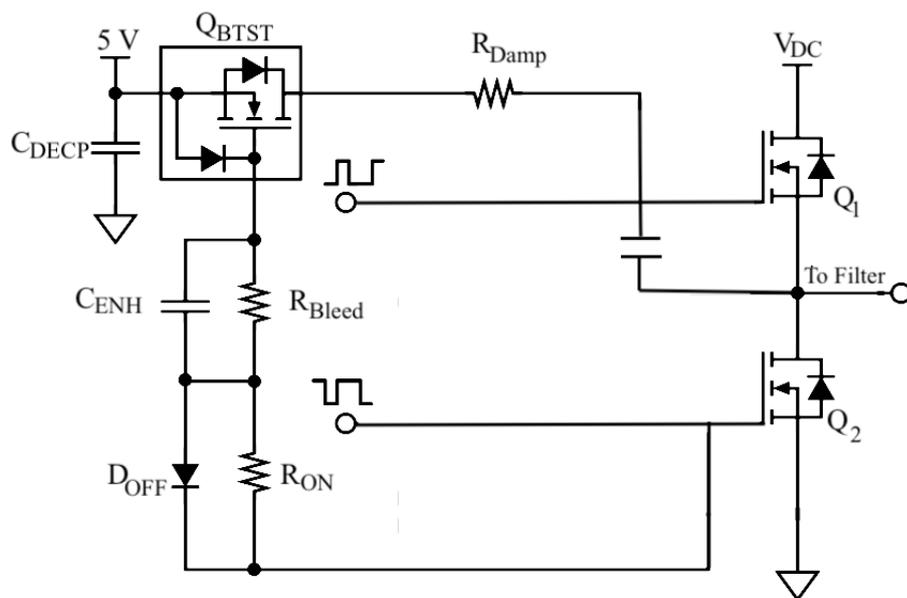


Figura 5.5: Circuito di bootstrap

- Infine, Q_1 viene spento, Q_2 si attiva guidando , questo ciclo può ripetersi di nuovo. Inoltre, il valore di C_{boot} è scelto in modo tale che sia maggiore della capacità del gate di Q_1 ($C_{boot} \gg C_{gate}$).

5.1.1 Sviluppo dello schematico

Inizialmente, per comprendere al meglio il funzionamento di ogni singola componente del circuito, è stato realizzato con dei MOSFET ideali un convertitore Buck a singola fase con funzionamento ZVS e filtro del quarto ordine, le cui componenti sono state determinate nel paragrafo 5.1 a meno del numero di fasi.

In fig. 5.6 si può notare che il periodo dei segnali di controllo è impostato a 40 ns, che corrisponde ad una frequenza di 25 MHz, con un duty-cycle dello 0.5%. Questa scelta è da collegare al fatto che l'intero circuito di cui si vuole fare il design è stato progettato per lavorare unicamente a questa frequenza. Stesso ragionamento è stato adottato anche nelle successive simulazioni.

Come ci si aspettava, essendo il tutto ideale, l'uscita ha pressoché i valori erogati dal generatore. La tensione di uscita V_{RF} è pari a 29.81 V, la corrente di uscita I_{RF} è pari a 11,184 A, invece la tensione V_{DC} e la corrente del generatore

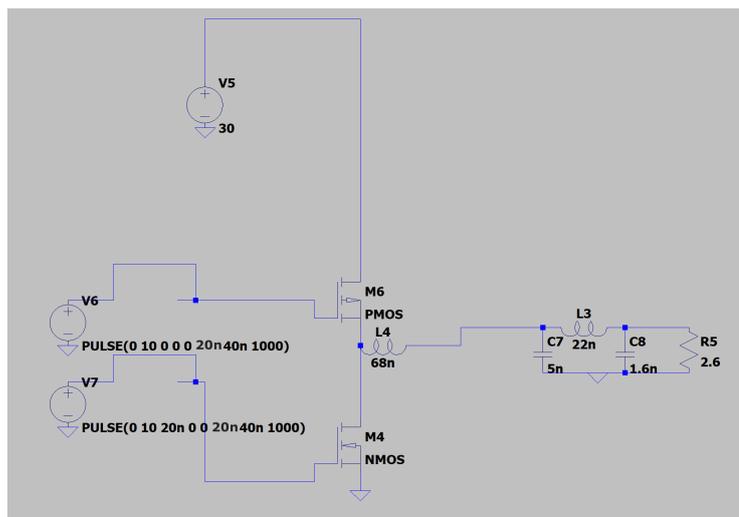


Figura 5.6: Convertitore Buck ZVS a singola fase con filtro del quarto ordine e MOSFET ideali



Figura 5.7: Tensione di uscita del convertitore Buck ZVS a singola fase con filtro del quarto ordine e MOSFET ideali

valgono rispettivamente $V_{DC}=30\text{ V}$ e $I_{DC}=11,185$. Per un'efficienza totale η del 99%. La forma d'onda della tensione d'uscita V_{RF} combacia con le aspettative, infatti per un duty-cycle fissato è giusto che sia costante dopo essere stata filtrata.

Nel circuito seguente è stata rimossa l'ipotesi d'idealità e sono stati utilizzati dei MOSFET reali, AO6407 per il pmos e AP9465GEM per l'nmos, per la realizzazione del convertitore Buck a 4 fasi. Duty-cycle e frequenza dei segnali di controllo rispettivamente fissati a 0.5% e 25 MHz.

L'uscita relativa al circuito di fig. 5.8 è riportata in fig. 5.9.

In fig. 5.9 sono riportate la tensione di uscita V_{RF} e la tensione misurata sull'induttore l'induttore di risonanza. In questo caso, ad differenza di quello ideale, V_{RF} non è più costante ma presenta del ripple di circa 0.5 V. Anche il

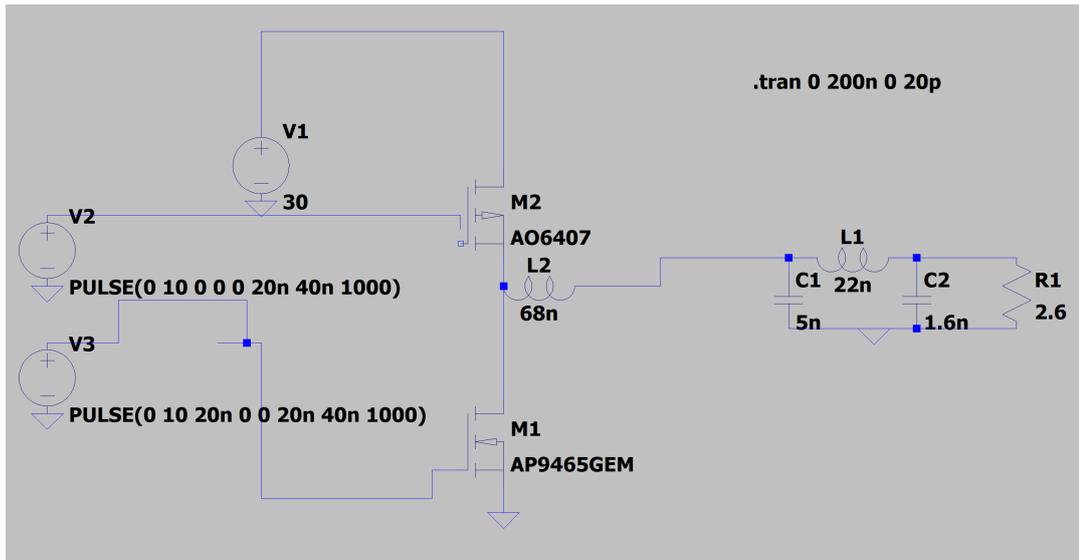


Figura 5.8: Convertitore Buck ZVS a singola fase con filtro del quarto ordine e MOSFET reali

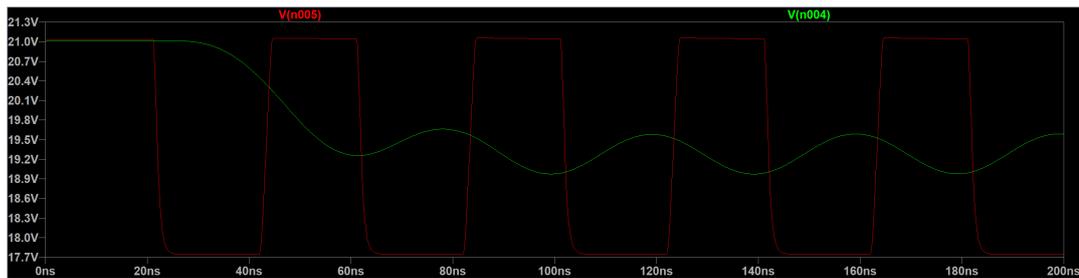


Figura 5.9: Tensione di uscita del convertitore Buck ZVS a singola fase con filtro del quarto ordine e MOSFET reali

valore medio di V_{RF} è differente, infatti vale circa 19,65 V. Questo è un fenomeno atteso, in quanto le caratteristiche intrinseche del MOSFET non consentono di commutare ad una così elevata frequenza, in altre parole i MOSFET non sono in grado di accendersi e spegnersi pienamente, il che si traduce in un abbassamento dell'efficienza del circuito. I valori misurati sono i seguenti: $V_{RF}=19,65$ V, $I_{RF}=7,57$, $V_{DC}=30$, $I_{DC}=155,21$ A, con un'efficienza totale $\eta=1\%$. Ovviamente a contribuire a questo drastico calo dell'efficienza rientra anche la mancanza di gate driver [45], i quali sicuramente apporterebbero un miglioramento, ma ricordiamo che lo scopo è esclusivamente quello di comprendere al meglio il funzionamento di un Buck ZVS con filtro del quarto ordine, e avere dei termini di paragone.

Le stesse prove sono state fatte utilizzando quattro fasi anziché una. Di seguito è riportato lo schematico di un convertitore Buck ZVS a quattro fasi con filtro del quarto ordine e MOSFET ideali

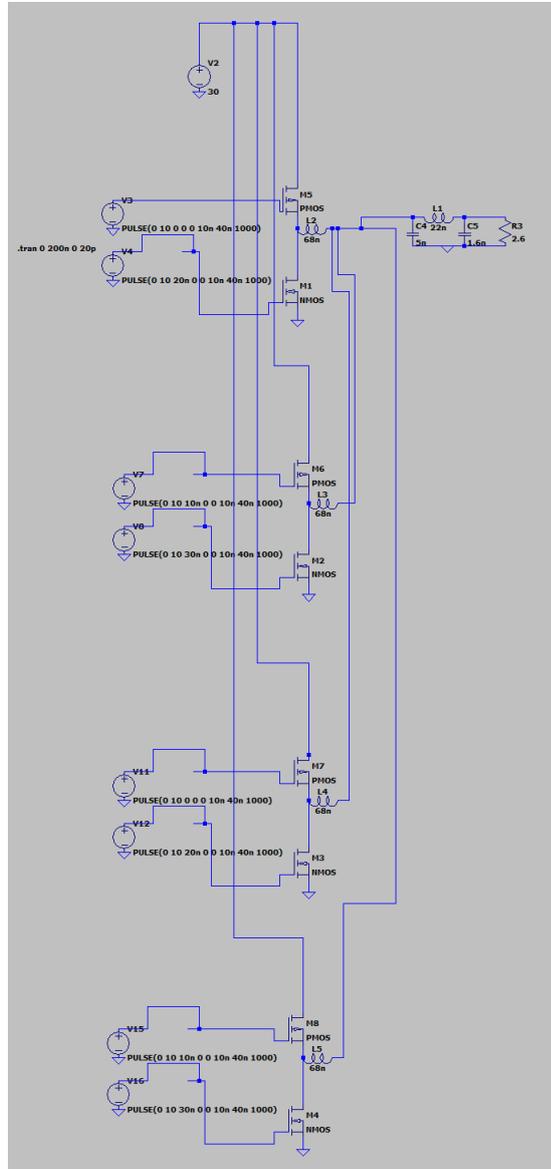


Figura 5.10: Convertitore Buck ZVS a quattro fasi con filtro del quarto ordine e MOSFET ideali

per quanto riguarda le tensioni misurate sull'uscita e sull'induttore di risonanza, queste sono identiche a quelle del circuito a singola fase. Ciò dimostra quanto detto precedentemente, infatti essendo i MOSFET ideali si ha già una resa massima, l'aggiunta delle altre fasi non ha contribuito a migliorare le prestazioni. Allo

stesso modo anche il filtro non ha modo di intervenire.

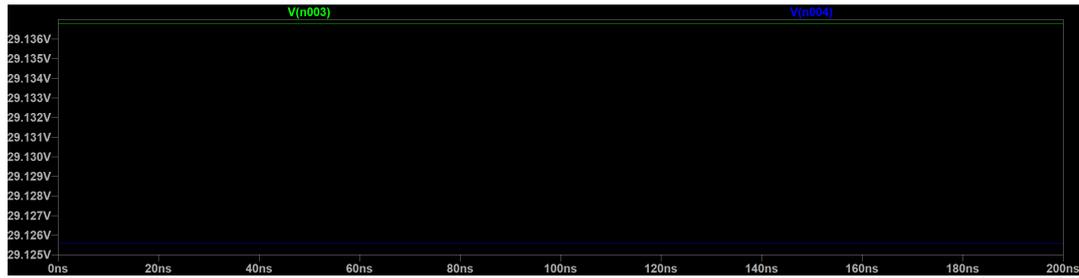


Figura 5.11: Tensione di uscita del convertitore Buck ZVS a quattro fasi con filtro del quarto ordine e MOSFET ideali

Invece, nel caso seguente, dove ai MOSFET ideali sono stati sostituiti dei MOSFET reali, l'aggiunta delle fase consente un miglioramento dell'efficienza del 4,62%. Il filtro, in questo caso, apporta il suo contributo andando a ridurre il ripple. Anche in questo caso sono stati utilizzati gli AO6407 per i pmos e gli AP9465GEM per gli nmos

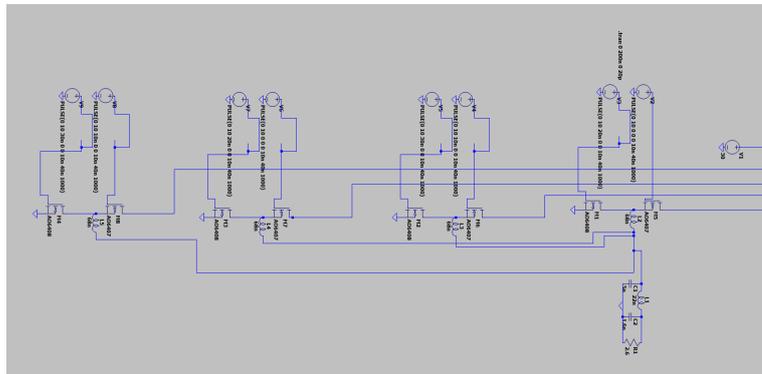


Figura 5.12: Convertitore Buck ZVS a quattro fasi con filtro del quarto ordine e MOSFET reali

Analizzati i comportamenti dei MOSFET in questa configurazione e comprensione i limiti, si è passato alla realizzazione del vero e proprio SMin tecnologia GaN. Per procedere in questa direzione si è scelto di caratterizzare prima il singolo dispositivo EPCGaN80009. In particolare, è stato progettato un circuito che ne permettesse di testare la velocità di commutazione.

Il circuito in questione è composto da un segnale di controllo connesso al gate del HEMTs, una batteria connessa al drain e due resistenze R_2 e R_1 rispettiva-

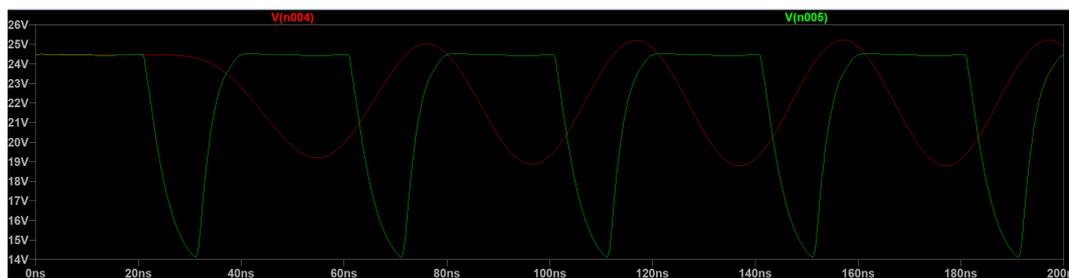


Figura 5.13: Tensione di uscita del convertitore Buck ZVS a quattro fasi con filtro del quarto ordine e MOSFET reali

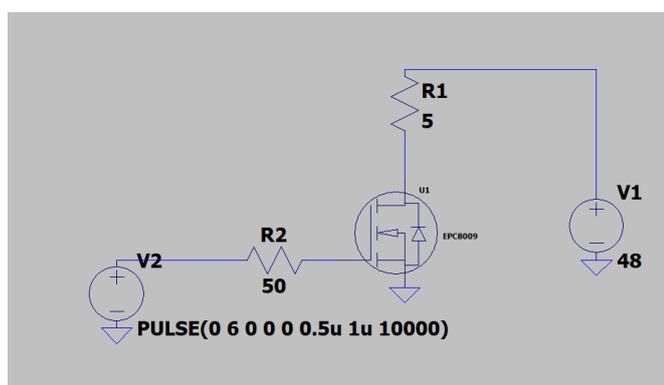


Figura 5.14: Schematico per il test della velocità di commutazione del dispositivo EPCGaN 8009

mente di 50 Ohm e di Ohm sulla quale prelevare la corrente da valutare. Il test è consistito nel fare una simulazione del transiente *.tran* per diverse frequenze del segnale di ingresso. Nelle seguenti figure: 5.155.165.175.185.19, è riportato l'andamento della corrente di uscita $I(R1)$ e del segnale di controllo $V(n003)$ per alcune delle frequenze più significative.



Figura 5.15: Corrente di uscita e segnale di controllo per un valore di frequenza di 100 kHz

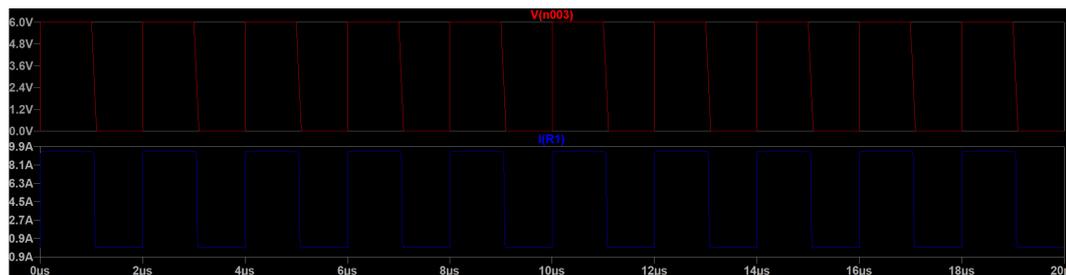


Figura 5.16: Corrente di uscita e segnale di controllo per un valore di frequenza di 500 kHz

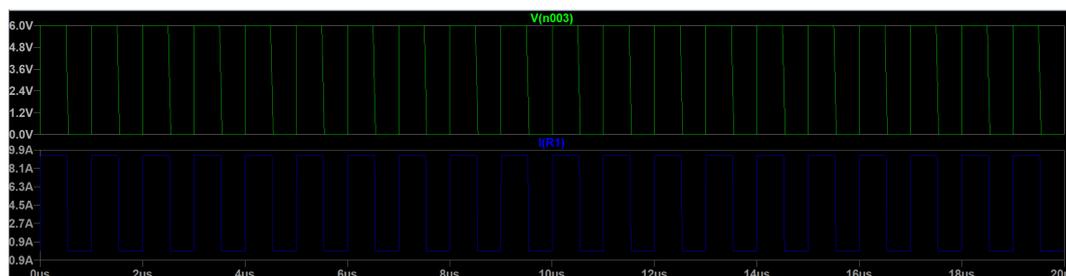


Figura 5.17: Corrente di uscita e segnale di controllo per un valore di frequenza di 1 MHz

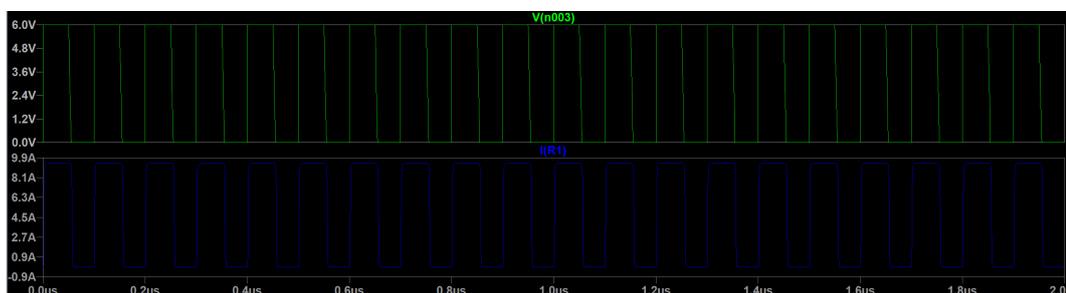


Figura 5.18: Corrente di uscita e segnale di controllo per un valore di frequenza di 10 MHz

Da fig. 5.15, fig. 5.16, fig. 5.17, fig. 5.18 si può osservare come man mano che si sale in frequenza la distorsione aumenta, tuttavia si noti anche dalle caratteristiche iniziali la velocità di commutazione di questo dispositivo, che infatti risulta essere uno tra i più veloci in commercio. Dal test appena eseguito è stato possibile ricavare l'andamento dell'efficienza tab. 5.2

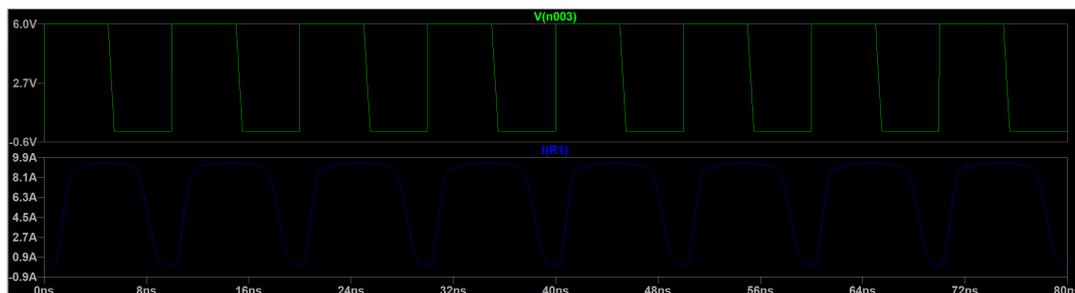


Figura 5.19: Corrente di uscita e segnale di controllo per un valore di frequenza di 10 MHz

Frequenza	Efficienza	Frequenza	Efficienza
20 kHz	99.86%	200 kHz	99.48%
30 kHz	99.84%	500 kHz	98.90%
40 kHz	99.82%	1 MHz	98.06%
50 kHz	99.82%	2 MHz	96.69%
60 kHz	99.80%	5 MHz	96.13%
70 kHz	99.75%	10 MHz	95.38%
80 kHz	99.73%	25 MHz	93.21%
100 kHz	99.69%	100 MHz	81.12%

Tabella 5.2: Valori di efficienza per le rispettive frequenze

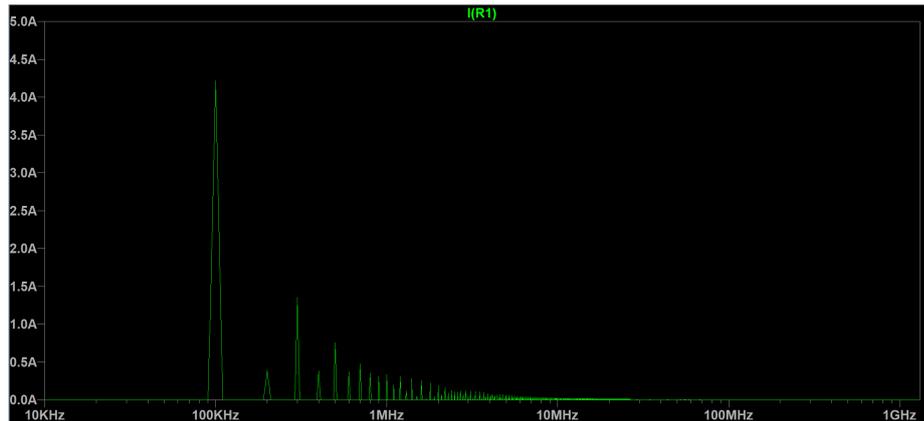


Figura 5.20: Trasformata di Fourier della corrente di uscita e per un valore di frequenza di 100 kHz

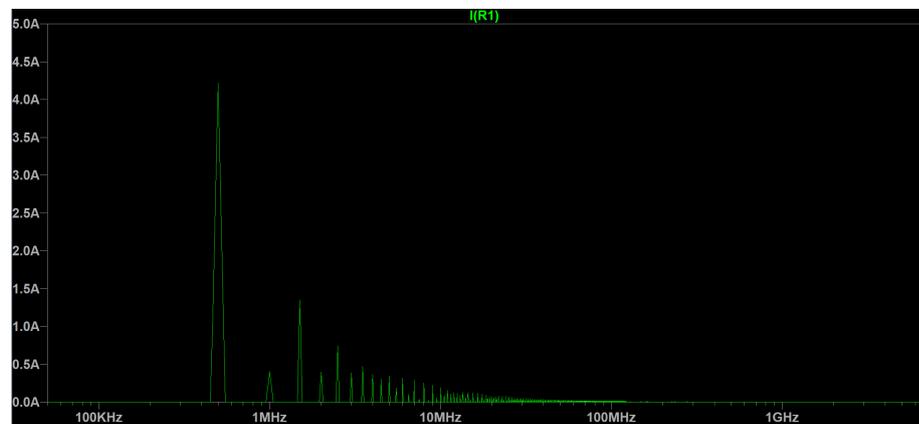


Figura 5.21: Trasformata di Fourier della corrente di uscita e per un valore di frequenza di 500 kHz

In secondo luogo, si è progettato un convertitore Buck ZVS a singola fase con filtro del quarto ordine con il componente EPCGaN 8009, appena testato. Inizialmente non è stata presa nessuna accortezza progettuale a riguardo del diverso comportamento dei dispositivi GaN, replicando semplicemente il circuito precedente con i MOSFET. Tuttavia, il filtro non dipendendo dalle caratteristiche intrinseche del dispositivo di potenza è giusto che rimanga invariato, infatti le componenti sono state calcolate in base al numero di fasi desiderate, al duty-cycle e alla frequenza di switching.

In fig. 5.27 è mostrata la tensione di uscita e la tensione misurata dopo l'induttore di risonanza, rispettivamente V(n005) e V(n003).

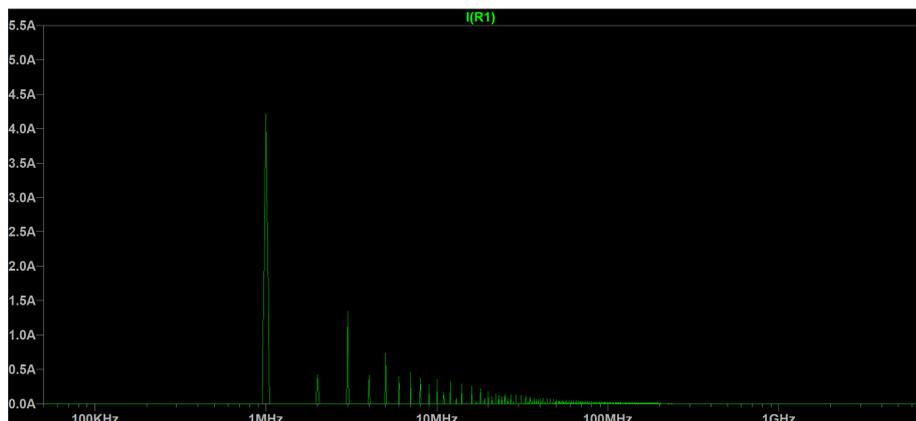


Figura 5.22: Trasformata di Fourier della corrente di uscita e per un valore di frequenza di 1 MHz

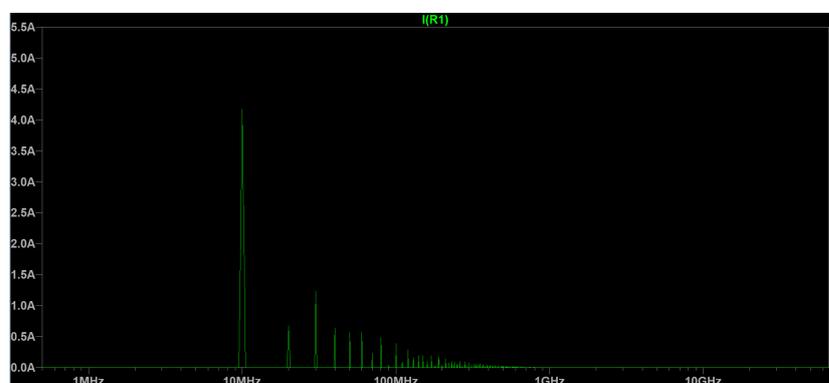


Figura 5.23: Trasformata di Fourier della corrente di uscita e per un valore di frequenza di 10 MHz

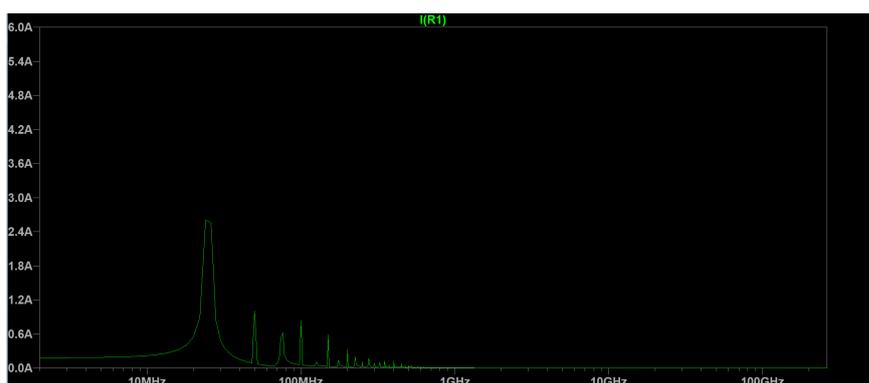


Figura 5.24: Trasformata di Fourier della corrente di uscita e per un valore di frequenza di 25 MHz

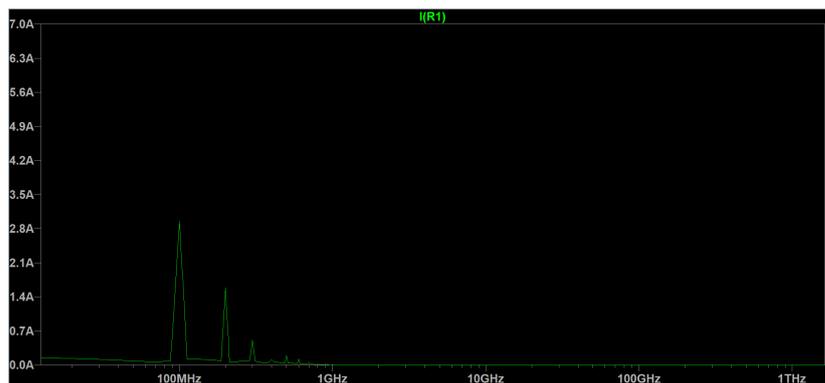


Figura 5.25: Trasformata di Fourier della corrente di uscita e per un valore di frequenza di 100 MHz

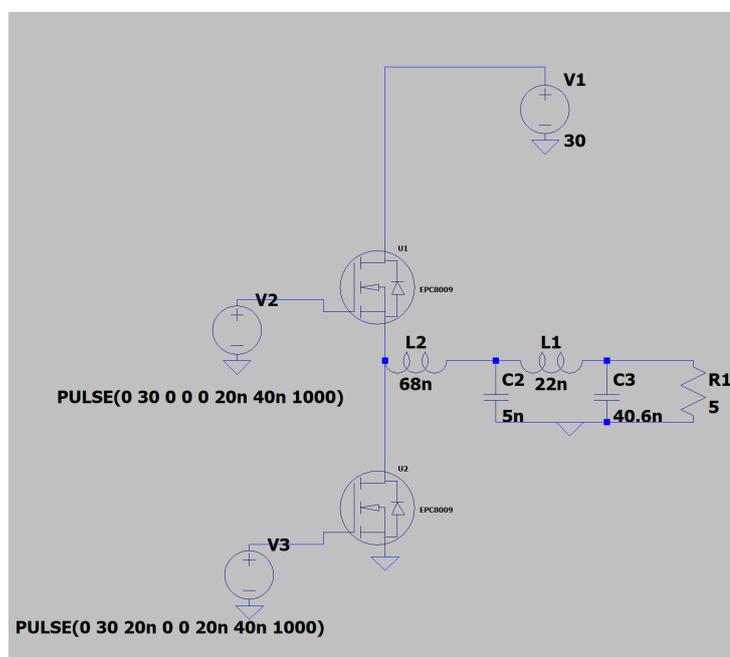


Figura 5.26: Buck ZVS a singola fase con filtro del quarto ordine e con GaN

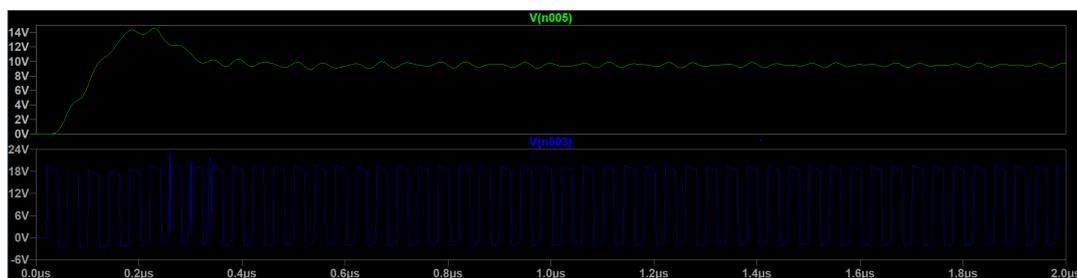


Figura 5.27: Tensioni di uscita del Buck ZVS a singola fase con filtro del quarto ordine e con GaN

L'efficienza misurata a 25 MHz, frequenza d'interesse, è inferiore al 20%. Tale risultato non stupisce, in quanto, come anticipato, i dispositivi HEMTs non consentono di utilizzare architetture complementari. Di conseguenza la variazione dell'uscita, provoca una parziale accensione del transistor superiore, invece di una completa, in alcuni casi può verificarsi anche una mancata accensione. Per risolvere questo problema, al convertitore GaN Buck a singola fase, è stato aggiunto un circuito di bootstrap fig. 5.28. Questo, grazie alla capacità C2, permette di mantenere fissato ad un valore di tensione basso, rispetto a quello di gate, il terminale di source del transistor superiore, garantendone una completa accensione.

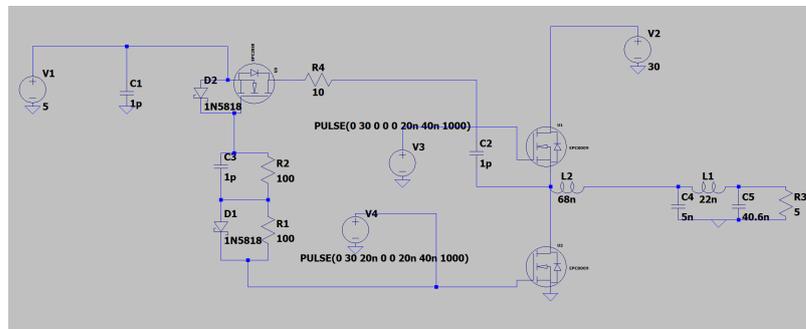


Figura 5.28: Buck ZVS GaN a singola fase con filtro del quarto ordine e circuito di bootstrap

Le uscite sono riportate in fig. 5.29, al contrario del circuito in cui era assente il bootstrap si nota un sostanziale miglioramento, infatti l'efficienza raggiunge il 34,72%. Altrettanto chiaro è il fatto che tali livelli di efficienza non possono essere ritenuti soddisfacenti, ma l'obiettivo di questo passaggio intermedio è stato quello di mostrare solamente la differenza di prestazioni legata al circuito di bootstrap in presenza di dispositivi GaN HEMTs. Per rilevare un aumento sostanziale dell'efficienza è necessario modificare i parametri del circuito di bootstrap, cosa che verrà svolta all'interno del circuito principale.

Compreso il funzionamento e gli effetti delle singole parti dell'architettura, si è potuto procedere con il progetto e la realizzazione di un circuito Buck GaN ZVS a quattro fasi con filtro del quarto ordine fig. 5.39.

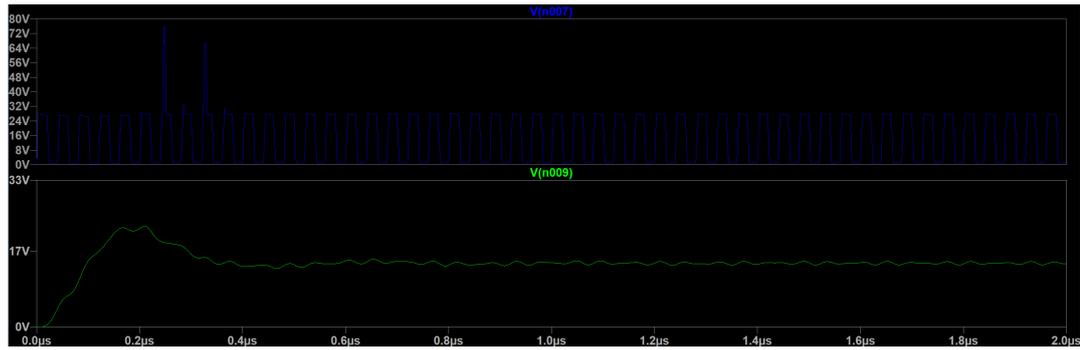


Figura 5.29: Buck ZVS GaN a singola fase con filtro del quarto ordine e circuito di bootstrap

Per migliorare l'efficienza è stata analizzata la capacità di bootstrap, in particolare è stata fatta variare all'interno di un range di valori ragionevole, ovvero che ne permettessero le carica e la scarica, ed è stato scelto il valore che incrementasse maggiormente il valore dell'efficienza di uscita.

Per ogni valore di capacità C_2 sono riportate sia la carica e la scarica valutata rispetto al segnale di controllo high-side sia l'andamento dell'uscita. Si ricordi che per avere un buon comportamento della capacità la scarica deve avvenire in corrispondenza del valore logico alto del segnale di controllo high-side e deve essere il più costante possibile. Questi constraints permettono di mantenere in saturazione profonda il GaN high-side per tutta il tempo in cui è acceso.

Osservando la variazione della tensioni ai capi della capacità si può stabilire che il valore che meglio corrisponde alle necessità progettuali è $C_2=120$ pF, infatti per valori troppo bassi della capacità, ad esempio 500 fF, la tensione in questione

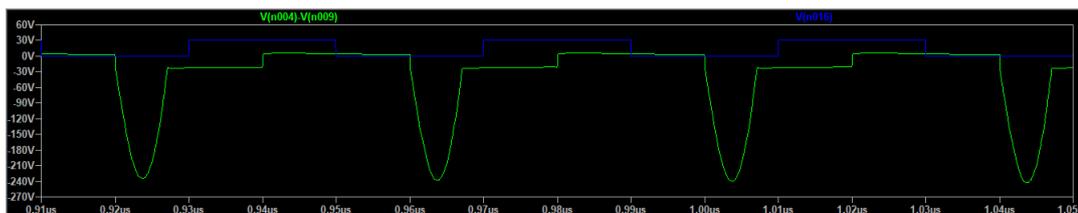


Figura 5.31: Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di C2 di 500 fF

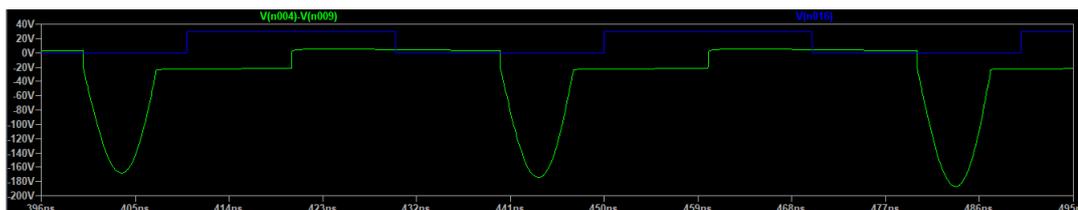


Figura 5.32: Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di C2 di 1 pF

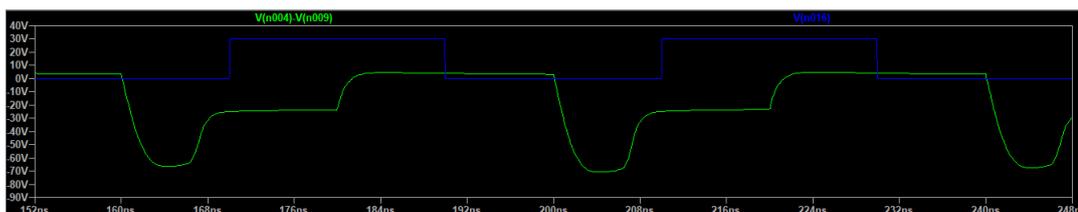


Figura 5.33: Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di C2 di 50 pF

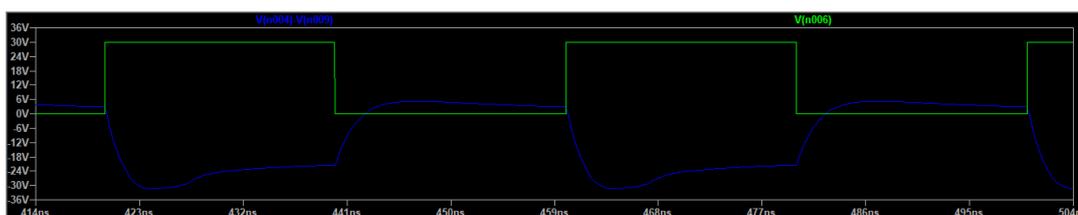


Figura 5.34: Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di C2 di 120 pF

si mantiene costante allo stesso valore per tutto il tempo. Dunque i valori prossimi alle centinaia di pF sono quelli che si avvicinano maggiormente a ciò che si desidera, la capacità di bootstrap verrà quindi impostata a 120 pF. Anche la resistenza di bootstrap R4 ricopre un ruolo importante ai fini della sincronizzazione con il

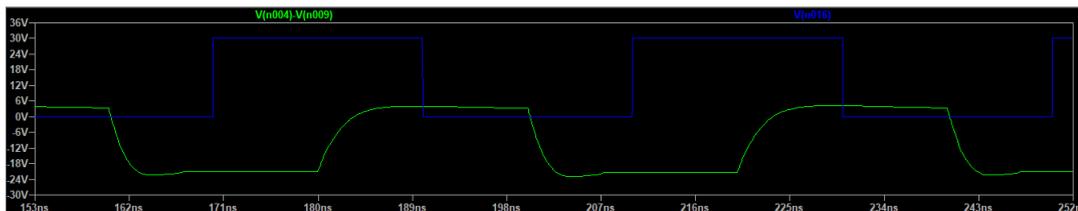


Figura 5.35: Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di C2 di 150 pF

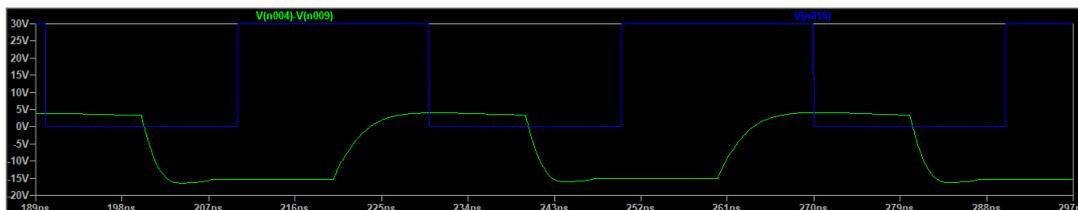


Figura 5.36: Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di C2 di 200 pF

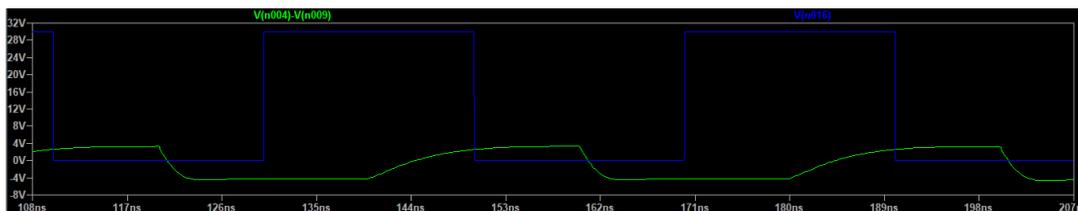


Figura 5.37: Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di C2 di 500 pF

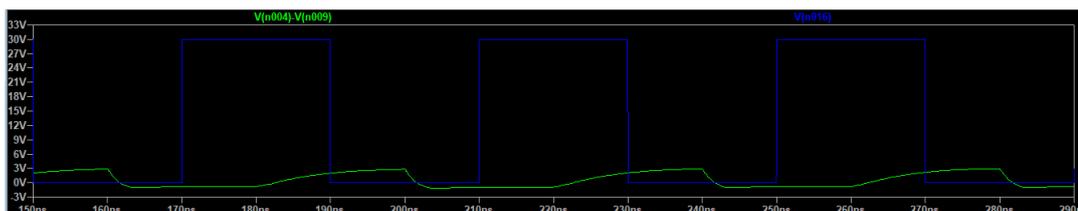


Figura 5.38: Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di C2 di 1 nF

segnale di controllo. Ad esempio per un valori di R4 pari a 10 kOhm quello che si ottiene è il seguente risultato fig. 5.40

Ovviamente è la combinazione di R_{boot} e C_{boot} che determina il risultato finale, di conseguenza settando R_{boot} a 10 kOhm dovrebbe necessariamente cambiare il

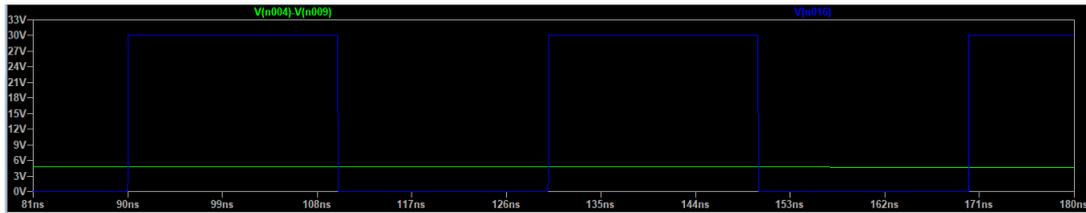


Figura 5.39: Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di C2 di 50 nF

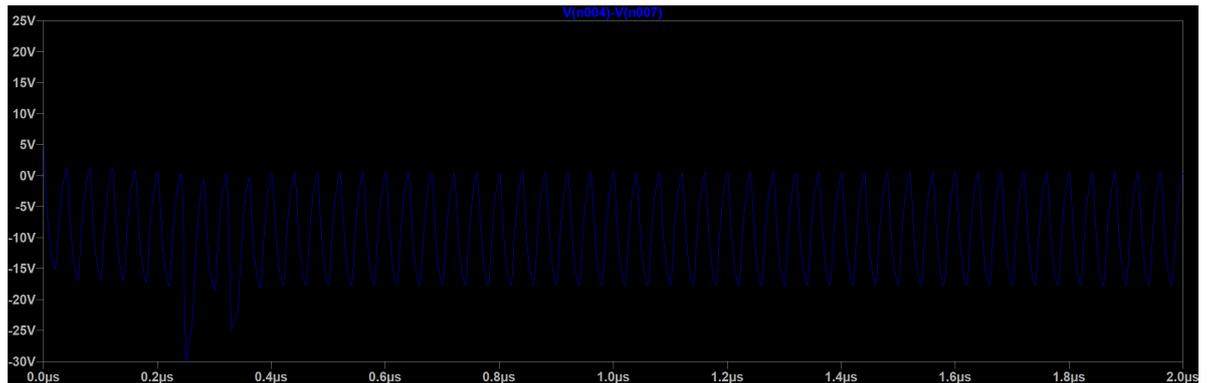


Figura 5.40: Carica e scarica del condensatore di bootstrap V(n004)-V(n009) rispetto al segnale d'ingresso per un valore di R4 di 10 kOhm

valore della capacità C_{boot} . Dunque, è stato scelto di mantenere basso il valore di resistenza per diminuire la dissipazione di potenza lasciando invariato il valore della capacità C_{boot} . Per completezza, dunque, è riportato l'andamento della carica e scarica delle quattro capacità di bootstrap confrontata con il segnale di controllo del relativo transistor superiore di ognuna delle quattro fasi.

Altro test che è stato condotto, è relativo alla capacità C5 del filtro, infatti variando i valori delle componenti del filtro si è notato come C5 agisse significativamente sul ripple e sulla tensione media di uscita.

Dagli andamenti appena riportati, si noti che per valori della capacità nell'ordine delle migliaia di fF il ripple è significativo ed è pari a circa 30 V, la tensione media si aggira intorno ai 35 V. Man mano che il valore di C5 cresce, avvicinandosi alle decine di pF il ripple diminuisce e la tensione media aumenta toccando il picco a 40,5 pF dove assume un valore di 41,5 V. Da questo punto in poi la tendenza si inverte, ovvero la tensione media diminuisce drasticamente, ma allo

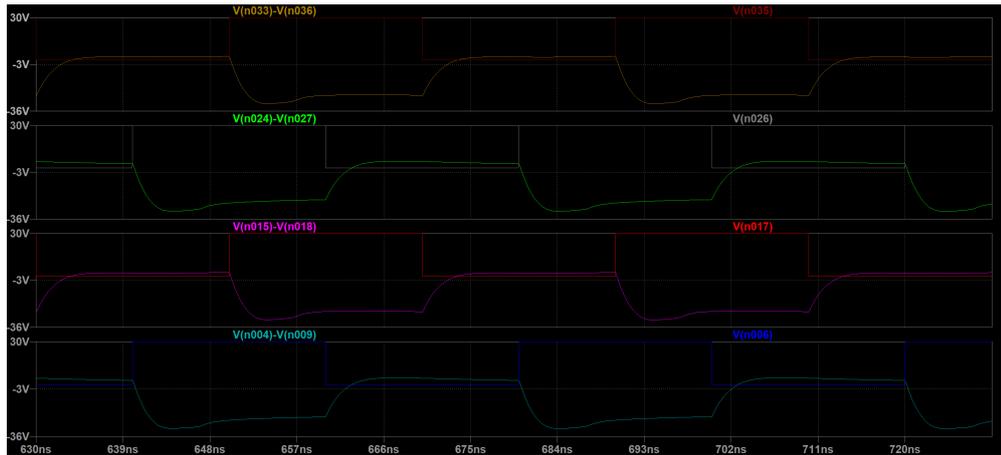


Figura 5.41: Carica e scarica delle quattro capacità di bootstrap confrontata con il segnale di controllo del relativo transistor superiore di ognuna delle quattro fasi



Figura 5.42: Andamento della tensione di uscita per un valore di C_5 di 1 pF

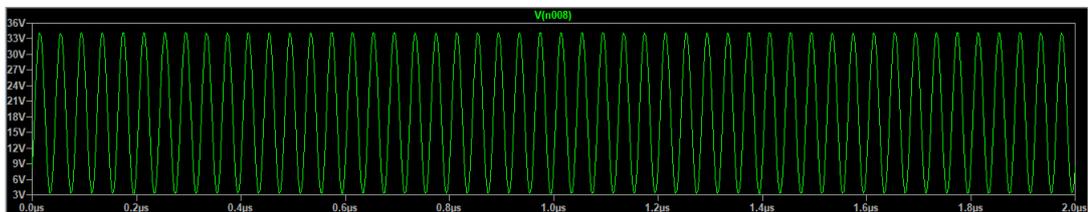


Figura 5.43: Andamento della tensione di uscita per un valore di C_5 di 500 pF

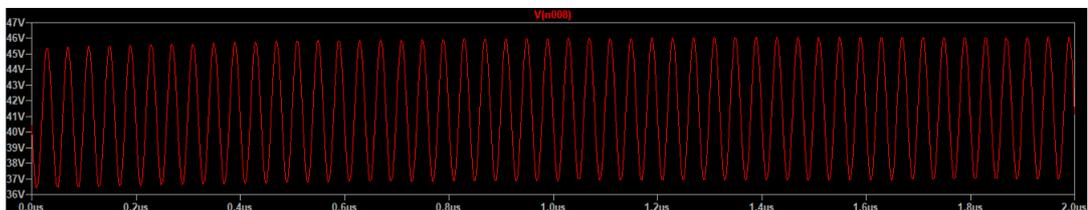


Figura 5.44: Andamento della tensione di uscita per un valore di C_5 di 40 nF

stesso tempo anche il ripple diminuisce scendendo sotto gli 0,5 V. Dunque c'è un trade-off tra ripple e tensione media, il che porta a scegliere come valore della

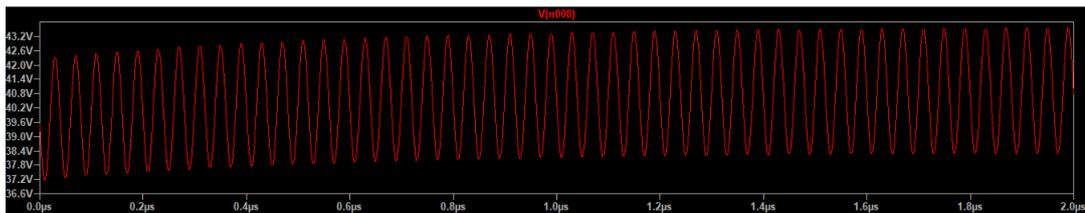


Figura 5.45: Andamento della tensione di uscita per un valore di C5 di 100 nF

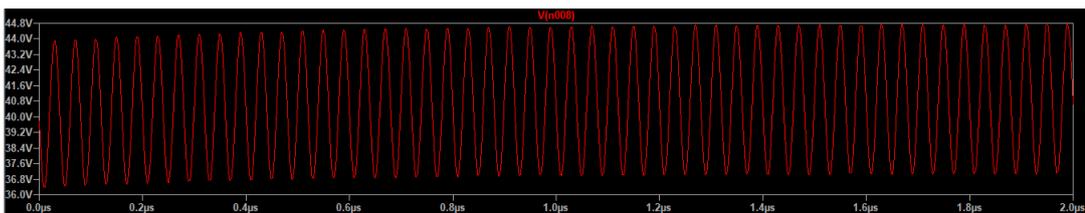


Figura 5.46: Andamento della tensione di uscita per un valore di C5 di 700 nF

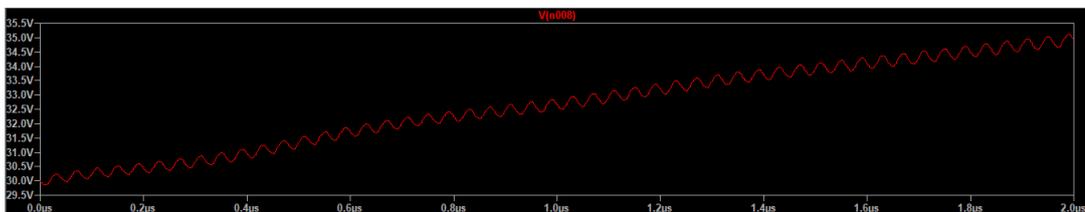


Figura 5.47: Andamento della tensione di uscita per un valore di C5 di 1 μ F

capacità C5 40,5 nF. A questo punto per calcolare l'efficienza si può valutare l'uscita finale a seguito delle variazioni dei valori, di cui sopra. In fig. 5.48 è riportata l'uscita transitoria del convertitore, invece in fig. 5.49 è riportata l'uscita a regime.

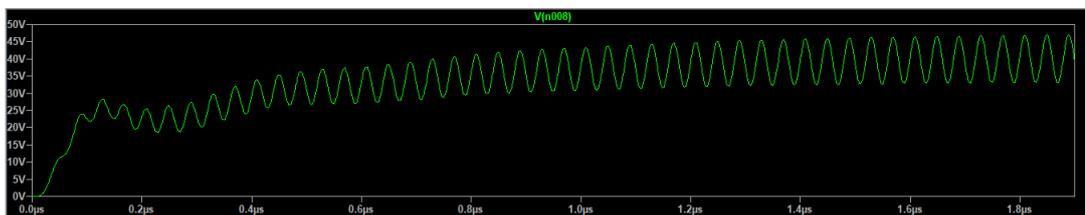


Figura 5.48: Andamento transitorio della tensione di uscita del convertitore GaN Buck ZVS a quattro fasi con filtro del quarto ordine

Per ottenere l'andamento transitorio la simulazione è stata svolta in un range temporale che va da 0 μ s a 2 μ s, allo stesso modo per ottenere l'andamento dell'uscita a regime la simulazione è stata svolta tra 1,9 μ s e 3,9 μ s. Questi

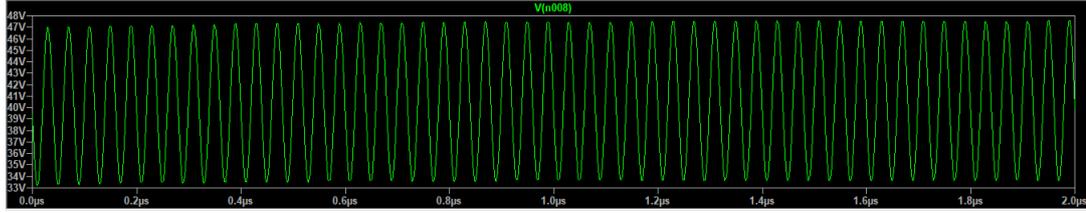


Figura 5.49: Andamento della tensione di uscita a regime del convertitore GaN Buck ZVS a quattro fasi con filtro del quarto ordine

ultimi valori sono stati scelti considerando che già in fig. 5.48 l'uscita raggiunge un andamento stabile in corrispondenza di $1.8 \mu\text{s}$. In seguito è stata calcolata l'efficienza che risulta essere pari al 62,18%, infatti $V_{\text{RF}} = 41.5 \text{ V}$ $I_{\text{RF}} = 8,1 \text{ A}$ $V_{\text{DC}} = 30 \text{ V}$ $I_{\text{DC}} = 18,02 \text{ A}$

5.1.2 Descrizione dei Componenti fisici

I componenti del convertitore Buck GaN ZVS a quattro fasi con filtro del quarto ordine sono descritte di seguito.

- **EPC GaN 8009:** Dispositivo di potenza realizzato in Nitruro di Gallio. Presenta un basso coefficiente di temperatura ed un alta mobilità degli elettroni [40]. Questo si traduce in bassi valori di resistenza $R_{\text{DS,on}}$ e di capacità del gate Q_{G} . Come risultato finale si ha quindi un dispositivo che è in grado di commutare a frequenze molto elevate.

Parametro	Descrizione	Valore
V_{DS}	Tensione Massima Drain Source	65 v
Q_{G}	Carica di Gate	370 pC
$R_{\text{DS,on}}$	Resistenza ON Drain Source	90 m Ω
C_{iss}	Capacità d'ingresso	52 pF
A	Area del Die	2,1 mm x 0,85 mm

Tabella 5.3: Parametri principali di un EPC GaN 8009

- **EPC GaN 2038:** Seppur la tecnologia sia la stessa, le prestazioni del 2038 [41] sono attenuate rispetto al EPC GaN 8009, ma non essendo questo

un dispositivo che determina la velocità di commutazione massima, è stato scelto in base al fatto che occupa un area minore.

Parametro	Descrizione	Valore
V_{DS}	Tensione Massima Drain Source	100 v
Q_G	Carica di Gate	44 pC
$R_{DS,on}$	Resistenza ON Drain Source	2100 m Ω
C_{iss}	Capacità d'ingresso	8,4 pF
A	Area del Die	0,9 mm x 0,9 mm

Tabella 5.4: Parametri principali di un EPC GaN 2038

5.2 Convertitore a mezzo ponte con bilanciamento dei ritardi

Il seguente paragrafo ha l'obiettivo di descrivere la progettazione e la simulazione di un diverso tipo di convertitore. In particolare, il circuito in questione è un convertitore a mezzo ponte [42] in tecnologia GaN e Si con filtro del quarto ordine, che sfrutta la tecnica del blanking [43] per il bilanciamento dei ritardi.

5.2.1 Sviluppo dello schematico

Si è partiti con il testare un circuito a ponte intero con MOSFET e BJT per verificarne le prestazioni in presenza di una frequenza di switching di circa 10 MHz.

In fig. 5.50 è riportato lo schematico di un convertitore a ponte intero [44] con in ingresso un segnale di controllo posto alla frequenza di 8,5 MHz con un duty-cycle del 70%, un filtro del 4 ordine, e un alimentazione di 30 V. Si noti che sono presenti due BJT, che fungono da isolatori, e hanno la base collegata al segnale di controllo, due EPC GaN 8009 M1, M4 che ricevono il segnale di controllo dai BJT, ed altri due EPC GaN M2, M3 che ricevono il segnale di controllo invertito, in accordo al controllo PWM bipolare. Cosa importante da notare è

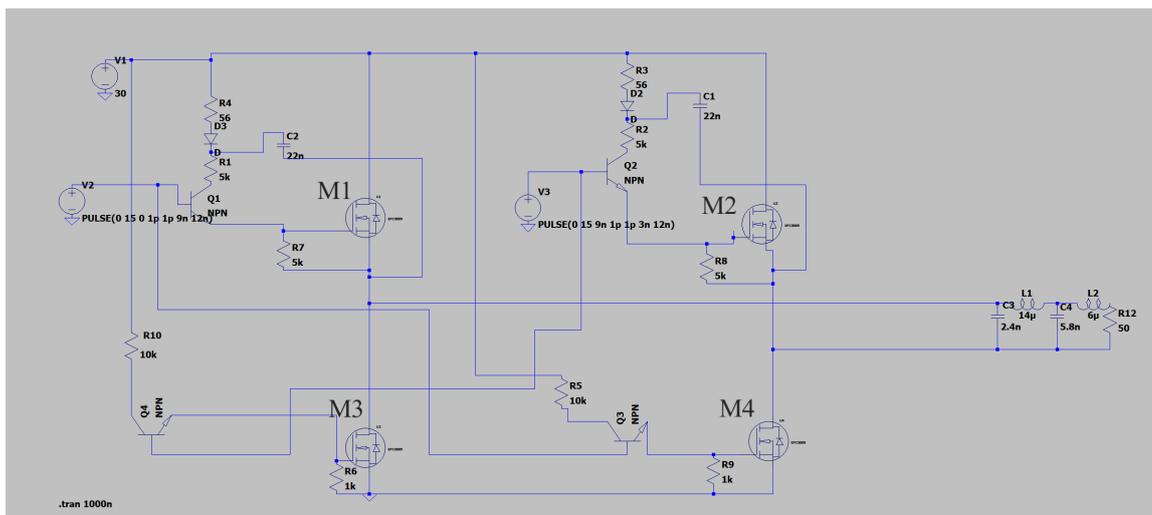


Figura 5.50: Convertitore a Ponte intero

il circuito di driving inferiore che, essendo i transistori di potenza realizzati in tecnologia GaN, è diverso da quello superiore. Il circuito inferiore è un semplice partitore di tensione, dove c'è una resistenza di Pull-Down R_{pd} che permette di regolare la velocità con cui si accendono e si spengono i dispositivi GaN del lato inferiore. Discorso diverso per quando riguarda il driver superiore, infatti tramite questo bisogna garantire la giusta tensione gate-source, dei GaN superiori, per tutto il periodo di accensione. La carica del condensatore, durante il periodo di interdizione, avviene attraverso il ramo con il diodo e la resistenza. In fig. 5.51

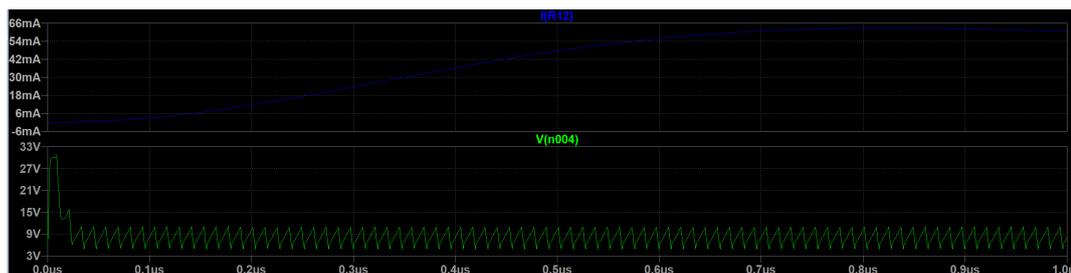


Figura 5.51: Corrente e tensione di uscita del convertitore a ponte intero

si può notare che le grandezze in uscita non hanno dei valori interessanti, infatti la tensione di uscita ha un valore medio di 8 V e la corrente a regime raggiunge scarsamente i 70 mA.

Per provare ad ottenere delle prestazioni migliori, non avendo bisogno di un uscita differenziale, ci si è spostati su un convertitore a mezzo ponte fig.

5.52. Il driver superiore e quello inferiore funzionano allo stesso modo del circuito precedente, anche la frequenza e il duty-cycle sono gli stessi, la tensione di alimentazione invece è stata abbassata a 20 V.

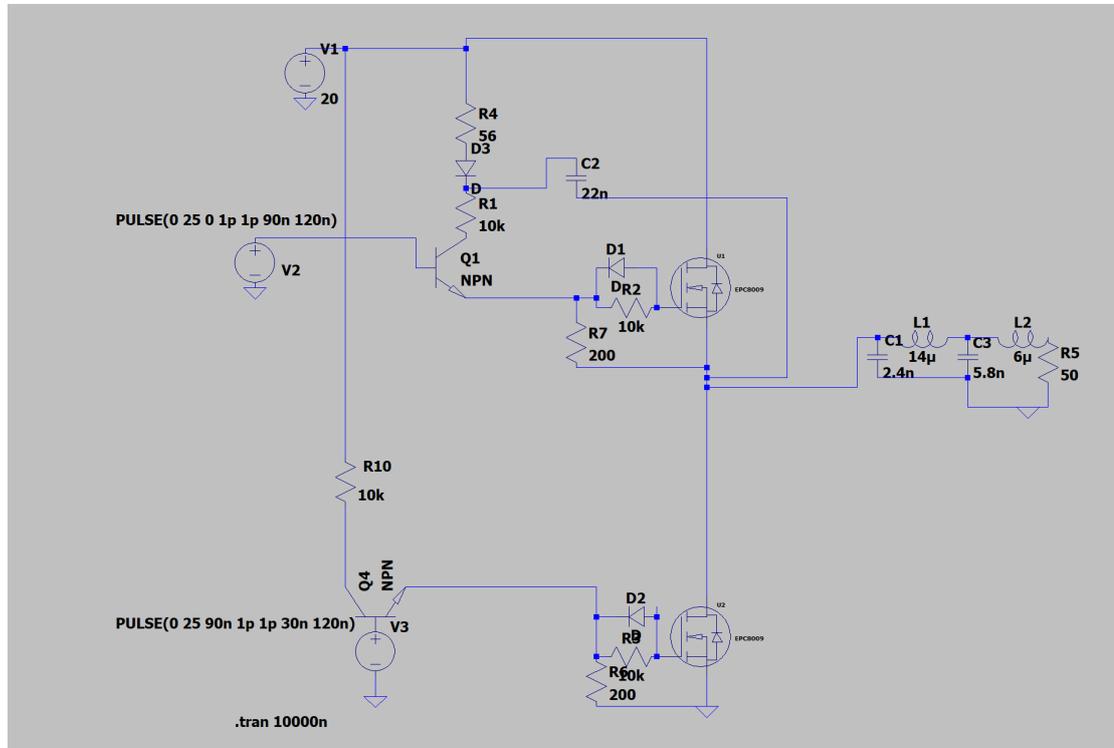


Figura 5.52: Convertitore a mezzo ponte

L'unica differenza, oltre ad essere l'uscita single ended, risiede nell'inserimento di due circuiti di blanking. Questi ultimi, composti da un diodo e una resistenza in parallelo, permettono di ritardare il segnale di controllo dei GaN di potenza, in modo da evitare sovrapposizioni. In seguito, ne sarà descritta in maniera più dettagliata la calibrazione. Le uscite sono riportate in fig. 5.53, in questa è apprezzabile un notevole aumento della tensione media di uscita e della corrente di uscita. Con tali valori di tensione e di corrente, rispettivamente $V_{RF} = 14,35$ V $I_{RF} = 300$ mA, e con i seguenti valori dell'alimentazione $V_{DC} = 30$ V $I_{DC} = 314$ mA, si ottiene un'efficienza del 68,6%.

Altro test che è stato svolto, è stato quello di sostituire ai BJT in tecnologia Si degli HEMTs in tecnologia GaN, in particolare gli EPC GaN 2038 fig. 5.54.

Da questo test si è ricavata un'informazione molto importante ai fini del progetto del circuito. Infatti, come si può osservare in fig. 5.55, le uscite peggiorano

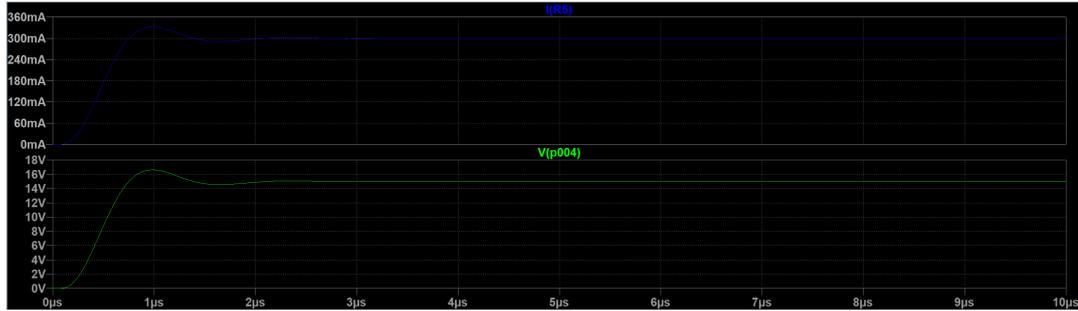


Figura 5.53: Tensione e corrente di uscita del convertitore a mezzo ponte

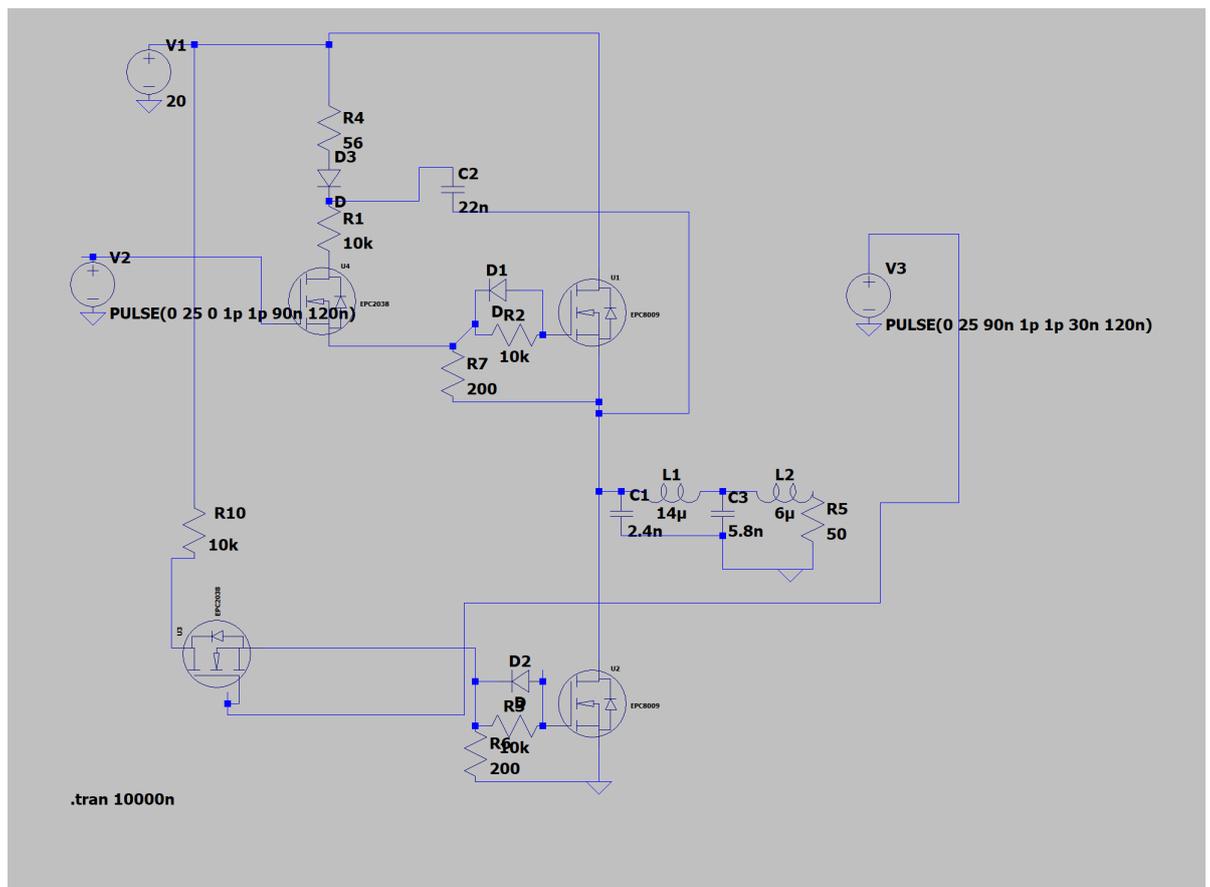


Figura 5.54: Convertitore a mezzo ponte con EPC GaN 2038

notevolmente in termini di ripple, ma soprattutto in termini di valore medio. Infatti la tensione di uscita V_{RF} ha un valore medio di 4,1 V e la corrente I_{RF} di 89,3 mA. Di conseguenza l'efficienza ha subito una diminuzione drastica raggiungendo valori inferiori al 10%. Questo dimostra l'importanza che ricopre il driving all'interno di questo circuito.

Per ottenere tali livelli di efficienza, si è analizzata la corrente del generatore,

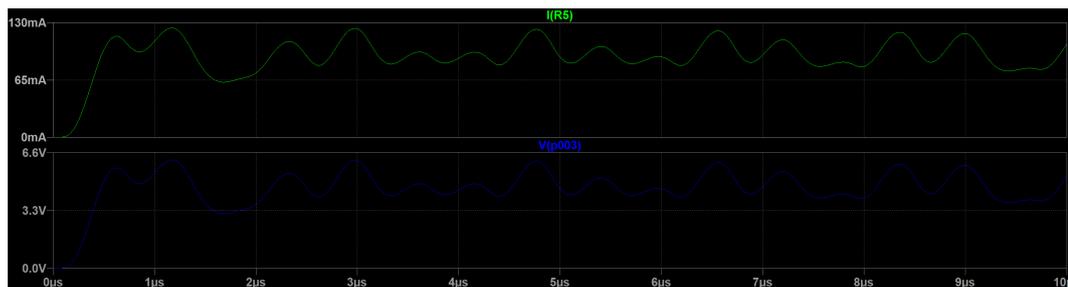


Figura 5.55: Tensione e corrente di uscita del convertitore a mezzo ponte con EPC2038

questa inizialmente presentava dei picchi elevati fig. 5.56, i quali causavano un aumento della corrente media erogata, degradando l'efficienza.

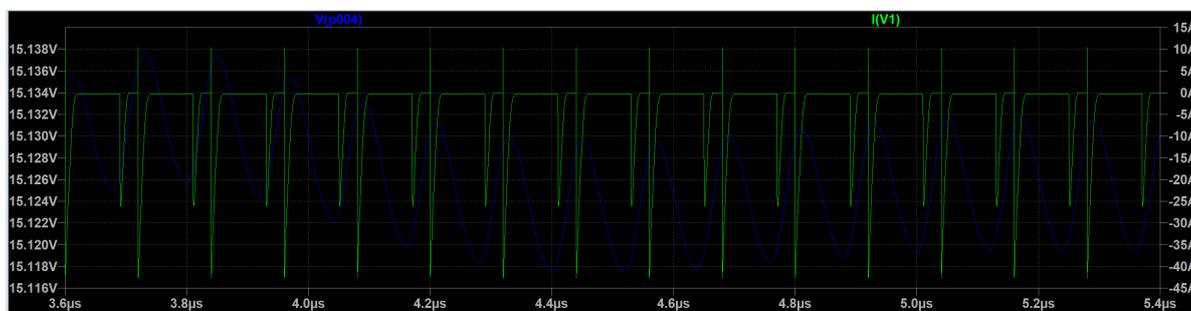


Figura 5.56: Picchi di corrente erogati del generatore in assenza del circuito di blanking

Questi picchi sono legati alle transizioni, in particolare quando il transistor superiore si accendeva e quello inferiore si spegneva e viceversa, esisteva un periodo di tempo per il quale entrambi erano in conduzione, generando così un corto verso massa. Per risolvere questo problema è stato inserito e dimensionato fig. 5.58, fig. 5.59, fig. 5.60, fig. 5.61, fig. 5.62, fig. 5.63, il circuito di blanking.

A seguito di tale dimensionamento i segnali di controllo non sono più sovrapposti fig. 5.64 abbattendo i picchi di corrente assorbiti.

Analizzando però attentamente in fig. 5.58, fig. 5.59, fig. 5.60, fig. 5.61, fig. 5.62, fig. 5.63, il circuito di blanking, ci si accorge che man mano che la resistenza aumenta, e quindi si ritarda il segnale di controllo, i picchi di corrente erogati dal generatore diminuiscono notevolmente, allo stesso tempo però il valore medio della tensione di uscita diminuisce. Ciò accade perché variando la resistenza di

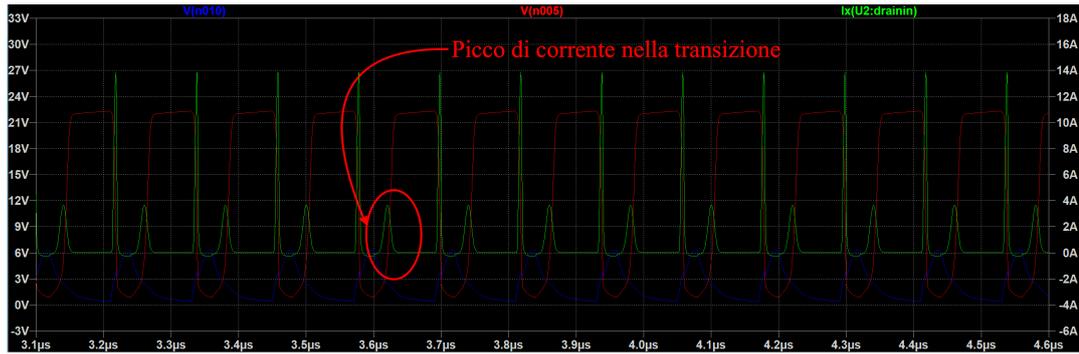


Figura 5.57: Picchi della corrente di uscita indesiderati in corrispondenza delle transizioni

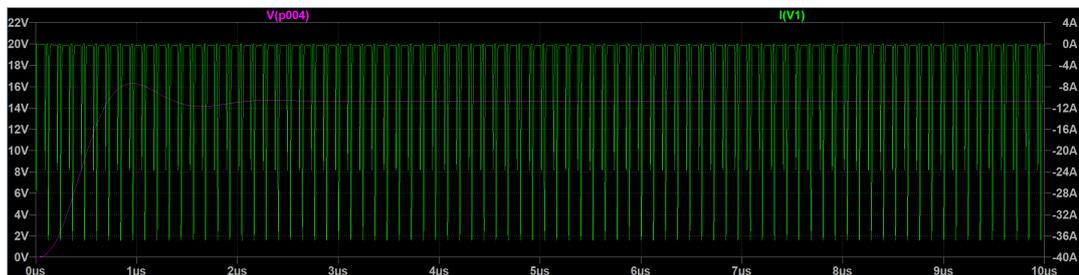


Figura 5.58: Assorbimento della corrente del generatore e andamento della tensione di uscita del convertitore a mezzo ponte per un valore delle resistenze di blanking di 100 Ohm

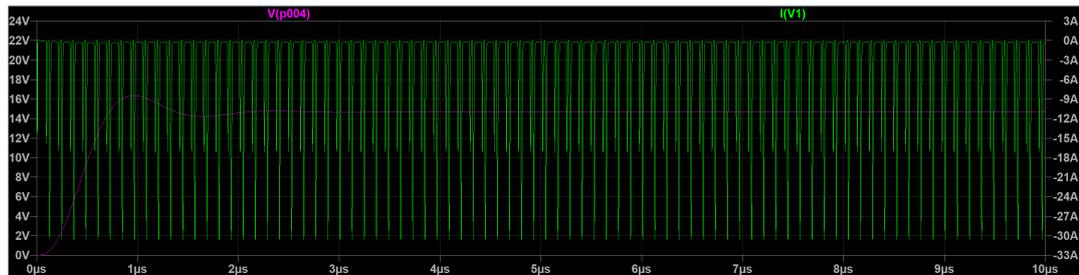


Figura 5.59: Assorbimento della corrente del generatore e andamento della tensione di uscita del convertitore a mezzo ponte per un valore delle resistenze di blanking di 500 Ohm

blanking si varia anche la tensione sul gate del HEMTs causando così una non più completa accensione di quest'ultimo o viceversa un non completo spegnimento. Dunque ci si trova davanti ad un trade-off tra la diminuzione del valore dei picchi di corrente del generatore e il mantenimento di un valore alto di tensione media

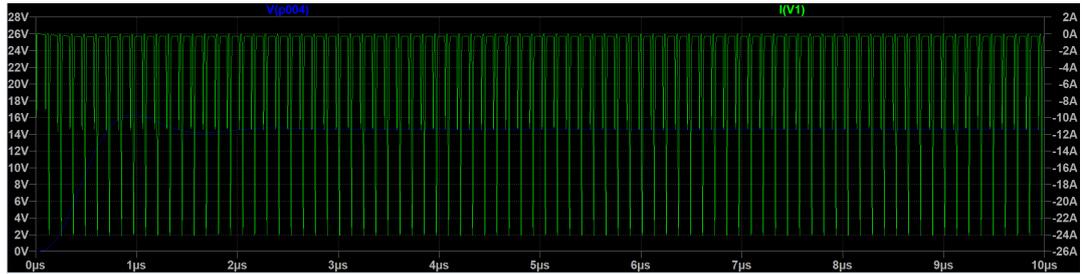


Figura 5.60: Assorbimento della corrente del generatore e andamento della tensione di uscita del convertitore a mezzo ponte per un valore delle resistenze di blanking di 1kOhm

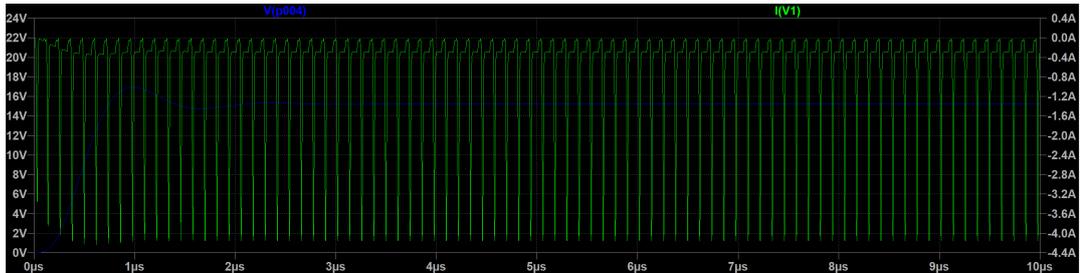


Figura 5.61: Assorbimento della corrente del generatore e andamento della tensione di uscita del convertitore a mezzo ponte per un valore delle resistenze di blanking di 5 kOhm

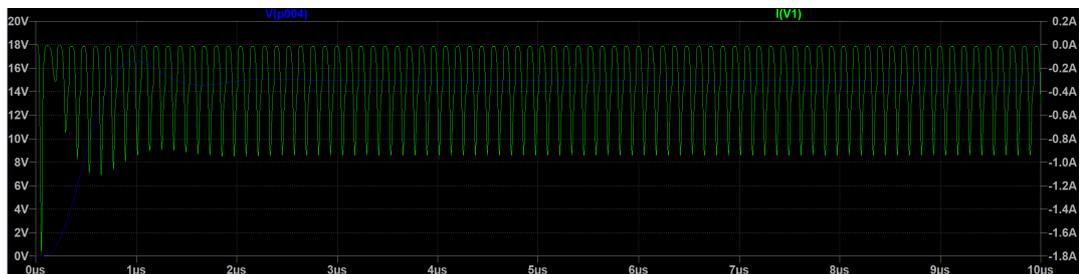


Figura 5.62: Assorbimento della corrente del generatore e andamento della tensione di uscita del convertitore a mezzo ponte per un valore delle resistenze di blanking di 10 kOhm



Figura 5.63: Assorbimento della corrente del generatore e andamento della tensione di uscita del convertitore a mezzo ponte per un valore delle resistenze di blanking di 20 kOhm



Figura 5.64: Segnali di controllo dei due GaN di potenza a seguito del dimensionamento

di uscita. In realtà questo trade-off può essere mitigato dalle resistenze di pull-down. Infatti, con il dimensionamento di queste ultime fig. 5.65, fig. 5.66, fig. 5.67, fig. 5.68, fig. 5.69, si può far variare l'ampiezza del segnale che i due 8009 ricevono sul proprio gate.

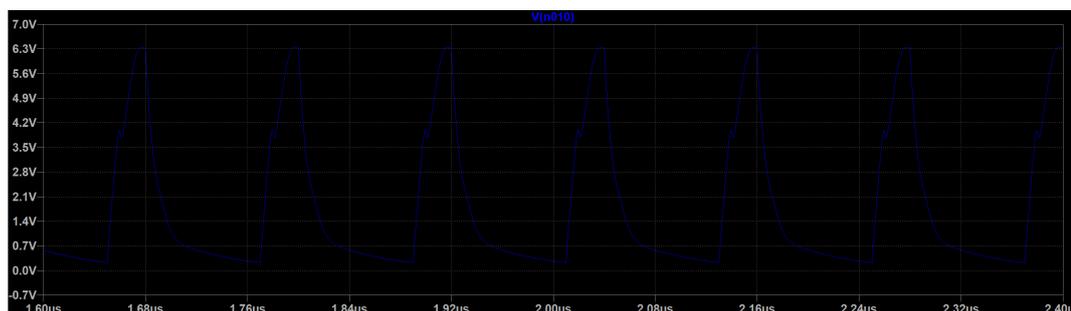


Figura 5.65: Andamento della tensione del segnale di controllo sul gate del transistor inferiore con una resistenza di pull-down di 100 Ohm

Stesso test è stato svolto per la resistenza di pull-down del transistor superiore

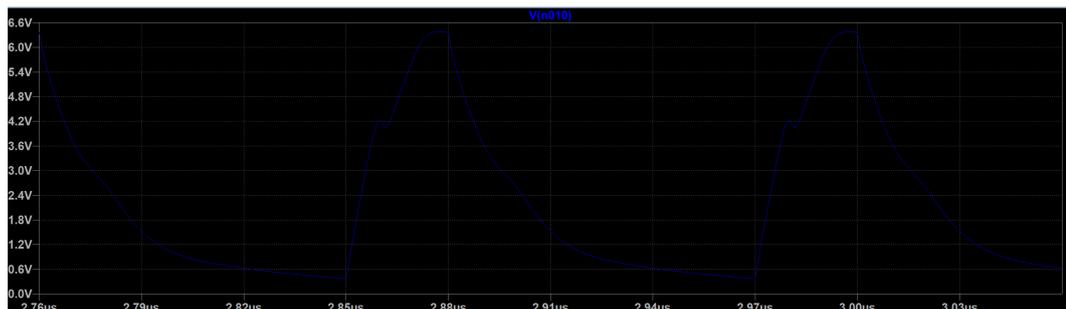


Figura 5.66: Andamento della tensione del segnale di controllo sul gate del transistor inferiore con una resistenza di pull-down di 200 Ohm

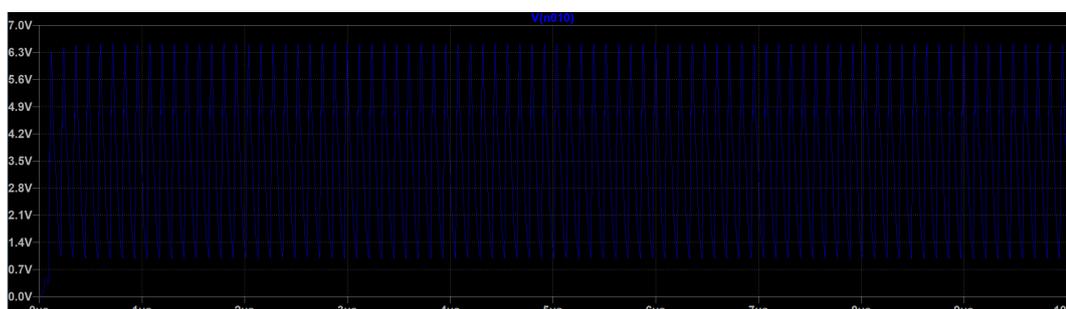


Figura 5.67: Andamento della tensione del segnale di controllo sul gate del transistor inferiore con una resistenza di pull-down di 500 Ohm

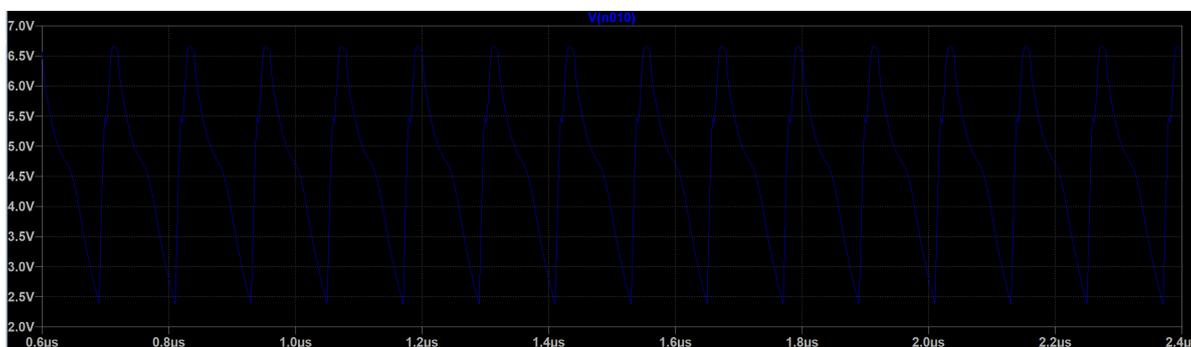


Figura 5.68: Andamento della tensione del segnale di controllo sul gate del transistor inferiore con una resistenza di pull-down di 1 kOhm

fig. 5.70, fig. 5.71, fig. 5.72, fig. 5.73, fig. 5.74.

Anche il filtro del quarto ordine è stato caratterizzato, in particolare è stata analizzata la sua funzione di trasferimento in termini di ampiezza, fase e ritardo di gruppo fig. 5.75.

Da fig. 5.75 si può ricavare l'informazione più importante, ovvero che per

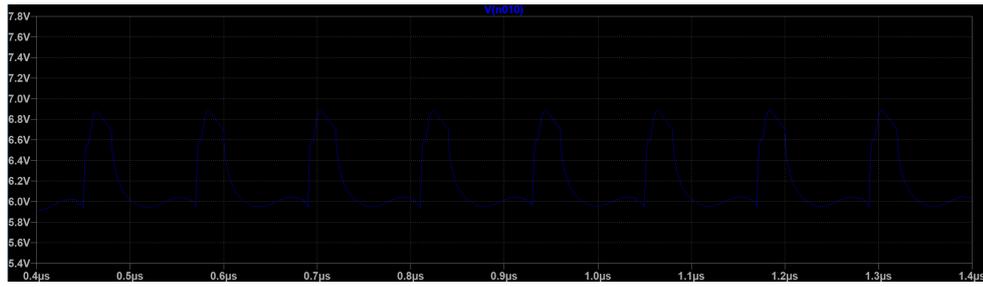


Figura 5.69: Andamento della tensione del segnale di controllo sul gate del transistor inferiore con una resistenza di pull-down di 5 kOhm

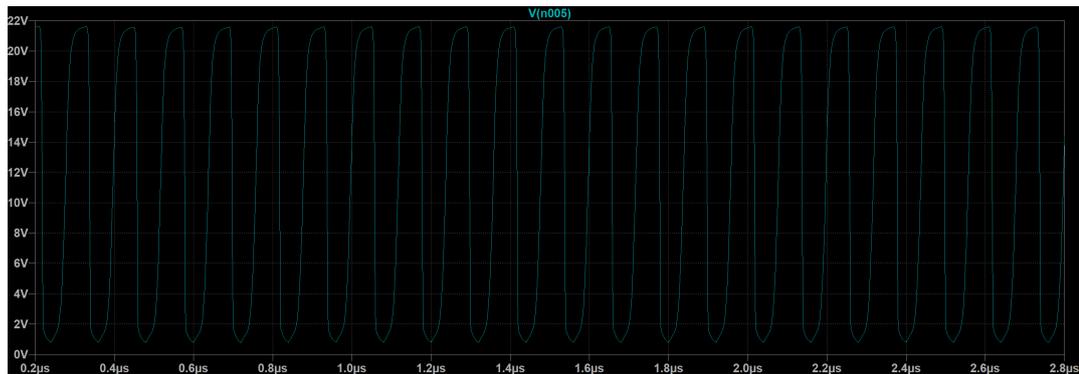


Figura 5.70: Andamento della tensione del segnale di controllo sul gate del transistor superiore con una resistenza di pull-down di 200 Ohm

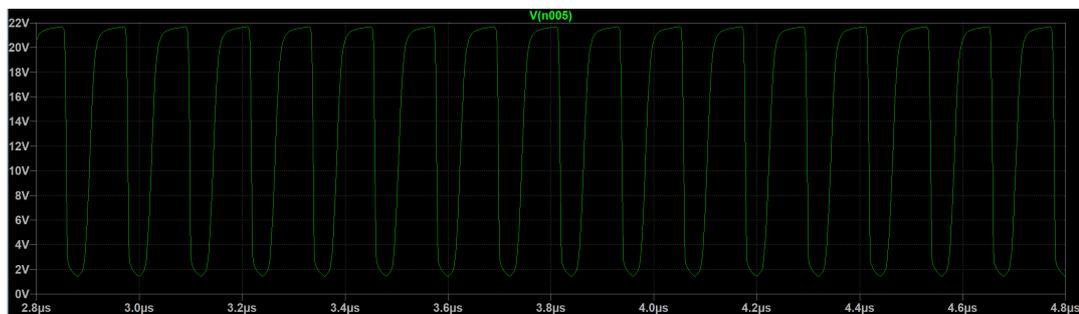


Figura 5.71: Andamento della tensione del segnale di controllo sul gate del transistor superiore con una resistenza di pull-down di 500 Ohm

$f=1$ MHz si un attenuazione di 3 dB e che la frequenza di taglio si aggira intorno ai 2.5 MHz, dunque è congruente con quanto ci si aspettata. In seguito sono state fatte variare le componenti del filtro notando che anche in questo caso, la capacità d'uscita è quella che più ha impatto sul ripple e sul valore medio della tensione d'uscita. Per questo motivo è stata condotta un analisi parametrica della

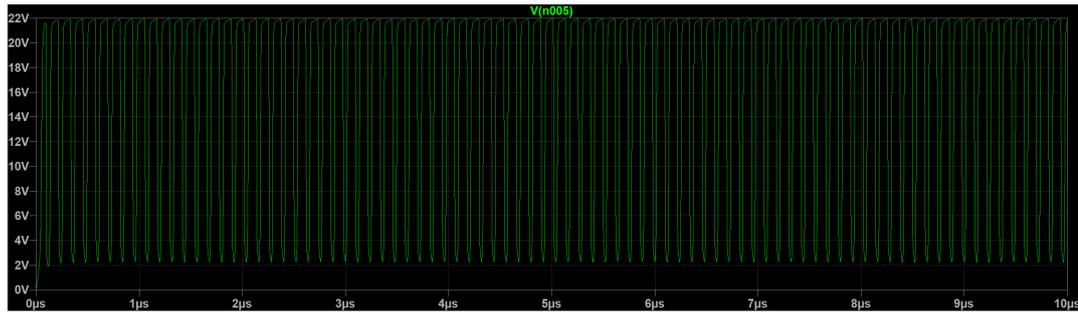


Figura 5.72: Andamento della tensione del segnale di controllo sul gate del transistor superiore con una resistenza di pull-down di 1 kOhm

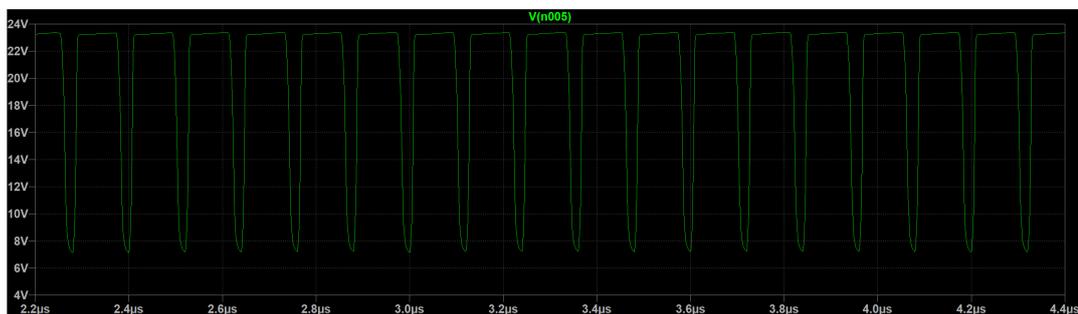


Figura 5.73: Andamento della tensione del segnale di controllo sul gate del transistor superiore con una resistenza di pull-down di 5 kOhm

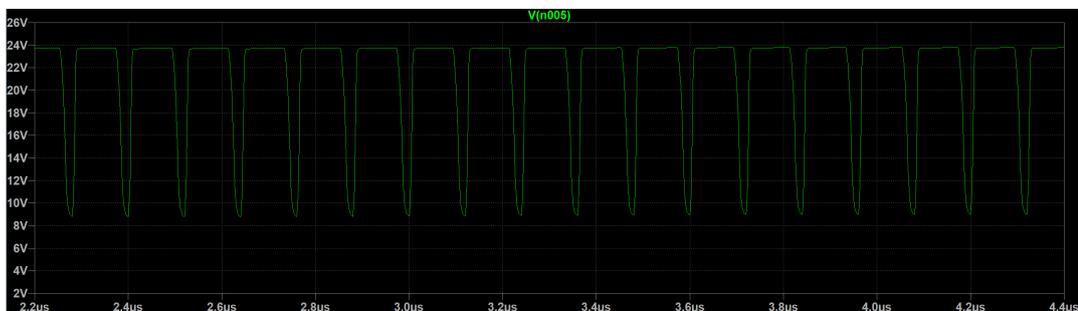


Figura 5.74: Andamento della tensione del segnale di controllo sul gate del transistor superiore con una resistenza di pull-down di 10 kOhm

capacità in questione, facendola variare prima tra 1 pF e 1000 pF fig. 5.76, poi tra 1 nF e 100 nF fig. 5.77 e infine tra 100 nF e 500 nF fig. 5.78.

Si noti che man mano che la capacità cresce il ripple diminuisce e la tensione media aumenta, fino ad un punto di inversione, a partire dal quale il ripple continua a diminuire, ma anche la tensione media decresce. Per concludere è stato parametrizzato il duty-cycle e fatta variare la frequenza di switching al fine di

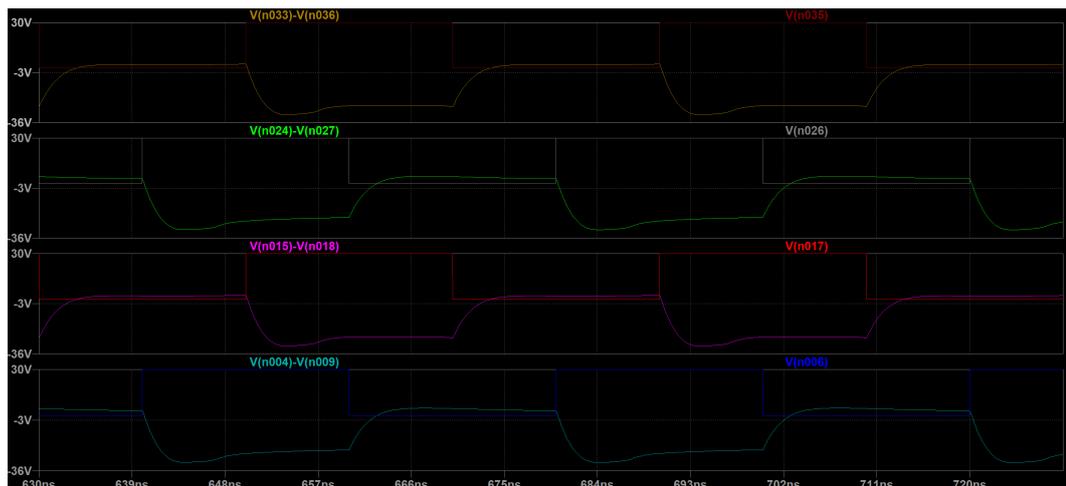


Figura 5.75: Funzione di trasferimento del filtro del quarto ordine: in alto il ritardo di gruppo, al centro la fase, in basso l'ampiezza

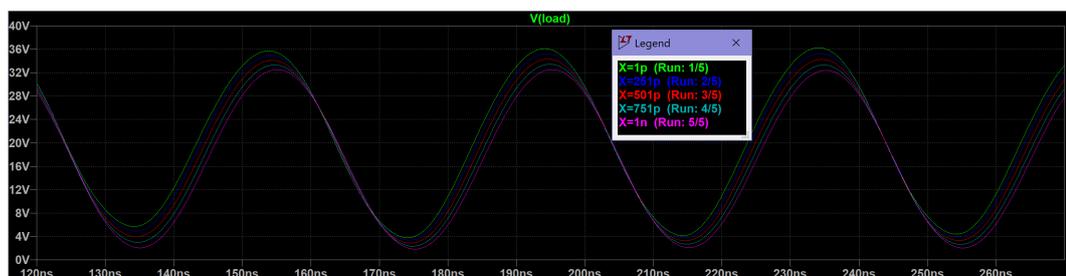


Figura 5.76: Andamento della tensione d'uscita al variare della capacità d'uscita del filtro per valori compresi tra 1 pF e 1000 pF

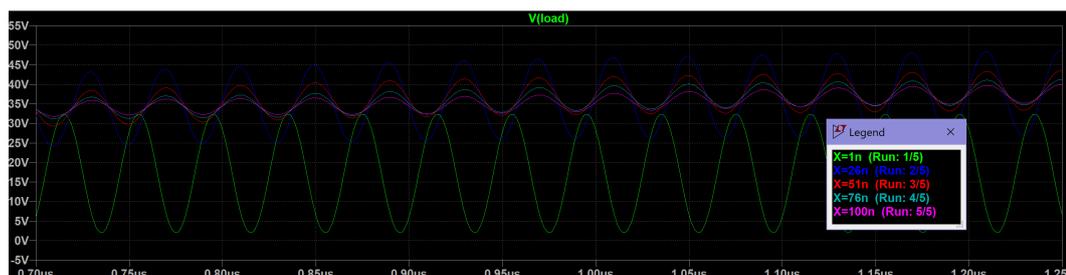


Figura 5.77: Andamento della tensione d'uscita al variare della capacità d'uscita del filtro per valori compresi tra 1 nF e 100 nF

analizzare le variazioni dell'efficienza.

Da fig. 5.79 si nota che al crescere del duty-cycle la tensione media di uscita cresce e di conseguenza l'efficienza. Nella tabella fig. 5.5 è riportato il valore dell'efficienza per differenti valori di frequenza.

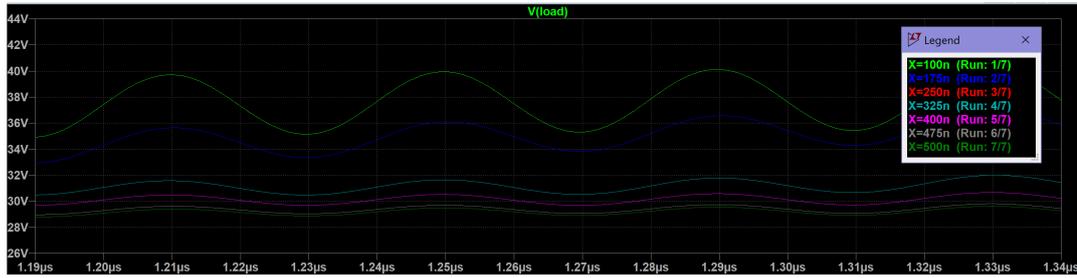


Figura 5.78: Andamento della tensione d'uscita al variare della capacità d'uscita del filtro per valori compresi tra 100 nF e 500 nF

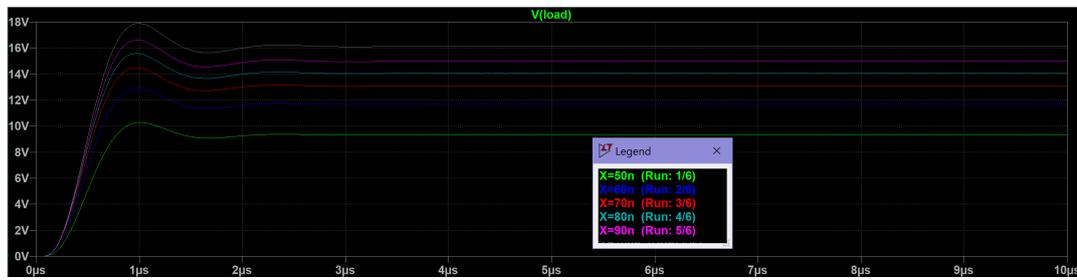


Figura 5.79: variazione parametrica del duty-cycle

Frequency	Efficiency
200,0 kHz	82,3%
500,0 kHz	79,2%
1,0 MHz	72,5%
5,0 MHz	69,9%
8,3 MHz	68,6%
15 MHz	62,1%
25 MHz	56,1%

Tabella 5.5: Efficienza del convertitore a mezzo ponte per differenti valori di frequenza

Capitolo 6

Conclusioni

La tecnica ETPA si è già consolidata negli anni come ottimo strumento per ottenere alte efficienze in presenza di segnali ad elevato PAPR. L'utilizzo di dispositivi in Nitruro di Gallio, in unione alla tecnica ET, ha mostrato di poter superare i limiti di banda posti dalla massima frequenza di switching dei dispositivi in Silicio. Questo lavoro di tesi si è inizialmente focalizzato sullo studio dell'architettura ET e sulla sua applicazione, per poi concentrarsi sullo studio di nuove soluzioni per lo sviluppo di un SM in tecnologia GaN. In questa prima fase è stato fatto un confronto tra le architetture in letteratura per capire quali fossero gli elementi chiave che garantissero, nonostante la mancanza di una tecnologia complementare, la realizzazione di convertitori di tipo Buck in tecnologia GaN. Nella seconda fase sono state scelte due topologie circuitali in grado di realizzare un convertitore, così da avere un termine di confronto reciproco. Per poter procedere sono stati valutati due diversi tipi di dispositivi di potenza in tecnologia GaN: il GS61008P della GaN system e l'8009 della EPC, si è poi optato per il secondo in base alle migliori prestazioni garantite in termini di velocità di switching. Nella terza fase sono stati realizzati i due circuiti tramite l'impiego dei software LTSpice e OrCAD ALLEGRO. Per il primo circuito ci si è basati su un architettura multi-fase con filtro ZVS del quarto ordine, per il secondo invece, su un architettura a mezzo ponte a singola fase con filtro del quarto ordine. Le simulazioni ottenute mostrano che per la frequenza d'interesse, ovvero 25 MHz, è la prima soluzione a mostrare efficienze migliori. Allo stesso tempo, la seconda permette di lavorare

con lo stesso circuito a differenti valori di frequenza, senza necessità di modifiche sostanziali. In conclusione, la direzione da seguire, per poter migliorare ancora l'efficienza totale, è quella di lavorare sul circuito di bootstrap e quindi sul driving dei dispositivi GaN.

Bibliografia

- [1] G. Ghione, M. Priola “Elettronica delle microonde Parte II: dispositivi attivi e amplificatori,”
- [2] Bumman Kim, Jungjoon Kim, Dongsu Kim, Junghwan Son, Yunsung Cho, Jooseung Kim, Byungjoon Park ”Push the Envelope”
- [3] V. Camrchia ”Telecommunication Electronics CH2” pp.67
- [4] M. Laurenti ”PWM Pulse Width Modulation”
- [5] M. Panare ”Circuito risonante”
- [6] S. Hussain ”PEAK TO AVERAGE POWER RATIO ANALYSIS AND REDUCTION OF COGNITIVE RADIO SIGNALS”
- [7] N. Wolff, W. Heinrich, O Bengtsson IEEE”100-MHz GaN-HEMT Class-G Supply Modulator for High-Power Envelope-Tracking Applications”
- [8] V. Camrchia ”Telecommunication Electronics CH2” pp.79
- [9] D. Cox, ”Linear Amplification with Nonlinear Components,” in IEEE Transactions on Communications, vol. 22, no. 12, pp. 1942-1945, December 1974, doi: 10.1109/TCOM.1974.1092141.
- [10] V. N. Gromorushkin and O. V. Varlamov, ”Experimental Studies of the Envelope Elimination and Restoration HF Power Amplifier Characteristics with Broadband Unmatched Load,” 2021 Systems of Signal Synchronization, Generating and Processing in Telecommunications (SYNCHROINFO, 2021, pp. 1-4, doi: 10.1109/SYNCHROINFO51390.2021.9488387.

- [11] B. Merrick and T. J. Brazil, "Analysis of the integration of envelope tracking with Continuous Class F amplifiers," 2012 Workshop on Integrated Nonlinear Microwave and Millimetre-wave Circuits, 2012, pp. 1-3, doi: 10.1109/INMMIC.2012.6331926.
- [12] A. J. Khoshkholgh Analysis and Design of Envelope Tracking Power Amplifier ch. 4
- [13] M. Liu, D. Zhang and Z. Zhou, "Linear Regulator Design Considerations of the Serial Linear-Assisted Switching Converter Used as Envelope Amplifier," in IEEE Transactions on Power Electronics, vol. 31, no. 5, pp. 3673-3689, May 2016, doi: 10.1109/TPEL.2015.2463122.
- [14] S. N. Soheli, G. Sarowar, M. A. Hoque and M. S. Hasan, "Design and Analysis of a DC -DC Buck Boost Converter to Achieve High Efficiency and Low Voltage Gain by using Buck Boost Topology into Buck Topology," 2018 International Conference on Advancement in Electrical and Electronic Engineering (ICAESEE), 2018, pp. 1-4, doi: 10.1109/ICAESEE.2018.8643001.
- [15] F. Lacava "Il fenomeno dell'induzione elettromagnetica: la legge di Faraday-Neumann-Lenz."
- [16] N. Storey "Electronic system approach" ch. RC-RL and LC Filters, 4th ed. p. cm. ISBN 978-0-273-71918-2
- [17] T. Cao, F. Huang, Q. Zhang and Y. Liu, "High efficiency and wideband hybrid envelope amplifier for envelope tracking operation of wireless transmitter," 2018 IEEE MTT-S International Wireless Symposium (IWS), 2018, pp. 1-4, doi: 10.1109/IEEE-IWS.2018.8400847.
- [18] G. Villar et al., "Hysteric controller for CMOS on-chip switching power converters," 2004 IEEE International Symposium on Circuits and Systems (IEEE Cat. No.04CH37512), 2004, pp. V-V, doi: 10.1109/ISCAS.2004.1329719.

- [19] K. A. Jenkins and J. N. Burghartz, "Measurement of the switching speed of single FET's," in *IEEE Transactions on Electron Devices*, vol. 45, no. 6, pp. 1369-1373, June 1998, doi: 10.1109/16.678581.
- [20] R. Banchuin and R. Chaisricharoen, "Analytical analysis and modelling of variation in gate capacitance of subthreshold MOSFET," *The 4th Joint International Conference on Information and Communication Technology, Electronic and Electrical Engineering (JICTEE)*, 2014, pp. 1-4, doi: 10.1109/JICTEE.2014.6804063.
- [21] G. Iannaccone, C. Sbrana, I. Morelli and S. Strangio, "Power Electronics Based on Wide-Bandgap Semiconductors: Opportunities and Challenges," in *IEEE Access*, vol. 9, pp. 139446-139456, 2021, doi: 10.1109/ACCESS.2021.3118897.
- [22] JOUR Gruner, George 010101 Silicium: properties, shapes, forms and value propositions 210.1088/2053-1613/2/1/010101 2015/03/01
- [23] Saijun Mao, Tao Wu, Xi Lu, J. Popovic and J. A. Ferreira, "High frequency high voltage power conversion with silicon carbide power semiconductor devices," *2016 6th Electronic System-Integration Technology Conference (ESTC)*, 2016, pp. 1-5, doi: 10.1109/ESTC.2016.7764721.
- [24] M. Krellmann, O. Bengtsson and W. Heinrich, "GaN-HEMTs as switches for high-power wideband supply modulators," *2013 European Microwave Conference*, 2013, pp. 553-556, doi: 10.23919/EuMC.2013.6686715.
- [25] Matteo Meneghini, Carlo de Santi, Idriss Abid, Matteo Buffolo, Marcello Cioni, et al.. GaN-based power devices: Physics, reliability, and perspectives. *Journal of Applied Physics*, American Institute of Physics, 2021, 130 (18), pp.181101. 10.1063/5.0061354 . hal-03421528
- [26] H. Jin, L. Qin¹, L. Zhang, X. Zeng, R. Yang¹ "Review of wide band-gap semiconductors technology"

- [27] S. SANO, K. EBIHARA, T. YAMAMOTO, T. SATO, N. MIYAZAWA
"GaN HEMTs for Wireless Communication"
- [28] G. Kunov, T. Brusev and E. Gadjeva, "Multiphase ZVS BUCK DC-DC converter with voltage mode peak current control," 2017 IEEE 23rd International Symposium for Design and Technology in Electronic Packaging (SIITME), 2017, pp. 340-344, doi: 10.1109/SIITME.2017.8259921.
- [29] S. Wang, M. Gao and J. Shi, "A ZVS Buck/Boost Converter With Coupled-Filter-Inductor," 2022 12th International Conference on Power, Energy and Electrical Engineering (CPEEE), 2022, pp. 180-184, doi: 10.1109/CPEEE54404.2022.9738704.
- [30] M. S. Ansari and A. Shukla, "A Novel Hybrid Multilevel Converter for Medium Voltage Applications," 2020 IEEE International Conference on Power Electronics, Drives and Energy Systems (PEDES), 2020, pp. 1-6, doi: 10.1109/PEDES49360.2020.9379419.
- [31] Miao Huijing, Liu Xiaoyan, Tan Boxue, Shen Jin and Wang Yajing, "A universal active filter design method," 2010 International Conference on Information, Networking and Automation (ICINA), 2010, pp. V1-18-V1-22, doi: 10.1109/ICINA.2010.5636442.
- [32] A. Kumar, N. P. Chaudhari and A. K. Verma, "Compact Legendre low-pass filters for microwave applications," IEEE MTT-S International Microwave and RF Conference, 2013, pp. 1-4, doi: 10.1109/IMaRC.2013.6777734.
- [33] Derui Fan, Zhuang Li and Yufen Deng, "A study and research of some microwave circuits which bring group delay ripples in broadband communication system," 2008 International Conference on Microwave and Millimeter Wave Technology, 2008, pp. 112-114, doi: 10.1109/ICMMT.2008.4540315.
- [34] G.Pronzisk "Linearity Correctio example"
- [35] <https://epc-co.com/epc/Products/eGaNDriversandControllers.aspx>

- [36] Y. Zhang, J. Strydom, M. de Rooij and D. Maksimović, "Envelope tracking GaN power supply for 4G cell phone base stations," 2016 IEEE Applied Power Electronics Conference and Exposition (APEC), 2016, pp. 2292-2297, doi: 10.1109/APEC.2016.7468185.
- [37] Kim, Eung "Thevenin's and Norton's Equivalent Circuit"
- [38] Weihang Zhang, Xi Liu, Liyu Fu, Ren Huang, Shenglei Zhao, Jincheng Zhang, Jinfeng Zhang, Yue Hao, Investigation of normally-off GaN-based p-channel and n-channel heterojunction field-effect transistors for monolithic integration.
- [39] S. B. Santra, A. Roy and D. Chatterjee, "Design of Bootstrap Capacitor Based GaN-FET driver for Improvement in Transient Performance of DC-DC Converter," 2020 IEEE International Conference on Power Electronics, Smart Grid and Renewable Energy (PESGRE2020), 2020, pp. 1-6, doi: 10.1109/PESGRE45664.2020.9070509.
- [40] <https://epc-co.com/epc/Portals/0/epc/documents/datasheets>
- [41] <https://epc-co.com/epc/Portals/0/epc/documents/datasheets>
- [42] Huang, Guo-Shing et al. "The Study of Half-Bridge Currents Converter." (2014).
- [43] Hegarty, Chris Boby, Dan Tran, Michael Kim, Taehwan Grabowski, Joe. (2000). Suppression of Pulsed Interference through Blanking.
- [44] Elhadi, Baghaz Bounouar, Said Bendaoud, Rachid Zohal, B. M'Sirdi, Nacer Aziz, Naamane Benaya, Nabil El Akchioui, Nabil Benhmida, Mohammadi. (2019). Study and Design of a Full Bridge DC / DC Power Converter. Universal Journal of Electrical and Electronic Engineering. 6. 31-45. 10.13189/ujeee.2019.060201.
- [45] Laszlo Balogh, "Fundamentals of MOSFET and IGBT Gate Driver Circuits"